

### 特長

- 帯域幅：7.5GHz
- 最大PFD周波数：120MHz
- 分周比：8、16、32、64
- 電源：2.7～3.3V
- チャージ・ポンプ電源 ( $V_P$ ) により、3Vシステムの電圧を拡張可能
- チャージ・ポンプ電流の $R_{SET}$ 制御
- ハードウェア・パワーダウン・モード

### アプリケーション

- 衛星通信
- ブロードバンド・ワイヤレス・アクセス
- CATV
- 計測機器
- ワイヤレスLAN

### 概要

ADF4007は、さまざまな通信アプリケーションで使用できる高周波数分周器／PLLシンセサイザです。RFサイドで7.5GHz、PFDサイドで120MHzまでの周波数動作が可能です。このデバイスは、ローノイズのデジタルPFD（位相周波数検出器）、高精度のチャージ・ポンプ、分周器／プリスケラで構成されています。2本の外部制御ピンを使用して、分周器／プリスケラを4つの値（1/8、1/16、1/32、1/64）の1つに設定できます。リファレンス分周器は1/2に固定されており、最大240MHzまでの外部からの $REF_{IN}$ 周波数を利用できます。

シンセサイザを外部ループ・フィルタおよびVCO（電圧制御発振器）と併用すれば、完全なPLL（フェイズ・ロック・ループ）を実現できます。帯域幅がきわめて高いことから、多くの高周波数システムで周波数ダブラー（2倍器）が不要になります。このため、システム・アーキテクチャがシンプルになり、コストを削減できます。

### 機能ブロック図

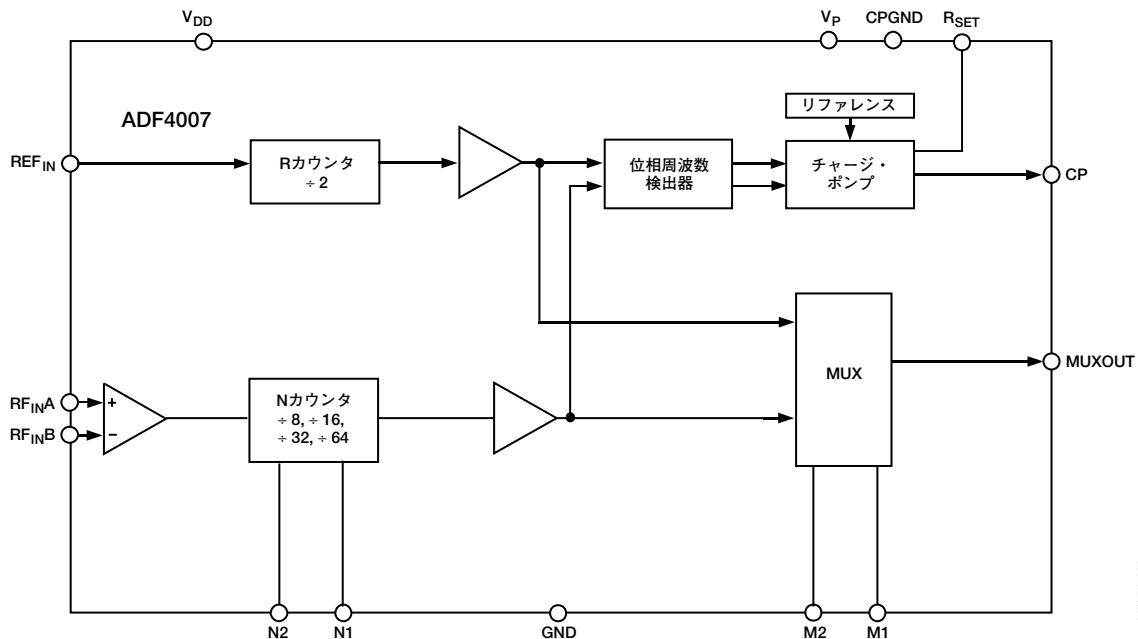


図1

0-6537-9-001

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。本紙記載の商標および登録商標は、各社の所有に属します。  
 ※日本語データシートはREVISIONが古い場合があります。最新の内容については、英語版をご参照ください。  
 © 2004 Analog Devices, Inc. All rights reserved.

REV. 0

# ADF4007

## 目次

仕様 .....	3	Rカウンタ .....	9
絶対最大定格 .....	4	位相周波数検出器 (PFD) とチャージ・ポンプ .....	9
ESDに関する注意 .....	4	MUXOUT .....	10
ピン配置とピン機能の説明 .....	5	アプリケーション .....	11
代表的な性能特性 .....	7	固定高周波局部発振器 .....	11
動作原理 .....	9	ADF4007を分周器として使用する方法 .....	12
リファレンス入力部 .....	9	CSPパッケージ向けのPCボード設計	
RF入力段 .....	9	ガイドライン .....	13
プリスケラP .....	9	外形寸法 .....	14
		オーダー・ガイド .....	14

## 改訂履歴

リビジョン0：初版

## 仕様

特に指定のない限り、 $AV_{DD}=DV_{DD}=3V\pm 10\%$ 、 $AV_{DD}\leq V_P\leq 5.5V$ 、 $AGND=DGND=CPGND=0V$ 、 $R_{SET}=5.1k\Omega$ 、dBm値は50Ω基準、 $T_A=T_{MAX}\sim T_{MIN}$

表1

パラメータ	Bバージョン <sup>1</sup>	単位	テスト条件/備考
<b>RF特性</b> RF入力周波数 (RF <sub>IN</sub> ) RF入力周波数	1.0/7.0 0.5/7.5	GHz (min/max) GHz (min/max)	RF入力レベル：+5～-10dBm RF入力レベル：+5～-5dBm 低い周波数では、必ずスルーレート (SR) >560V/μs にしてください
<b>REF<sub>IN</sub>特性</b> REF <sub>IN</sub> 入力感度 REF <sub>IN</sub> 入力周波数  REF <sub>IN</sub> 入力容量 REF <sub>IN</sub> 入力電流	0.8/V <sub>DD</sub> 20/240  10 ±100	Vp-p (min/max) MHz (min/max)  pF (max) μA (max)	AV <sub>DD</sub> /2でバイアス <sup>2</sup> f<20MHzでは、方形波 (スルーレート>50V/μs) を使用
<b>位相検出器</b> 位相検出器周波数 <sup>3</sup>	120	MHz (max)	
<b>MUXOUT</b> MUXOUT周波数 <sup>3</sup>	200	MHz (max)	C <sub>L</sub> = 15pF
<b>チャージ・ポンプ</b> I <sub>CP</sub> シンク/ソース 絶対精度 R <sub>SET</sub> 範囲 I <sub>CP</sub> スリーステート・リーク シンク/ソース電流マッチング I <sub>CP</sub> 対V <sub>CP</sub> I <sub>CP</sub> 対温度	5.0 2.5 3.0/11 10 2 1.5 2	mA (typ) % (typ) kΩ (typ) nA (max) % (typ) % (typ) % (typ)	R <sub>SET</sub> = 5.1 kΩ R <sub>SET</sub> = 5.1 kΩ  T <sub>A</sub> = 85°C 0.5 V ≤ V <sub>CP</sub> ≤ V <sub>P</sub> - 0.5 V 0.5 V ≤ V <sub>CP</sub> ≤ V <sub>P</sub> - 0.5 V V <sub>CP</sub> = V <sub>P</sub> /2
<b>ロジック入力</b> ハイレベル入力電圧 (V <sub>IH</sub> ) ローレベル入力電圧 (V <sub>IL</sub> ) 入力電流 (I <sub>INH</sub> 、I <sub>INL</sub> ) 入力容量 (C <sub>IN</sub> )	1.4 0.6 ±1 10	V (min) V (max) μA (max) pF (max)	T <sub>A</sub> = 25°C
<b>ロジック出力</b> ハイレベル出力電圧 (V <sub>OH</sub> ) ローレベル出力電圧 (V <sub>OL</sub> )	V <sub>DD</sub> -0.4 0.4	V (min) V (max)	I <sub>OH</sub> = 100 μA I <sub>OL</sub> = 500 μA
<b>電源</b> AV <sub>DD</sub> DV <sub>DD</sub> V <sub>P</sub> I <sub>DD</sub> <sup>4</sup> (AI <sub>DD</sub> + DI <sub>DD</sub> ) I <sub>P</sub>	2.7/3.3 AV <sub>DD</sub> AV <sub>DD</sub> /5.5 17 2.0	V (min/max)  V (min/max) mA (max) mA (max)	AV <sub>DD</sub> ≤ V <sub>P</sub> ≤ 5.5 V 15 mA (typ) T <sub>A</sub> = 25°C
<b>ノイズ特性</b> 正規化された位相ノイズ・フロア <sup>5</sup>	-219	dBc/Hz (typ)	

<sup>1</sup> 動作温度範囲 (Bバージョン) は-40～+85°C。

<sup>2</sup> AC結合によってAV<sub>DD</sub>/2バイアスを保証。代表的な回路は図13を参照。

<sup>3</sup> 設計により保証。特性については評価済み。

<sup>4</sup> T<sub>A</sub>=25°C、AV<sub>DD</sub>=DV<sub>DD</sub>=3V、N=64、RF<sub>IN</sub>=7.5GHz

<sup>5</sup> シンセサイザの位相ノイズ・フロアは、VCOの出力で帯域内位相ノイズPN<sub>TOT</sub>を測定し、20logN (NはN分周器の値)と10logFPPFDを減算して求めます。  
PN<sub>SYNTH</sub>=PN<sub>TOT</sub>-10logFPPFD-20logN。帯域内位相ノイズ (PN<sub>TOT</sub>)は、AgilentのHP8562Eスペクトル・アナライザを使用して測定します。

# ADF4007

## 絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$

表2

パラメータ	定格
GND <sup>1</sup> に対する $V_{DD}$	-0.3~+3.6V
DV <sub>DD</sub> に対する $V_{DD}$	-0.3~+0.3V
GNDに対する $V_P$	-0.3~+5.8V
$V_{DD}$ に対する $V_P$	-0.3~+5.8V
GNDに対するデジタルI/O電圧	-0.3V~ $V_{DD}+0.3V$
GNDに対するアナログI/O電圧	-0.3V~ $V_P+0.3V$
GNDに対するREF <sub>IN</sub> 、RF <sub>IN</sub> A、RF <sub>IN</sub> B	-0.3V~ $V_{DD}+0.3V$
動作温度範囲	
工業用 (Bバージョン)	-40~+85°C
保存温度範囲	-65~+125°C
最大ジャンクション温度	150°C
CSP $\theta_{JA}$ 熱抵抗	122°C/W
ピン温度、ハンダ処理	
ベーキング時間 (60秒)	215°C
赤外線 (15秒)	220°C
トランジスタ数	
CMOS	6425
バイポーラ	303

<sup>1</sup> GND = AGND = DGND = 0V

絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作に関するセクションに記載されている規定値以上でのデバイス動作を定めたものではありません。長時間デバイスを絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

このデバイスは、ESD定格<2kVの高性能なRF集積回路であり、ESDに敏感です。デバイスの取扱いと組立てには、適切な配慮が必要です。

### 注意

ESD（静電放電）の影響を受けやすいデバイスです。人体や試験機器には4000Vもの高圧の静電気が容易に蓄積され、検知されないまま放電されることがあります。本製品は当社独自のESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。



## ピン配置とピン機能の説明

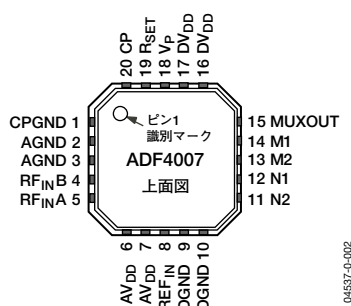


図2. ピン配置

表3. ピン機能の説明

ピン番号	記号	機能
1	CPGND	チャージ・ポンプ・グラウンド。チャージ・ポンプのグラウンド・リターン・パス。
2、3	AGND	アナログ・グラウンド。プリスケータのグラウンド・リターン・パス。
4	RF <sub>IN</sub> B	RFプリスケータへの相補入力。このポイントは、小さなバイパス・コンデンサ（通常は100pF）でグラウンド・プレーンにデカップリングする必要があります。
5	RF <sub>IN</sub> A	RFプリスケータへの入力。この小信号入力は、外付けVCOにAC結合します。
6、7	AV <sub>DD</sub>	アナログ電源。このピンの範囲は2.7~3.3Vです。アナログ・グラウンド・プレーンへのデカップリング・コンデンサは、できるだけこのピンの近くに配置してください。AV <sub>DD</sub> はDV <sub>DD</sub> と同じ値にする必要があります。
8	REF <sub>IN</sub>	リファレンス入力。V <sub>DD</sub> /2の公称スレッショルドと100kΩのDC等価入力抵抗を持つCMOS入力。この入力は、TTLまたはCMOS水晶発振器から駆動したり、AC結合したりできます。
9、10	DGND	デジタル・グラウンド
11、12	N2、N1	この2ビットでN値を設定します。表4を参照。
13、14	M2、M1	この2ビットでMUXOUTのステータスとPFD極性を設定します。表5を参照。
15	MUXOUT	このマルチプレクサ出力により、N分周器出力またはR分周器出力に外部からアクセスできます。
16、17	DV <sub>DD</sub>	デジタル電源。このピンの範囲は2.7~3.3Vです。デジタル・グラウンド・プレーンへのデカップリング・コンデンサは、できるだけこのピンの近くに配置してください。DV <sub>DD</sub> はAV <sub>DD</sub> と同じ値にする必要があります。
18	V <sub>P</sub>	チャージ・ポンプ電源。このピンはV <sub>DD</sub> 以上にしてください。V <sub>DD</sub> が3Vのシステムでは5Vに設定し、5Vまでの同調レンジでVCOを駆動できます。
19	R <sub>SET</sub>	このピンとCPGNDとの間に抵抗を接続すると、チャージ・ポンプの最大出力電流が設定されます。R <sub>SET</sub> ピンでの公称電位差は0.66Vです。I <sub>CP</sub> とR <sub>SET</sub> との関係は、次のとおりです。 $I_{CPMAX} = \frac{25.5}{R_{SET}}$ したがって、R <sub>SET</sub> =5.1kΩの場合、I <sub>CP</sub> =5mAです。
20	CP	チャージ・ポンプ出力。イネーブルの場合、外付けループ・フィルタに±I <sub>CP</sub> を提供して、外付けVCOを駆動します。

# ADF4007

表4. Nの真理値表

N2	N1	Nの値
0	0	8
0	1	16
1	0	32
1	1	64

表5. Mの真理値表

M2	M1	動作
0	0	CP: アクティブ MUXOUT: $V_{DD}$ PFD極性: +ve
0	1	CP: スリーステート MUXOUT: R分周器出力 PFD極性: +ve
1	0	CP: アクティブ MUXOUT: N分周器出力 PFD極性: +ve
1	1	CP: アクティブ MUXOUT: GND PFD極性: -ve

## 代表的な性能特性

表6. RF入力 of Sパラメータ・データ

周波数 <sup>1</sup>	MagS11	AngS11	周波数 <sup>1</sup>	MagS11	AngS11
0.60000	0.87693	-19.9279	4.20000	0.41036	-162.939
0.70000	0.85834	-23.5610	4.30000	0.41731	-168.232
0.80000	0.85044	-26.9578	4.40000	0.43126	-174.663
0.90000	0.83494	-30.8201	4.50000	0.42959	-179.797
1.00000	0.81718	-34.9499	4.60000	0.42687	174.379
1.10000	0.80229	-39.0436	4.70000	0.43450	171.537
1.20000	0.78917	-42.3623	4.80000	0.42275	167.201
1.30000	0.77598	-46.3220	4.90000	0.40662	163.534
1.40000	0.75578	-50.3484	5.00000	0.39103	159.829
1.50000	0.74437	-54.3545	5.10000	0.37761	157.633
1.60000	0.73821	-57.3785	5.20000	0.34263	152.815
1.70000	0.72530	-60.6950	5.30000	0.30124	147.632
1.80000	0.71365	-63.9152	5.40000	0.27073	144.304
1.90000	0.70699	-66.4365	5.50000	0.23590	138.324
2.00000	0.70380	-68.4453	5.60000	0.17550	131.087
2.10000	0.69284	-70.7986	5.70000	0.12739	124.568
2.20000	0.67717	-73.7038	5.80000	0.09058	119.823
2.30000	0.67107	-75.8206	5.90000	0.06824	114.960
2.40000	0.66556	-77.6851	6.00000	0.04465	84.4391
2.50000	0.65640	-80.3101	6.10000	0.04376	34.2210
2.60000	0.63330	-82.5082	6.20000	0.06621	4.70571
2.70000	0.61406	-85.5623	6.30000	0.08498	-12.6228
2.80000	0.59770	-87.3513	6.40000	0.10862	-26.6069
2.90000	0.56550	-89.7605	6.50000	0.12161	-38.5860
3.00000	0.54280	-93.0239	6.60000	0.12917	-47.1990
3.10000	0.51733	-95.9754	6.70000	0.12716	-55.8515
3.20000	0.49909	-99.1291	6.80000	0.11678	-63.0234
3.30000	0.47309	-102.208	6.90000	0.10533	-66.9967
3.40000	0.45694	-106.794	7.00000	0.09643	-75.4961
3.50000	0.44698	-111.659	7.10000	0.08919	-89.2055
3.60000	0.43589	-117.986	7.20000	0.08774	-103.786
3.70000	0.42472	-125.620	7.30000	0.09289	-127.153
3.80000	0.41175	-133.291	7.40000	0.10803	-150.582
3.90000	0.41055	-140.585	7.50000	0.13956	-170.971
4.00000	0.40983	-147.970			
4.10000	0.40182	-155.978			

<sup>1</sup> 周波数単位：GHz、パラメータ型：s、データ・フォーマット：MA、キーワード：R、インピーダンス：50

# ADF4007

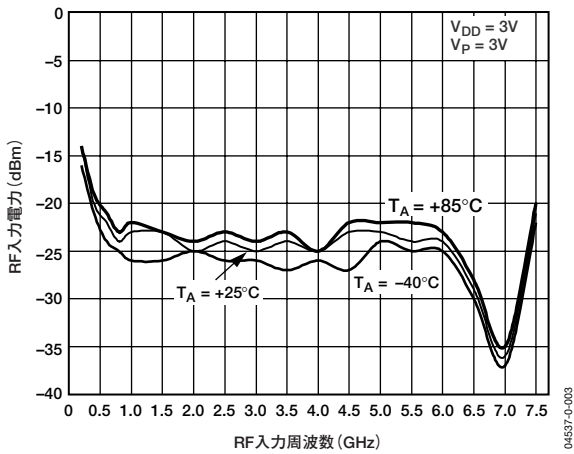


図3. 入力感度

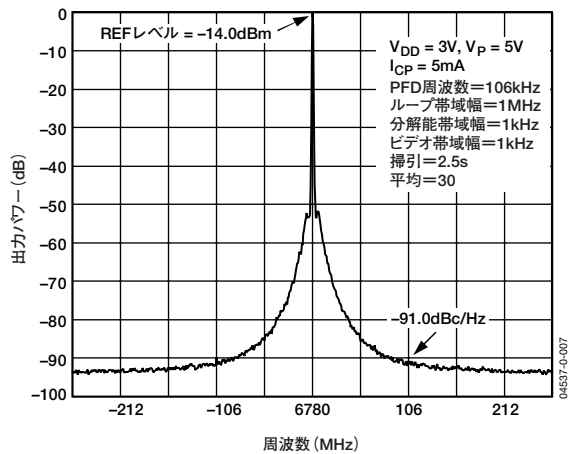


図6. リファレンス・スプリアス (6.78GHz RF<sub>OUT</sub>、106MHz PFD、1MHzループ帯域幅)

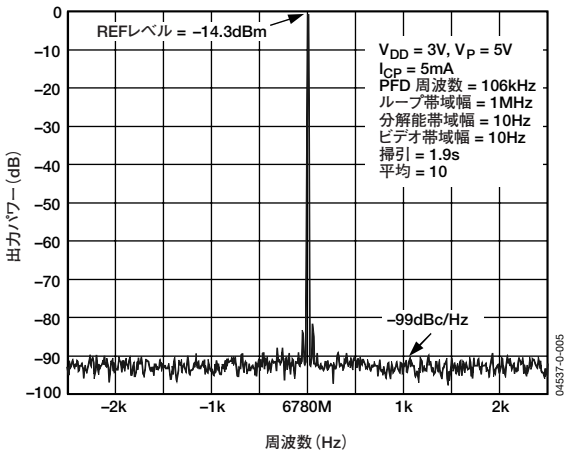


図4. 位相ノイズ (6.78GHz RF<sub>OUT</sub>、106MHz PFD、1MHzループ帯域幅)

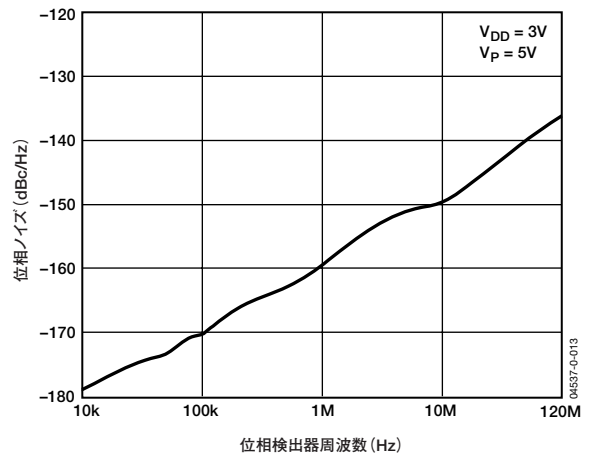


図7. PFD周波数 対 位相ノイズ (CP出力を基準)

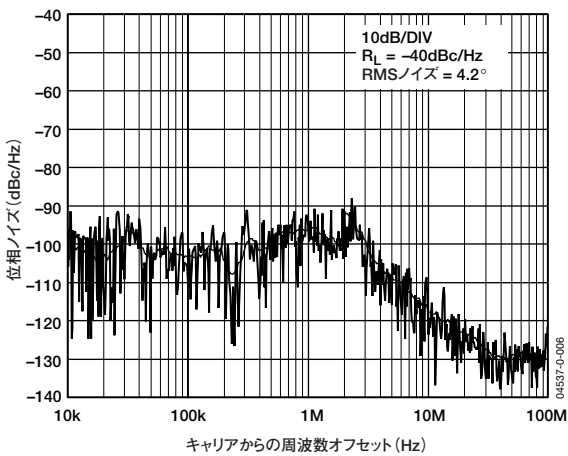


図5. 積分位相ノイズ (6.78GHz RF<sub>OUT</sub>、106MHz PFD、1MHzループ帯域幅)

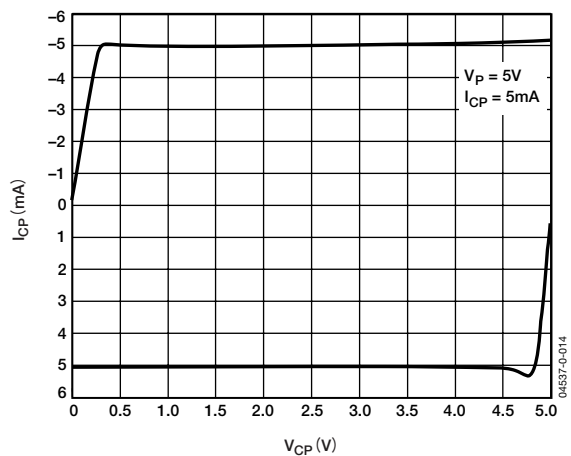


図8. チャージ・ポンプの出力特性



## 動作原理

### リファレンス入力部

リファレンス入力段を図9に示します。SW1とSW2は、NC（ノーマル・クローズ）のスイッチです。SW3はNO（ノーマル・オープン）のスイッチです。パワーダウンを開始すると、SW3が閉じ、SW1とSW2が開きます。これにより、パワーダウン時のREF<sub>IN</sub>ピンへの負荷がなくなります。

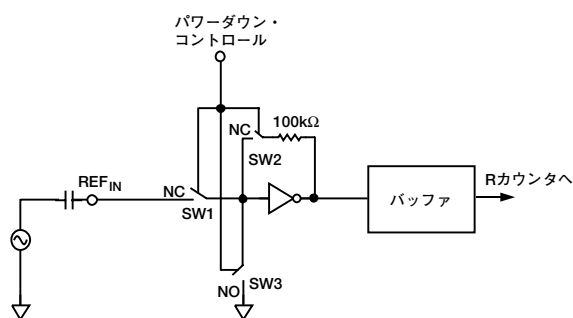


図9. リファレンス入力段

04537-0-015

### RF入力段

RF入力段を図10に示します。この後に2段のリミット・アンプが続き、プリスケアラに必要なCMLクロック・レベルを生成します。

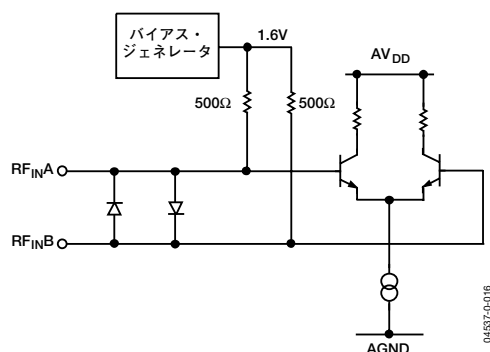


図10. RF入力段

04537-0-016

### プリスケアラP

このプリスケアラはCMLレベルで動作し、RF入力段からクロックを得て、PFDで管理できる周波数に分周します。プリスケアラは8、16、32、64から選択でき、実質的にPLLシンセサイザのN値になります。このデータシートでは、「N」と「P」を同義で使用しています。N1とN2でプリスケアラ値を設定します。プリスケアラ出力周波数が指定された最大PFD周波数の120MHzと同じか、これより低くなるようにプリスケアラ値を選択してください。4GHzのRF周波数では、プリスケアラ値64は有効ですが、32以下では有効になりません。

$$f_{VCO} = [N] \times \frac{f_{REFIN}}{2}$$

### Rカウンタ

Rカウンタは2に固定されているため、入力リファレンス周波数を2分周し、位相周波数検出器（PFD）に対して基準クロックを生成します。

### 位相周波数検出器（PFD）とチャージ・ポンプ

PFDは、RカウンタとNカウンタ（プリスケアラP）から入力を受け取り、これらの間の位相と周波数の差異に比例した出力を生成します。図11に簡略回路図を示します。PFDには、アンチバックラッシュ・パルスの幅を制御する3nsの固定された遅延素子が内蔵されています。このパルスによってPFD伝達関数に不感帯がなくなり、位相ノイズとリファレンス・スプリアスが最小限に抑えられます。

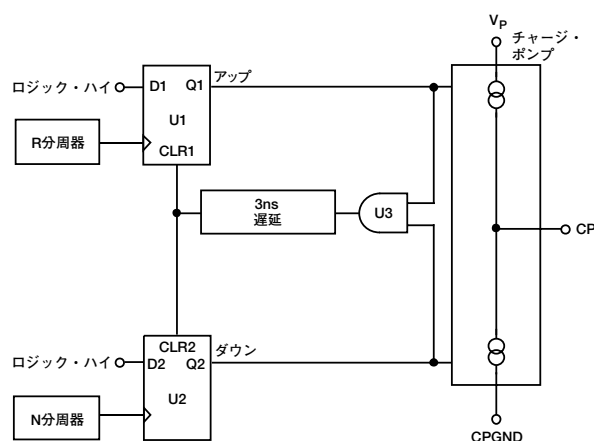


図11. PFDの簡略回路図とタイミング（ロック時）

04537-0-017

# ADF4007

## MUXOUT

ADF4007の出力マルチプレクサによって、チップ上のさまざまな内部ポイントにアクセスできます。MUXOUTの状態は、M2ピンとM1ピンによって制御します。図12に、MUXOUT部のブロック図を示します。

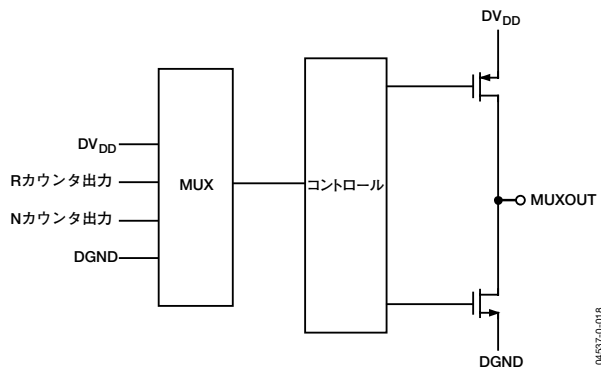


図12. MUXOUT回路

## PFD極性

PFD極性は、表5に示すように、M2ピンとM1ピンの状態によって設定されます。このような極性の設定機能によって、正電圧で調整するVCO、負電圧で調整するVCOのどちらでも使用できます。正電圧で調整する（出力周波数は調整電圧に比例）標準のVCOでは、極性を正に設定してください。この場合、M2とM1をロジック・ロー状態に接続します。

## CP出力

CP出力状態もM2とM1の状態によって制御し、アクティブ（ループをロックできます）またはスリーステート（ループを開きます）に設定できます。通常の状態は、CP出力アクティブです。

## アプリケーション

### 固定高周波局部発振器

図13に、ADF4007をヒッタイト・マイクロエープのHMC358MS8G VCOとともに使用して、固定周波数LO（局部発振器）を構成する場合は示します。これは、衛星通信やCATVのアプリケーションに使用できます。この場合、望ましいLOは6.78GHzです。

リファレンス入力信号はFREF<sub>IN</sub>から回路に印加され、この場合、50Ωで終端します。多くのシステムではTCXOまたはOCXOを装備し、50Ωの終端なしにリファレンス入力を駆動します。REF<sub>IN</sub>ピンをAV<sub>DD</sub>/2でバイアスするために、AC結合を使用します。使用するカップリング・コンデンサの値は、入力周波数に依存します。入力周波数での等価インピーダンスは10Ω未満にしてください。REF<sub>IN</sub>ピンでのDC入力インピーダンスが100kΩの場合、信号の0.1%未満が失われます。

ADF4007のチャージ・ポンプ出力がループ・フィルタを駆動します。ループ・フィルタ部品値の計算に際しては、さまざまな点を考慮する必要があります。この例では、ループ・フィルタは、システムの全体の位相マージンが45°になるように設計されています。

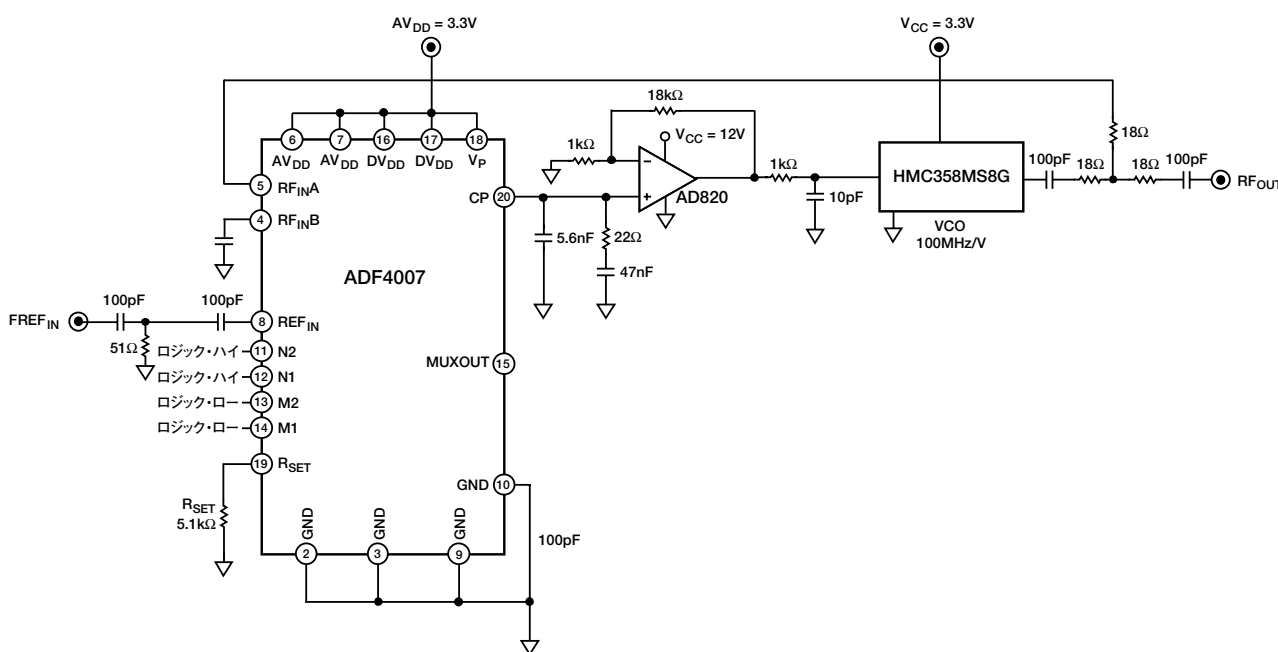
他のPLLシステム仕様は、次のようになります。

$K_D = 5\text{mA}$   
 $K_V = 100\text{MHz/V}$   
 ループ帯域幅 = 300kHz  
 $F_{\text{PFD}} = 106\text{MHz}$   
 $N = 64$

これらすべての仕様は必須であり、図13に示すループ・フィルタの部品値を得るために、ADIsimPLLとともに使用します。

図13の回路は、キャリアから10kHzのオフセットで-100dBc/Hzという位相ノイズ性能（typ）を実現します。スプリアスは、ループ・フィルタによって大幅に減衰し、-90dBc未満になります。

ループ・フィルタ出力がVCOを駆動し、さらにPLLシンセサイザのRF入力に戻り、RF出力端子も駆動します。T回路構成によって、VCO出力、RF出力、シンセサイザのRF<sub>IN</sub>端子の間で50Ωのマッチングが得られます。



注  
 わかりやすくするために、この図ではADF4007のAV<sub>DD</sub>、DV<sub>DD</sub>、V<sub>P</sub>およびAD820とHMC358MS8GのV<sub>CC</sub>にあるデカップリング・コンデンサ（0.1mF/10pF）を省略しています。

図13. ADF4007を使用する6.78GHzの局部発振器

04537-0-019

# ADF4007

## ADF4007を分周器として使用する方法

ADF4007は、標準のPLLシンセサイザとして使用できるだけでなく、8、16、32、64の値の高周波カウンタ/分周器としても使用できます。この機能は、高周波数信号がすぐに得られるさまざまなアプリケーションで役に立ちます。図14に、このような用途でADF4360-7とともにADF4007を使用する場合があります。

ADF4360-7はVCO内蔵型のシンセサイザとなっており、1200～1500MHzの範囲で動作します。ADF4007で8分周を選択すると (N2=0、N1=0)、出力レンジは150～187.50MHzです。

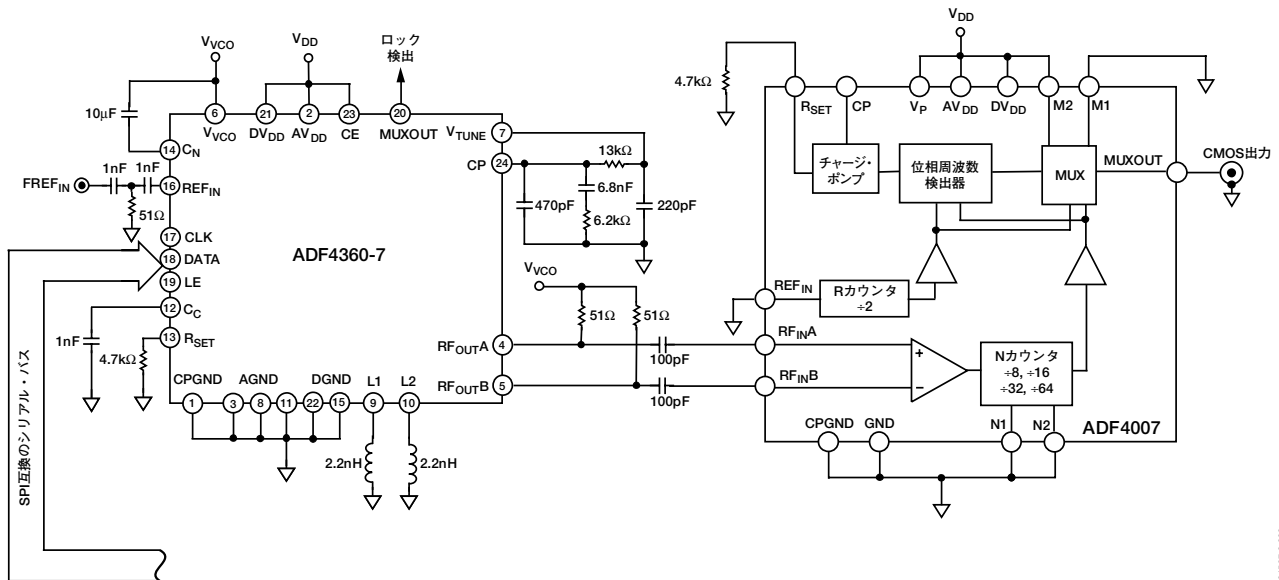


図14. ADF4007を使用してADF4360-7の出力を分周する場合

04637-0-020

## CSPパッケージ向けのPCボード設計ガイドライン

チップ・スケール・パッケージ (CP-20) のランドは長方形です。この場合PCボードのパッドは、パッケージのランド長よりも0.1mm長く、ランド幅よりも0.05mm広くしてください。ハンダ接合部が最大になるように、パッドの中心にランドを置いてください。

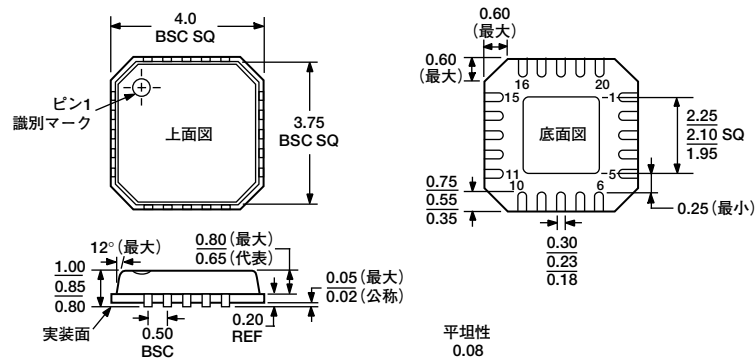
CSPパッケージの下部には、中央サーマル・パッドがあります。PCボードのサーマル・パッドの大きさは、少なくともこの露出パッドと同じくらいにする必要があります。PCボードでの短絡を回避するため、サーマル・パッドとパッド・パターンの内側エッジの間に少なくとも0.25mmの隙間が必要です。

パッケージの熱性能を向上させるため、PCボードのサーマル・パッドにサーマル・ビアを使用することもできます。ビアを使用する場合は、1.2mmピッチのグリッドでサーマル・パッドに組み込んでください。ビアの直径は0.30~0.33mmとし、ビア・バレルに1オンスの銅をめっきしてビアを差し込んでください。

PCボードのサーマル・パッドはAGNDに接続してください。

# ADF4007

## 外形寸法



JEDEC規格MO-220-VGGD-1に準拠

図15. 20ピンLFCSP  
(CP-20)

寸法単位：mm

### オーダー・ガイド

製品	温度範囲	パッケージ	パッケージ・オプション
ADF4007BCP	-40 ~ +85°C	20ピンLFCSP	CP-20
ADF4007BCP-REEL	-40 ~ +85°C	20ピンLFCSP	CP-20
ADF4007BCP-REEL7	-40 ~ +85°C	20ピンLFCSP	CP-20

CP=チップ・スケール・パッケージ



**ADF4007**

D04537-0-2/04(0)-J