



400 mV、±0.275%リファレンス電圧内蔵の 低消費電力、調整可能なUV/OVモニタ

データシート

ADCMP671

特長

- 最小プロセッサ I/O によるウィンドウ・モニタリング
- N + 1 個のプロセッサ I/O による N 個のレールの個別モニタリング
- V_{DD} = 3.3 V、25°C で 400 mV ± 0.275% のスレッシュホールド
- 電源電圧範囲: 1.7 V ~ 5.5 V
- 低静止電流: 125°C で最大 17 μA
- グラウンドを含む入力範囲
- 内部ヒステリシス: 9.2 mV (typ)
- 低入力バイアス電流: 最大 2.5 nA
- オープン・ドレイン出力
- パワーグッド表示出力
- 過電圧表示出力
- 薄型 (1 mm) の 6 ピン TSOT パッケージを採用

アプリケーション

- 電源電圧のモニタリング
- リチウムイオン電池のモニタリング
- ポータブル・アプリケーション
- ハンドヘルド型計測機器

概要

ADCMP671 電圧モニタは、2 個の低消費電力高精度コンパレータとリファレンス回路から構成されています。1.7 V ~ 5.5 V の電源電圧で動作し、電源電流は最大 17 μA であるため、低消費電力のシステム・モニタリングと携帯型アプリケーションに適しています。このデバイスは、電源の低電圧故障と過電圧故障をモニタし、報告するようにデザインされています。低入力バイアス電流とリファレンス電圧により、最小 400 mV までの抵抗調整可能な UV スレッシュホールドと OV スレッシュホールドが可能です。ADCMP671 には 2 個のオープン・ドレイン出力があります。すなわち、PWRGD 出力は電源が UV と OV のウィンドウ内にあることを表示し、OV 出力は電源が過電圧状態にあることを表示します。この出力の組み合わせを使うと、N 個の電源を N + 1 個のプロセッサ入力/出力 (I/O) でウィンドウ・モニタすることができます。各出力では、全温度範囲で 5 mA 以上のシンク電流を流すことができます。

ADCMP671 は 6 ピン TSOT パッケージを採用しています。このデバイスは、-40°C ~ +125°C の温度範囲で動作します。

機能ブロック図

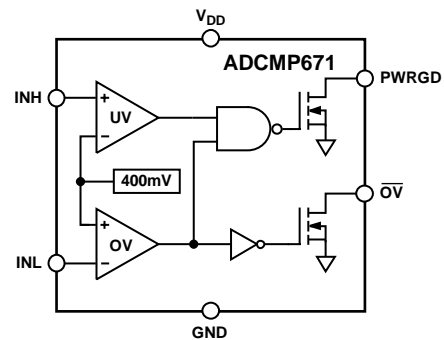


図 1.

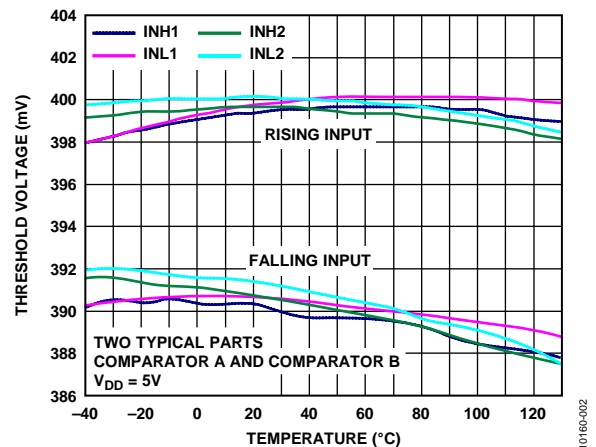


図 2. コンパレータ・スレッシュホールドの温度特性

Rev. 0

アナログ・デバイセズ株式会社

本 社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー
電話 06 (6350) 6868

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2011 Analog Devices, Inc. All rights reserved.

目次

特長	1	代表的な性能特性	9
アプリケーション	1	アプリケーション情報	14
機能ブロック図	1	コンパレータと内蔵リファレンス電圧	14
概要	1	電源	14
改訂履歴	2	入力	14
仕様	3	ヒステリシス	14
絶対最大定格	7	電圧モニタリング方式	14
熱抵抗	7	出力	15
ESD の注意	7	外形寸法	16
ピン配置およびピン機能説明	8	オーダー・ガイド	16

改訂履歴

11/11—Revision 0: Initial Version

仕様

特に指定がない限り、 $V_{DD} = 1.7\text{ V} \sim 5.5\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 。

表 1.

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
THRESHOLDS¹					
Rising Input Threshold Voltage ($V_{TH(R)}$)	396.6	400.4	404.3	mV	$V_{DD} = 1.7\text{ V}$
	399.3	400.4	401.5	mV	$V_{DD} = 3.3\text{ V}$
	398.5	400.4	402.2	mV	$V_{DD} = 5.5\text{ V}$
Falling Input Threshold Voltage ($V_{TH(F)}$)	387	391	395.4	mV	$V_{DD} = 1.7\text{ V}$
	389.2	391	392.9	mV	$V_{DD} = 3.3\text{ V}$
	388.5	391	393.2	mV	$V_{DD} = 5.5\text{ V}$
Rising Input Threshold Voltage Accuracy			± 0.275	%	$V_{DD} = 3.3\text{ V}$
Falling Input Threshold Voltage Accuracy			± 0.475	%	$V_{DD} = 3.3\text{ V}$
Hysteresis = $V_{TH(R)} - V_{TH(F)}$	7.8	9.2	11.1	mV	
INPUT CHARACTERISTICS					
Input Bias Current		0.01	1	nA	$V_{DD} = 1.7\text{ V}$, $V_{IN} = V_{DD}$
		0.01	1	nA	$V_{DD} = 1.7\text{ V}$, $V_{IN} = 0.1\text{ V}$
OPEN-DRAIN OUTPUTS					
Output Low Voltage ²		140	200	mV	$V_{DD} = 1.7\text{ V}$, $I_{OUT} = 3\text{ mA}$
		130	200	mV	$V_{DD} = 5.5\text{ V}$, $I_{OUT} = 5\text{ mA}$
Output Leakage Current ³		0.01	0.1	μA	$V_{DD} = 1.7\text{ V}$, $V_{OUT} = V_{DD}$
		0.01	0.1	μA	$V_{DD} = 1.7\text{ V}$, $V_{OUT} = 5.5\text{ V}$
DYNAMIC PERFORMANCE^{2,4}					
High-to-Low Propagation Delay		10		μs	$V_{DD} = 5.5\text{ V}$, $V_{OL} = 400\text{ mV}$
Low-to-High Propagation Delay		8		μs	$V_{DD} = 5.5\text{ V}$, $V_{OH} = 0.9 \times V_{DD}$
Output Rise Time		0.5		μs	$V_{DD} = 5.5\text{ V}$, $V_{OUT} = (0.1\text{ to }0.9) \times V_{DD}$
Output Fall Time		0.07		μs	$V_{DD} = 5.5\text{ V}$, $V_{OUT} = (0.1\text{ to }0.9) \times V_{DD}$
POWER SUPPLY					
Supply Current ⁵		5.7	10	μA	$V_{DD} = 1.7\text{ V}$
		6.5	11	μA	$V_{DD} = 5.5\text{ V}$

¹ $R_L = 100\text{ k}\Omega$ 、 $V_{OUT} = 2\text{ V}$ 振幅。

² $V_{IN} = 10\text{ mV}$ 入力オーバードライブ。

³ $V_{IN} = 40\text{ mV}$ オーバードライブ。

⁴ $R_L = 10\text{ k}\Omega$ 。

⁵ 無負荷電流。

特に指定がない限り、 $V_{DD} = 1.7\text{ V} \sim 5.5\text{ V}$ 、 $0^\circ\text{C} \leq T_A \leq 70^\circ\text{C}$ 。

表 2.

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
THRESHOLDS¹					
Rising Input Threshold Voltage ($V_{TH(R)}$)	395.3		405.3	mV	$V_{DD} = 1.7\text{ V}$
	397.3		403.3	mV	$V_{DD} = 3.3\text{ V}$
	396.8		403.8	mV	$V_{DD} = 5.5\text{ V}$
Falling Input Threshold Voltage ($V_{TH(F)}$)	385.8		397.3	mV	$V_{DD} = 1.7\text{ V}$
	386.2		394.8	mV	$V_{DD} = 3.3\text{ V}$
	385.8		395.2	mV	$V_{DD} = 5.5\text{ V}$
Rising Input Threshold Voltage Accuracy			± 0.75	%	$V_{DD} = 3.3\text{ V}$
Falling Input Threshold Voltage Accuracy			± 1.1	%	$V_{DD} = 3.3\text{ V}$
Hysteresis = $V_{TH(R)} - V_{TH(F)}$	6.8		12.2	mV	
INPUT CHARACTERISTICS					
Input Bias Current			1	nA	$V_{DD} = 1.7\text{ V}$, $V_{IN} = V_{DD}$
			1	nA	$V_{DD} = 1.7\text{ V}$, $V_{IN} = 0.1\text{ V}$
OPEN-DRAIN OUTPUTS					
Output Low Voltage ²			250	mV	$V_{DD} = 1.7\text{ V}$, $I_{OUT} = 3\text{ mA}$
			250	mV	$V_{DD} = 5.5\text{ V}$, $I_{OUT} = 5\text{ mA}$
Output Leakage Current ³			0.1	μA	$V_{DD} = 1.7\text{ V}$, $V_{OUT} = V_{DD}$
			0.1	μA	$V_{DD} = 1.7\text{ V}$, $V_{OUT} = 5.5\text{ V}$
POWER SUPPLY					
Supply Current ⁴			13	μA	$V_{DD} = 1.7\text{ V}$
			14	μA	$V_{DD} = 5.5\text{ V}$

¹ $R_L = 100\text{ k}\Omega$ 、 $V_{OUT} = 2\text{ V}$ 振幅。

² $V_{IN} = 10\text{ mV}$ 入力オーバードライブ。

³ $V_{IN} = 40\text{ mV}$ オーバードライブ。

⁴ 無負荷。

特に指定がない限り、 $V_{DD} = 1.7\text{ V} \sim 5.5\text{ V}$ 、 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 。

表 3.

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
THRESHOLDS¹					
Rising Input Threshold Voltage ($V_{TH(R)}$)	391.2		407.8	mV	$V_{DD} = 1.7\text{ V}$
	393.1		405.9	mV	$V_{DD} = 3.3\text{ V}$
	393.5		405.4	mV	$V_{DD} = 5.5\text{ V}$
Falling Input Threshold Voltage ($V_{TH(F)}$)	383.3		400.9	mV	$V_{DD} = 1.7\text{ V}$
	384.7		398.4	mV	$V_{DD} = 3.3\text{ V}$
	384.4		398.2	mV	$V_{DD} = 5.5\text{ V}$
Rising Input Threshold Voltage Accuracy			± 1.6	%	$V_{DD} = 3.3\text{ V}$
Falling Input Threshold Voltage Accuracy			± 1.75	%	$V_{DD} = 3.3\text{ V}$
Hysteresis = $V_{TH(R)} - V_{TH(F)}$	5.4		12.6	mV	
INPUT CHARACTERISTICS					
Input Bias Current			1	nA	$V_{DD} = 1.7\text{ V}$, $V_{IN} = V_{DD}$
			1	nA	$V_{DD} = 1.7\text{ V}$, $V_{IN} = 0.1\text{ V}$
OPEN-DRAIN OUTPUTS					
Output Low Voltage ²			250	mV	$V_{DD} = 1.7\text{ V}$, $I_{OUT} = 3\text{ mA}$
			250	mV	$V_{DD} = 5.5\text{ V}$, $I_{OUT} = 5\text{ mA}$
Output Leakage Current ³			0.1	μA	$V_{DD} = 1.7\text{ V}$, $V_{OUT} = V_{DD}$
			0.1	μA	$V_{DD} = 1.7\text{ V}$, $V_{OUT} = 5.5\text{ V}$
POWER SUPPLY					
Supply Current ⁴			14	μA	$V_{DD} = 1.7\text{ V}$
			15	μA	$V_{DD} = 5.5\text{ V}$

¹ $R_L = 100\text{ k}\Omega$ 、 $V_{OUT} = 2\text{ V}$ 振幅。

² $V_{IN} = 10\text{ mV}$ 入力オーバードライブ。

³ $V_{IN} = 40\text{ mV}$ オーバードライブ。

⁴ 無負荷。

特に指定がない限り、 $V_{DD} = 1.7\text{ V} \sim 5.5\text{ V}$ 、 $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$ 。

表 4.

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
THRESHOLDS¹					
Rising Input Threshold Voltage ($V_{TH(R)}$)	391.2		407.8	mV	$V_{DD} = 1.7\text{ V}$
	393.1		405.9	mV	$V_{DD} = 3.3\text{ V}$
	393.1		405.8	mV	$V_{DD} = 5.5\text{ V}$
Falling Input Threshold Voltage ($V_{TH(F)}$)	381.1		400.9	mV	$V_{DD} = 1.7\text{ V}$
	381.2		398.4	mV	$V_{DD} = 3.3\text{ V}$
	381		398.2	mV	$V_{DD} = 5.5\text{ V}$
Rising Input Threshold Voltage Accuracy			± 1.6	%	$V_{DD} = 3.3\text{ V}$
Falling Input Threshold Voltage Accuracy			± 2.2	%	$V_{DD} = 3.3\text{ V}$
Hysteresis = $V_{TH(R)} - V_{TH(F)}$	5.4		13.5	mV	
INPUT CHARACTERISTICS					
Input Bias Current			2.5	nA	$V_{DD} = 1.7\text{ V}$, $V_{IN} = V_{DD}$
			2.5	nA	$V_{DD} = 1.7\text{ V}$, $V_{IN} = 0.1\text{ V}$
OPEN-DRAIN OUTPUTS					
Output Low Voltage ²			250	mV	$V_{DD} = 1.7\text{ V}$, $I_{OUT} = 3\text{ mA}$
			250	mV	$V_{DD} = 5.5\text{ V}$, $I_{OUT} = 5\text{ mA}$
Output Leakage Current ³			0.1	μA	$V_{DD} = 1.7\text{ V}$, $V_{OUT} = V_{DD}$
			0.1	μA	$V_{DD} = 1.7\text{ V}$, $V_{OUT} = 5.5\text{ V}$
POWER SUPPLY					
Supply Current ⁴			16	μA	$V_{DD} = 1.7\text{ V}$
			17	μA	$V_{DD} = 5.5\text{ V}$

¹ $R_L = 100\text{ k}\Omega$ 、 $V_{OUT} = 2\text{ V}$ 振幅。

² $V_{IN} = 10\text{ mV}$ 入力オーバードライブ。

³ $V_{IN} = 40\text{ mV}$ オーバードライブ。

⁴ 無負荷。

絶対最大定格

表 5.

Parameter	Rating
V _{DD}	-0.3 V to +6 V
INH, INL	-0.3 V to +6 V
OV, PWRGD	-0.3 V to +6 V
Output Short-Circuit Duration ¹	Indefinite
Input Current	-10 mA
Operating Temperature Range	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature	
Soldering (10 sec)	300°C
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C

¹ 出力を長時間短絡する場合、ジャンクション温度を絶対最大定格以内に維持するためにヒート・シンクの使用が必要になります。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱抵抗

θ_{JA} はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定。

表 6.熱抵抗

Package Type	θ_{JA}	Unit
6-Lead TSOT	200	°C/W

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

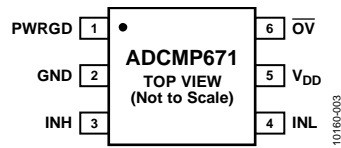


図 3. ピン配置

表 7. ピン機能の説明

ピン番号	記号	説明
1	PWRGD	アクティブ・ハイのオープン・ドレイン・パワー・グッド出力。入力が UV/OV ウィンドウ内のときアサートされます。例えば、INH がハイかつ INL がロー。
2	GND	グラウンド。
3	INH	外付け抵抗分圧器回路を使って電源の低電圧故障をモニタします。内部でコンパレータの非反転入力に接続されています。コンパレータの他の入力は 400 mV のリファレンス電圧に接続されています。
4	INL	外付け抵抗分圧器回路を使って電源の過電圧故障をモニタします。内部でコンパレータの反転入力に接続されています。コンパレータの他の入力は 400 mV のリファレンス電圧に接続されています。
5	V _{DD}	電源ピン。
6	OV	アクティブ・ローのオープン・ドレイン出力で過電圧故障の表示。過電圧故障が生じたときアサートされます。例えば INL がハイ。

代表的な性能特性

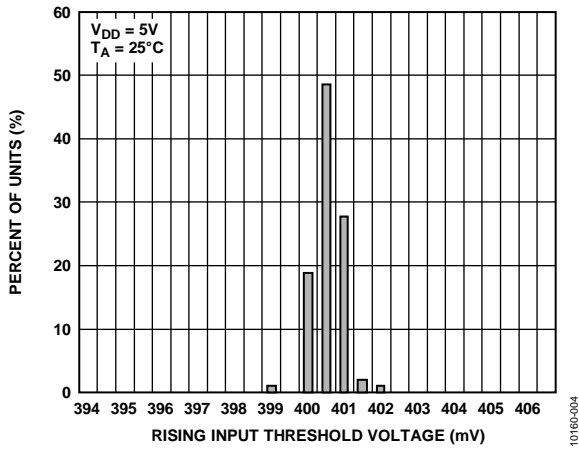


図 4. 立上がり入カスレッシュヨールド電圧の分布

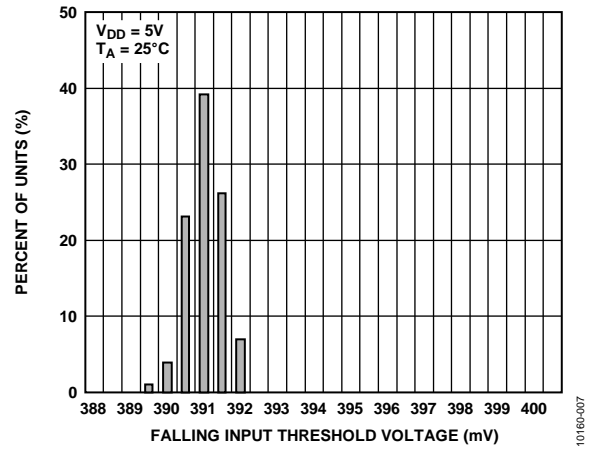


図 7. 立下がり入カスレッシュヨールド電圧の分布

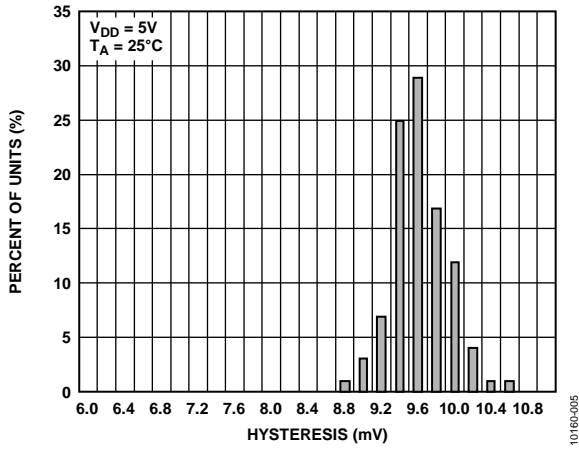


図 5. ヒステリシスの分布

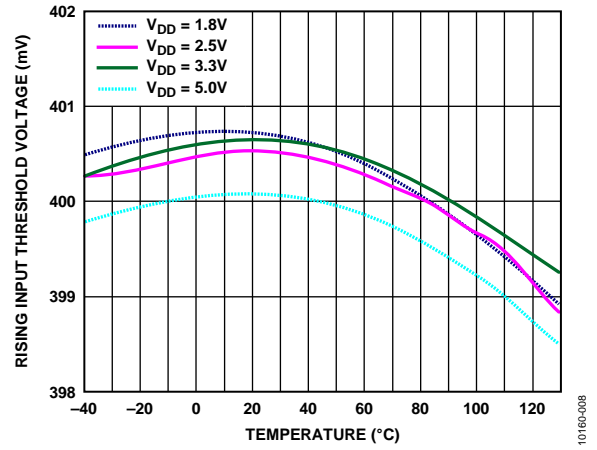


図 8. 様々な V_{DD} 電圧での温度対立上がり入カスレッシュヨールド電圧

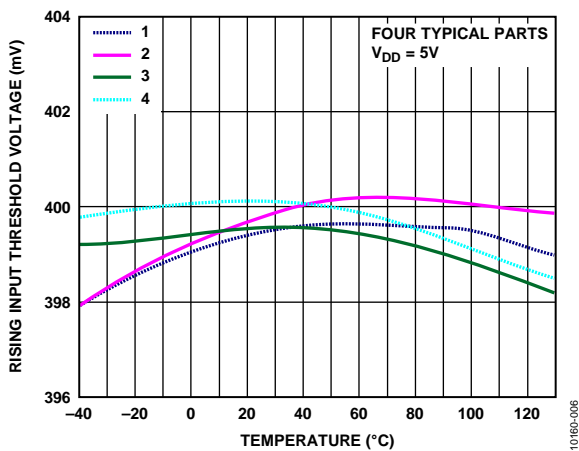


図 6. 代表的な 4 個のデバイスの温度対立上がり入カスレッシュヨールド電圧

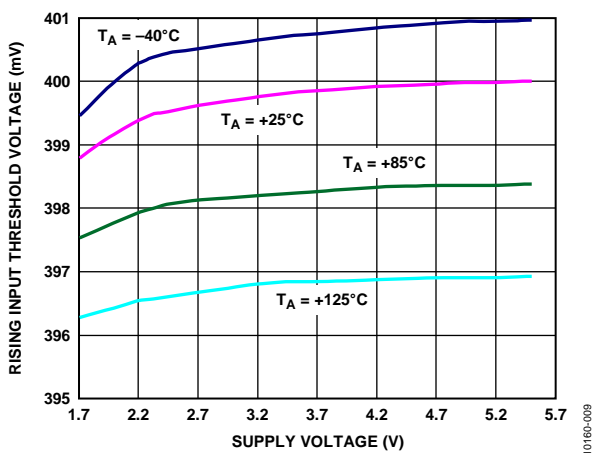


図 9. 電源電圧対立上がり入カスレッシュヨールド電圧

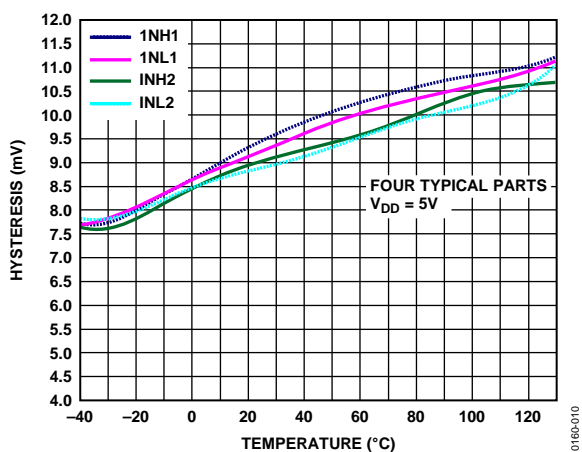


図 10. 代表的な 4 個のデバイスのヒステリシス温度特性

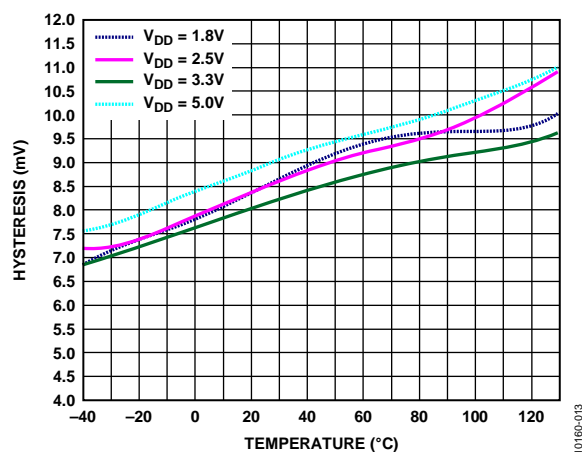


図 13. 様々な V_{DD} 電圧でのヒステリシス温度特性

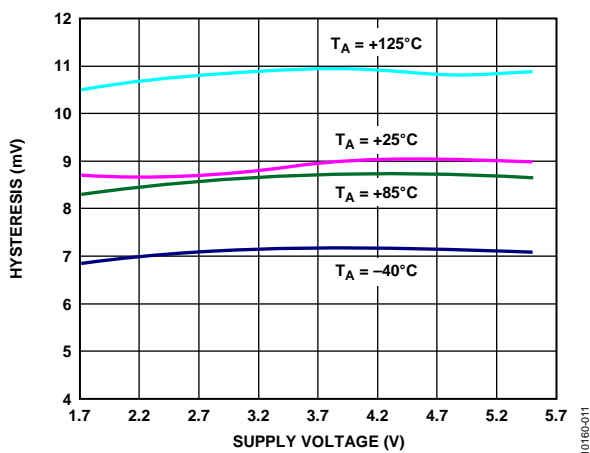


図 11. 電源電圧対ヒステリシス

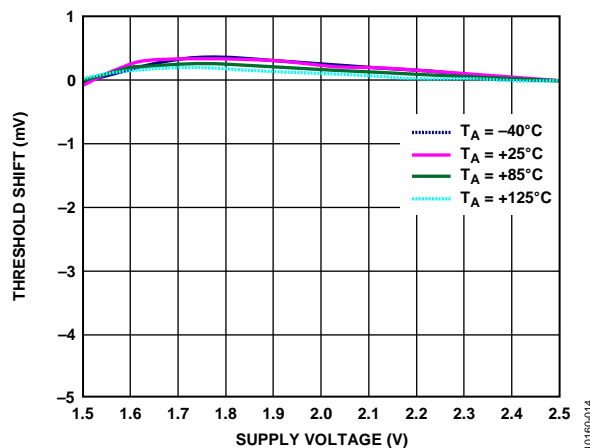


図 14. 最小電源電圧

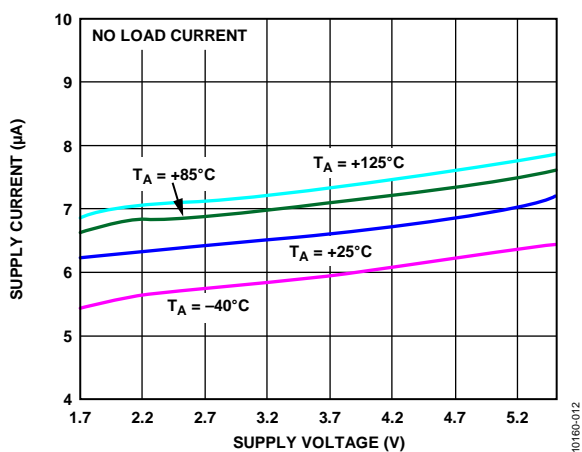


図 12. 電源電圧対静止電源電流

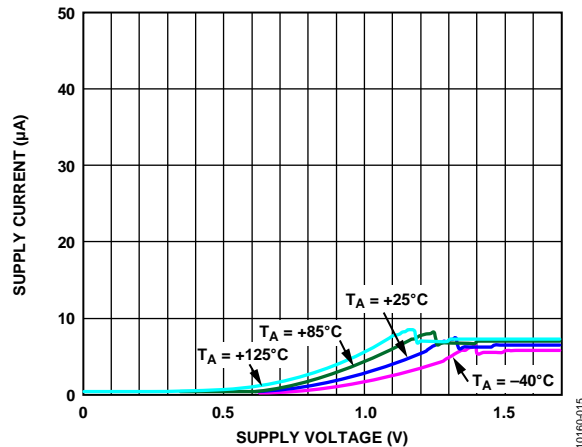


図 15. スタートアップ電源電流

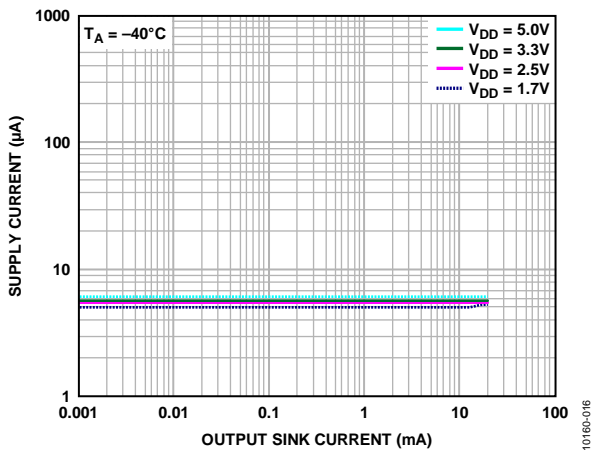


図 16. 出力シンク電流対電源電流、 $T_A = -40^\circ\text{C}$

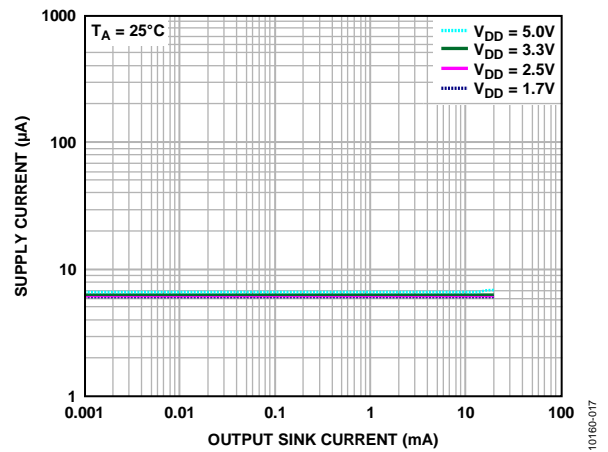


図 19. 出力シンク電流対電源電流、 $T_A = 25^\circ\text{C}$

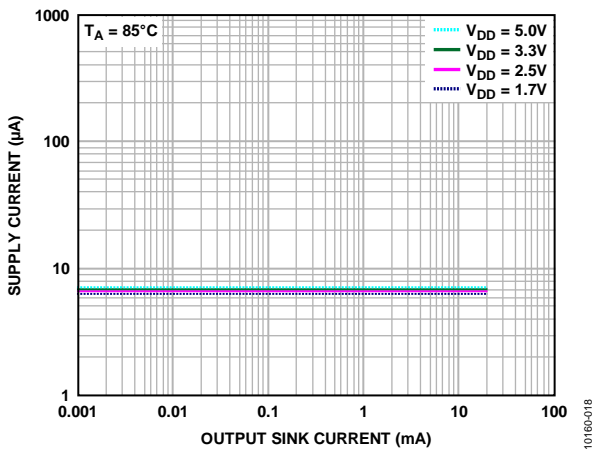


図 17. 出力シンク電流対電源電流、 $T_A = 85^\circ\text{C}$

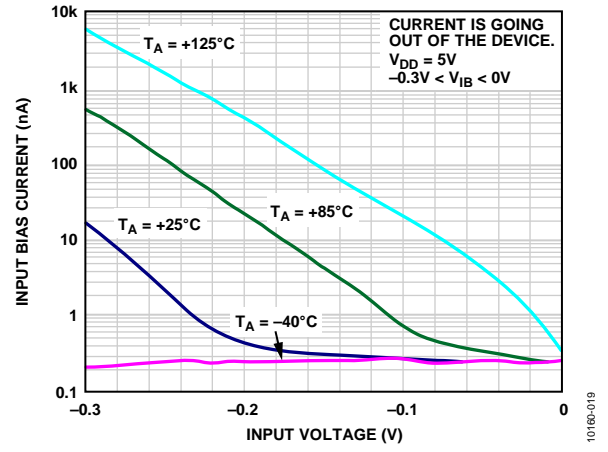


図 20. 入力電圧対グラウンドより下の入力バイアス電流

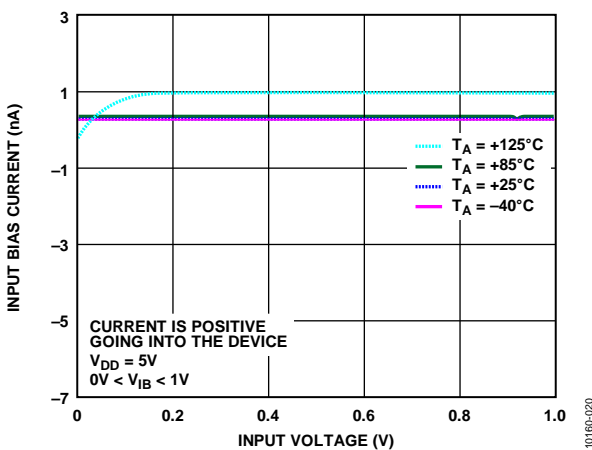


図 18. 入力電圧対ロー・レベル入力バイアス電流

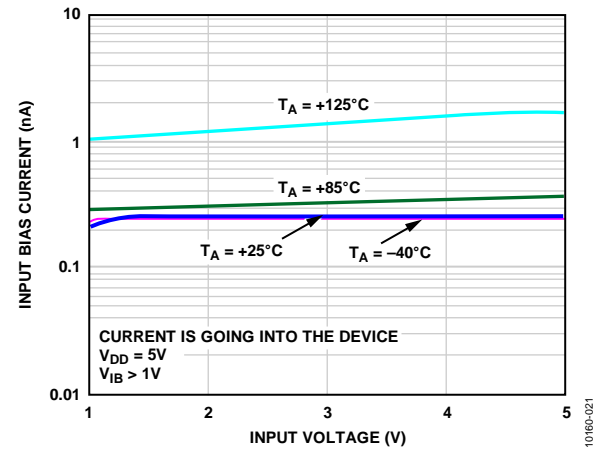


図 21. 入力電圧対ハイ・レベル入力バイアス電流

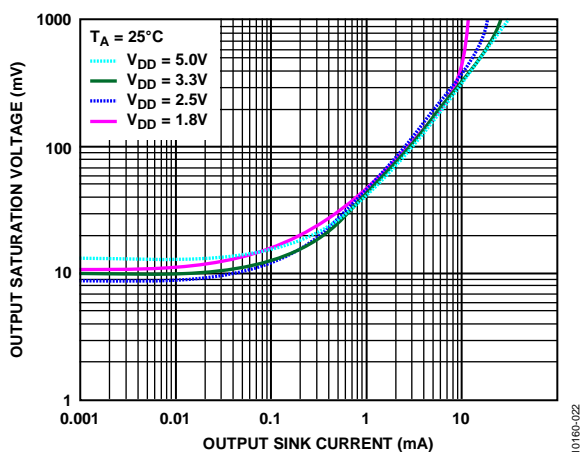


図 22. 出力シンク電流対出力飽和電圧、 $T_A = 25^\circ\text{C}$

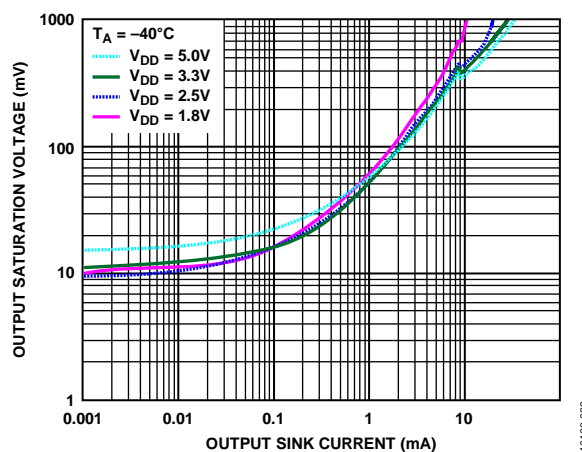


図 25. 出力シンク電流対出力飽和電圧、 $T_A = -40^\circ\text{C}$

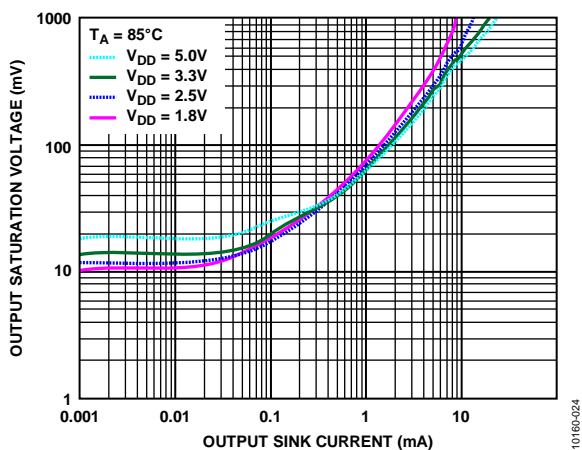


図 23. 出力シンク電流対出力飽和電圧、 $T_A = 85^\circ\text{C}$

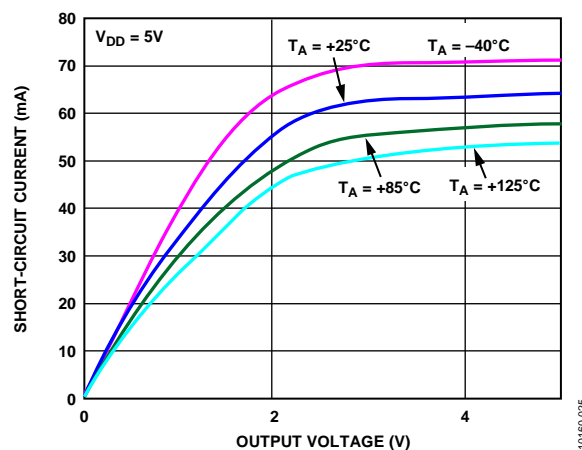


図 26. 出力電圧対出力短絡電流

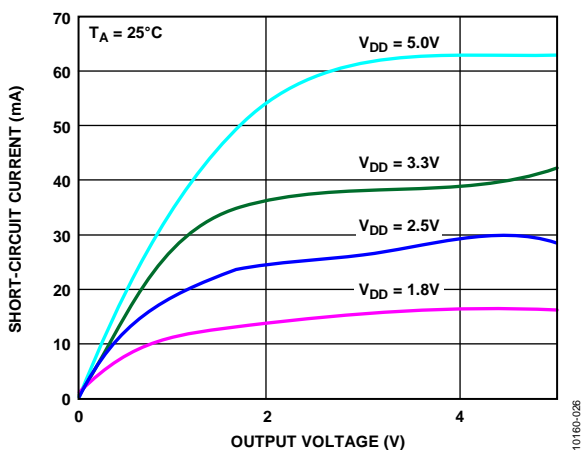


図 24. 出力電圧対出力短絡電流

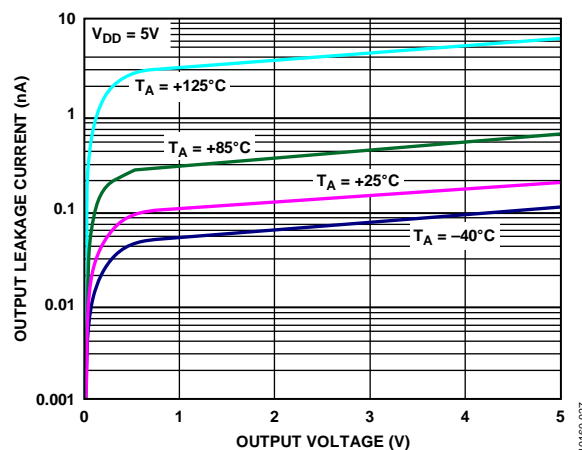


図 27. 出力電圧対出力リーク電流

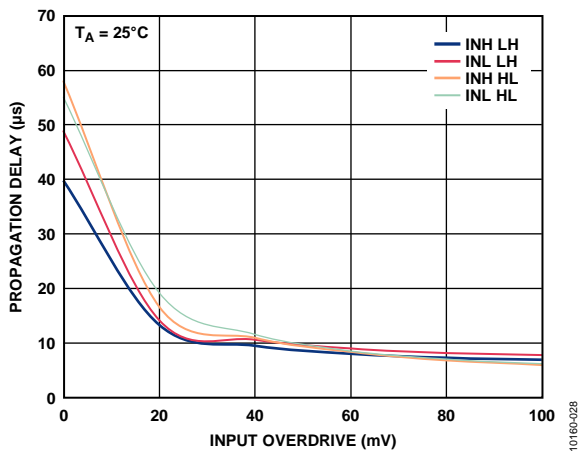


図 28.入力オーバードライブ対伝搬遅延

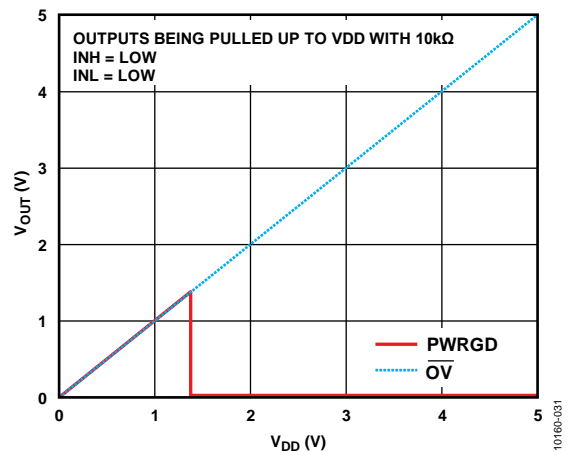


図 31.電源電圧対出力電圧、INH と INL がロー

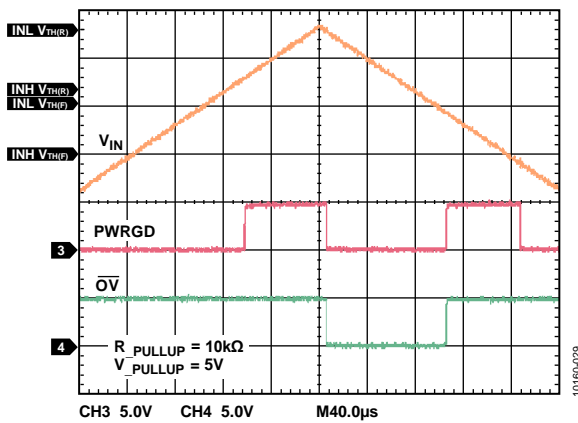


図 29.伝搬遅延

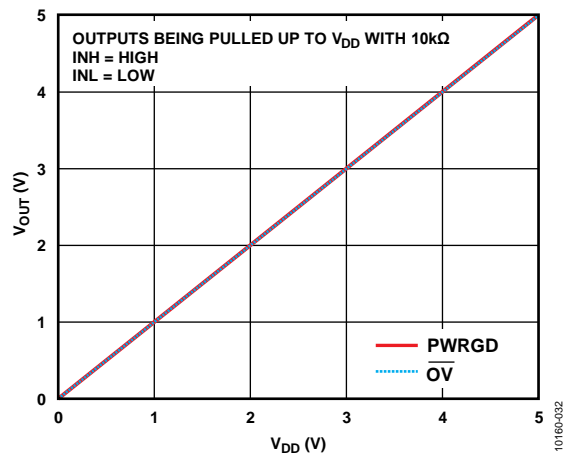


図 32.電源電圧対出力電圧、INH がハイで INL がロー

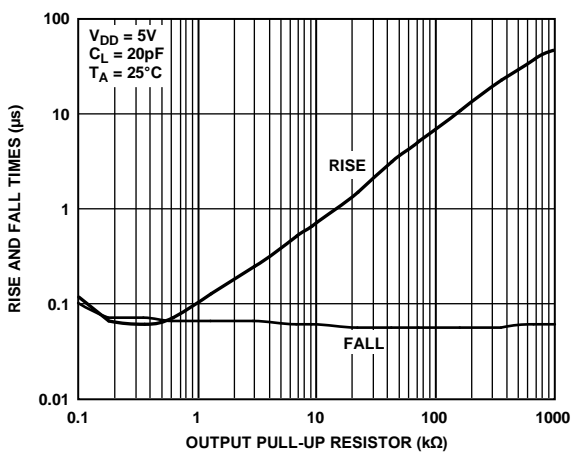


図 30.出力プルアップ抵抗対立上がり／立下がり時間

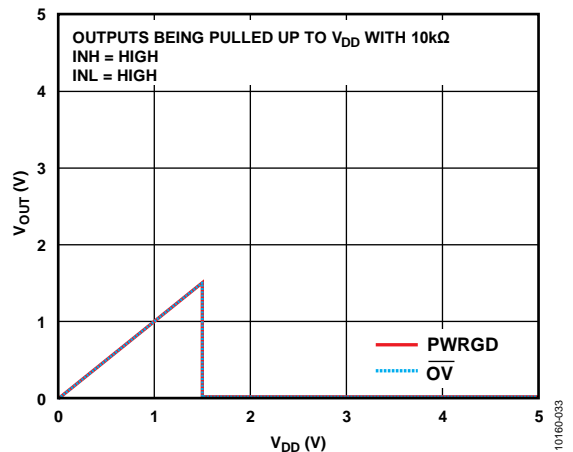


図 33.電源電圧対出力電圧、INH と INL がハイ

アプリケーション情報

ADCMP671 は、1.7 V～5.5 V で動作する 400 mV リファレンス電圧を内蔵した UV/OV モニタです。コンパレータは、9.2 mV のヒステリシスを持ち、0.275% の精度です。出力はオープン・ドレインで、40 mA のシンク電流を流すことができます。

コンパレータと内蔵リファレンス電圧

ADCMP671 は 2 個のコンパレータを内蔵しています。非反転入力が入力 INH に接続されたコンパレータ (反転入力は内部で 400 mV リファレンス電圧に接続) は低電圧検出用で、反転入力が入力 INL に接続されたコンパレータ (非反転入力は内部で 400 mV リファレンス電圧に接続) は過電圧検出用です。コンパレータの上上がり入力スレッシュホールド電圧は、リファレンス電圧と一致するようにデザインされています。

電源

ADCMP671 は 1.7 V～5.5 V で動作するようにデザインされています。0.1 μF のデカップリング・コンデンサを V_{DD} と GND の間に接続することが推奨されます。

入力

コンパレータ入力は最大 V_{DD} 電圧範囲に制限されています。これらの入力の電圧は V_{DD} を超えることはできませんが、最大許容 V_{DD} 電圧を超えることはできません。入力に抵抗ストリングを接続した場合、抵抗値を注意深く選択する必要があります。これは、入力バイアス電流がストリングの下の抵抗と並列になるためです。したがって、バイアス電流で発生する誤差を制御するため下の抵抗を先に選択してください。

外付け部品数を少なくするため、3 個の抵抗分圧器を使用して UV スレッシュホールドと OV スレッシュホールドを設定してください。

ヒステリシス

ノイズまたはスイッチング・スレッシュホールドを低速通過する信号パスにより出力で発生する発振を防止するため、各コンパレータは約 8.9 mV のヒステリシスを持っています。

電圧モニタリング方式

電源レールをモニタリングする場合、モニタリングに必要な公称動作電圧は V_M で表され、I_M は抵抗分圧器の公称電流に、V_{OV} は過電圧トリップ・ポイントに、V_{UV} は低電圧トリップ・ポイントに、それぞれなります。

図 34 に、電圧モニタリングの入力接続を示します。3 本の外付け抵抗 (R_X、R_Y、R_Z) により、モニタする正電圧 (V_M) を上側電圧 (V_H) と下側電圧 (V_L) に分割します。上側電圧は INH ピンへ、下側電圧は INL ピンへ、それぞれ接続します。

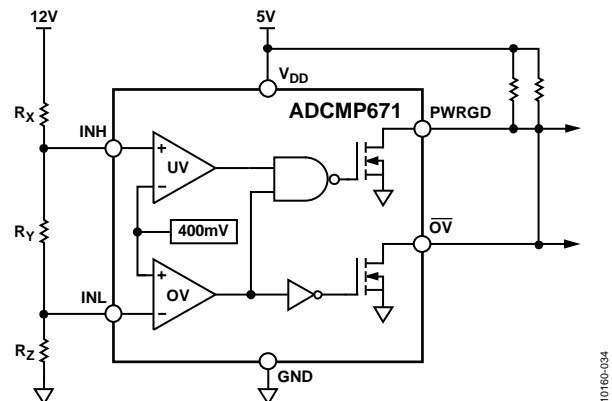


図 34. 低電圧/過電圧モニタリングの構成

過電圧状態が発生するためには、下側電圧 (この場合は V_L) が INL ピンで 0.4 V のスレッシュホールドを超える必要があります。下側電圧 V_L は、次式で表されます。

$$X_N = X_{OX} \left(\frac{T_l}{T_z + T_l + T_z} \right) = 0.4 \text{ V}$$

また、

$$T_z + T_l + T_l = \frac{X_O}{K_O}$$

したがって、過電圧モニタのトリップ・ポイントを設定する R_Z は、次式で計算されます。

$$T_l = \frac{(0.4)(X_O)}{(X_{OX})(K_O)}$$

低電圧状態が発生するためには、上側電圧 V_H が INH ピンで 0.4 V のスレッシュホールドを下回る必要があります。上側電圧 V_H は次式で表されます。

$$X_J = X_{MX} \left(\frac{T_l + T_l}{T_z + T_l + T_z} \right) = 0.4 \text{ V}$$

R_Z は既知であるため、R_Y は次式のように表すことができます。

$$T_l = \frac{(0.4)(X_O)}{(X_{MX})(K_O)} - T_l$$

R_Y と R_Z が既知の場合は、R_X は次式で計算されます。

$$T_z = \frac{(X_O)}{(K_O)} - T_l - T_l$$

V_M、I_M、V_{OV}、または V_{UV} が変る場合、各ステップは再計算する必要があります。

出力

PWRGD 出力は、モニタしているレール電源が正常であることを表示するときに使います。モニタしている電圧がUVスレッシュホールドとOV スレッシュホールドによるウインドウ内にあるとき、この信号がアサートされます。OV 出力は専用の過電圧表示出力として機能し、過電圧故障からシステムを保護するアクションを採れるようにします。両出力はオープン・ドレインであるため、 V_{DD} より高い電圧へプルアップすることができます。これらの出力では、最大 40 mAのシンク電流を流すことができます。

マルチ電源モニタリング・アプリケーションでは、複数のADCMP671を使い、OV ピンを相互に接続して、1つの過電圧故障警報信号を発生することができます(図 35 参照)。パワーアップ時とパワーダウン時には、ボードのパワー・マネジメント・プロセッサから、PWRGD 信号に基づき電源シーケンシングを管理することができます。電源過電圧故障が発生した場合、この信号は専用のOV 警報であるため、プロセッサは迅速に対応して必要な回路保護を提供することができます。また、プロセッサはPWRGD ピン情報の組み合わせを使って故障電源を特定することができます。この機能により、プロセッサは $N + 1$ 個の入力ピンを使って N チャンネルの電源を個別にモニタすることができます。

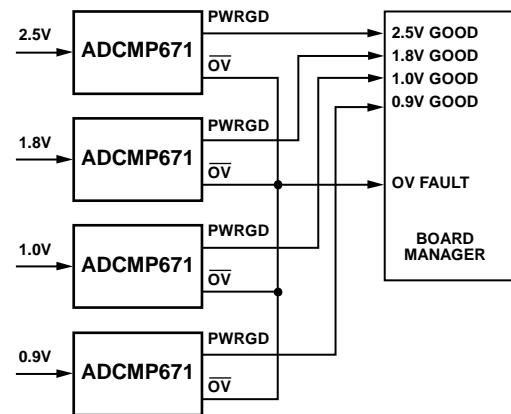


図 35. $N + 1$ 個のプロセッサ I/O を使った N 個のレールのモニタリング

10166-035

外形寸法

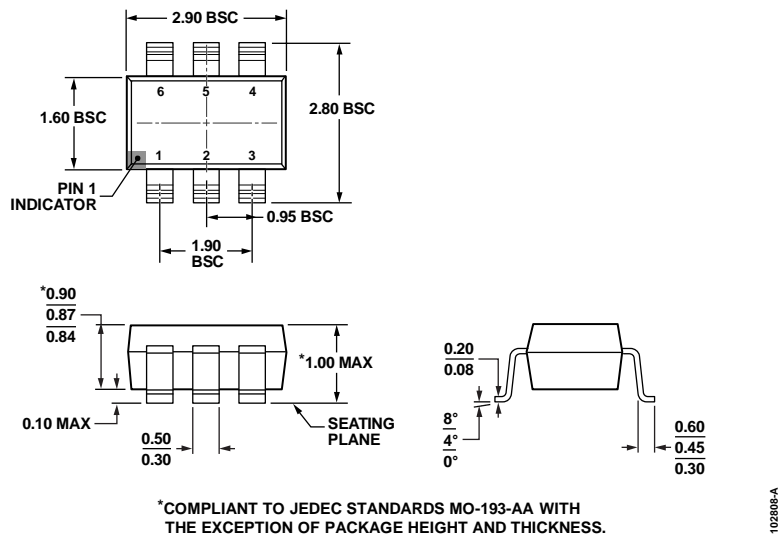


図 36.6 ピン薄型スモール・アウトライン・トランジスタ・パッケージ[TSOT]
(UJ-6)
寸法: mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option	Branding
ADCMP671-1YUJZ-RL7	-40°C to +125°C	6-Lead Thin Small Outline Transistor Package [TSOT]	UJ-6	LLS

¹ Z = RoHS 準拠製品。