

特長

入力過電圧保護: 電源レールの上下 32 V
レール to レールの入力振幅および出力振幅
低消費電力: アンプあたり 60 μ A (typ)
ユニティ・ゲイン帯域幅
 $V_{SY} = \pm 15$ V で 800 kHz (typ)
 $V_{SY} = \pm 5$ V で 550 kHz (typ)
 $V_{SY} = \pm 1.5$ V で 465 kHz (typ)
 単電源動作: 3 V ~ 30 V
 低オフセット電圧: 300 μ V 最大
 高いオープンループ・ゲイン: 120 dB (typ)
 ユニティ・ゲイン安定
 位相反転なし
 車載アプリケーション用に認定済み

アプリケーション

バッテリーのモニタリング
 センサー・コンデショニング
 ポータブル電源制御
 ポータブル計装機器

概要

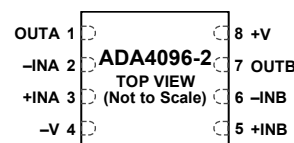
ADA4096 は、レールtoレール入力/出力範囲を持つマイクロパワー動作のオペアンプです。これらのアンプは極めて低い消費電力条件を持ち、3 V ~ 30 V で動作するため、バッテリーのモニタリングとバッテリー充電制御に最適です。27 nV/ $\sqrt{\text{Hz}}$ の電圧ノイズ密度などのダイナミック性能を持つため、バッテリー駆動のオーディオ・アプリケーションにも推奨されます。200 pFまでの容量負荷に発振なしで対応することができます。

ADA4096-2 は電源レールの上下 32 V まで電圧入力を広げる過電圧保護入力とダイオードを内蔵しているため、強固な工業用アプリケーションにも最適です。

ピン配置



図 1.8 ピンMSOP (RM-8)



NOTES
 1. CONNECT THE EXPOSED PAD TO GROUND.

図 2.8 ピン LFCSP (CP-8-10)

ADA4096-2 は、位相反転またはラッチアップを起こさずに安全にいずれかの電源電圧を入力電圧を超えることを可能にする独自の入力ステージを採用しています。この機能は過電圧保護機能(OVP)と呼ばれています。

デュアルの ADA4096-2 は、8 ピン LFCSP (2 mm \times 2 mm) または 8 ピン MSOP パッケージを採用しています。ADA409x ファミリーのオペアンプの仕様は、 -40°C ~ $+125^{\circ}\text{C}$ の拡張工業温度範囲で規定されており、アナログ・デバイセズの 30 V 低消費電力オペアンプ・ファミリーに属し、このファミリーの拡張は続いています(表 1 参照)。

表 1. 低消費電力、30 V オペアンプ

Op Amp	Rail-to-Rail I/O	PJFET	Low Noise
Dual	ADA4091-2	AD8682	AD8622
Quad	ADA4091-4	AD8684	AD8624

目次

特長.....	1	±5 V 特性.....	10
アプリケーション.....	1	±15 V 特性.....	12
ピン配置.....	1	同等な電圧のグラフと可変電圧のグラフ.....	14
概要.....	1	動作原理.....	15
改訂履歴.....	2	入力ステージ.....	15
仕様.....	3	位相反転.....	15
電氣的仕様.....	3	入力過電圧保護機能.....	16
絶対最大定格.....	7	コンパレータ動作.....	17
熱抵抗.....	7	外形寸法.....	18
ESDの注意.....	7	オーダー・ガイド.....	19
代表的な性能特性.....	8	車載製品.....	19
±1.5 V 特性.....	8		

改訂履歴

7/11—Revision 0: Initial Version

仕様

電氣的仕様、 $V_{SY} = \pm 1.5\text{ V}$ 特に指定がない限り、 $V_{SY} = \pm 1.5\text{ V}$ 、 $V_{CM} = V_{SY}/2$ 、 $T_A = 25^\circ\text{C}$ 。

表 2.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Offset Voltage	V_{OS}	$0^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		35	300	μV
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			450	μV
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		1	900	$\mu\text{V}/^\circ\text{C}$
Input Bias Current	I_B	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		± 10	± 15	nA
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			± 16	nA
Input Offset Current	I_{OS}	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		± 0.1	± 1.5	nA
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			± 3	nA
Input Voltage Range			-1.5		+1.5	V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = 0\text{ V to } \pm 1.5\text{ V}$	63	77		dB
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	58			dB
Large Signal Voltage Gain	A_{VO}	$R_L = 10\text{ k}\Omega$, $V_O = -1.4\text{ V to } +1.4\text{ V}$	92	94		dB
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	84			dB
		$R_L = 2\text{ k}\Omega$, $V_O = -1.3\text{ V to } +1.3\text{ V}$	86	92		dB
$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		77			dB	
MATCHING CHARACTERISTICS						
Offset Voltage		$T_A = 25^\circ\text{C}$		100	300	μV
OUTPUT CHARACTERISTICS						
Output Voltage High	V_{OH}	$R_L = 10\text{ k}\Omega$ to GND	1.48	1.49		V
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	1.45			V
		$R_L = 2\text{ k}\Omega$ to GND	1.45	1.46		V
Output Voltage Low	V_{OL}	$-40^\circ\text{C to } +125^\circ\text{C}$	1.40			V
		$R_L = 10\text{ k}\Omega$ to GND		-1.49	-1.48	V
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			-1.45	V
Short-Circuit Limit	I_{SC}	$R_L = 2\text{ k}\Omega$ to GND		-1.48	-1.47	V
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			-1.40	V
Short-Circuit Limit	I_{SC}	Source/sink		± 10		mA
Closed-Loop Impedance	Z_{OUT}	$f = 100\text{ kHz}$, $A_V = 1$		102		Ω
POWER SUPPLY						
Power Supply Rejection Ratio	PSRR	$V_{SY} = 3\text{ V to } 36\text{ V}$	100			dB
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	90			dB
Supply Current per Amplifier	I_{SY}	$V_O = V_{SY}/2$		40		μA
		$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			80	μA
DYNAMIC PERFORMANCE						
Slew Rate	SR	$R_L = 100\text{ k}\Omega$, $C_L = 30\text{ pF}$		0.25		V/ μs
Gain Bandwidth Product	GBP	$V_{IN} = 5\text{ mV p-p}$, $R_L = 10\text{ k}\Omega$, $A_V = 100$		501		kHz
Unity-Gain Crossover	UGC	$V_{IN} = 5\text{ mV p-p}$, $R_L = 10\text{ k}\Omega$, $A_V = 1$		465		kHz
Phase Margin	Φ_M			51		Degrees
-3 dB Closed-Loop Bandwidth	-3 dB	$A_V = 1$, $V_{IN} = 5\text{ mV p-p}$		97		kHz
NOISE PERFORMANCE						
Voltage Noise	e_n p-p	0.1 Hz to 10 Hz		0.7		$\mu\text{V p-p}$
Voltage Noise Density	e_n	$f = 1\text{ kHz}$		27		nV/ $\sqrt{\text{Hz}}$
Current Noise Density	i_n	$f = 1\text{ kHz}$		0.2		pA/ $\sqrt{\text{Hz}}$

電氣的仕様、 $V_{SY} = \pm 5\text{ V}$ 特に指定がない限り、 $V_{SY} = \pm 5.0\text{ V}$ 、 $V_{CM} = V_{SY}/2$ 、 $T_A = 25^\circ\text{C}$ 。

表 3.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Offset Voltage	V_{OS}	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		35	300	μV
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$			1	500	$\mu\text{V}/^\circ\text{C}$
Input Bias Current	I_B	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		± 10	± 15	nA
Input Offset Current	I_{OS}	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		± 1.5	± 2	nA
Input Voltage Range			-5		+5	V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = -5\text{ V to }+5\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	73	86		dB
		$V_{CM} = -3\text{ V to }+3\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	68	103		dB
		$V_{CM} = -3\text{ V to }+3\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	91	103		dB
		$V_{CM} = -3\text{ V to }+3\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	85			dB
Large Signal Voltage Gain	A_{VO}	$R_L = 10\text{ k}\Omega$, $V_O = \pm 4.8\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	102	111		dB
		$R_L = 10\text{ k}\Omega$, $V_O = \pm 4.8\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	99			dB
		$R_L = 2\text{ k}\Omega$, $V_O = \pm 4.7\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	94	103		dB
		$R_L = 2\text{ k}\Omega$, $V_O = \pm 4.7\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	88			dB
MATCHING CHARACTERISTICS						
Offset Voltage		$T_A = 25^\circ\text{C}$		100	300	μV
OUTPUT CHARACTERISTICS						
Output Voltage High	V_{OH}	$R_L = 10\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	4.96	4.97		V
		$R_L = 10\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	4.95			V
		$R_L = 2\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	4.80	4.90		V
		$R_L = 2\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	4.70			V
Output Voltage Low	V_{OL}	$R_L = 10\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		-4.98	-4.97	V
		$R_L = 10\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			-4.95	V
		$R_L = 2\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		-4.90	-4.80	V
		$R_L = 2\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			-4.75	V
Short-Circuit Limit	I_{SC}	Source/sink		± 10		mA
Closed-Loop Impedance	Z_{OUT}	$f = 100\text{ kHz}$, $A_V = 1$		71		Ω
POWER SUPPLY						
Power Supply Rejection Ratio	PSRR	$V_{SY} = 3\text{ V to }36\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	100			dB
		$V_{SY} = 3\text{ V to }36\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	90			dB
Supply Current per Amplifier	I_{SY}	$V_O = V_{SY}/2$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		47	55	μA
		$V_O = V_{SY}/2$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			75	μA
DYNAMIC PERFORMANCE						
Slew Rate	SR	$R_L = 100\text{ k}\Omega$, $C_L = 30\text{ pF}$		0.3		V/ μs
Gain Bandwidth Product	GBP	$V_{IN} = 5\text{ mV p-p}$, $R_L = 10\text{ k}\Omega$, $A_V = 100$		595		kHz
Unity-Gain Crossover	UGC	$V_{IN} = 5\text{ mV p-p}$, $R_L = 10\text{ k}\Omega$, $A_V = 1$		550		kHz
Phase Margin	Φ_M			52		Degrees
-3 dB Closed-Loop Bandwidth	-3 dB	$A_V = 1$, $V_{IN} = 5\text{ mV p-p}$		114		kHz
NOISE PERFORMANCE						
Voltage Noise	e_n p-p	0.1 Hz to 10 Hz		0.7		$\mu\text{V p-p}$
Voltage Noise Density	e_n	$f = 1\text{ kHz}$		27		nV/ $\sqrt{\text{Hz}}$
Current Noise Density	i_n	$f = 1\text{ kHz}$		0.2		pA/ $\sqrt{\text{Hz}}$

電氣的仕様、 $V_{SY} = \pm 15\text{ V}$ 特に指定がない限り、 $V_{SY} = \pm 15.0\text{ V}$ 、 $V_{CM} = V_{SY}/2$ 、 $V_O = 0.0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 。

表 4.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Offset Voltage	V_{OS}	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		35	300	μV
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$			1	500	$\mu\text{V}/^\circ\text{C}$
Input Bias Current	I_B	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		± 3	± 10	nA
Input Offset Current	I_{OS}	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		± 0.1	± 1.5	nA
Input Voltage Range			-15		+15	V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = -15\text{ V to }+15\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	82	95		dB
		$V_{CM} = -13\text{ V to }+13\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	75			dB
		$V_{CM} = -13\text{ V to }+13\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	95	107		dB
		$V_{CM} = -13\text{ V to }+13\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	89			dB
Large Signal Voltage Gain	A_{VO}	$R_L = 10\text{ k}\Omega$, $V_O = \pm 14.7\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	110	120		dB
		$R_L = 2\text{ k}\Omega$, $V_O = \pm 11\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	105			dB
		$R_L = 2\text{ k}\Omega$, $V_O = \pm 11\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	100	112		dB
		$R_L = 2\text{ k}\Omega$, $V_O = \pm 11\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	90			dB
Input Capacitance						
Differential Mode	C_{DM}			2.5		pF
Common Mode	C_{CM}			7		pF
MATCHING CHARACTERISTICS						
Offset Voltage		$T_A = 25^\circ\text{C}$		100	300	μV
OUTPUT CHARACTERISTICS						
Output Voltage High	V_{OH}	$R_L = 10\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	14.92	14.94		V
		$R_L = 2\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	14.90			V
		$R_L = 2\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	14.0	14.3		V
		$R_L = 2\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	12.0			V
Output Voltage Low	V_{OL}	$R_L = 10\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		-14.96	-14.80	V
		$R_L = 2\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			-14.75	V
		$R_L = 2\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		-14.75	-14.65	V
		$R_L = 2\text{ k}\Omega$ to GND $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			-14.0	V
Short-Circuit Limit	I_{SC}	Source/sink		± 10		mA
Closed-Loop Impedance	Z_{OUT}	$f = 100\text{ kHz}$, $A_V = 1$		40		Ω
POWER SUPPLY						
Power Supply Rejection Ratio	PSRR	$V_{SY} = 3\text{ V to }36\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	100			dB
		$V_{SY} = 3\text{ V to }36\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	90			dB
Supply Current per Amplifier	I_{SY}	$V_O = V_{SY}/2$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		60	75	μA
		$V_O = V_{SY}/2$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			100	μA
DYNAMIC PERFORMANCE						
Slew Rate	SR	$R_L = 100\text{ k}\Omega$, $C_L = 30\text{ pF}$		0.4		V/ μs
Settling Time	t_s	To 0.1%, 10 V step		23.4		μs
Gain Bandwidth Product	GBP	$V_{IN} = 5\text{ mV p-p}$, $R_L = 10\text{ k}\Omega$, $A_V = 100$		786		kHz
Unity-Gain Crossover	UGC	$V_{IN} = 5\text{ mV p-p}$, $R_L = 10\text{ k}\Omega$, $A_V = 1$		800		kHz
Phase Margin	Φ_M			60		Degrees
-3 dB Closed-Loop Bandwidth	-3 dB	$A_V = 1$, $V_{IN} = 5\text{ mV p-p}$		152		kHz
Channel Separation	CS	$f = 1\text{ kHz}$		100		dB

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
NOISE PERFORMANCE						
Voltage Noise	e_n p-p	0.1 Hz to 10 Hz		0.7		μ V p-p
Voltage Noise Density	e_n	f = 1 kHz		27		nV/ \sqrt Hz
Current Noise Density	i_n	f = 1 kHz		0.2		pA/ \sqrt Hz

絶対最大定格

表 5.

Parameter	Rating
Supply Voltage	36 V
Input Voltage	
Operating Condition	$-V \leq V_{IN} \leq +V$
Overvoltage Condition ¹	$(-V) - 32 V \leq V_{IN} \leq (+V) + 32 V$
Differential Input Voltage ²	$\pm V_{SY}$
Input Current	$\pm 5 \text{ mA}$
Output Short-Circuit Duration to GND	Indefinite
Storage Temperature Range	-65°C to $+150^\circ\text{C}$
Operating Temperature Range	-40°C to $+125^\circ\text{C}$
Junction Temperature Range	-65°C to $+150^\circ\text{C}$
Lead Temperature (Soldering, 60 sec)	300°C

¹ 過電圧状態で保証しない性能。

² 入力電流を $\pm 5 \text{ mA}$ に制限。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱抵抗

θ_{JA} は、4 層の JEDEC 標準プリント回路ボード(PCB)にハンダ付けしたデバイスに対して自然空冷で規定します。エクスポーズド・パドルはアプリケーション・ボードにハンダ付けされています。

表 6.熱抵抗

Package Type	θ_{JA}	θ_{JC}	Unit
8-Lead MSOP (RM-8)	142	45	$^\circ\text{C}/\text{W}$
8-Lead LFCSP (CP-8-10)	76	43	$^\circ\text{C}/\text{W}$

ESDの注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

±1.5 V 特性

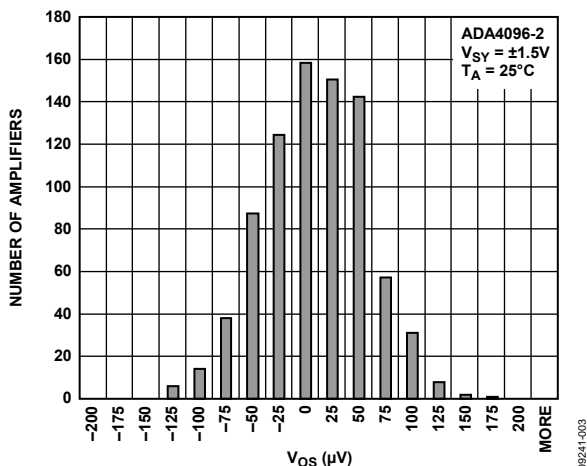


図 3. 入力オフセット電圧の分布

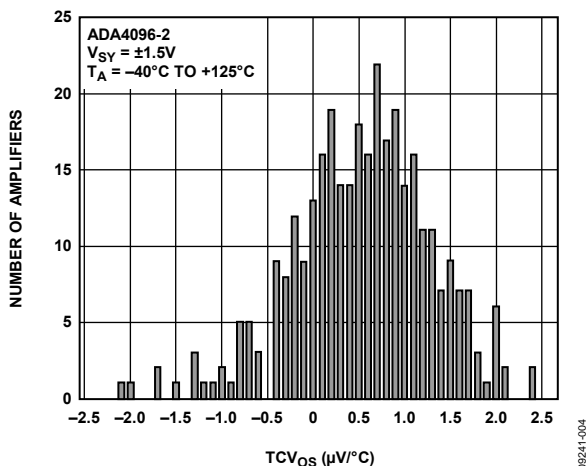


図 4. オフセット電圧ドリフト分布

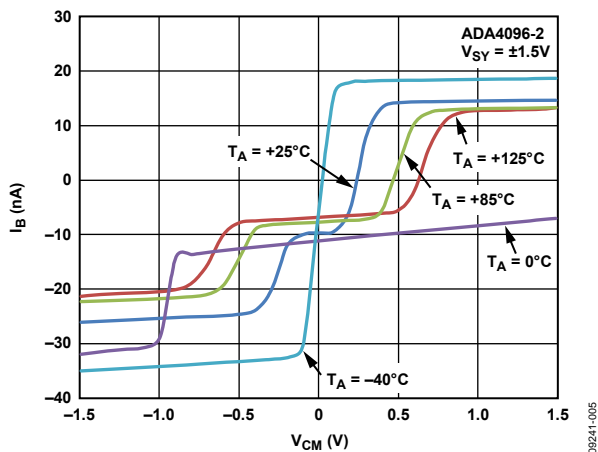


図 5. V_{CM} および温度対入カバイアス電流

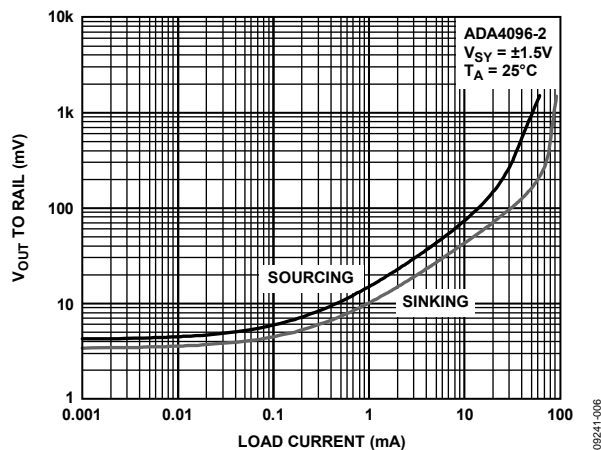


図 6. 負荷電流対ドロップアウト電圧

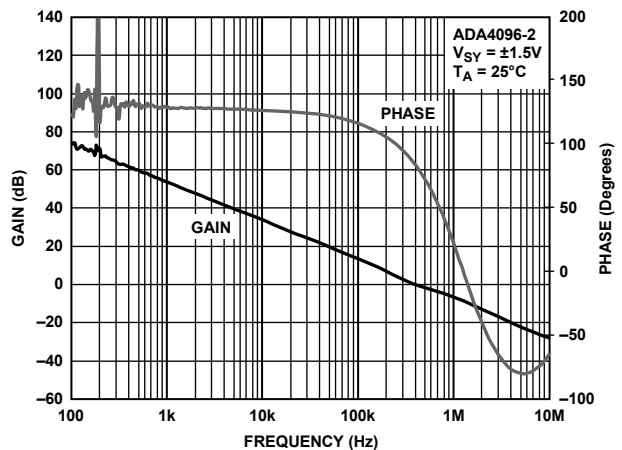


図 7. オープン・ループ・ゲインおよび位相の周波数特性

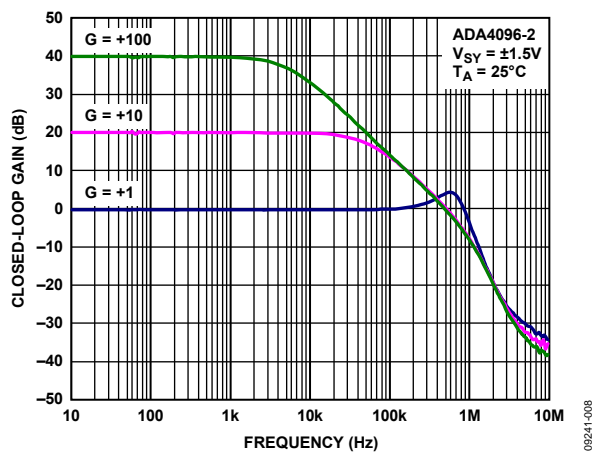


図 8. クローズド・ループ・ゲインの周波数特性

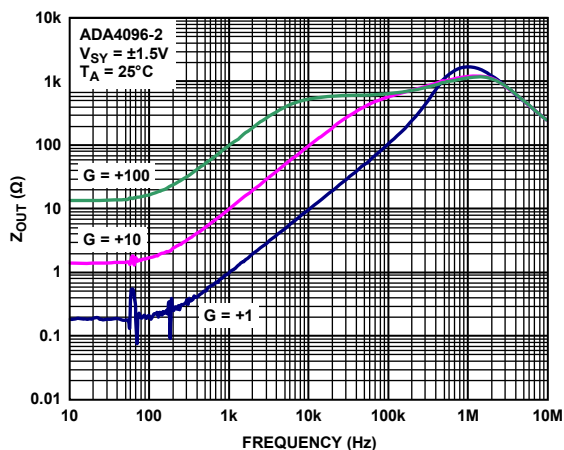


図 9. 出力インピーダンスの周波数特性

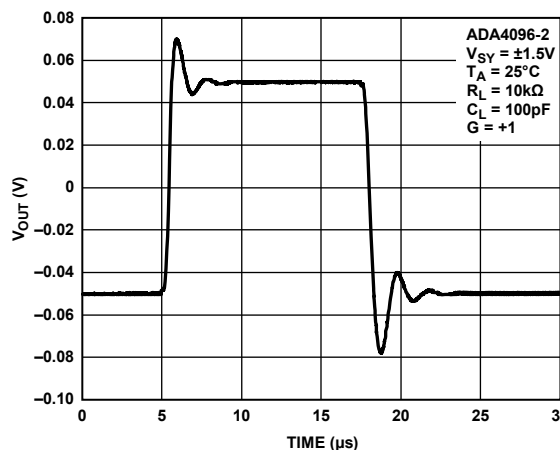


図 12. 小信号過渡応答

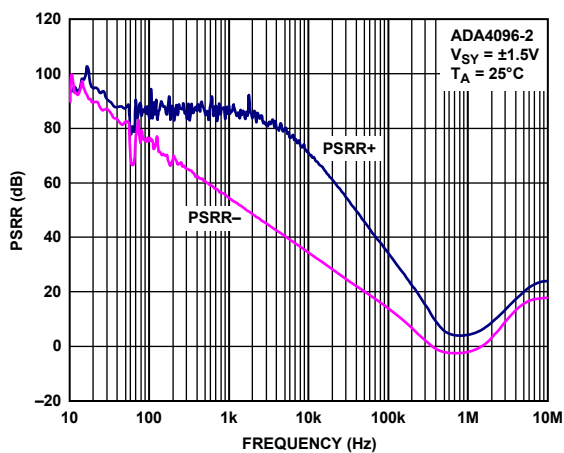


図 10. PSRR の周波数特性

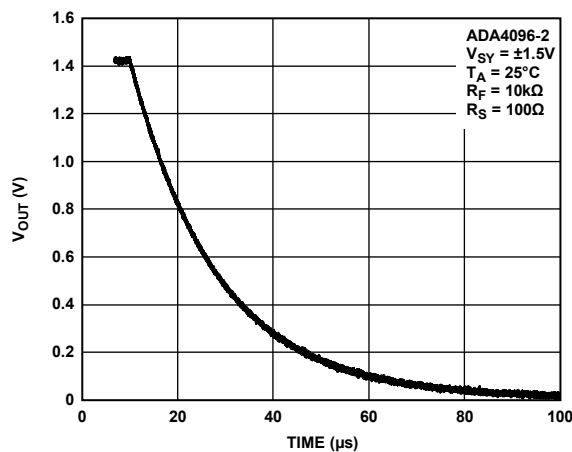


図 13. 正側過負荷回復

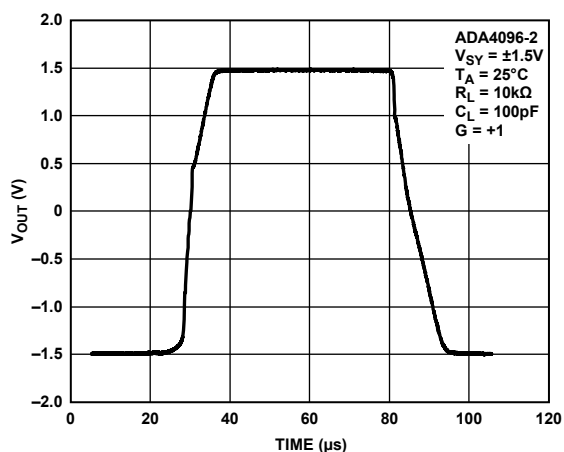


図 11. 大信号過渡応答

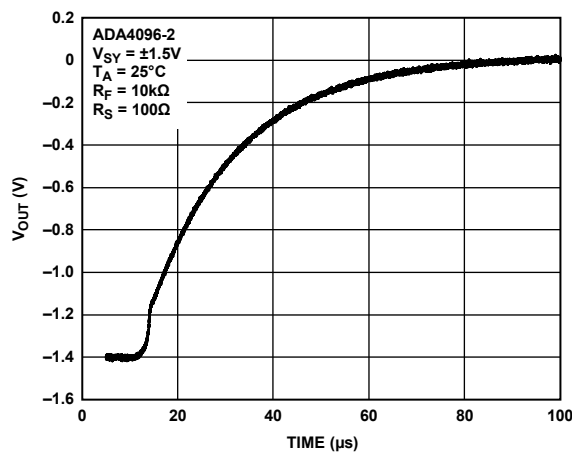


図 14. 負側過負荷回復

±5 V 特性

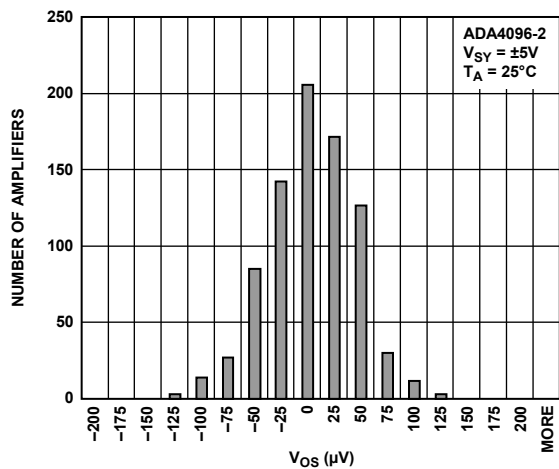


図 15. 入力オフセット電圧の分布

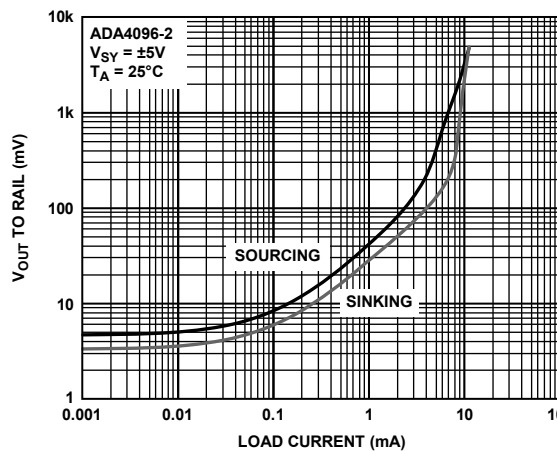


図 18. 負荷電流対ドロップアウト電圧

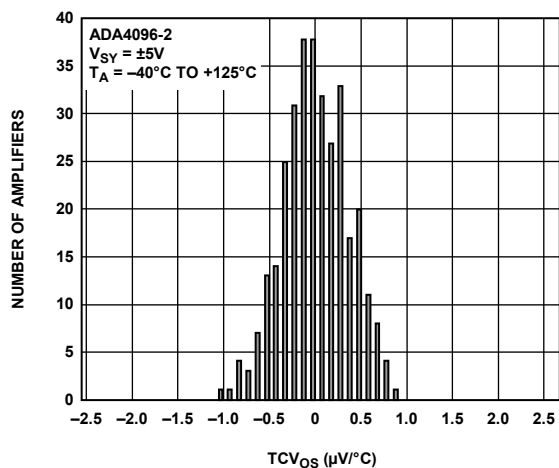


図 16. オフセット電圧ドリフト分布

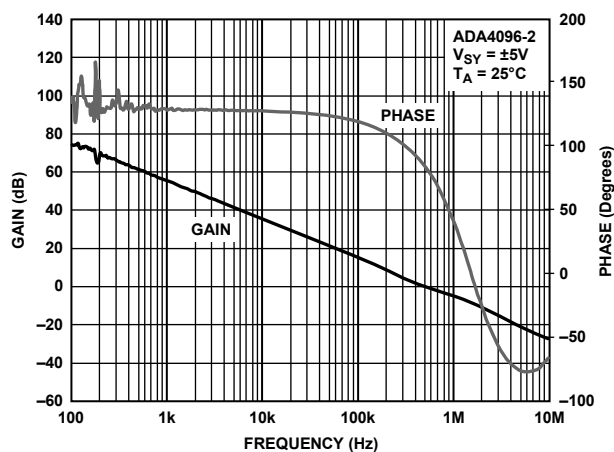


図 19. オープン・ループ・ゲインおよび位相の周波数特性

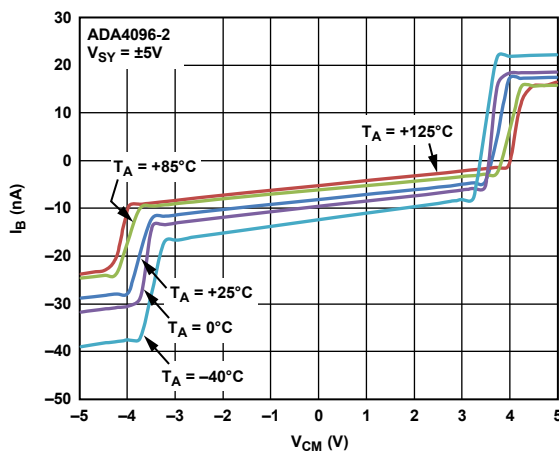


図 17. VCM および温度対入力バイアス電流

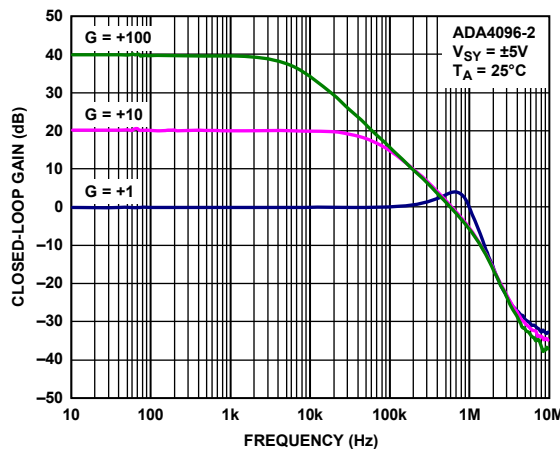


図 20. クローズド・ループ・ゲインの周波数特性

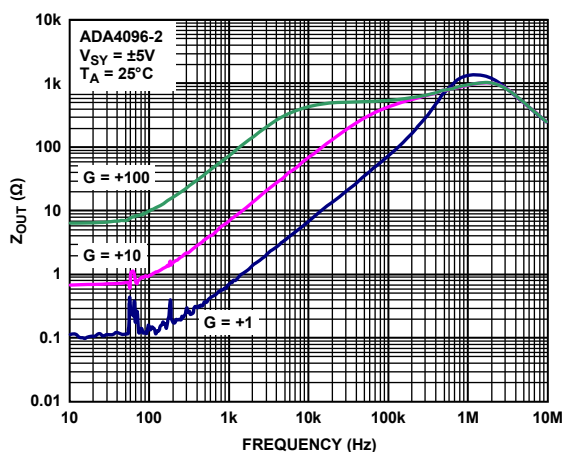


図 21. 出力インピーダンスの周波数特性

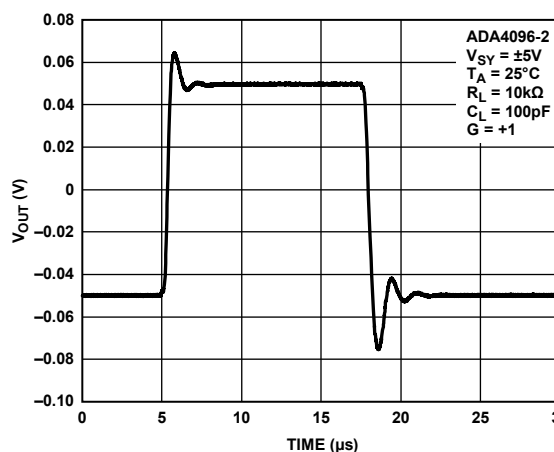


図 24. 小信号過渡応答

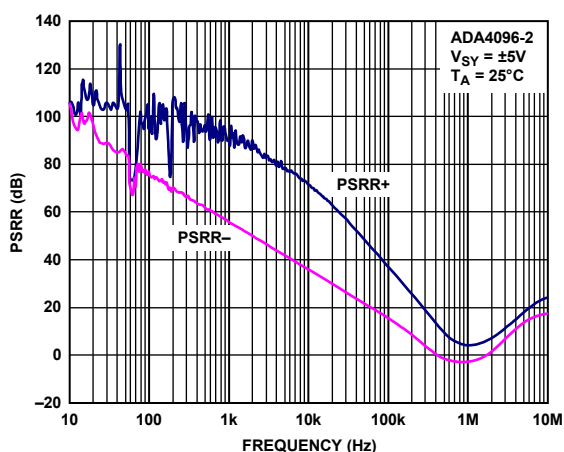


図 22. PSRR の周波数特性

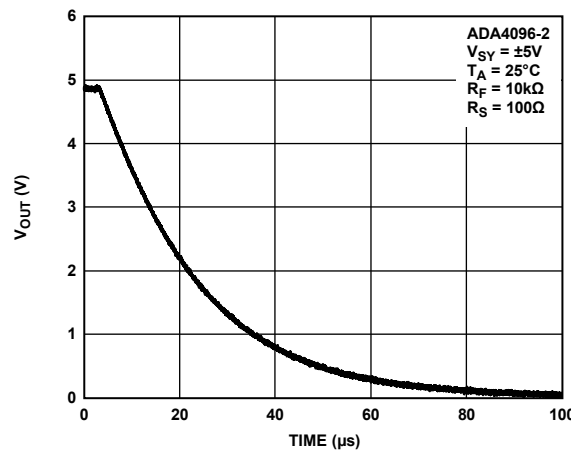


図 25. 正側過負荷回復

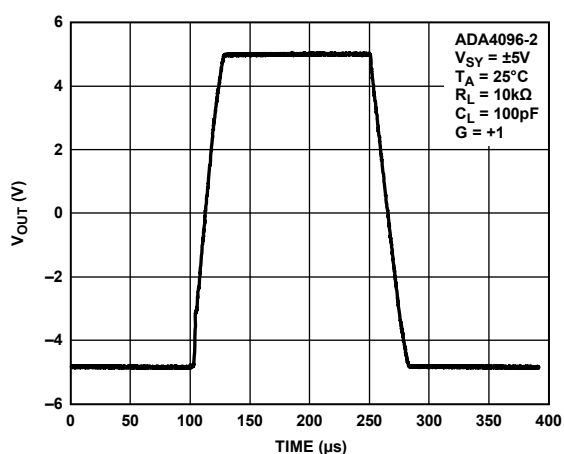


図 23. 大信号過渡応答

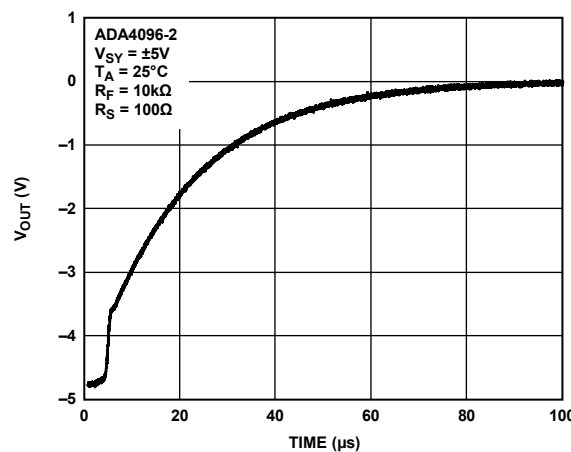


図 26. 負側過負荷回復

±15 V 特性

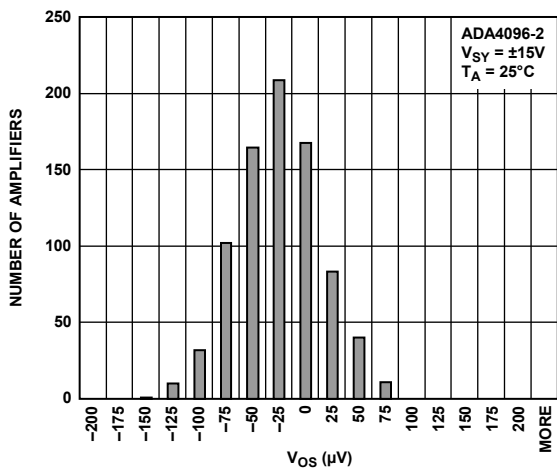


図 27. 入力オフセット電圧の分布

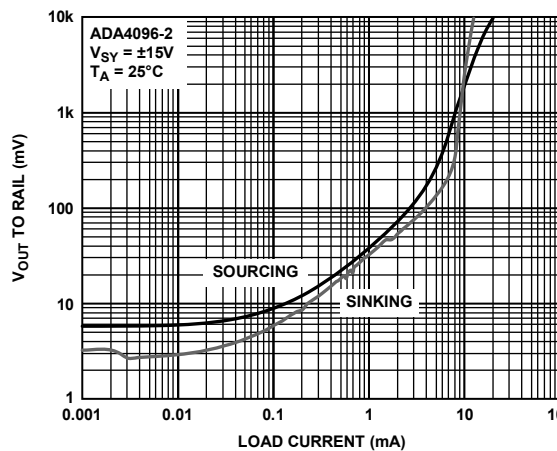


図 30. 負荷電流対ドロップアウト電圧

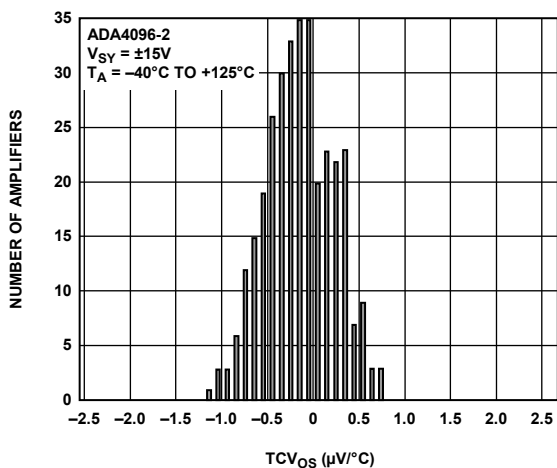


図 28. オフセット電圧ドリフト分布

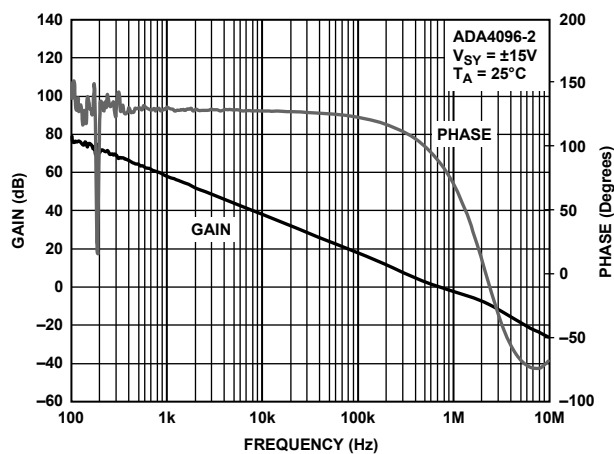


図 31. オープン・ループ・ゲインおよび位相の周波数特性

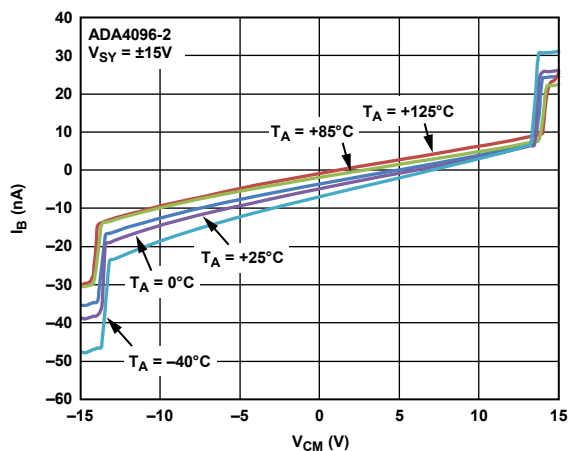


図 29. VCM および温度対入力バイアス電流

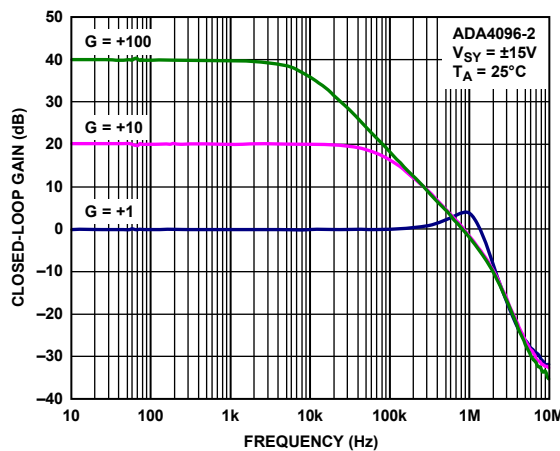


図 32. クローズド・ループ・ゲインの周波数特性

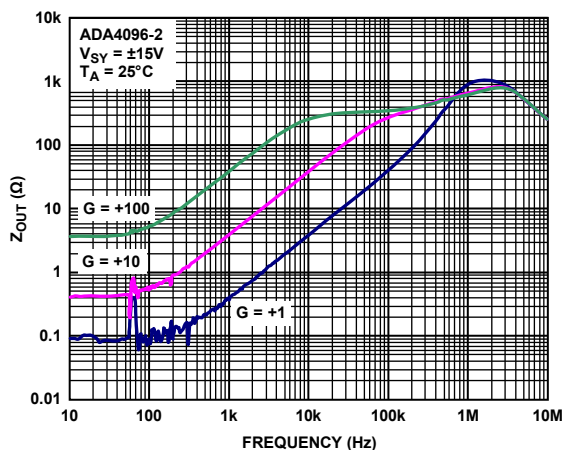


図 33. 出力インピーダンスの周波数特性

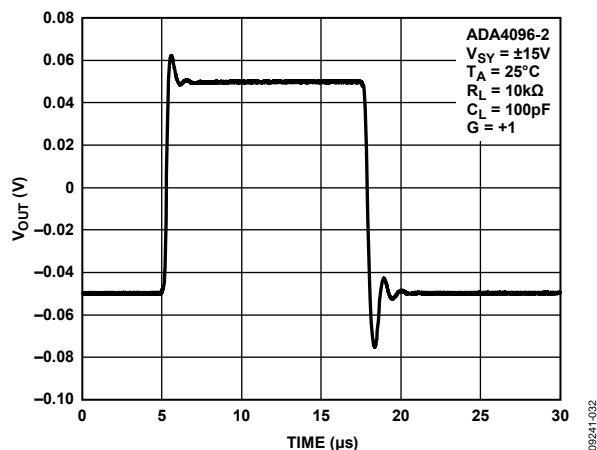


図 36. 小信号過渡応答

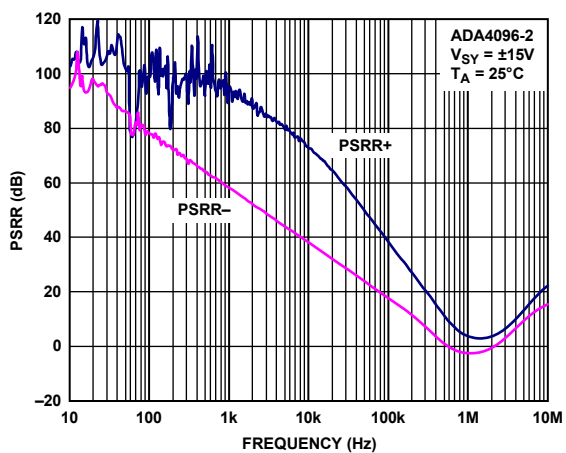


図 34. PSRR の周波数特性

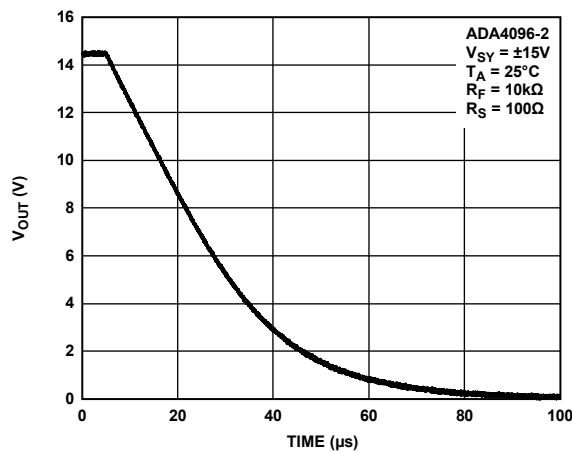


図 37. 正側過負荷回復

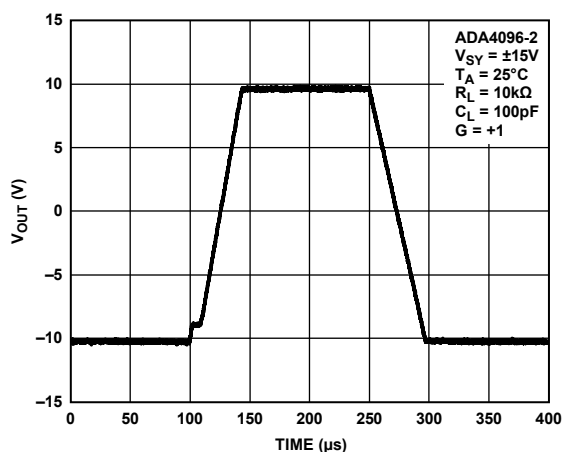


図 35. 大信号過渡応答

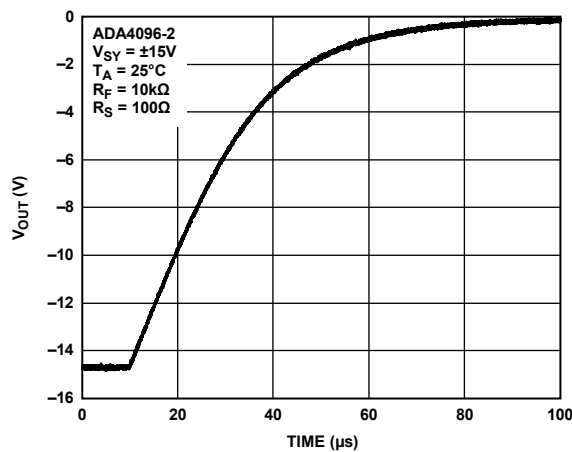


図 38. 負側過負荷回復

同等な電圧のグラフと可変電圧のグラフ

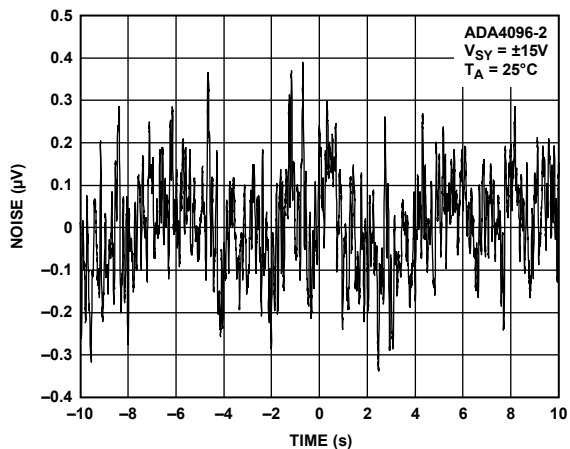


図 39. 入力電圧ノイズ、0.1 Hz~10 Hz 帯域幅

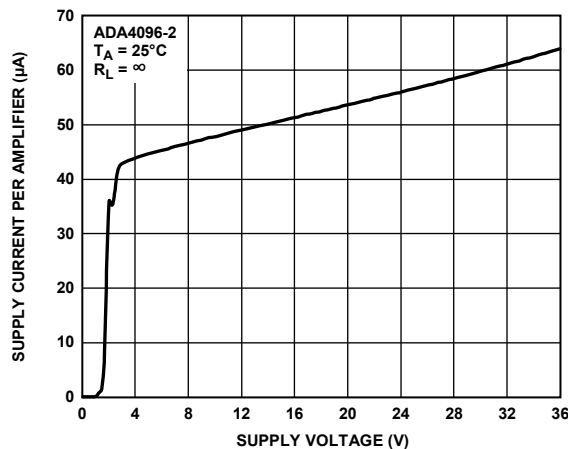


図 42. 電源電圧対電源電流

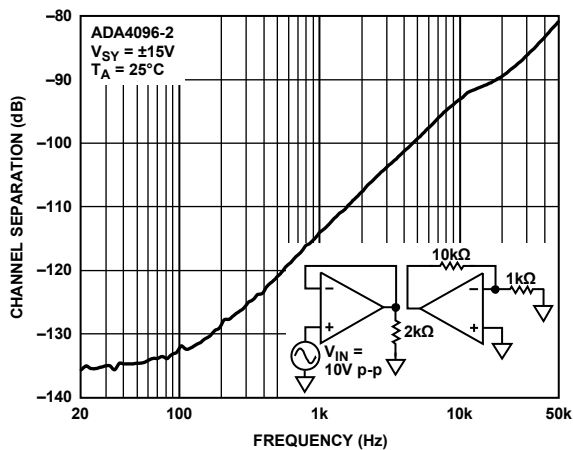


図 40. チャンネル・セパレーションの周波数特性

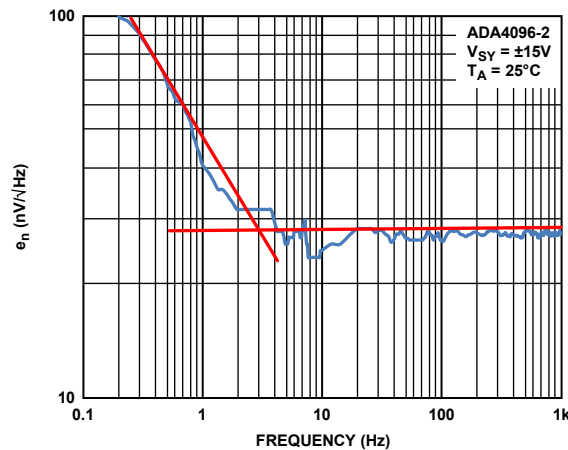


図 43. 電圧ノイズ密度

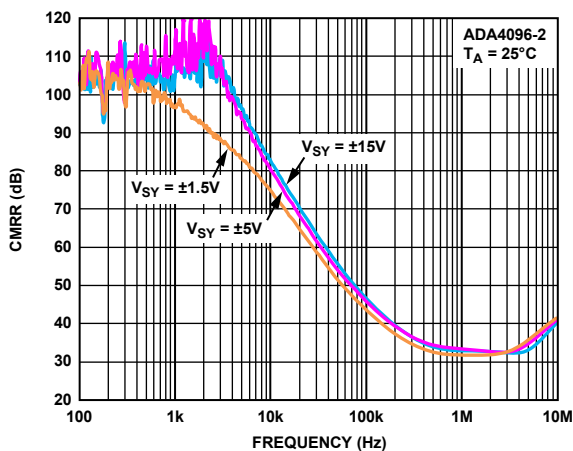


図 41. CMRR の周波数特性

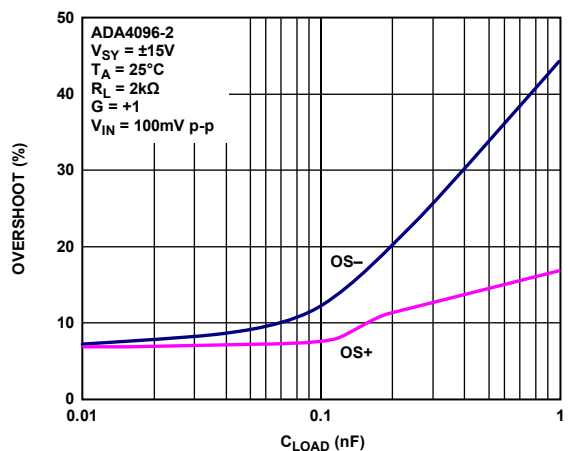


図 44. 負荷容量対オーバーシュート

動作原理

入力ステージ

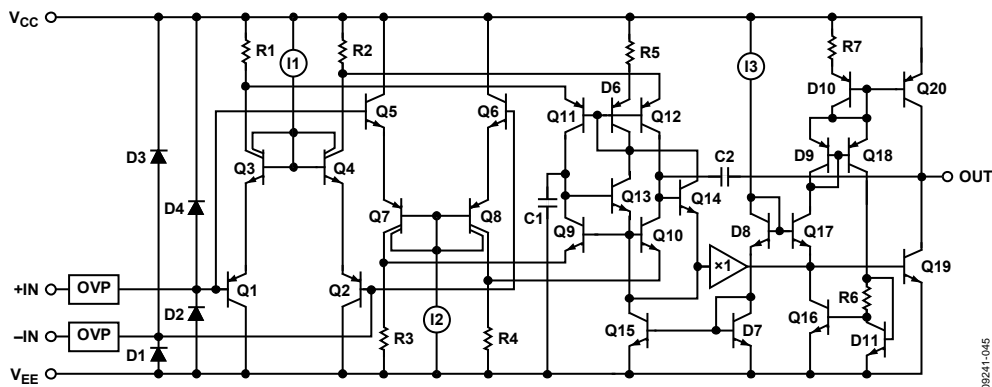


図 45.簡略化した回路図

図 45 に、ADA4096-2 の簡略化した回路図を示します。入力ステージは、並行動作する 2 つの差動対 (Q1~Q4 と Q5~Q8) で構成されています。入力同相モード電圧が $V_{CC} - 1.5\text{ V}$ に近づき、I1 が最小電圧コンプライアンスに一致したとき Q1~Q4 がシャットダウンします。逆に、入力同相モード電圧が $V_{EE} + 1.5\text{ V}$ に近づき、I2 が最小電圧コンプライアンスに一致すると Q5~Q8 がシャットダウンします。このアンプは電源レールの外側 200 mV の入力で動作できるため (室温、この回路では最大の入力ダイナミックレンジが可能です。

すべてのレール to レール入力アンプの場合と同様に、2 つの入力対の間での V_{OS} 不一致により、アンプの CMRR が決定されます。入力同相モード電圧範囲が各レールの 1.5 V 以内に維持される場合、各入力対間の切り替えがないため、CMRR は約 10 dB 改善されます (表 3 と表 4 参照)。

位相反転

単電源アンプによっては、入力信号がアンプの同相モード電圧範囲を超えると位相反転を示すものがあります。入力デバイスが飽和すると、反転入力と非反転入力の機能が入れ替わるので、出力は反対向きに動きます。

位相反転が続くのは入力が飽和している間だけですが、アンプがクローズループ・システムの中にある場合にはアプリケーションにとって有害です。ADA4096-2 では、全同相モード電圧範囲で、および絶対最大定格のセクションの表 5 で規定した過電圧保護範囲で位相反転が生じません。図 46 に、ユニティ・ゲイン構成の ADA4096-2 を、入力信号 = $\pm 40\text{ V}$ 、アンプ電源 = $\pm 10\text{ V}$ として示します。

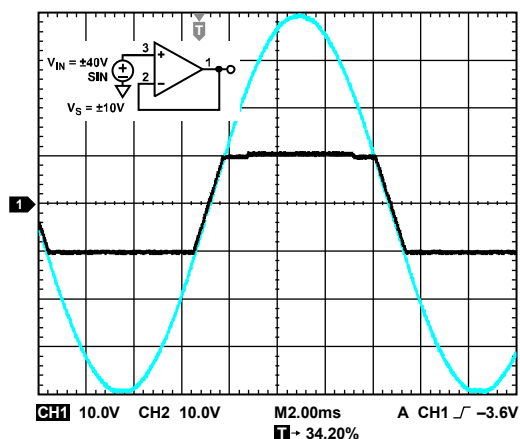


図 46.位相反転なし

入力過電圧保護機能

ADA4096-2 の入力は、各電源レールの外側 32 V までの入力電圧変化に対して保護されています。この機能は、電源がアンプに加わる前に信号ソースをアクティブにしてしまう電源シーケンシング問題を持つアプリケーションで特に重要です。

図 47 に、5 kΩ の直列抵抗 (赤のカーブ) を使用する場合に比較した ADA4096-2 (緑のカーブ) の入力電流制限機能を示します。

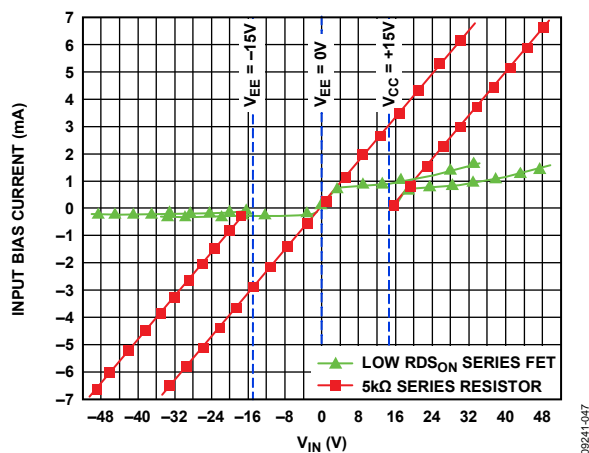


図 47. 入力電流制限機能

図 47 は、ADA4096-2 をバッファ構成で使用し、電源をGND (または±15 V) に接続し、正入力を電源の外側 32 V までスイープさせて取得したものです。一般に、入力電流は、正側過電圧状態では 1 mA に、負側低電圧状態では 200 μA に、それぞれ制限されま。例えば、20 V の過電圧では、ADA4096-2 の入力電流は 1 mA に制限されます。これは 20 kΩ の直列抵抗と等価な電流制限です。図 47 には、アンプに電源が加わっているか否かにより、電流制限回路がアクティブになることも示してあります。

図 47 は、異常状態での入力保護機能を表していることに注意してください。アンプ動作の正常入力電圧範囲 (IVR) は、表 2 ~ 表 4 に規定してあります。

コンパレータ動作

オペアンプはコンパレータとかなり異なりますが、デュアルまたはクワッドのオペアンプの未使用部分をコンパレータとして使用することがありますが、これはレール to レール出力のオペアンプの場合推奨できません。レール to レール出力のオペアンプの場合、一般に出力ステージはバイポーラ・トランジスタまたは MOSFET トランジスタに対して比例電流ミラーになっています。デバイスをオープン・ループで動作させる場合、2 ステージ目は電流駆動を比例ミラーまで増やしてループを閉じようとしていますが、これを閉じることができないため、電源電流が増えます。オペアンプをコンパレータとして構成すると、電源電流は非常に大きくなる場合があります(図 48 参照)。

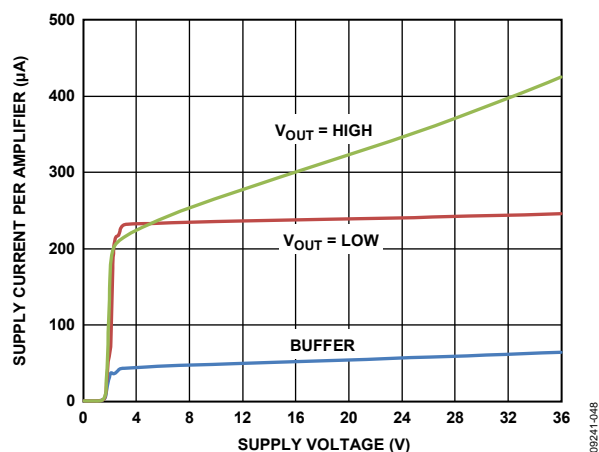


図 48.コンパレータ電源電流

外形寸法

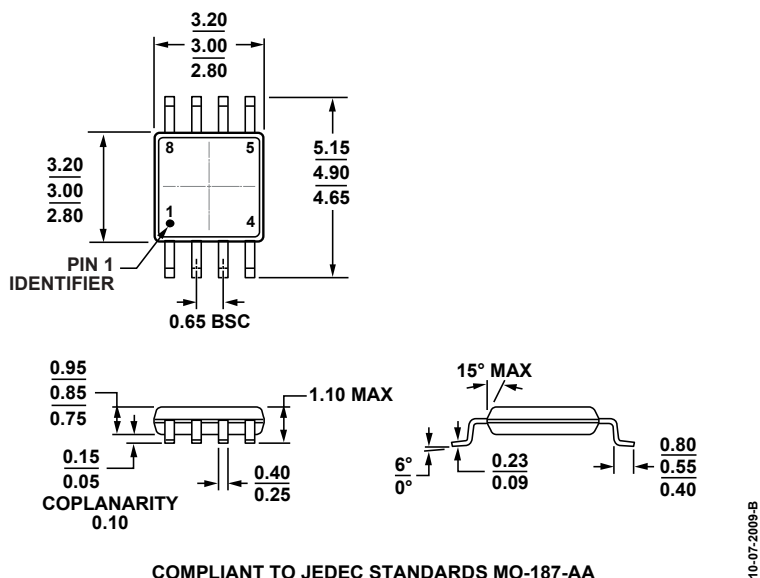


図 49.8 ピン・ミニ・スモール・アウトライン・パッケージ [MSOP] (RM-8)
寸法: mm

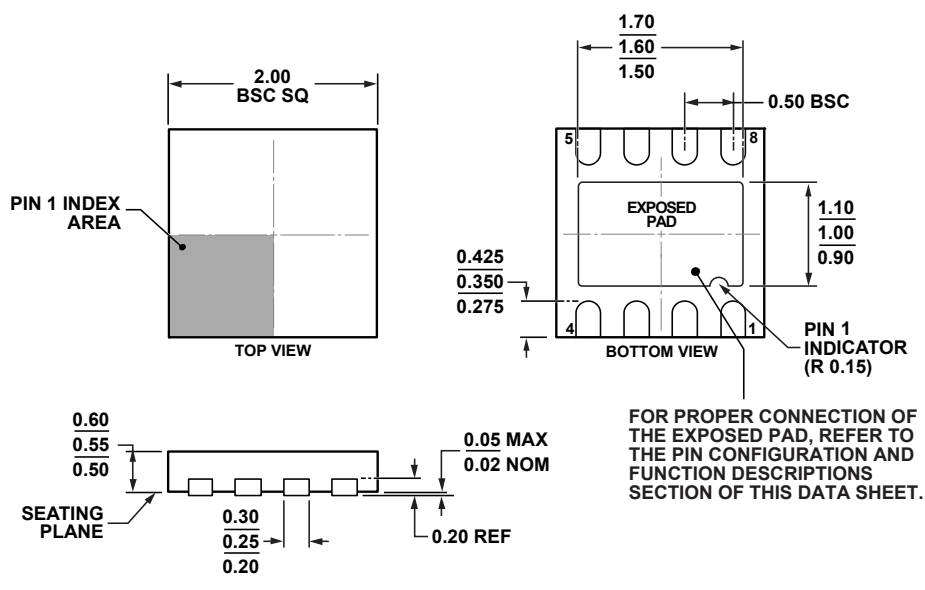


図 50.8 ピン・リードフレーム・チップ・スケール・パッケージ [LFCSP_UD]
2 mm x 2 mm ボディ、超薄型、デュアルリード (CP-8-10)
寸法: mm

オーダー・ガイド

Model ^{1,2}	Temperature Range	Package Description	Package Option	Branding
ADA4096-2ARMZ	-40°C to +125°C	8-Lead Mini Small Outline Package [MSOP]	RM-8	A2T
ADA4096-2ARMZ-R7	-40°C to +125°C	8-Lead Mini Small Outline Package [MSOP]	RM-8	A2T
ADA4096-2ARMZ-RL	-40°C to +125°C	8-Lead Mini Small Outline Package [MSOP]	RM-8	A2T
ADA4096-2ACPZ-R7	-40°C to +125°C	8-Lead Frame Chip Scale Package [LFCSP_UD]	CP-8-10	A4
ADA4096-2ACPZ-RL	-40°C to +125°C	8-Lead Frame Chip Scale Package [LFCSP_UD]	CP-8-10	A4
ADA4096-2WARMZ-R7	-40°C to +125°C	8-Lead Mini Small Outline Package [MSOP]	RM-8	A2T
ADA4096-2WARMZ-RL	-40°C to +125°C	8-Lead Mini Small Outline Package [MSOP]	RM-8	A2T

¹ Z = RoHS 準拠製品。

² W = 車載アプリケーション用に認定済み。

車載製品

ADA4096-2W モデルは、車載アプリケーションの品質と信頼性の要求をサポートするため管理した製造により提供しています。これらの車載モデルの仕様は商用モデルと異なる場合があるため、設計者はこのデータシートの仕様のセクションを慎重にレビューしてください。表示した車載グレード製品のみを、車載アプリケーション用として提供しています。特定製品のオーダー情報とこれらのモデルの特定の車載信頼性レポートについては最寄りのアナログ・デバイセスにお尋ねください。