



# 1.8 nV/ $\sqrt{\text{Hz}}$ 、36 V 高精度アンプ

## ADA4004-1/ADA4004-2/ADA4004-4

### 特長

- 非常に低い電圧ノイズ: 1.8 nV/ $\sqrt{\text{Hz}}$
- 低入力バイアス電流: 最大 90 nA
- オフセット電圧: 最大 125  $\mu\text{V}$
- 高ゲイン: 120 dB
- 広い帯域幅: 12 MHz
- $\pm 5\text{ V} \sim \pm 15\text{ V}$  動作

### アプリケーション

- 高精度計装
- フィルタ・ブロック
- マイクロフォンのプリアンプ
- 工業用制御
- 熱電対と RTD
- リファレンス電圧バッファ

### 概要

ADA4004-1/ADA4004-2/ADA4004-4 は、40  $\mu\text{V}$  のオフセット、0.7  $\mu\text{V}/^\circ\text{C}$  のドリフト、12 MHz の帯域幅、アンプあたり 1.7 mA の低電源電流を持つ 1.8 nV/ $\sqrt{\text{Hz}}$  高精度アンプです。

ADA4004-1/ADA4004-2/ADA4004-4 は高性能 iPolar プロセスを採用してデザインされているため、ノイズと消費電力の削減、高速化、安定化、フットプリント・サイズの小型化が可能になりました。新しいデザイン技術により、ADA4004-1/ADA4004-2/ADA4004-4 は 1.8 nV/ $\sqrt{\text{Hz}}$  の電圧ノイズ密度と 6 Hz 1/f の低いノイズ・コーナー周波数を実現すると同時に、アンプあたり 1.7 mA の消費電流を実現しています。小型パッケージにより、ボード面積とコストを削減し、レイアウトの柔軟性を向上させました。

これらのアンプのアプリケーションとしては、高精度制御、PLL フィルタ、高性能高精度フィルタ、医用計測機器、解析機器、高精度電源制御、ATE、データ・アキュイジション・システムなどがあります。これらのデバイスは、 $\pm 5\text{ V} \sim \pm 15\text{ V}$  の電源電圧と  $-40^\circ\text{C} \sim +125^\circ\text{C}$  の温度範囲で動作します。

ADA4004-1、ADA4004-2、ADA4004-4 は、アナログ・デバイセズの低ノイズ・オペアンプ・シリーズに属しています(表 1 参照)。

表 1. 電圧ノイズ

Pkg.	0.9 nV	1.1 nV	1.8 nV	2.8 nV	3.8 nV
Single	AD797	AD8597	ADA4004-1	AD8675	AD8671
Dual		AD8599	ADA4004-2	AD8676	AD8672
Quad			ADA4004-4		AD8674

### ピン配置

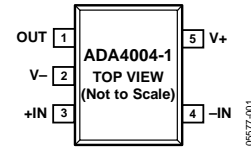


図 1.5 ピン SOT (RJ-5)

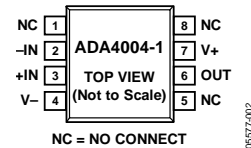


図 2.8 ピン SOIC (R-8)

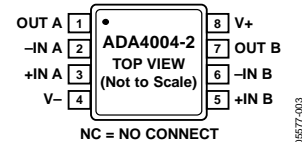


図 3.8 ピン MSOP (RM-8) および 8 ピン SOIC (R-8)

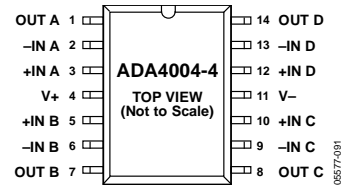
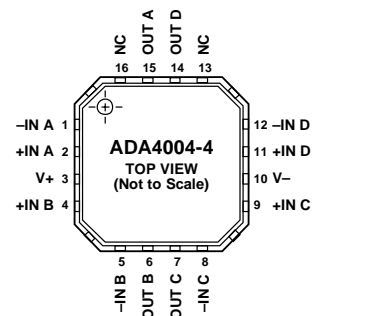


図 4.14 ピン SOIC (R-14)



NOTES  
 1. NC = NO CONNECT.  
 2. IT IS RECOMMENDED THAT THE EXPOSED PAD BE CONNECTED TO V-.

図 5.16 ピン LFCSP (CP-16-4)

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
 ※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。  
 ©2006–2011 Analog Devices, Inc. All rights reserved.

## 目次

特長 .....	1
アプリケーション .....	1
概要 .....	1
ピン配置 .....	1
改訂履歴 .....	2
仕様 .....	3

絶対最大定格 .....	5
熱抵抗 .....	5
ESD の注意 .....	5
代表的な性能特性 .....	6
外形寸法 .....	12
オーダー・ガイド .....	14

## 改訂履歴

### 4/11—Rev. F to Rev. G

Changes to Figure 1 .....	1
Updated Outline Dimensions .....	12

### 6/10—Rev. E to Rev. F

Added Differential Input Current to Table 4 .....	5
Changes to Figure 14 and Figure 17 .....	7

### 10/09—Rev. D to Rev. E

Changes to Product Title, General Description Section, and Figure 5 . 1 .....	1
Updated Outline Dimensions (RM-8) .....	13
Changes to Ordering Guide .....	14

### 6/09—Rev. C to Rev. D

Changes to Figure 5 .....	1
---------------------------	---

### 10/08—Rev. B to Rev. C

Added ADA4004-1 and ADA4004-2 .....	Universal
Added 5-Lead SOT, 8-Lead SOIC, and 8-Lead MSOP .....	Universal
Changes to Features Section .....	1
Added Figure 1 to Figure 3; Renumbered Sequentially .....	1
Changes to General Description Section .....	1
Added Table 1; Renumbered Sequentially .....	1
Change to Output Voltage Low Parameter, Table 2 .....	3
Changes to Supply Current per Amplifier Parameter, Table 2 .....	3
Added Phase Margin Parameter, Table 2 .....	3
Change to Output Voltage Low Parameter, Table 3 .....	3
Changes to Supply Current per Amplifier Parameter, Table 3 .....	4
Added Phase Margin Parameter, Table 3 .....	4
Changes to Table 4 .....	5
Changes to Thermal Resistance Section .....	5
Changes to Table 5 .....	5
Update Outline Dimensions .....	12
Changes to Ordering Guide .....	13

### 11/07—Rev. A to Rev. B

Changed $V_S$ to $V_{SY}$ .....	Universal
Changes to General Description .....	1
Changes to Supply Current per Amplifier .....	3
Changes to Open-Loop Gain .....	4
Changes to Supply Current per Amplifier .....	4
Changes to Figure 10, Figure 11, Figure 13, and Figure 14 .....	7
Changes to Figure 26 .....	9
Updated Outline Dimensions .....	12
Changes to Ordering Guide .....	12

### 7/06—Rev. 0 to Rev. A

Changes to Table 4 .....	5
Updated Outline Dimensions .....	12
Changes to Ordering Guide .....	12

### 1/06—Revision 0: Initial Version

## 仕様

特に指定がない限り、 $V_{SY} = \pm 5\text{ V}$ 、 $V_{CM} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 。

表 2.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
<b>INPUT CHARACTERISTICS</b>						
Offset Voltage	$V_{OS}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		40	140	$\mu\text{V}$
Input Bias Current	$I_B$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		40	85	nA
Input Offset Current	$I_{OS}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		40	85	nA
Input Voltage Range	IVR	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	-3.5		+3.5	V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = -3.0\text{ V to }+3.0\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	105	111		dB
Open-Loop Gain	$A_{VO}$	$R_L = 2\text{ k}\Omega$ , $V_{OUT} = -2.5\text{ V to }+2.5\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	250	400		V/mV
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		0.7	1	$\mu\text{V}/^\circ\text{C}$
<b>OUTPUT CHARACTERISTICS</b>						
Output Voltage High	$V_{OH}$	$R_L = 2\text{ k}\Omega$ to ground $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	3.7	3.9		V
Output Voltage Low	$V_{OL}$	$R_L = 2\text{ k}\Omega$ to ground $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	3.4	-3.6	-3.55	V
Short-Circuit Limit	$I_{SC}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		25		mA
Output Current	$I_O$	$V_{OUT} = \pm 3.6\text{ V}$		$\pm 10$		mA
<b>POWER SUPPLY</b>						
Power Supply Rejection Ratio	PSRR	$V_{SY} = \pm 5\text{ V to } \pm 15\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	110	118		dB
Supply Current per Amplifier	$I_{SY}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			2.0	mA
<b>DYNAMIC PERFORMANCE</b>						
Slew Rate	SR	$R_L = 2\text{ k}\Omega$ to ground		2.7		V/ $\mu\text{s}$
Gain Bandwidth Product	GBP			12		MHz
Phase Margin	$\Phi_M$			48		Degrees
<b>NOISE PERFORMANCE</b>						
Voltage Noise	$e_{n\text{ p-p}}$	$f = 0.1\text{ Hz to }10\text{ Hz}$		0.1		$\mu\text{V p-p}$
Voltage Noise Density	$e_n$	$f = 1\text{ kHz}$		1.8		nV/ $\sqrt{\text{Hz}}$
Current Noise Density	$i_n$	$f = 10\text{ Hz}$		3.5		pA/ $\sqrt{\text{Hz}}$
Current Noise Density	$i_n$	$f = 200\text{ Hz}$		1.2		pA/ $\sqrt{\text{Hz}}$

特に指定がない限り、 $V_{SY} = \pm 15\text{ V}$ 、 $V_{CM} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 。

表 3.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
<b>INPUT CHARACTERISTICS</b>						
Offset Voltage	$V_{OS}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		40	125	$\mu\text{V}$
Input Bias Current	$I_B$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		40	90	nA
Input Offset Current	$I_{OS}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			165	nA
Input Voltage Range	IVR	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	-12.5		100	V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = -12.5\text{ V to }+12.5\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	110	113		dB
Open-Loop Gain	$A_{VO}$	$R_L = 2\text{ k}\Omega$ , $V_{OUT} = -12.0\text{ V to }+12.0\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	500	1200		V/mV
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$		0.7	1	$\mu\text{V}/^\circ\text{C}$
<b>OUTPUT CHARACTERISTICS</b>						
Output Voltage High	$V_{OH}$	$R_L = 2\text{ k}\Omega$ to ground $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	13.4	13.6		V
Output Voltage Low	$V_{OL}$	$R_L = 2\text{ k}\Omega$ to ground $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	13.1	13.3		V
Short-Circuit Limit	$I_{SC}$			25		mA
Output Current	$I_O$	$V_{OUT} = \pm 13.6\text{ V}$		$\pm 10$		mA
<b>POWER SUPPLY</b>						
Power Supply Rejection Ratio	PSRR	$V_{SY} = \pm 5\text{ V to } \pm 15\text{ V}$ $-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$	110	118		dB
Supply Current per Amplifier	$I_{SY}$	$-40^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$			2.2	mA
					2.4	mA
<b>DYNAMIC PERFORMANCE</b>						
Slew Rate	SR	$R_L = 2\text{ k}\Omega$ to ground		2.7		V/ $\mu\text{s}$
Gain Bandwidth Product	GBP			12		MHz
Phase Margin	$\Phi_M$			48		Degrees
<b>NOISE PERFORMANCE</b>						
Voltage Noise	$e_{n\text{pp}}$	$f = 0.1\text{ Hz to }10\text{ Hz}$		0.15		$\mu\text{V p-p}$
Voltage Noise Density	$e_n$	$f = 1\text{ kHz}$		1.8		$\text{nV}/\sqrt{\text{Hz}}$
Current Noise Density	$i_n$	$f = 10\text{ Hz}$		3.5		$\text{pA}/\sqrt{\text{Hz}}$
Current Noise Density	$i_n$	$f = 200\text{ Hz}$		1.2		$\text{pA}/\sqrt{\text{Hz}}$

## 絶対最大定格

表 4.

Parameter	Rating
Supply Voltage	±18 V or +36 V
Input Voltage	$V^- < V_{IN} < V^+$
Differential Input Voltage	±V supply
Differential Input Current	±5 mA
Output Short-Circuit Duration to GND	Indefinite
Storage Temperature Range	-65°C to +150°C
Operating Temperature Range	-40°C to +125°C
Junction Temperature Range	-65°C to +150°C
Lead Temperature (Soldering 60 sec)	300°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## 熱抵抗

$\theta_{JA}$  は、自然空冷で、デバイスを回路ボードにハンダ付けし、エクスポーズド・パッドを 4 層 JEDEC 標準プリント回路ボード上のパッド(存在する場合)にハンダ付けして規定します。

表 5.

Package Type	$\theta_{JA}$	$\theta_{JC}$	Unit
5-Lead SOT (RJ-5)	230	92	°C/W
8-Lead SOIC (R-8), ADA4004-1	177	53	°C/W
8-Lead SOIC (R-8), ADA4004-2	155	45	°C/W
8-Lead MSOP (RM-8)	186	52	°C/W
14-Lead SOIC_N (R-14)	115	36	°C/W
16-Lead LFCSP_VQ (CP-16-4)	44	31.5	°C/W

## ESD の注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

代表的な性能特性

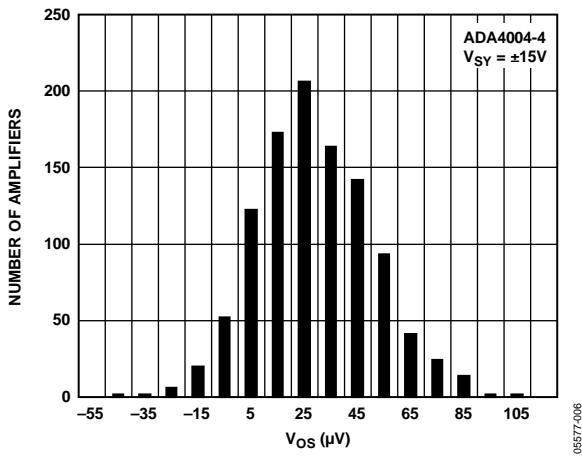


図 6. 入力オフセット電圧対アンプ数

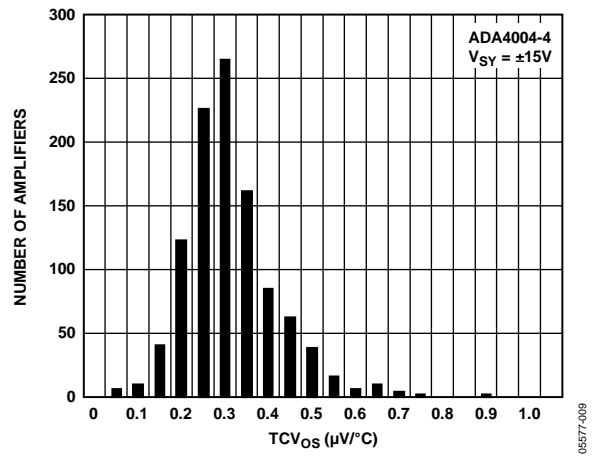


図 9. TCV<sub>OS</sub> 対アンプ数

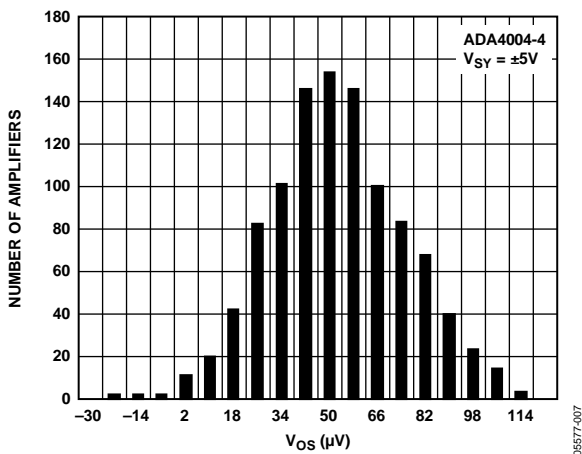


図 7. 入力オフセット電圧対アンプ数

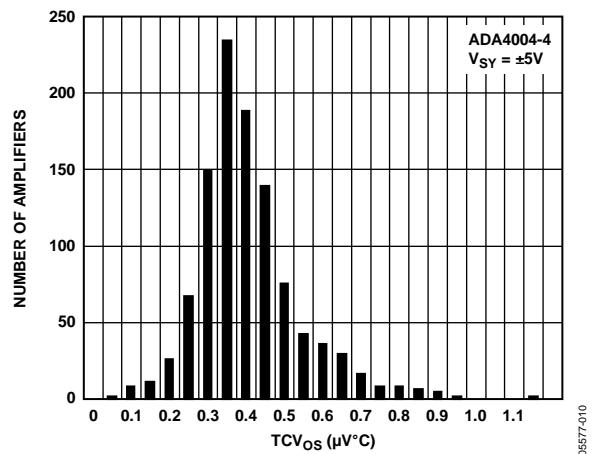


図 10. TCV<sub>OS</sub> 対アンプ数

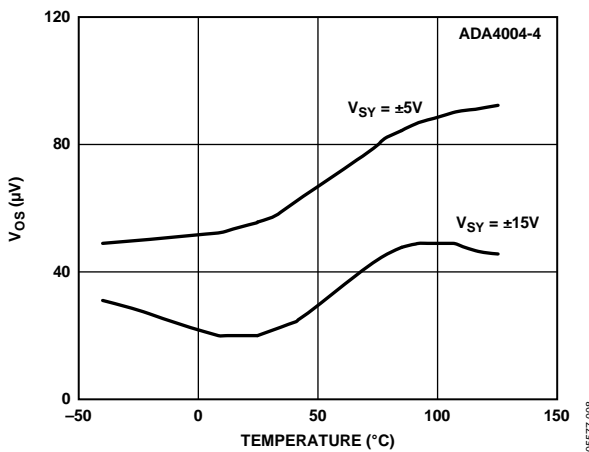


図 8. 入力オフセット電圧の温度特性

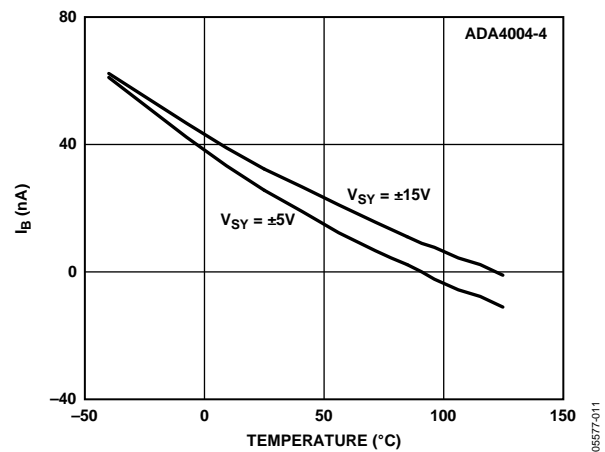


図 11. 入力バイアス電流の温度特性

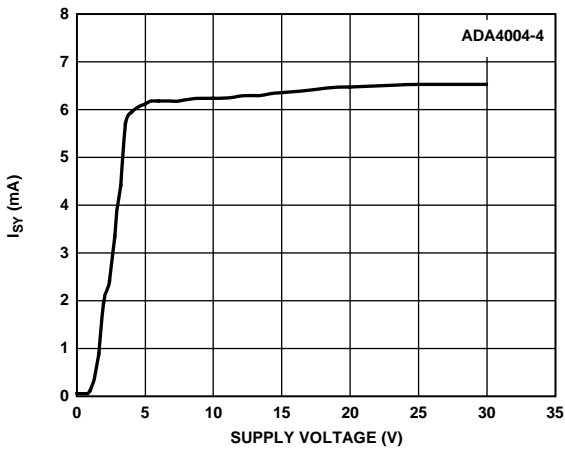


図 12. 総合電源電圧対電源電流

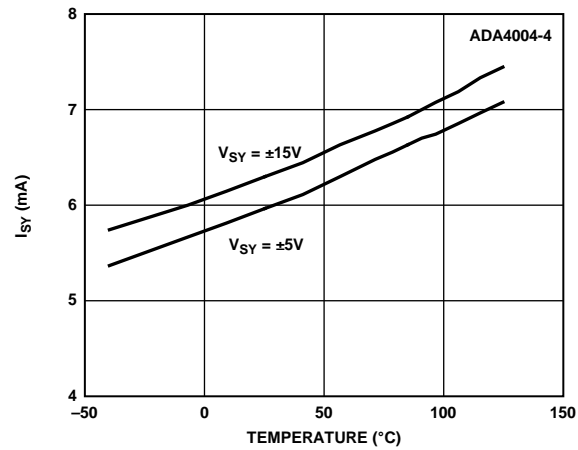


図 15. 電源電流の温度特性

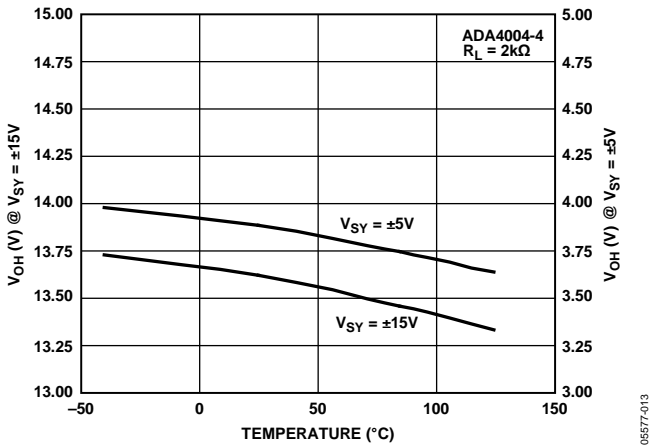


図 13.  $V_{OH}$  の温度特性

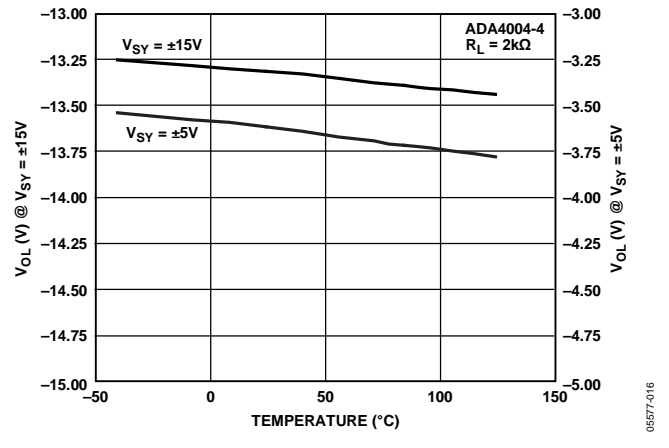


図 16.  $V_{OL}$  の温度特性

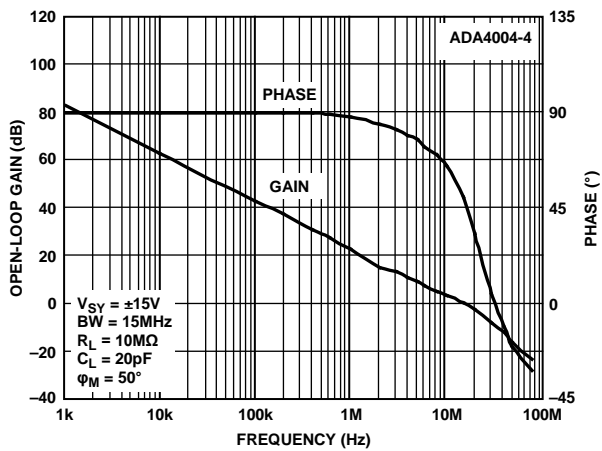


図 14. オープン・ループ・ゲインおよび位相の周波数特性

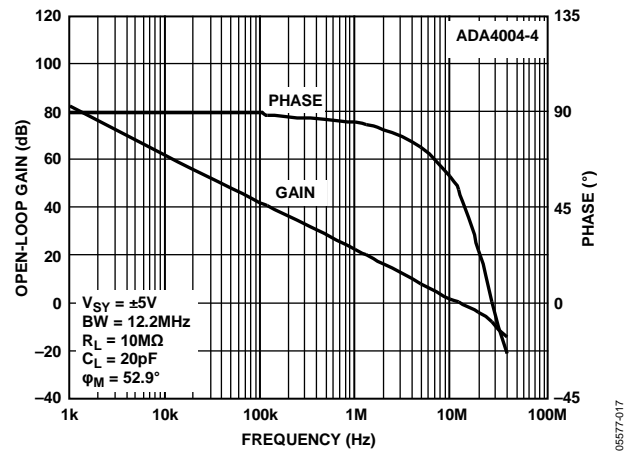


図 17. オープン・ループ・ゲインおよび位相の周波数特性

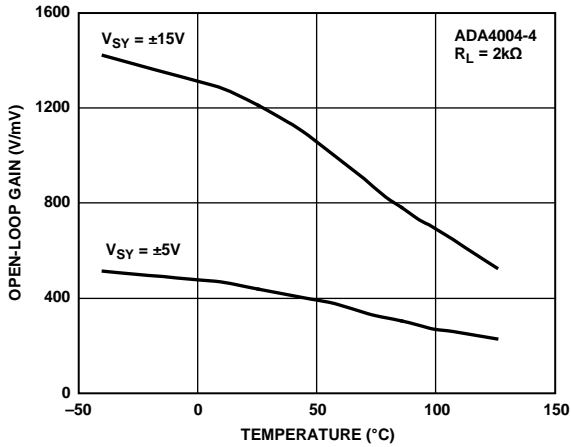


図 18. オープン・ループ・ゲインの温度特性

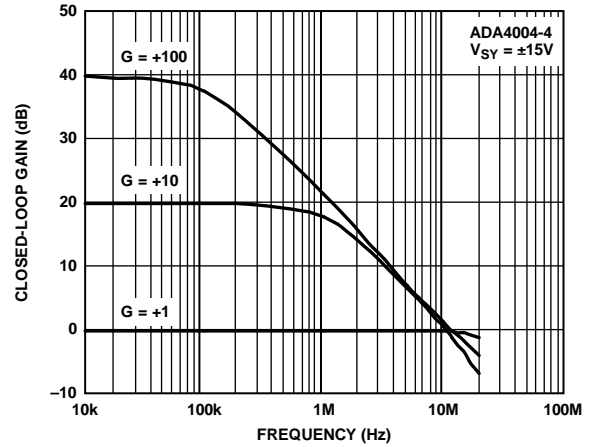


図 21. クローズド・ループ・ゲインの周波数特性

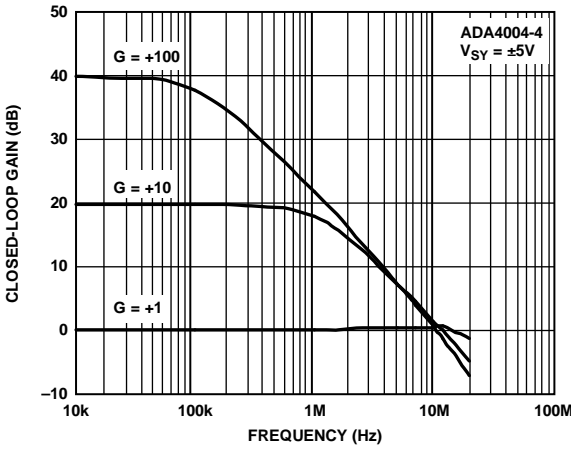


図 19. クローズド・ループ・ゲインの周波数特性

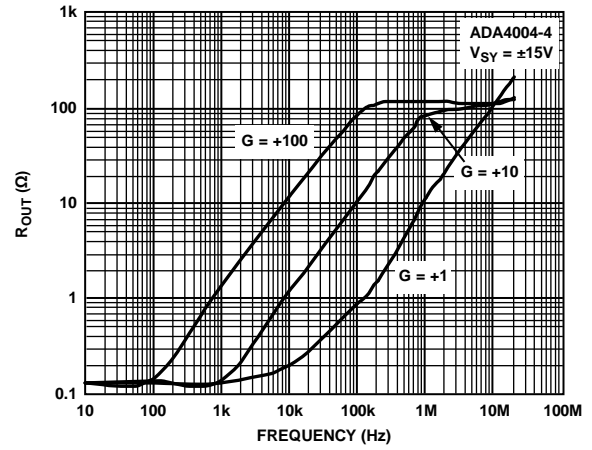


図 22. 出カインピーダンスの周波数特性

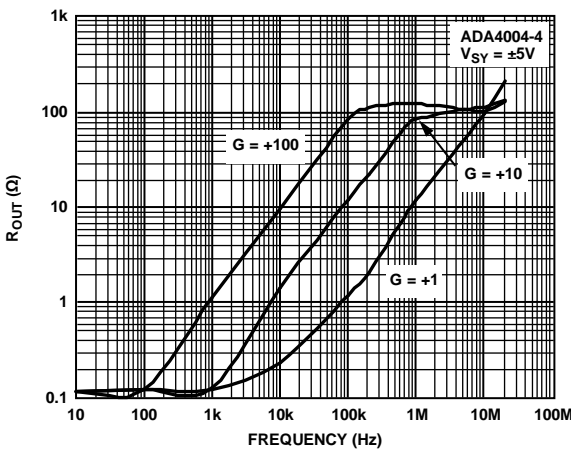


図 20. 出カインピーダンスの周波数特性

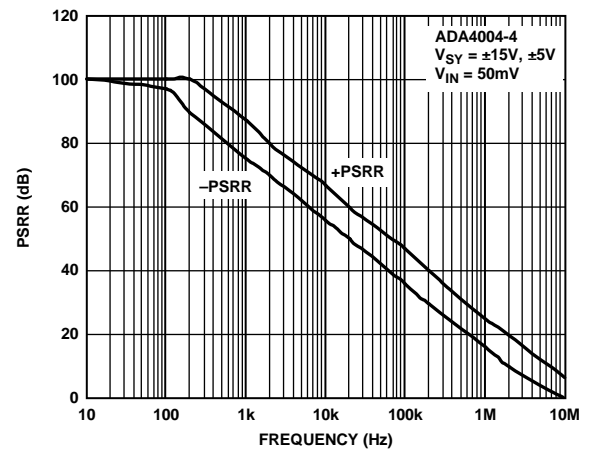


図 23. PSRR の周波数特性



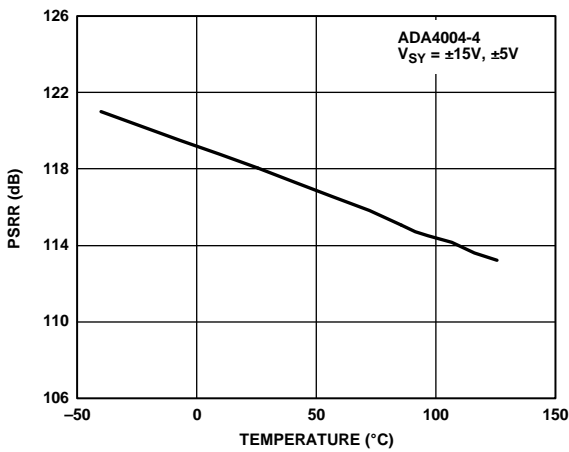


図 24.PSRR の温度特性

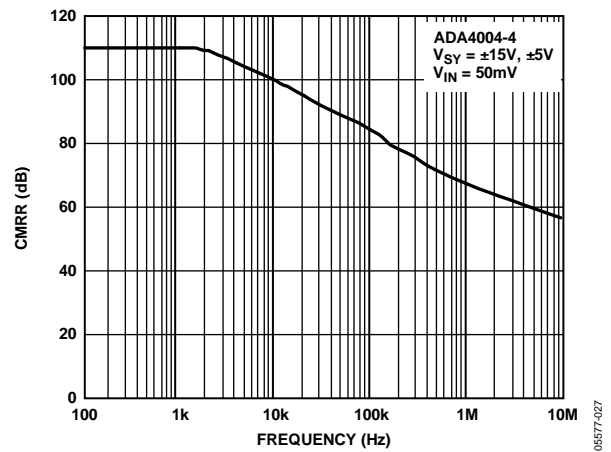


図 27.CMRR の周波数特性

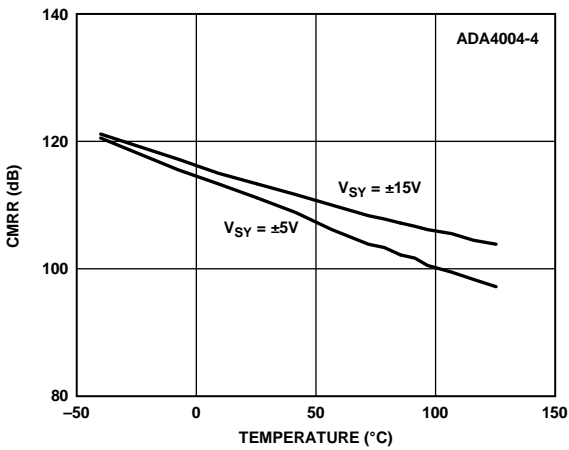


図 25.CMRR の温度特性

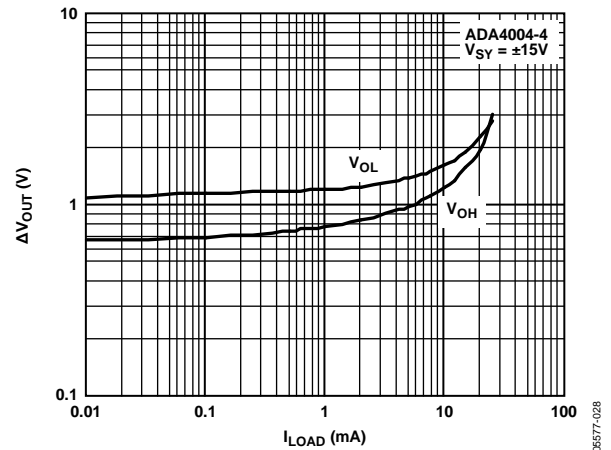


図 28.負荷電流対出力電圧

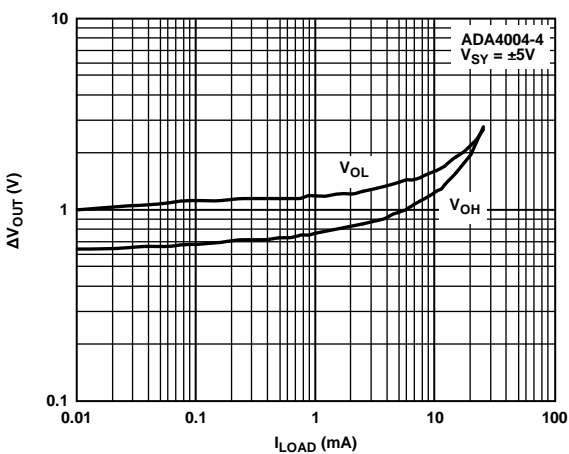


図 26.負荷電流対出力電圧

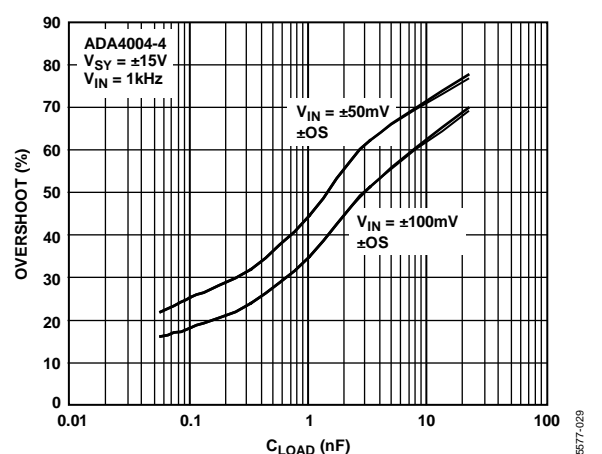


図 29.負荷容量対小信号オーバーシュート

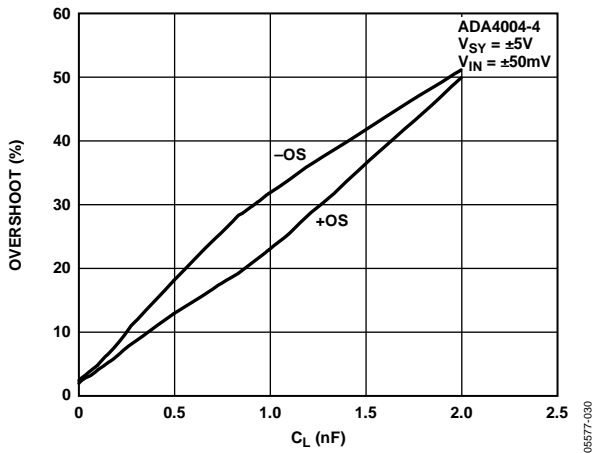


図 30. 負荷容量対小信号オーバーシュート

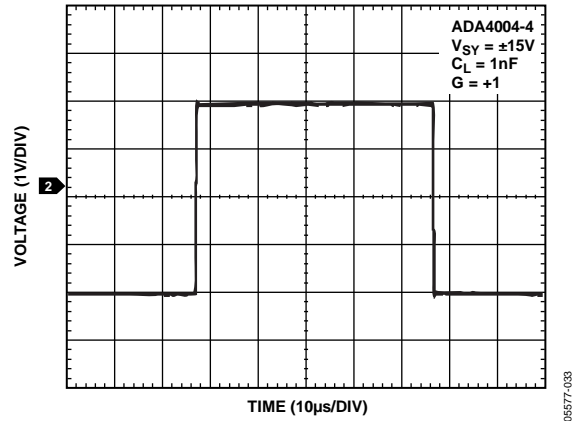


図 33. 大信号過渡応答

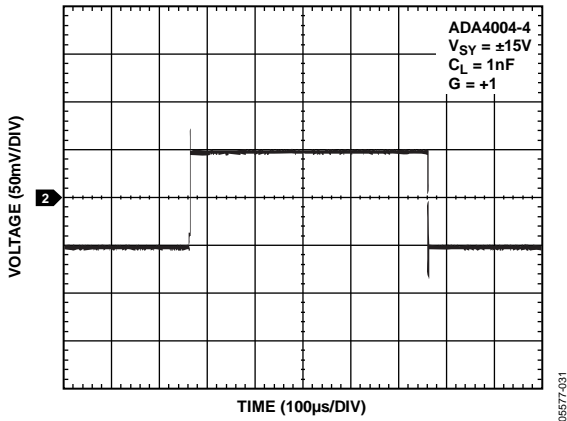


図 31. 小信号過渡応答

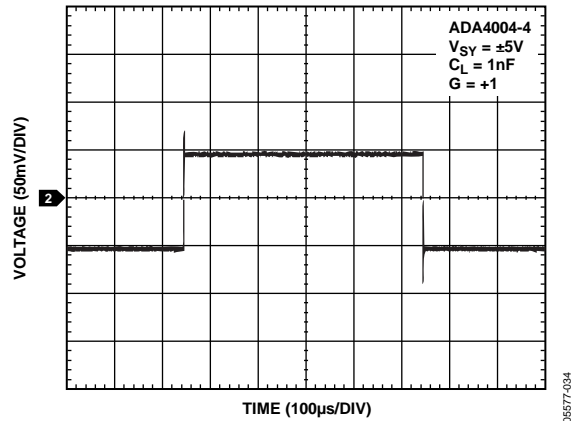


図 34. 小信号過渡応答

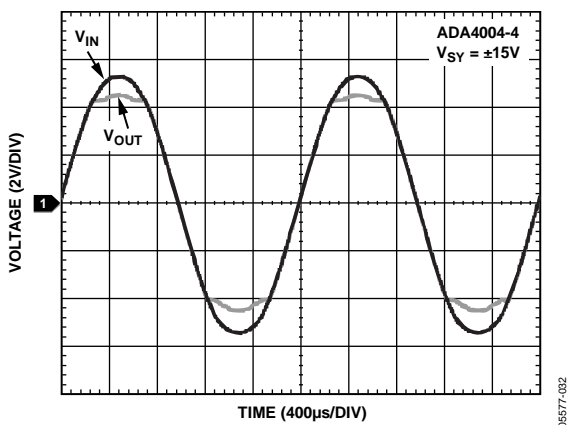


図 32. 位相反転なし

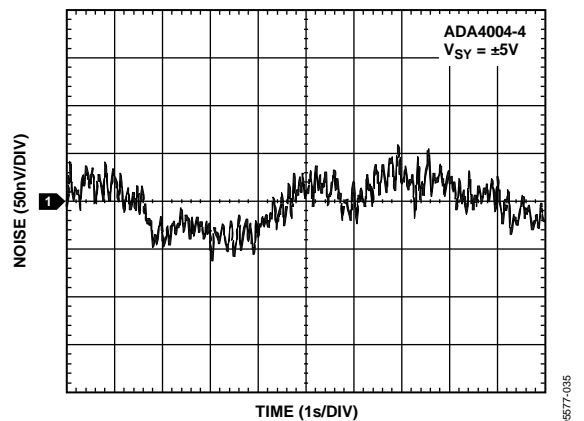


図 35. 電圧ノイズ(0.1 Hz~10 Hz)

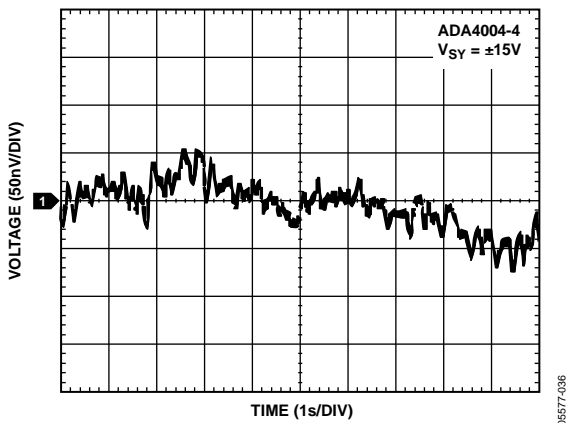


図 36. 電圧ノイズ(0.1 Hz~10 Hz)

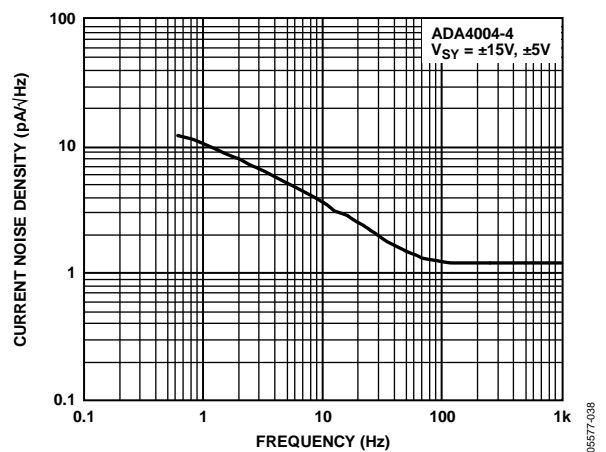


図 38. 電流ノイズ密度の周波数特性

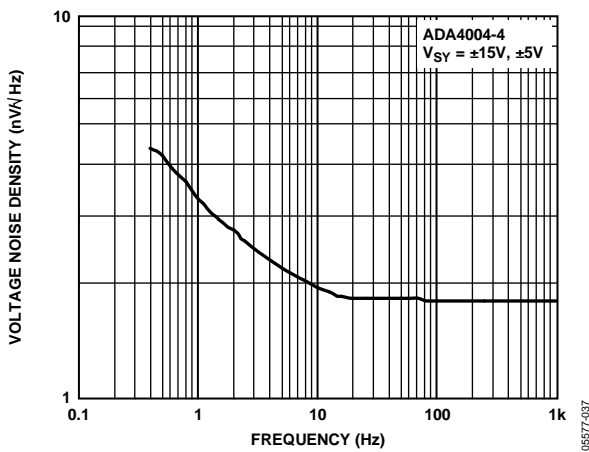


図 37. 電圧ノイズ密度の周波数特性

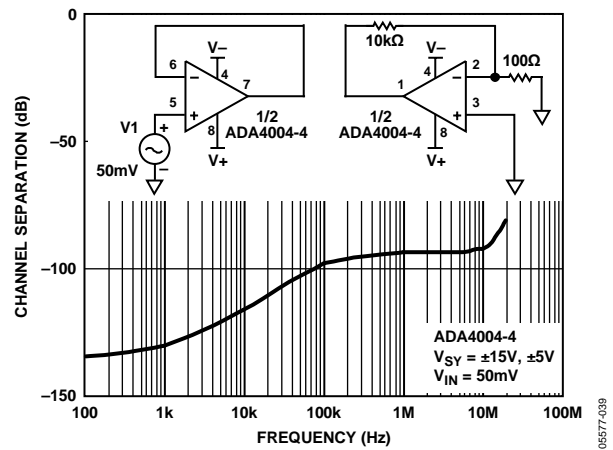
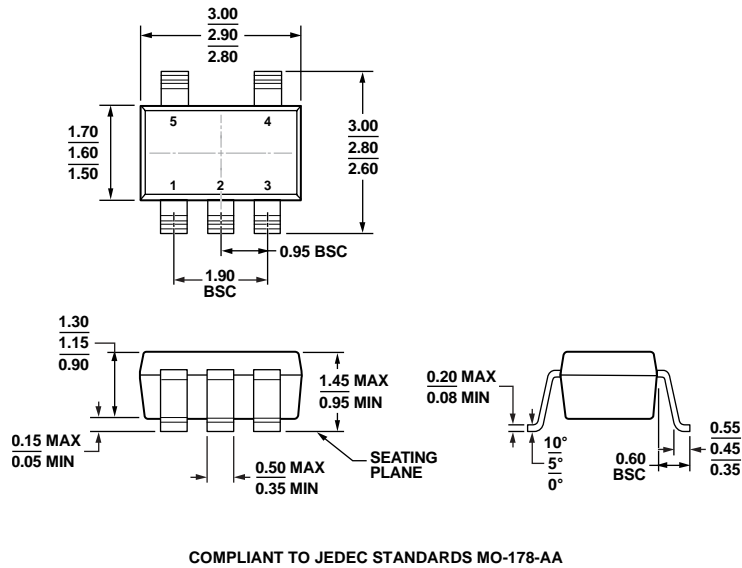


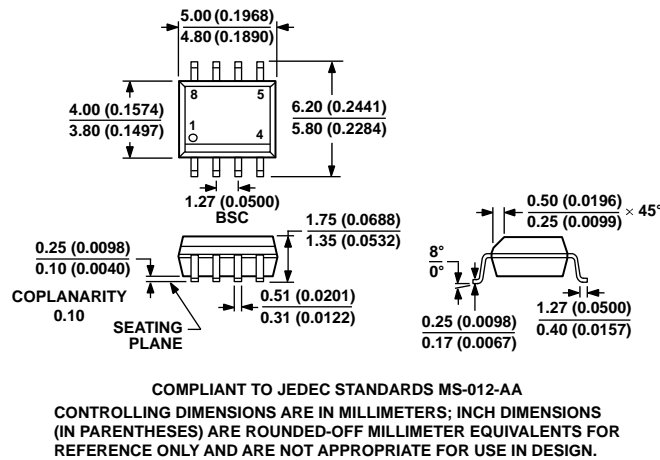
図 39. チャンネル・セパレーションの周波数特性

外形寸法



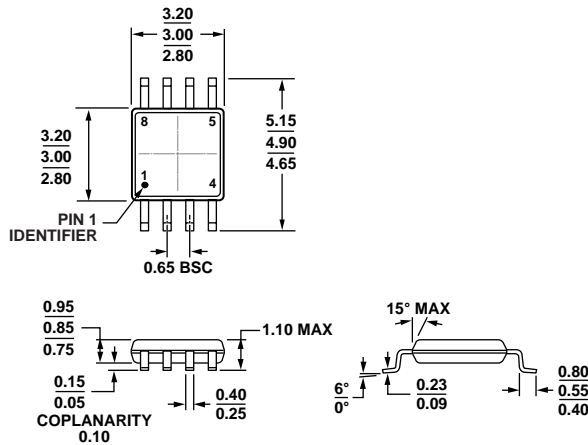
11-01-2016-A

図 40.5 ピン・スモール・アウトライン・トランジスタ・パッケージ[SOT-23]  
(RJ-5)  
寸法: mm



012407-A

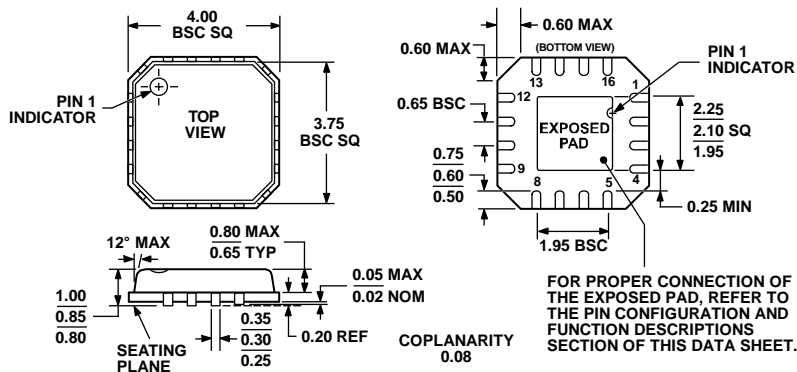
図 41.8 ピン標準スモール・アウトライン・パッケージ[SOIC\_N]  
ナロー・ボディ(R-8)  
寸法: mm (インチ)



COMPLIANT TO JEDEC STANDARDS MO-187-AA

10-07-2009-B

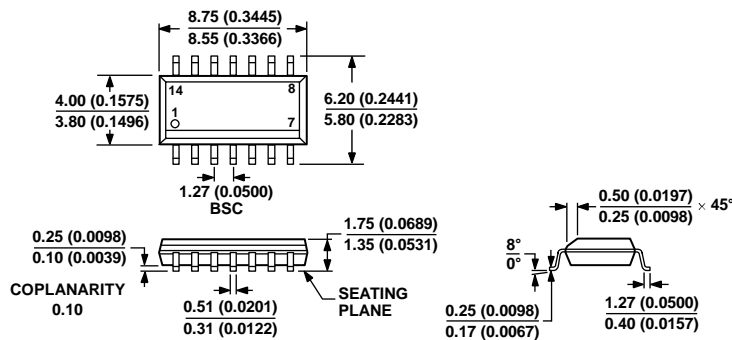
☒ 42.8 ピン・ミニ・スモール・アウトライン・パッケージ[MSOP] (RM-8) 寸法: mm



COMPLIANT TO JEDEC STANDARDS MO-220-VGGC

07288-A

☒ 43.16 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP\_VQ] 4 mm x 4 mm ボディ、極薄クワッド (CP-16-4) 寸法: mm



COMPLIANT TO JEDEC STANDARDS MS-012-AB

CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

060606-A

☒ 44.14 ピン標準スモール・アウトライン・パッケージ[SOIC\_N] ナロー・ボディ (R-14) 寸法: mm (インチ)

オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Package Option	Branding
ADA4004-1ARJZ-R2	-40°C to +125°C	5-Lead SOT-23	RJ-5	AIM
ADA4004-1ARJZ-R7	-40°C to +125°C	5-Lead SOT-23	RJ-5	AIM
ADA4004-1ARJZ-RL	-40°C to +125°C	5-lead SOT-23	RJ-5	AIM
ADA4004-1ARZ	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4004-1ARZ-R7	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4004-1ARZ-RL	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4004-2ARMZ	-40°C to +125°C	8-Lead MSOP	RM-8	A1N
ADA4004-2ARMZ-RL	-40°C to +125°C	8-Lead MSOP	RM-8	A1N
ADA4004-2ARMZ-R7	-40°C to +125°C	8-Lead MSOP	RM-8	A1N
ADA4004-2ARZ	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4004-2ARZ-RL	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4004-2ARZ-R7	-40°C to +125°C	8-Lead SOIC_N	R-8	
ADA4004-4ACPZ-R2	-40°C to +125°C	16-Lead LFCSP_VQ	CP-16-4	
ADA4004-4ACPZ-R7	-40°C to +125°C	16-Lead LFCSP_VQ	CP-16-4	
ADA4004-4ACPZ-RL	-40°C to +125°C	16-Lead LFCSP_VQ	CP-16-4	
ADA4004-4ARZ	-40°C to +125°C	14-Lead SOIC_N	R-14	
ADA4004-4ARZ-R7	-40°C to +125°C	14-Lead SOIC_N	R-14	
ADA4004-4ARZ-RL	-40°C to +125°C	14-Lead SOIC_N	R-14	

<sup>1</sup> Z = RoHS 準拠製品。