



# 低ノイズ、低入力バイアス電流 レールtoレール出力デュアルJFETオペアンプ

データシート

ADA4001-2

## 特長

- 低い  $T_C V_{OS}$ :  $\pm 5 \mu V/^\circ C$  (typ)
- 低入力バイアス電流:  $V_{SY} = \pm 15 V$  で  $20 pA$  (typ)
- 低ノイズ
  - $f = 1 kHz$  で  $7.7 nV/\sqrt{Hz}$  (typ)
  - $20 Hz \sim 20 kHz$  で  $1.2 \mu V$  rms
- 低歪み:  $0.00006\%$
- 位相反転なし
- レール to レール出力
- ユニティ・ゲイン安定

## アプリケーション

- 計装機器
- 医用計測機器
- 多極フィルタ
- 高精度電流計測
- フォトダイオード・アンプ
- センサー
- オーディオ

## 概要

ADA4001-2 は、低い入力電圧ノイズ、低い入力電流ノイズ、低い入力バイアス電流、レール to レール出力を持つ 2 チャンネルの JFET アンプです。

このアンプは低ノイズと低入力バイアス電流の組み合わせにより、特に高インピーダンスのセンサー増幅向けに最適です。ADA4001-2 は低ノイズと高速セトリング・タイムの組み合わせにより、医用計装機器、電子計測機器、自動テスト装置において高精度が得られます。ADA4001-2 は多くの競合アンプと異なり、大きな容量負荷で高速セトリング性能を維持し、多くの従来型 JFET アンプと異なり、入力電圧が最大同相モード電圧範囲を超えても出力位相反転を発生しません。

## ピン配置

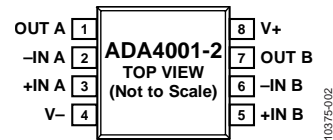


図 1.8 ピン SOIC\_N (R サフィックス)

ADA4001-2 は容量負荷での高速スルーレートと優れた安定性を持つため、フィルタ用に適しています。低入力バイアス電流と低ノイズにより、フォトダイオード・アンプ回路で広いダイナミックレンジが得られます。ADA4001-2 は低ノイズおよび低歪み、高出力電流、優れた動作速度を持つため、オーディオ・アプリケーション向けにも適しています。

ADA4001-2 の仕様は、拡張工業温度範囲( $-40^\circ C \sim +125^\circ C$ )で規定されています。

ADA4001-2 は 8 ピンのナローSOIC パッケージを採用しています。

Rev. B

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。  
©2012 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル  
電話 03 (5402) 8200  
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー  
電話 06 (6350) 6868

## 目次

特長 .....	1	代表的な性能特性 .....	5
アプリケーション .....	1	アプリケーション情報 .....	10
ピン配置 .....	1	ソース抵抗を含む総合ノイズ .....	10
概要 .....	1	I/V 変換アプリケーション .....	10
改訂履歴 .....	2	入力バイアス電流 .....	11
仕様 .....	3	ノイズに対する注意事項 .....	11
電気的特性 .....	3	外形寸法 .....	12
絶対最大定格 .....	4	オーダー・ガイド .....	12
熱抵抗 .....	4		
ESD の注意 .....	4		

## 改訂履歴

### 5/12—Rev. A to Rev B

Changes to General Description Section .....	1
Changed Input Impedance to Input Capacitance Throughout .....	3
Added Input Resistance Parameter, Table 1 .....	3
Change to Figure 5 Caption .....	5

### 2/12—Rev. 0 to Rev. A

Changes to Figure 27 .....	9
----------------------------	---

### 2/12—Revision 0: Initial Version

## 仕様

## 電気的特性

特に指定がない限り、 $V_{SY} = \pm 15\text{ V}$ 、 $V_{CM} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 。

表 1.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
<b>INPUT CHARACTERISTICS</b>						
Offset Voltage	$V_{OS}$	$-40^\circ\text{C} < T_A < +125^\circ\text{C}$		$\pm 0.5$	$\pm 1.5$	mV
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$			$\pm 5$	$\pm 2.5$	$\mu\text{V}/^\circ\text{C}$
Input Bias Current	$I_B$	$-40^\circ\text{C} < T_A < +125^\circ\text{C}$		20	30	pA
Input Offset Current	$I_{OS}$	$-40^\circ\text{C} < T_A < +125^\circ\text{C}$			4	nA
Input Voltage Range			-12.5		+12.5	V
Common-Mode Rejection Ratio	CMRR	$V_{CM} = -12.5\text{ V to }+12.5\text{ V}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	96	105		dB
Large Signal Voltage Gain	$A_{VO}$	$R_L = 10\text{ k}\Omega$ , $V_O = -13.5\text{ V to }+13.5\text{ V}$	104	112		dB
		$R_L = 2\text{ k}\Omega$ , $V_O = -13.5\text{ V to }+13.5\text{ V}$	104	112		dB
		$-40^\circ\text{C} < T_A < +125^\circ\text{C}$	90			dB
		$R_L = 600\ \Omega$ , $V_O = -13.0\text{ V to }+13.0\text{ V}$	90	93		dB
Input Capacitance, Differential	$C_{DM}$	$V_{CM} = 0\text{ V}$		3.1		pF
Input Capacitance, Common-Mode	$C_{CM}$	$V_{CM} = 0\text{ V}$		4.8		pF
Input Resistance		$V_{CM} = 0\text{ V}$		$>1 \times 10^{13}$		$\Omega$
<b>OUTPUT CHARACTERISTICS</b>						
Output Voltage High	$V_{OH}$	$R_L = 10\text{ k}\Omega$	14.8			V
		$R_L = 2\text{ k}\Omega$	14.5			V
		$R_L = 600\ \Omega$	13.5			V
Output Voltage Low	$V_{OL}$	$R_L = 10\text{ k}\Omega$			-14.8	V
		$R_L = 2\text{ k}\Omega$			-14.5	V
		$R_L = 600\ \Omega$			-13.5	V
Short-Circuit Current	$I_{SC}$			$\pm 50$		mA
<b>POWER SUPPLY</b>						
Power Supply Rejection Ratio	PSRR	$V_S = \pm 4.5\text{ V to } \pm 18\text{ V}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	96	110		dB
			93			dB
Operating Voltage Range			$\pm 5$		$\pm 18$	V
Supply Current/Amplifier	$I_{SY}$	$V_O = 0\text{ V}$		2	3	mA
					4	mA
<b>DYNAMIC PERFORMANCE</b>						
Slew Rate	SR	$R_L = 2\text{ k}\Omega$	$\pm 15^1$	$\pm 25$		V/ $\mu\text{s}$
Gain Bandwidth Product	GBP	$V_{IN} = 5\text{ mV p-p}$ , $R_L = 10\text{ k}\Omega$ , $A_V = 100$		16.7		MHz
Unity-Gain Crossover	UGC	$V_{IN} = 5\text{ mV p-p}$ , $R_L = 10\text{ k}\Omega$ , $A_V = 1$		10.2		MHz
Phase Margin	$\phi_M$			76		Degrees
-3 dB Closed-Loop Bandwidth	-3 dB	$A_V = 1$ , $V_{IN} = 5\text{ mV p-p}$		10.3		MHz
Settling Time	$t_s$	To 0.01%, 10 V step, $G = +1$		1.2		$\mu\text{s}$
Total Harmonic Distortion (THD) + Noise	THD + N	1 kHz, $G = +1$ , $R_L = 2\text{ k}\Omega$		0.00006		%
<b>NOISE PERFORMANCE</b>						
Voltage Noise	$e_n$ rms	20 Hz to 20 kHz		1.2		$\mu\text{V rms}$
Voltage Noise Density	$e_n$	$f = 100\text{ Hz}$		8.8		nV/ $\sqrt{\text{Hz}}$
		$f = 1\text{ kHz}$		7.7		nV/ $\sqrt{\text{Hz}}$
Current Noise Density	$i_n$	$f = 1\text{ kHz}$		3		fA/ $\sqrt{\text{Hz}}$

<sup>1</sup> デザインとキャラクタライゼーションにより保証します。

## 絶対最大定格

表 2.

Parameter	Rating
Supply Voltage	$\pm 18\text{ V}$
Input Voltage	$\pm V_{SY}$
Output Short-Circuit Duration to GND	Observe derating curves
Storage Temperature Range	$-65^{\circ}\text{C}$ to $+150^{\circ}\text{C}$
Operating Temperature Range	$-40^{\circ}\text{C}$ to $+125^{\circ}\text{C}$
Junction Temperature Range	$-65^{\circ}\text{C}$ to $+150^{\circ}\text{C}$
Lead Temperature (Soldering, 10 sec)	$300^{\circ}\text{C}$
Electrostatic Discharge (Human Body Model)	$3000\text{ V}$

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## 熱抵抗

表 3.

Package Type	$\theta_{JA}^1$	$\theta_{JC}$	Unit
8-Lead SOIC_N (R-8)	130	45	$^{\circ}\text{C}/\text{W}$

<sup>1</sup> $\theta_{JA}$ はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で $\theta_{JA}$ を規定。

## ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## 代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

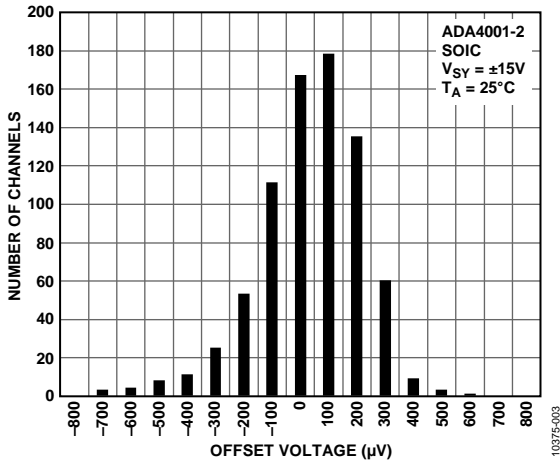


図 2. 入力オフセット電圧の分布

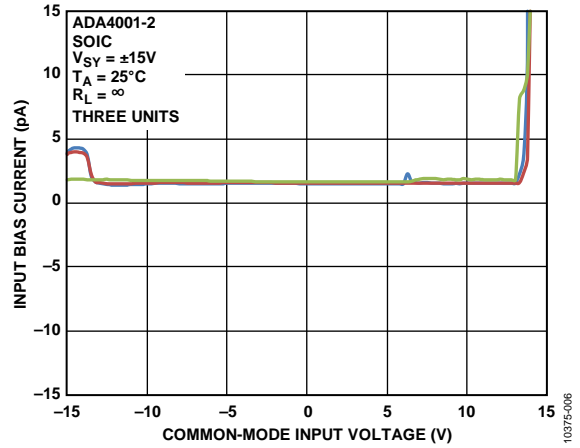


図 5. 同相モード電圧対入力バイアス電流

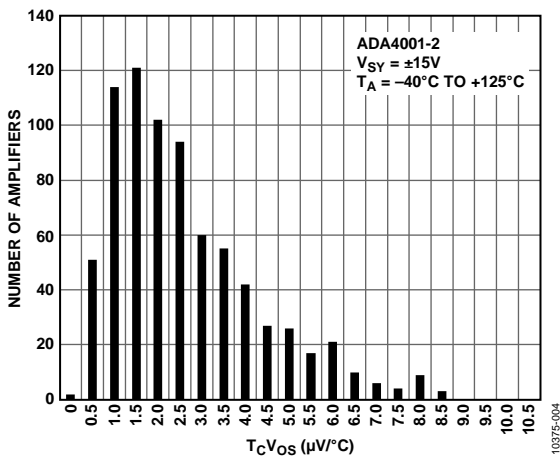


図 3.  $T_C V_{OS}$  の分布

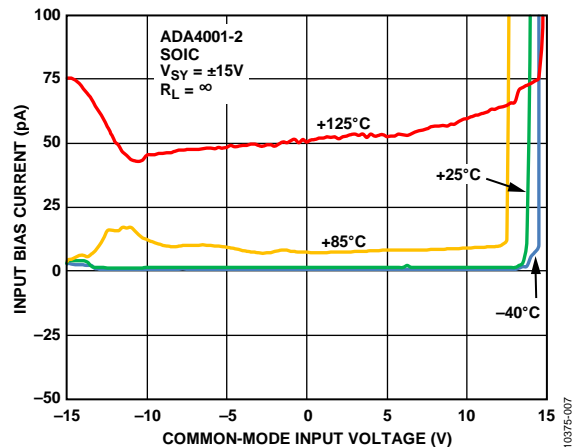


図 6.  $V_{CM}$  および温度対入力バイアス電流

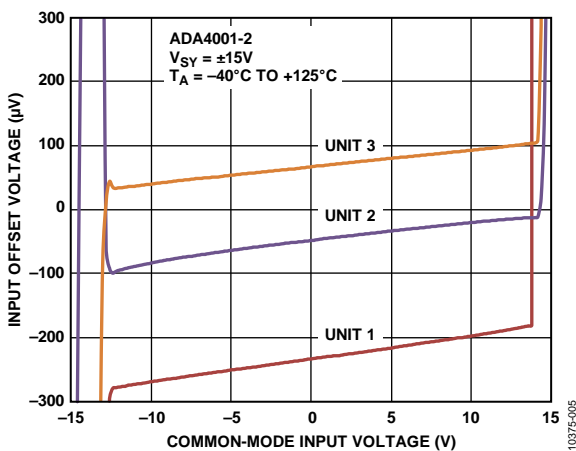


図 4. 同相モード電圧対入力オフセット電圧

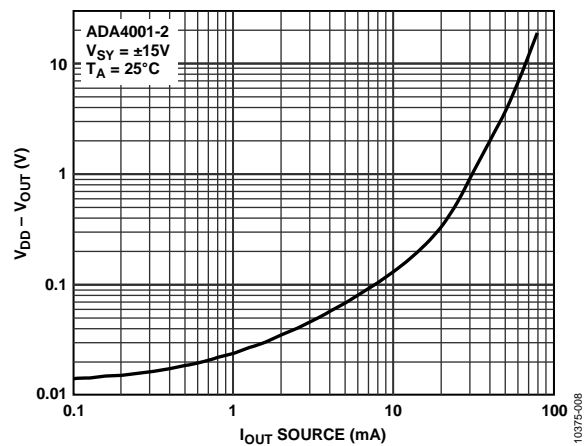


図 7. ソース電流対ドロップアウト電圧

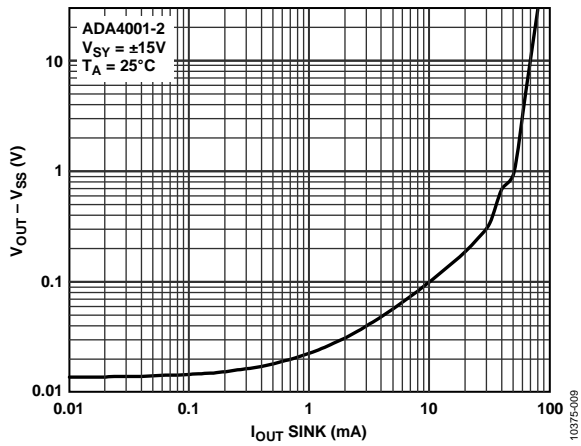


図 8. シンク電流対ドロップアウト電圧

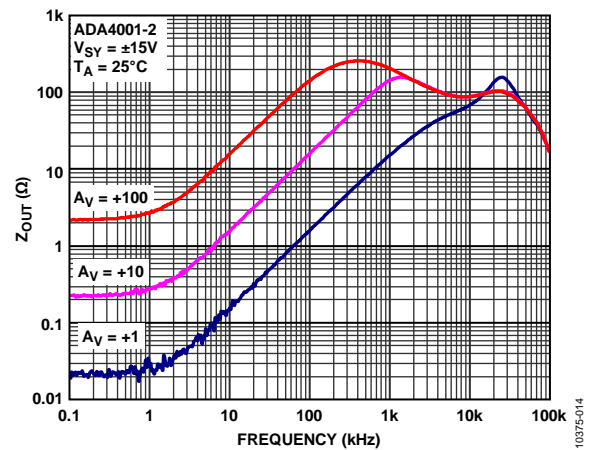


図 11. クローズド・ループ出力インピーダンスの周波数特性

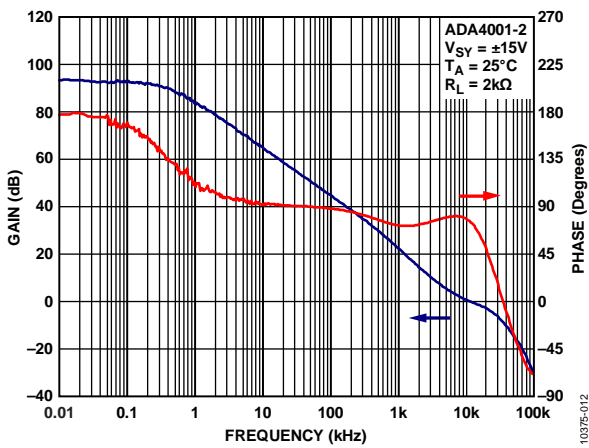


図 9. オープン・ループ・ゲインおよび位相の周波数特性

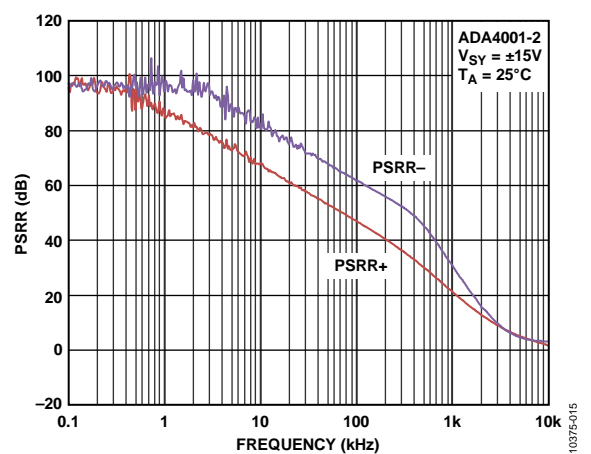


図 12. PSRR の周波数特性

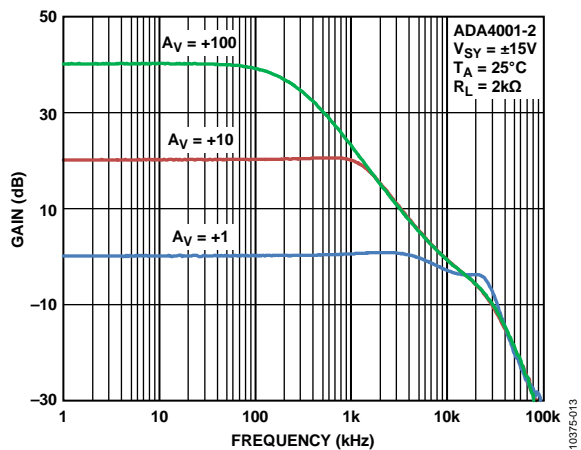


図 10. クローズド・ループ・ゲインの周波数特性

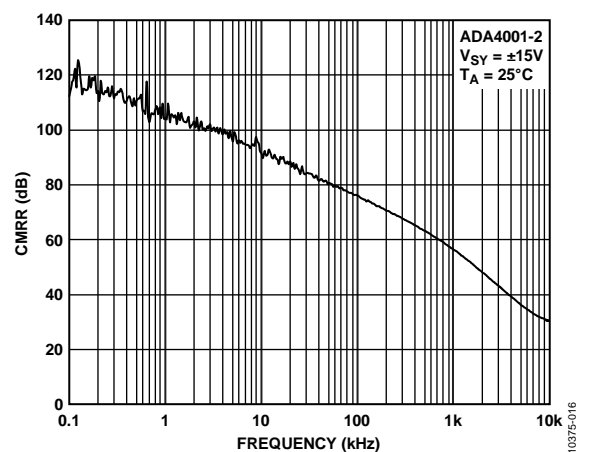


図 13. CMRR の周波数特性

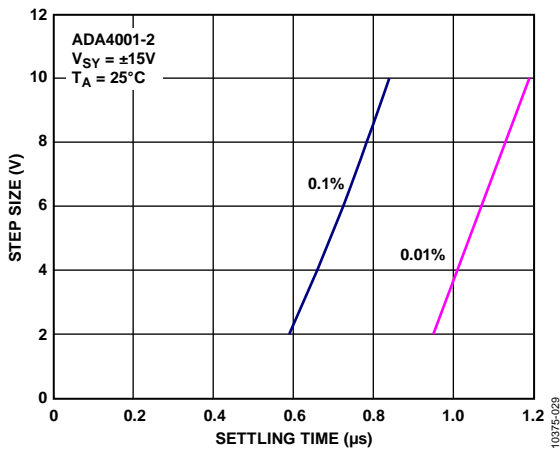


図 14. 正ステップ・セトリング・タイム

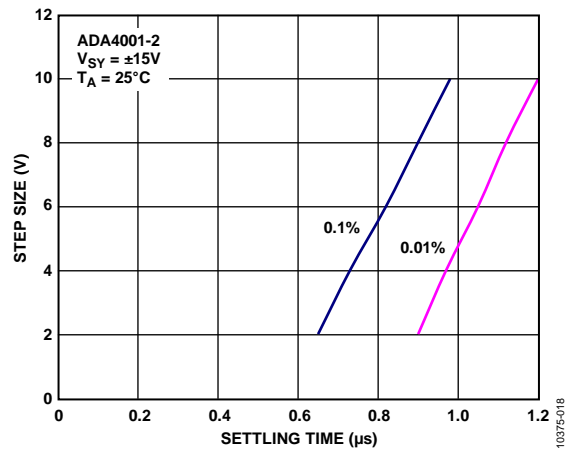


図 17. 負ステップ・セトリング・タイム

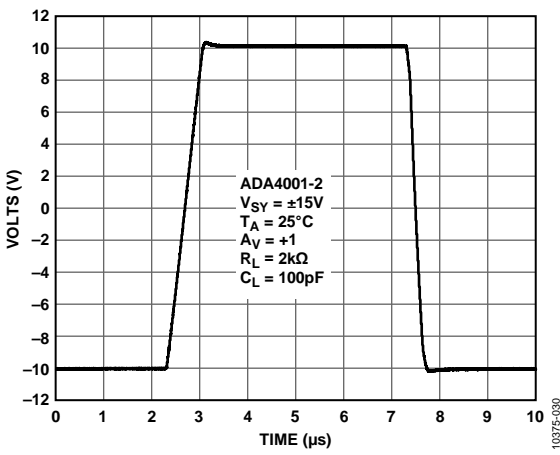


図 15. 大信号過渡応答

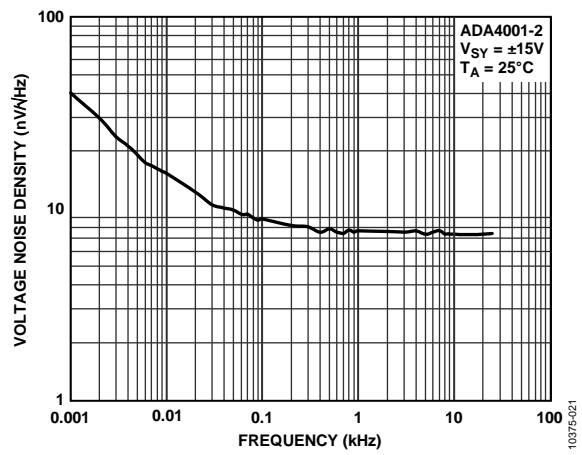


図 18. 電圧ノイズ密度

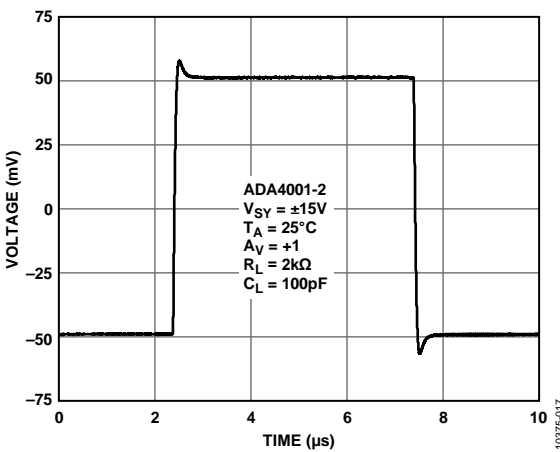


図 16. 小信号過渡応答

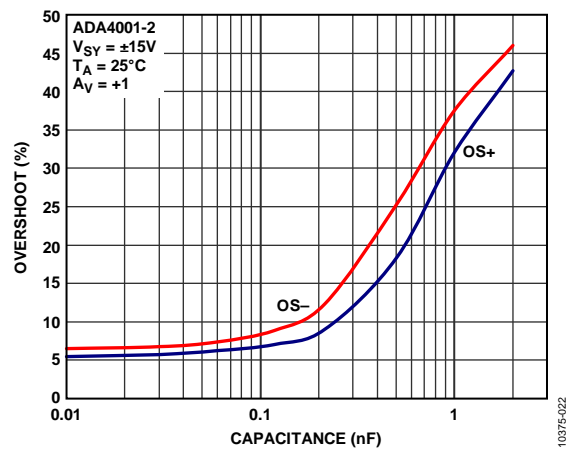


図 19. 負荷容量対オーバーシュート

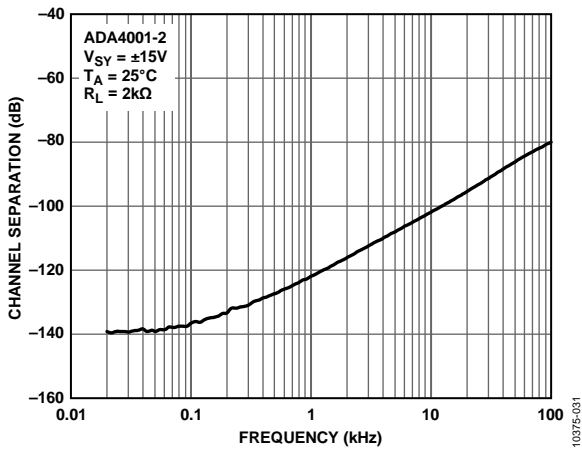


図 20. チャンネル・セパレーション

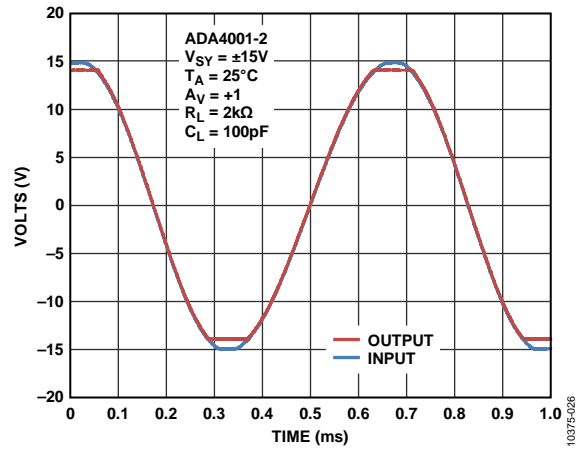


図 23. 位相反転なし

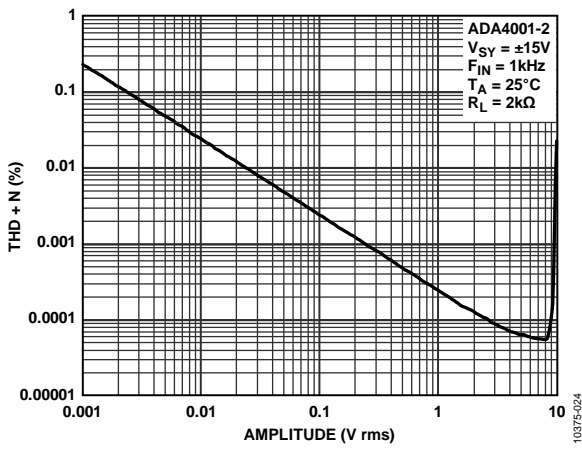


図 21. 振幅対 THD + N

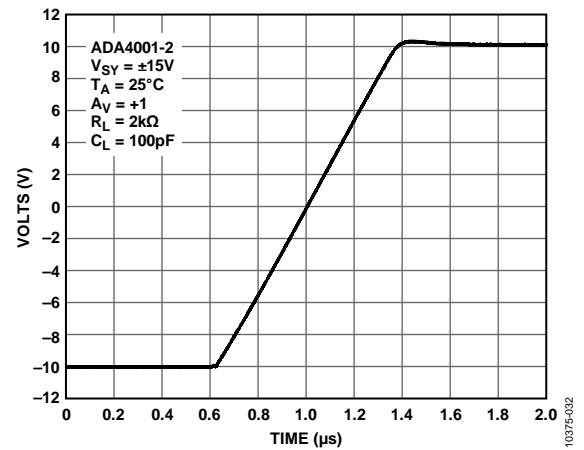


図 24. 正のスルーレート

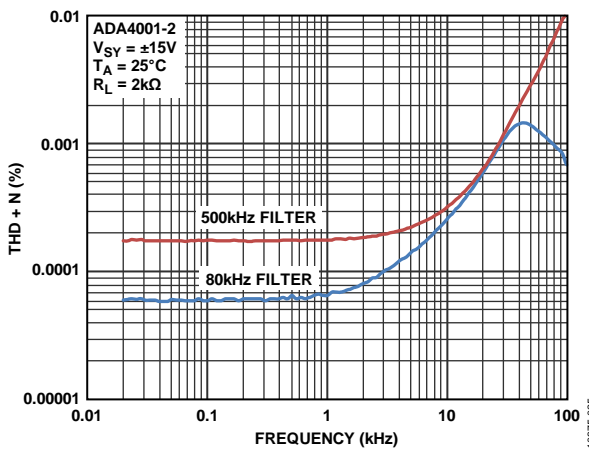


図 22. THD + N の周波数特性

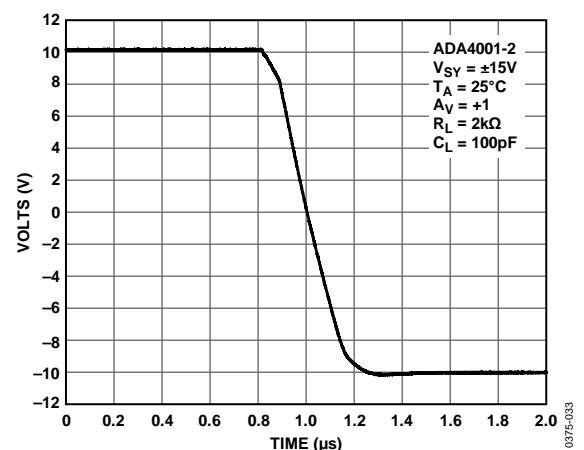


図 25. 負のスルーレート



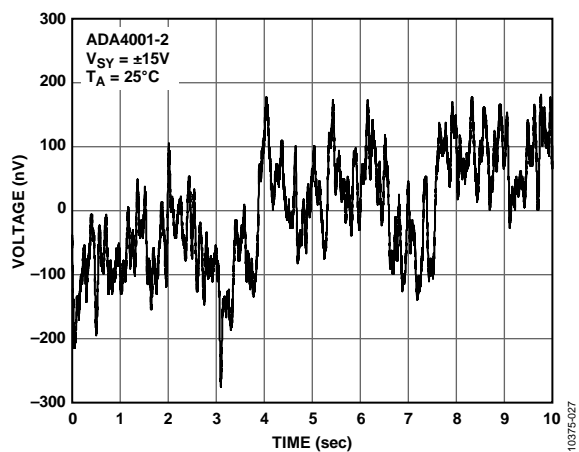


図 26. ピーク to ピーク電圧ノイズ

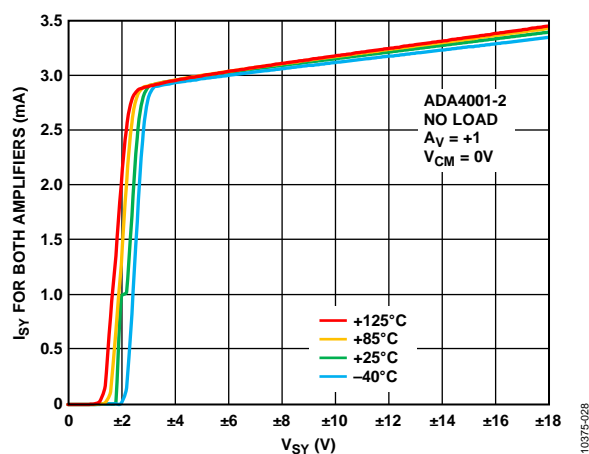


図 27. 電源電圧および温度対電源電流

## アプリケーション情報

### ソース抵抗を含む総合ノイズ

ADA4001-2 の入力電流ノイズと入力バイアス電流は小さいため、大きな入力ソース抵抗を持つ回路に対するアンプとして最適です。入力オフセット電圧は、室温で、ソース抵抗 500 Ω 当たり 15 nV 未満の割合で増加します。回路の総合ノイズ密度は次式で与えられます。

$$e_{nTOTAL} = \sqrt{e_n^2 + (i_n R_S)^2 + 4kTR_S}$$

ここで、  
 $e_n$  はデバイスの入力電圧ノイズ密度。  
 $i_n$  はデバイスの入力電流ノイズ密度。  
 $R_S$  は非反転ピンのソース抵抗。  
 $k$  はボルツマン定数 ( $1.38 \times 10^{-23}$  J/K)。  
 $T$  は、絶対温度で表した周囲温度 ( $T = 273 + ^\circ\text{C}$ )。

$R_S < 4 \text{ k}\Omega$  の場合、 $e_n$  が支配的で  $e_{nTOTAL} \approx e_n$  になります。ADA4001-2 の電流ノイズは非常に小さいため、 $R_S$  が 100 MΩ を超えない限り (大部分のアプリケーションでこの値を超えることはありません)、総合ノイズ密度の項が支配的になることはありません。

特定帯域幅での等価総合 rms ノイズは次のように表されます。

$$e_{nTOTAL} = e_{nTOTAL} \sqrt{BW}$$

ここで、 $BW$  は Hz で表した帯域幅です。

上の解析は 150 Hz を超える周波数に対して有効で、10 kHz 以上ではノイズが平坦であると仮定しています。低い周波数に対しては、フリッカ・ノイズ ( $1/f$ ) を考慮する必要があります。

### I/V 変換アプリケーション

#### フォトダイオード回路

I/V 変換の一般的なアプリケーションとしては、フォトダイオード回路があります。この回路では、アンプを使ってアンプの正側入力ピンに接続されたダイオードから出力される電流を出力電圧へ変換しています。

ADA4001-2 は低入力バイアス電流、広帯域幅、低ノイズであるため、FAX、光ケーブル制御、モーション・センサー、バー・コード・リーダーなどの様々なフォトダイオード・アプリケーションに最適です。

図 28 に示す回路では、シリコン・ダイオードをゼロ・バイアス電圧で使っています。この構成は光電モードと呼ばれ、全体のノイズを制限するので、計装アプリケーションに適しています。

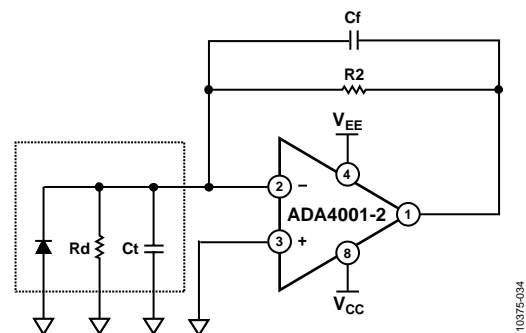


図 28. プリアンプ・フォトダイオードの等価回路

出力ノイズの増加を許容すると信号帯域幅を広げることができます。合計入力容量 ( $C_t$ ) は、ダイオード容量と外部寄生容量を含むアンプの入力容量 (8 pF) との和から構成されます。 $C_t$  は周波数応答でシステムが不安定になる極を構成します。安定性と信号帯域幅の最適性を保証するため、回路の帰還ループにコンデンサを接続しています (図 28)。これによりゼロ点がつくられるため、コーナー周波数  $1/(2\pi(R_2C_f))$  の帯域幅が得られます。

$R_2$  の値は次式で求めることができます。

$$V/I_D$$

ここで、  
 $V$  はオペアンプの出力電圧。  
 $I_D$  はダイオード電流。

例えば、 $I_D$  が 100 μA で、所望出力電圧が 10 V の場合、 $R_2 = 100 \text{ k}\Omega$  になります。 $R_d$  (図 28 参照) はジャンクション抵抗であり、温度が 10 °C 上昇するごとに 2 だけ減少します。

$R_d$  の typ 値は 1000 MΩ です。 $R_d \gg R_2$  であるため、回路の動作は接合抵抗の影響を受けません。最大信号帯域幅は次式で与えられます。

$$f_{MAX} = \sqrt{\frac{ft}{2\pi R_2 C_t}}$$

ここで、  
 $ft$  はアンプがゲイン=1 となる周波数 (単位ゲイン周波数) です。

$C_f$  は次式で計算することができます。

$$C_f = \sqrt{\frac{C_t}{2\pi R_2 ft}}$$

ここで、  
 $ft$  はオペアンプのユニティ・ゲイン周波数で、位相マージン  $\phi_M$  は約 45° になります。

$C_f$  の値を大きくすると、位相マージンを大きくすることができます。 $C_f$  の値を 2 倍にすると、 $\phi_M =$  約 65° になり、最も平坦な周波数応答が得られますが、最大信号帯域幅は 50% 減少します。

## 入力バイアス電流

ADA4001-2は、JFET入力ステージを持つため、逆バイアス・ジャンクションで発生する入力バイアス電流には、 $10^{\circ}\text{C}$ ごとに約2倍になるリーク電流が生じます。デバイスの消費電力とパッケージ熱抵抗の組み合わせにより、ジャンクション温度は周囲温度より $30^{\circ}\text{C}$ 高くなります。このパラメータは、チップ温度が平衡に到達しない高速ATE装置を使ってテストされます。この測定は、表1に示す室温での保証最大値に一致させるため、ベンチ計測と相関がとられます。

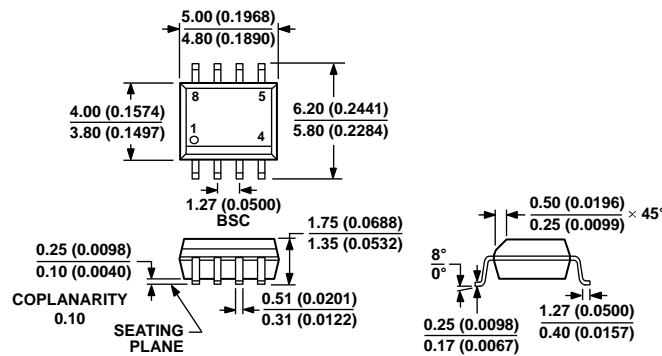
温度をできるだけ低くし、かつ出力負荷小さくすることにより、入力電流を小さくすることができます。

## ノイズに対する注意事項

JFET入力ステージは、非常に小さい入力電圧ノイズと入力電流ノイズを提供します。室温での $1\text{ k}\Omega$ 抵抗の熱ノイズは $4\text{ nV}/\sqrt{\text{Hz}}$ であるため、DC結合の反転アンプ構成と非反転アンプ構成に対しては小さい値の抵抗を使う必要があります。トランスインピーダンス・アンプ(TIA)の場合、電流ノイズの方が重要になります。

ADA4001-2は、これらの両アプリケーションに対する優れた選択肢です。アナログ・デバイセズは、様々な電源電圧範囲に対して最適化された様々な製造プロセスにより多様な低電圧ノイズと低電流ノイズのオペアンプを提供しています。低ノイズ・オペアンプ・ファミリーのノイズ、計算、セレクション・テーブルについては、アプリケーション・ノートAN-940を参照してください。

外形寸法



COMPLIANT TO JEDEC STANDARDS MS-012-AA  
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS  
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR  
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

012407-A

図 29.8 ピン標準スモール・アウトライン・パッケージ[SOIC\_N]  
 ナロー・ボディ(R-8)  
 寸法: mm (インチ)

オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Package Option
ADA4001-2ARZ	-40°C to +125°C	8-Lead SOIC_N	R-8
ADA4001-2ARZ-R7	-40°C to +125°C	8-Lead SOIC_N	R-8
ADA4001-2ARZ-RL	-40°C to +125°C	8-Lead SOIC_N	R-8

<sup>1</sup> Z = RoHS 準拠製品。