

## AD9071

### 特長

- 10ビット、100 MSPSのA/D
- 低消費電力：100 MSPSで450 mW
- トラック/ホールド回路を内蔵
- 280 MHzのアナログ帯域幅
- SINAD = 54 dB @ 41 MHz
- リファレンスを内蔵
- 1 V p-pのアナログ入力範囲
- +5 V単電源動作
- +5 V/+3.3 V出力

### アプリケーション

- デジタル通信
- 信号処理
- デジタル・オシロスコープ
- スペクトル・アナライザ
- 医用画像処理
- ソナー
- HDTV

### 概要

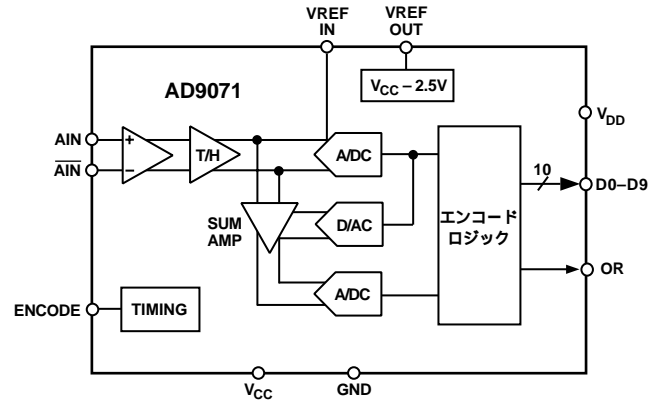
AD9071はトラック&ホールド回路とTTL/CMOSデジタル・インターフェースを内蔵したモノリシック・サンプリングA/Dコンバータで、100 MSPSの変換レートで動作し、全動作範囲で優れたダイナミック性能を持ちます。

このA/Dコンバータは、5 Vの単電源とENCODEクロックだけで完全な動作を行います。デジタル出力はTTL互換です。分離された出力電源ピンにより、3.3 Vロジックまたは5 Vロジックとのインターフェースをサポートします。変換結果が動作範囲外にあることを表示する範囲外出力(OR)が用意されています。出力データは、範囲外状態の間、飽和レベルに保持されます。

入力アンプは、差動インターフェースまたはシングル・エンド・インターフェースをサポートします。リファレンスも内蔵されています。

最新のBiCMOSプロセスで製造されたAD9071はプラスチックSOICパッケージを採用しており、工業用温度範囲(-40 ~ +85 )で仕様が定められています。

### 機能ブロック図



# AD9071 仕様

(特に指定のない限り、 $V_{CC} = +5V$ 、 $V_{DD} = +3.3V$ 、差動アナログ入力、ENCODE = 100 MSPS)

パラメータ	温度	テスト・レベル	AD9071BR			単位
			Min	Typ	Max	
分解能				10		ビット
DC精度						
差動非直線性 <sup>1</sup>	+25	I		±0.8	+1.5/ -1.0	LSB
	Full	VI		±1.0	+1.75/ -1.0	LSB
積分非直線性 <sup>1</sup>	+25	I		±0.8	±1.5	LSB
	Full	VI		±1.25	±1.75	LSB
ノーマス・コード <sup>1</sup>	+25	I		保証		
ゲイン誤差 <sup>2</sup>	+25	I		±1	±4	%FS
	Full	VI		±2	±8	%FS
ゲイン温度係数 <sup>2</sup>	Full	V		150		ppm/
アナログ入力						
入力電圧範囲(AINを基準とする)	Full	V		±512		mV p-p
コモン・モード電圧	Full	V		-2.5±0.2		V
入力オフセット電圧	+25	I		±4	±18	mV
	Full	VI		±5	±20	mV
入力抵抗	Full	VI	15	35		k
入力容量	+25	V		3		pF
入力バイアス電流	+25	I		55	90	μA
	Full	VI		65	115	μA
アナログ帯域幅、フルパワー	+25	V		280		MHz
リファレンス出力						
出力電圧	Full	VI	$V_{CC} - 2.6$	$V_{CC} - 2.5$	$V_{CC} - 2.4$	V
温度係数	Full	V		130		ppm/
スイッチング性能						
最大変換レート	Full	VI	100			MSPS
最小変換レート	Full	IV			40	MSPS
ENCODEパルス幅ハイ ( $t_{EH}$ )	+25	IV	4.5		13	ns
ENCODEパルス幅ロー ( $t_{EL}$ )	+25	IV	4.5		13	ns
アパーチャ遅延 ( $t_A$ )	+25	V		1.1		ns
アパーチャ不確定性(ジッタ)	+25	V		3.0		ps, rms
出力有効時間 ( $t_V$ ) <sup>3</sup>	Full	VI	2.0	4.0		ns
出力伝搬遅延 ( $t_{PD}$ ) <sup>3</sup>	Full	VI		5.0	7.0	ns
出力立上がり時間 ( $t_R$ )	Full	V		1.4		ns
出力立下がり時間 ( $t_F$ )	Full	V		1.0		ns
デジタル入力						
ロジック“1”電圧	Full	VI	2.0			V
ロジック“0”電圧	Full	VI			0.8	V
ロジック“1”電流	Full	VI			±10	μA
ロジック“0”電流	Full	VI	-500			μA
入力容量	+25	V		3		pF
デジタル出力						
ロジック“1”電圧	Full	VI	$V_{DD} - 0.5$			V
ロジック“0”電圧	Full	VI			0.05	V
出力コーディング				オフセット・バイナリ		
電源						
$V_{CC}$ 電源電流( $V_{CC} = 5V$ ) <sup>4</sup>	Full	VI		85	115	mA
$V_{DD}$ 電源電流( $V_{DD} = 3.3V$ ) <sup>4</sup>	Full	VI		7.5	14	mA
消費電力 <sup>4</sup>	Full	VI		450	620	mW
電源感受性 <sup>5</sup>	+25	I		0.002	0.010	V/V

パラメータ	温度	テスト・レベル	AD9071BR			単位
			Min	Typ	Max	
<b>ダイナミック特性<sup>6</sup></b>						
過渡応答	+25	V		4		ns
過電圧回復時間	+25	V		5		ns
信号対ノイズ比(SNR) (高調波なし)						
$f_{IN} = 10.3 \text{ MHz}$	+25	I	54	56		dB
Full		V		55		dB
$f_{IN} = 41 \text{ MHz}$	+25	I	53	55		dB
Full		V		54		dB
信号対ノイズ比(SINAD) (高調波あり)						
$f_{IN} = 10.3 \text{ MHz}$	+25	I	54	56		dB
Full		V		55		dB
$f_{IN} = 41 \text{ MHz}$	+25	I	52	54		dB
Full		V		53		dB
<b>実効ビット数</b>						
$f_{IN} = 10.3 \text{ MHz}$	+25	I	8.8	9.2		ビット
$f_{IN} = 41 \text{ MHz}$	+25	I	8.5	8.8		ビット
<b>2次高調波歪み</b>						
$f_{IN} = 10.3 \text{ MHz}$	+25	I	63	75		dBc
$f_{IN} = 41 \text{ MHz}$	+25	I	60	66		dBc
<b>3次高調波歪み</b>						
$f_{IN} = 10.3 \text{ MHz}$	+25	I	65	75		dBc
$f_{IN} = 41 \text{ MHz}$	+25	I	57	65		dBc
<b>2周波相互変調(IMD)</b>						
$f_{IN} = 10.3 \text{ MHz}$	+25	V		70		dBc
$f_{IN} = 41 \text{ MHz}$	+25	V		60		dBc

## 注

- 差動非直線性および積分非直線性は、 $F_s = 80 \text{ MSPS}$ の場合。
- ゲイン誤差とゲイン温度係数は、A/DCのみに基づきます(外部リファレンスを+2.5Vに固定)。
- $t_{V}$ と $t_{PD}$ は、デジタル出力の50%レベルにおけるENCODE入力のスレッシュホールド交叉で測定。テスト時のAC出力負荷は5pF。
- 消費電力は、アナログ入力=1dBFS(10.3MHz)、 $F_s=100 \text{ MSPS}$ で測定。
- $V_{CC}$ の変化に対する入力オフセット電圧の変化。
- SNR/高調波は、1.024Vフル・スケール入力範囲を基準とする-1.0dBFSのアナログ入力電圧に基づきます。

R型(SOIC)28ピン・パッケージの熱インピーダンス(Typ値)は、 $\theta_{JC} = 23 \text{ }^\circ\text{C/W}$ 、 $\theta_{CA} = 48 \text{ }^\circ\text{C/W}$ 、 $\theta_{JA} = 71 \text{ }^\circ\text{C/W}$ です。

仕様は予告なく変更されることがあります。

## 絶対最大定格\*

$V_{CC}$ .....	+6 V
アナログ入力 .....	$V_{CC} \sim 0.0 \text{ V}$
デジタル入力 .....	$V_{CC} \sim 0.0 \text{ V}$
VREF IN, VREF OUT .....	$V_{CC} \sim 0.0 \text{ V}$
デジタル出力電流 .....	10 mA
動作温度 .....	-40 ~ +85
保管温度 .....	-65 ~ +150
最大接合温度 .....	+175
最大ケース温度 .....	+150

\* 上記の絶対最大定格を超えるストレスを加えるとデバイスに永久的な損傷を与えることがあります。この定格はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## 注意

ESD(静電放電)の影響を受けやすいデバイスです。4000Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることもあります。このAD9071には当社独自のESD保護回路が備えられていますが、高エネルギーの静電放電にさらされたデバイスには回復不能な損傷が残ることもあります。したがって、性能低下や機能喪失を避けるために、適切なESD予防措置をとるようお奨めします。

## テスト・レベルの説明

## テスト・レベル

- 100%出荷テストを実施。
- +25 で100%出荷テストを実施し、さらに指定の温度でサンプル・テストを実施。
- サンプル・テストのみを実施。
- 設計および特性テストによりパラメータを保証。
- パラメータはTyp値のみ。
- +25 で100%出荷テストを実施。工業用温度範囲については、設計および特性テストにより保証。



# AD9071

## オーダー・ガイド

モデル	温度範囲	パッケージ	パッケージ・オプション
AD9071BR	- 40 ~ + 85	28ピン・ワイド・ボディ(SOIC)	R - 28
AD9071/PCB	+ 25	評価ボード	

## ピン機能説明

ピン番号	記号	機能
1、7、12、21、23	GND	グラウンド。
2、8、11	V <sub>CC</sub>	公称値 +5 Vのアナログ電源(ラッチアップを防ぐため3つのピンとも接続)。
3	VREF OUT	内部リファレンス出力(V <sub>CC</sub> - 2.5 V typ)、0.1 μFでV <sub>CC</sub> にバイパス。
4	VREF IN	A/DCのリファレンス入力(V <sub>CC</sub> - 2.5 V typ)。
5、6	DNC	接続なし
9	AIN	アナログ入力(相補)
10	AIN	アナログ入力(真値)
13	ENCODE	A/DCのENCODEクロック入力(ENCODE信号の立上がりエッジで、A/DCがサンプル)。
14	OR	範囲外出力。変換されたサンプルが3FF <sub>H</sub> より正側または000 <sub>H</sub> より負側の場合にHighになります(オフセット・バイナリ・コーディング)。
15 - 19、24 - 28	D9 - D0	A/DCのデジタル出力。D9がMSBで、データはオフセット・バイナリ。
20、22	V <sub>DD</sub>	デジタル出力電源(3 ~ 5 Vを選択可能)。

## ピン配置

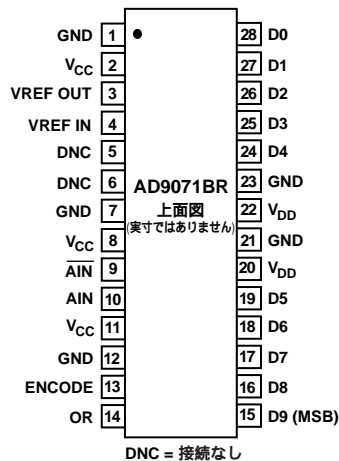


表 . 出力コーディング

コード	AIN ~ AIN	オフセット・バイナリ	OR
1023	0.512 V	11 1111 1111	1
1023	0.511 V	11 1111 1111	0
1022	0.510 V	11 1111 1110	0
.	.	.	.
.	.	.	.
.	.	.	.
513	0.001 V	10 0000 0001	0
512	0.000 V	10 0000 0000	0
511	- 0.001 V	01 1111 1111	0
.	.	.	.
.	.	.	.
.	.	.	.
1	- 0.511 V	00 0000 0001	0
0	- 0.512 V	00 0000 0000	0
0	- 0.513 V	00 0000 0000	1

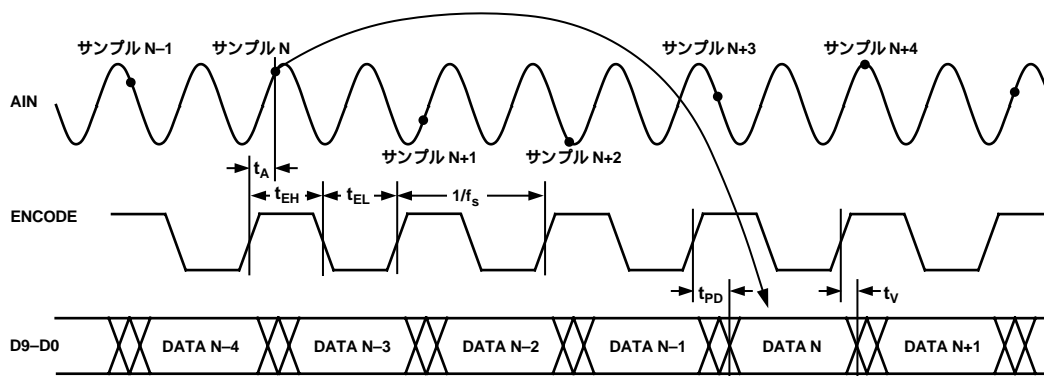


図1. タイミング図

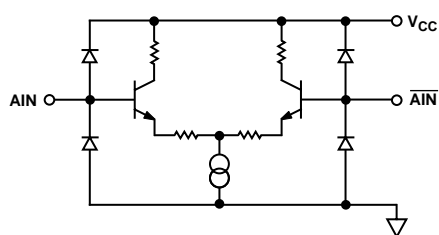


図2. アナログ入力の等価回路

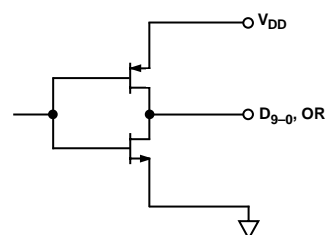


図5. デジタル出力の等価回路

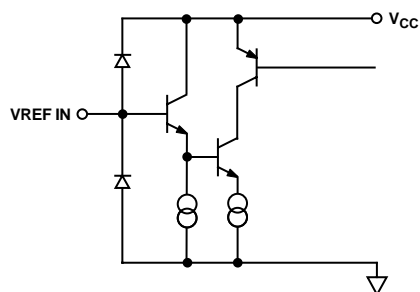


図3. リファレンス入力の等価回路

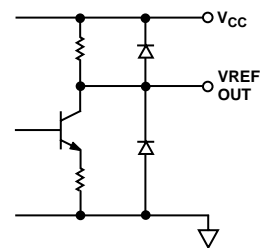


図6. リファレンス出力の等価回路

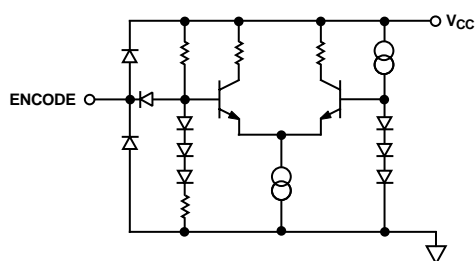


図4. ENCODE入力の等価回路

# AD9071 代表的な性能特性

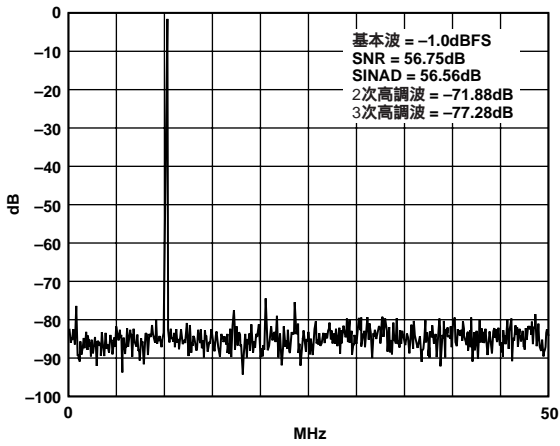


図7 . スペクトル :  $F_s = 100$  MSPS、 $f_{IN} = 10.3$  MHz

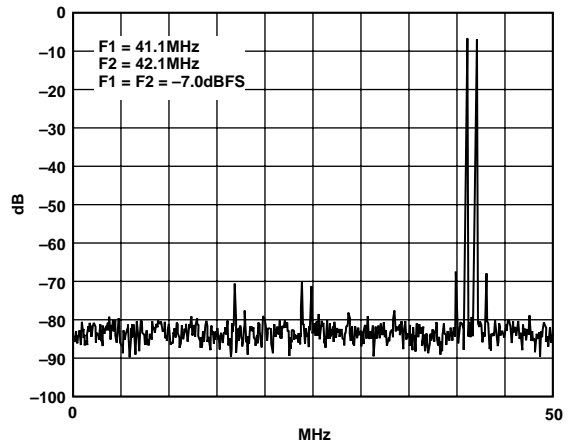


図10 . 2周波相互変調歪み

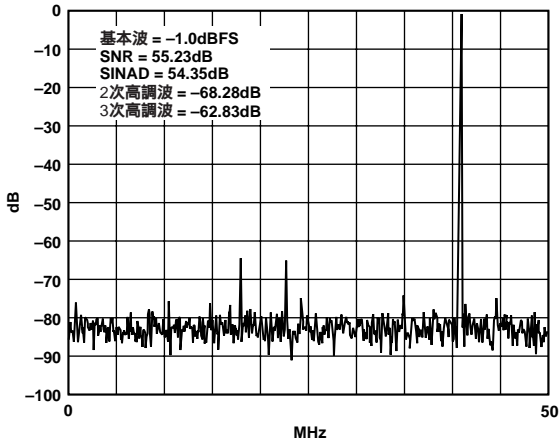


図8 . スペクトル :  $F_s = 100$  MSPS、 $f_{IN} = 41$  MHz

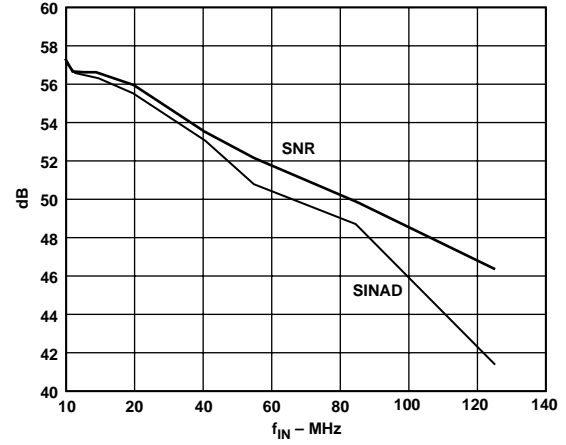


図11 . SINAD/SNRと $f_{IN}$  :  $F_s = 100$  MSPS

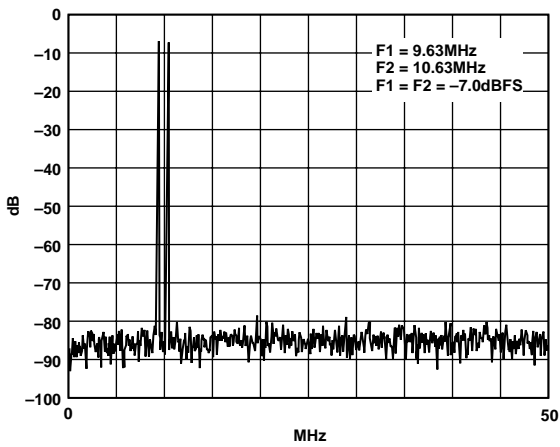


図9 . 2周波相互変調歪み

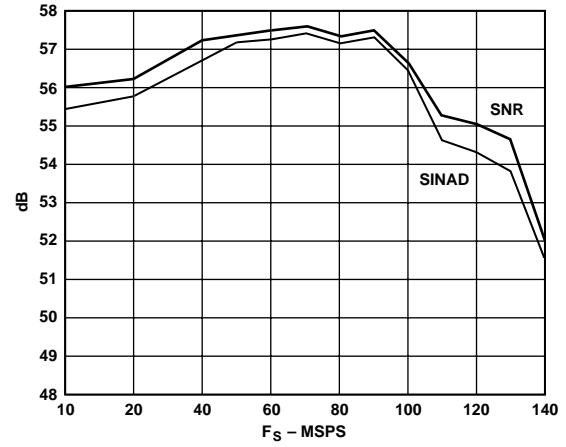


図12 . SINAD/SNRと $F_s$  :  $f_{IN} = 10.3$  MHz

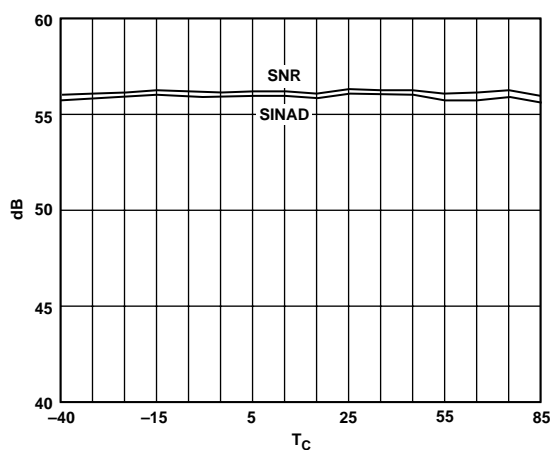


図13 . 差動SNRと $T_c$  :  $f_{IN} = 10.3$  MHz

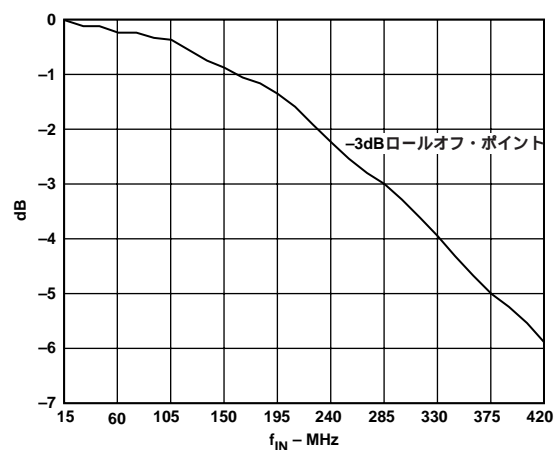


図16 . 周波数応答

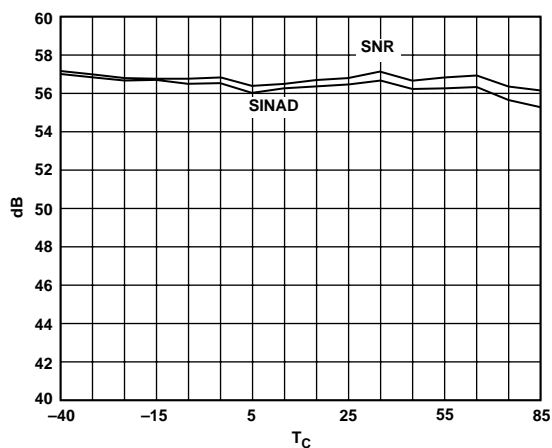


図14 . シングルエンドSNRと $T_c$  :  $f_{IN} = 10.3$  MHz

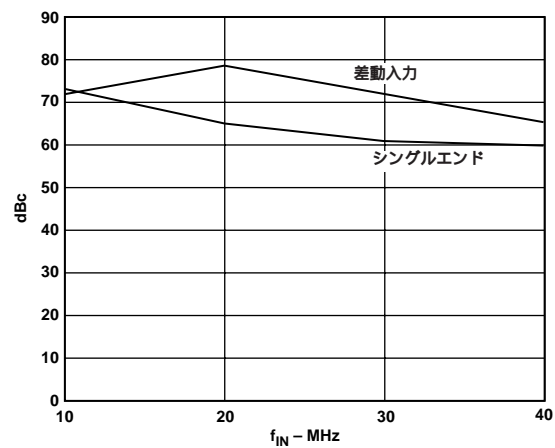


図17 . 2次高調波性能 : シングルエンドと差動入力

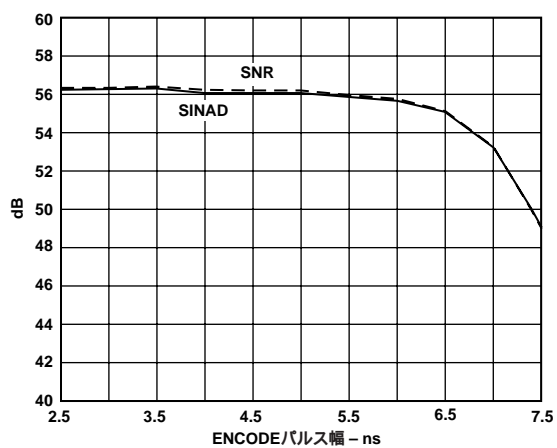


図15 . SNRとクロック・パルス幅( $t_{EH}$ ) :  $f_{IN} = 10.3$  MHz

# AD9071

## アプリケーション・ノート

### 動作原理

AD9071は、デジタル誤差訂正機能を持つ2段サブレンジングアーキテクチャを採用しています。

サンプリングと変換プロセスは、ENCODE入力の立上がりエッジで開始されます。アナログ入力信号は、高速差動アンプでバッファされた後、トラック&ホールド(T/H)回路に入力されます。この回路は、サンプリング時の入力値を取り込み、変換の間その値を保持します。

粗い量子化(A/DC)により、入力値の5ビット予測値を発生します。このデジタル出力はD/ACを使用して再度アナログ形式に戻され、加算アンプ内で入力信号から減算されます。2段目の量子化では、この差信号の6ビット表現が発生されます。これらの11ビットはエンコード・ロジックに入力され、範囲の重複誤差を訂正して、正確な10ビット変換結果を発生します。

データはENCODE入力の立上がりエッジで出力され、サンプルNのデータは、N + 3のENCODE立上がりエッジに出力されます。

### AD9071の使用方法

#### ENCODE入力

どの高速A/Dコンバータも、ユーザーが用意するサンプリング・クロックの品質に極めて敏感です。トラック/ホールド回路はもとも一種のミキサー回路であり、クロック上のノイズ、歪み、あるいはタイミング・ジッタがA/D出力信号に混入されてしまいます。このため、AD9071のENCODE入力の設計には多大な注意が払われており、ユーザーもクロック・ソースに同様の注意を払うことが望まれます。ジッタの最も小さいクロック・ソースは、純粋な正弦波を発生する水晶発振器です。

ENCODE入力は完全にTTL/CMOS互換です。

#### デジタル出力

デジタル出力はCMOS互換で低消費電力です。過渡電圧を抑えてSNRを改善させるため、AD9071と相手側ロジックの間に200 Ωの直列抵抗を接続することをお勧めします。

#### アナログ入力

アナログ入力は、差動信号入力用に最適化されています。

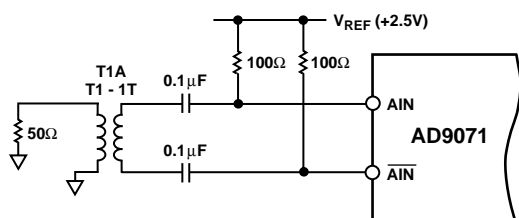


図18．差動アナログ入力の構成

シングル・エンドで駆動する場合は、AIN-をノイズのないリファレンスに接続して、グラウンドにバイパスする必要があります。最善のダイナミック性能の得るためには、AINとAIN-のインピーダンスを一致させる必要があります。

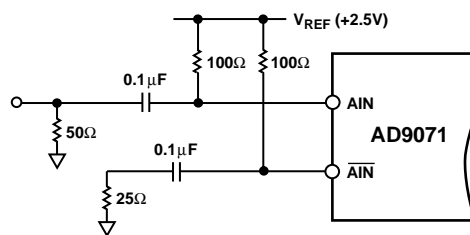


図19．シングルエンド・アナログ入力の構成

AD9071のアナログ入力部の設計では、入力を範囲外に駆動した際にデータを壊さないように、特別の注意がはられました。公称入力範囲は、+1.988 ~ +3.012 V (+2.5 V中心で1.024 V p-p)です。範囲外コンパレータはアナログ入力信号がこの範囲を超えたタイミングを検出して、OR出力信号をハイに設定します。デジタル出力は、1~5 Vで、しかも範囲外の電圧に対して正側または負側のフル・スケール(3FF<sub>H</sub>または200<sub>H</sub>)に固定されます。この範囲外の入力電圧はA/DC出力で無効コードになります。

アナログ入力信号が公称範囲内に戻ると、範囲外コンパレータはA/DCをアクティブ・モードに戻し、デバイスは過電圧回復時間内に復旧します。

#### リファレンス

AD9071には、安定して正確な2.5 Vリファレンス(V<sub>CC</sub> - 2.5 V)が内蔵されています(VREF OUT)。通常の動作では、AD9071のピン3とピン4を接続して、内蔵リファレンスを使用します。内蔵リファレンスは、100 μAの電流駆動能力を他の回路の駆動に使うことができます。

アプリケーションによっては、内蔵リファレンスでは得られない高い精度、温度性能、あるいはAD9071のゲイン調整を必要とする場合があります。これらのアプリケーションに対しては、外部+2.5 VリファレンスをVREF INに接続することができます。VREF INには、5 μAの駆動電流が必要です(図20参照)。

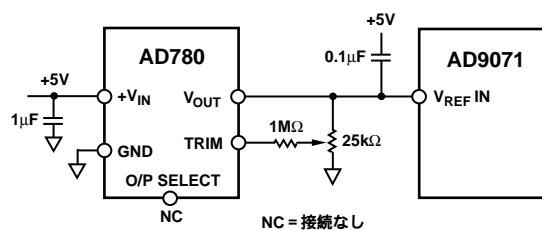


図20．リファレンスAD780の使用方法

入力範囲は、AD9071に入力するリファレンス電圧を変更することにより、調整することができます。リファレンスは±4%内で調整しても、顕著な性能低下はありません。A/DCのフル・スケール範囲は、リファレンス電圧の変化に対して直線的に追従します。

#### タイミング

AD9071の性能は、広範囲な動作条件にわたってクロックのデューティ・サイクルの影響を受けにくい構成になっています(図15参照)。



AD9071は、データ出力ラッチを持っており、ここまでに3段のパイプライン遅延があります。データは、ENCODEコマンドの立上がりエッジから1伝搬遅延( $t_{PD}$ )で出力されます(図1参照)。出力データ線長とデータ線への負荷は最小にして、AD9071で発生する過渡電圧を抑制してください。これらの過渡電圧はコンバータのダイナミック性能を低下させます。

AD9071の保証最小変換レートは、40 MSPSです。40 MSPSより低いクロック・レートでは、ダイナミック性能が低下します。AD9071はバースト動作をしますが、クロックを再起動することに内部パイプラインをフラッシュする必要があります。有効データは、クロックの再起動後のENCODE信号の4番目の立上がりエッジから出力されます。

## 評価ボード

AD9071評価ボードは、SOICパッケージのAD9071の性能を評価する簡単で便利な手段です。

このボードは、内蔵リファレンスまたはオプションの外部リファレンス、A/Dコンバータの出力データ取り込み用の2個の74LCX574ラッチ、A/D変換済みデータをアナログに戻して表示するためのAD9760 D/ACから構成されています。AD9071出力ロジックは、5 Vレベルまたは3.3 Vレベルで駆動することができます。ラッチは3.3 V用に設定されていますが、5 Vでも動作します。テスト・ポイントは、ENCODE、DB9、DB0、データ・レディ、データ・クロックに対して用意されています。全て表示してあります。

## アナログ入力

評価ボードには、シングル・エンド入力または差動入力が可能です。差動入力では1:1トランスが必要です。シングル・エンド動作の場合は(J2)、ジャンパーS5をS8に、S6をS7に接続します。差動入力動作の場合は(J3)、S5をS3に、S4をS6に接続します。ボードは差動入力の設定で出荷されています。

## ENCODE

AD9071のENCODE入力はシングル・エンドでJ1に入力され、TTLロジック・レベルを使用しています。

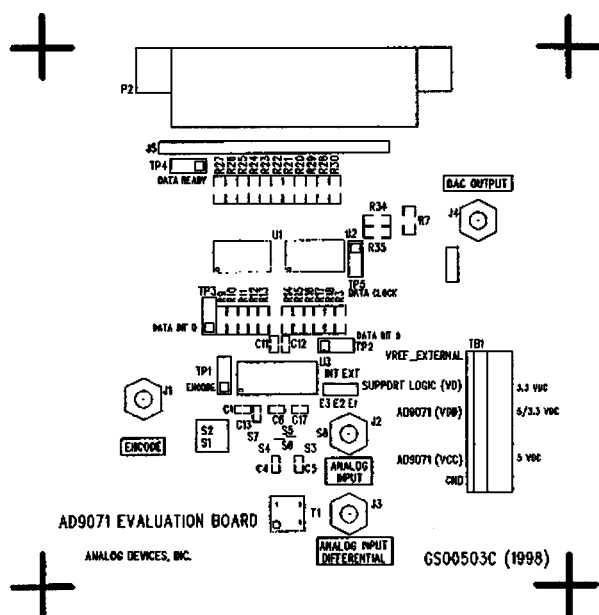


図21. プリント回路ボードの上面シルクスクリーン

## データ出力

AD9071の出力データは、TTLレベルのオフセット・バイナリ・フォーマットで出力されます。データ・レディ信号は、S1とS2の接続を解放にすることにより、反転させることができます。データ・レディ(R33)上の直列終端抵抗は、通常は0 ですが、種々のユーザー出力インピーダンス設定をサポートするためにオプションが用意されています。D/AコンバータAD9760は、A/D変換済みデータをJ4に出力します。

## リファレンス

AD9071は、内蔵リファレンス(E2をE3に接続)またはオプションの外部リファレンス(E1をE2に接続)で動作できます。ボードは、内蔵リファレンス使用の設定で出荷されています。

## レイアウト

幾つかの重要なガイドラインさえ満たしていれば、AD9071はレイアウトに神経を使わなくても大丈夫です。評価ボードのレイアウトは、性能を最適化するためのガイドラインの例を提供しています。

- ・アナログ部とデジタル部の接続には、太いグラウンド・プレーンを使ってください。
- ・ノイズ・バイパス回路は重要です。サイズ0803の0.1  $\mu$ Fチップ・コンデンサを各ピンにぴったり接して接続してあります。ボードの裏面にコンデンサを配置すると、性能が低下します。これらのテクニックは、コンデンサのバイパス効果を損ねる寄生容量を減少させます。
- ・アナログ部とデジタル部の電源プレーンの分離と分離配線が推奨されます。

AD9071評価ボードは、当社のお客様に設計例を提供するものです。特定用途に対する適合性について、当社が明示的、法的、暗黙的な保証を与えるものではありません。

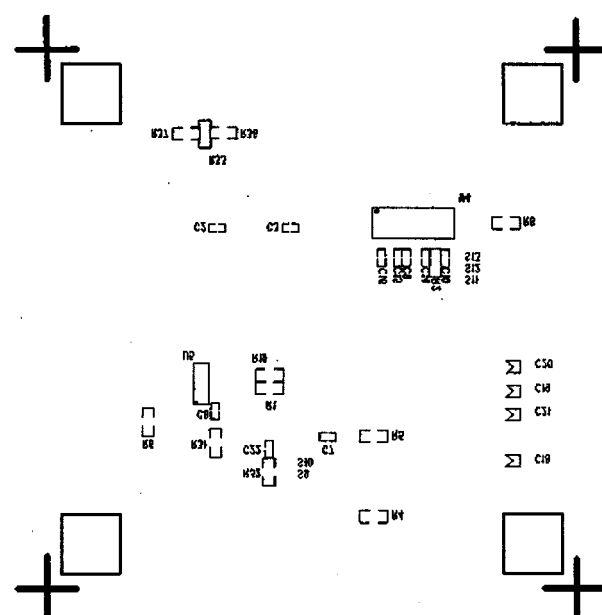


図22. プリント回路ボードの裏面シルクスクリーン

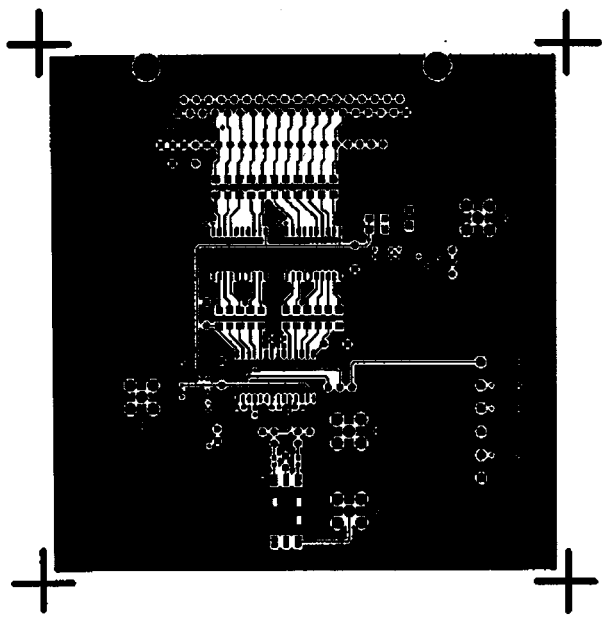


図23 . プリント回路ボードの上面配線

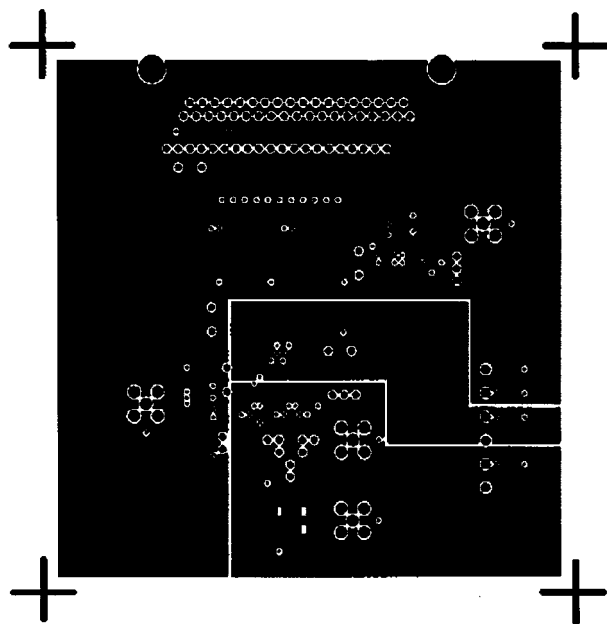


図25 . プリント回路ボードの“分離”した電源レイヤー

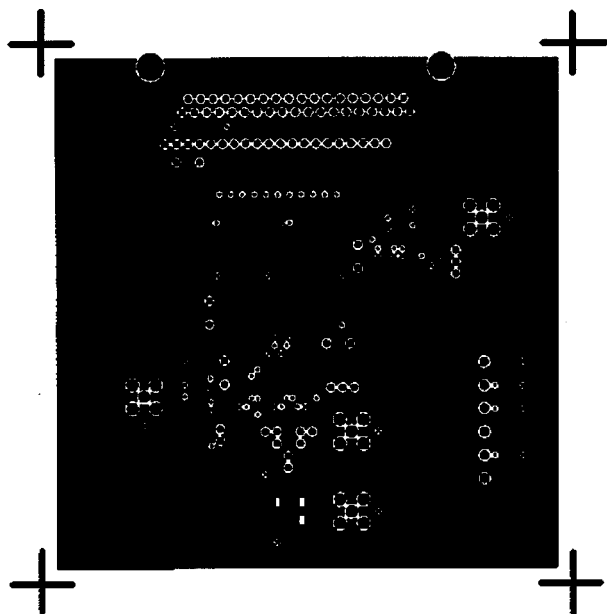


図24 . プリント回路ボードのグランド・レイヤー

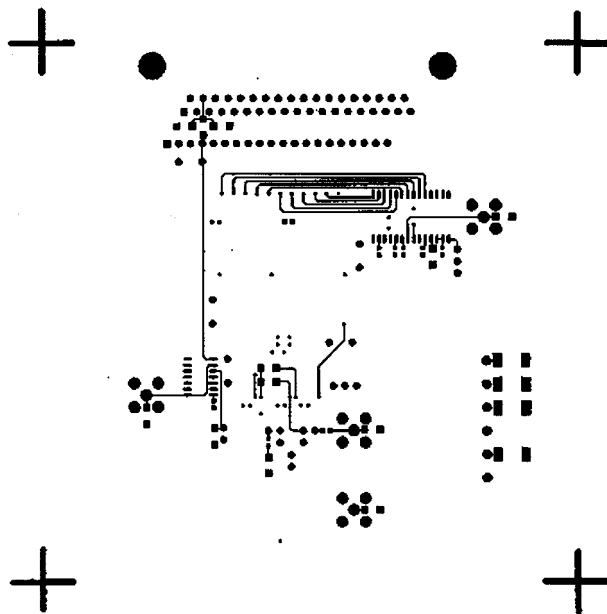


図26 . プリント回路ボードの裏面配線

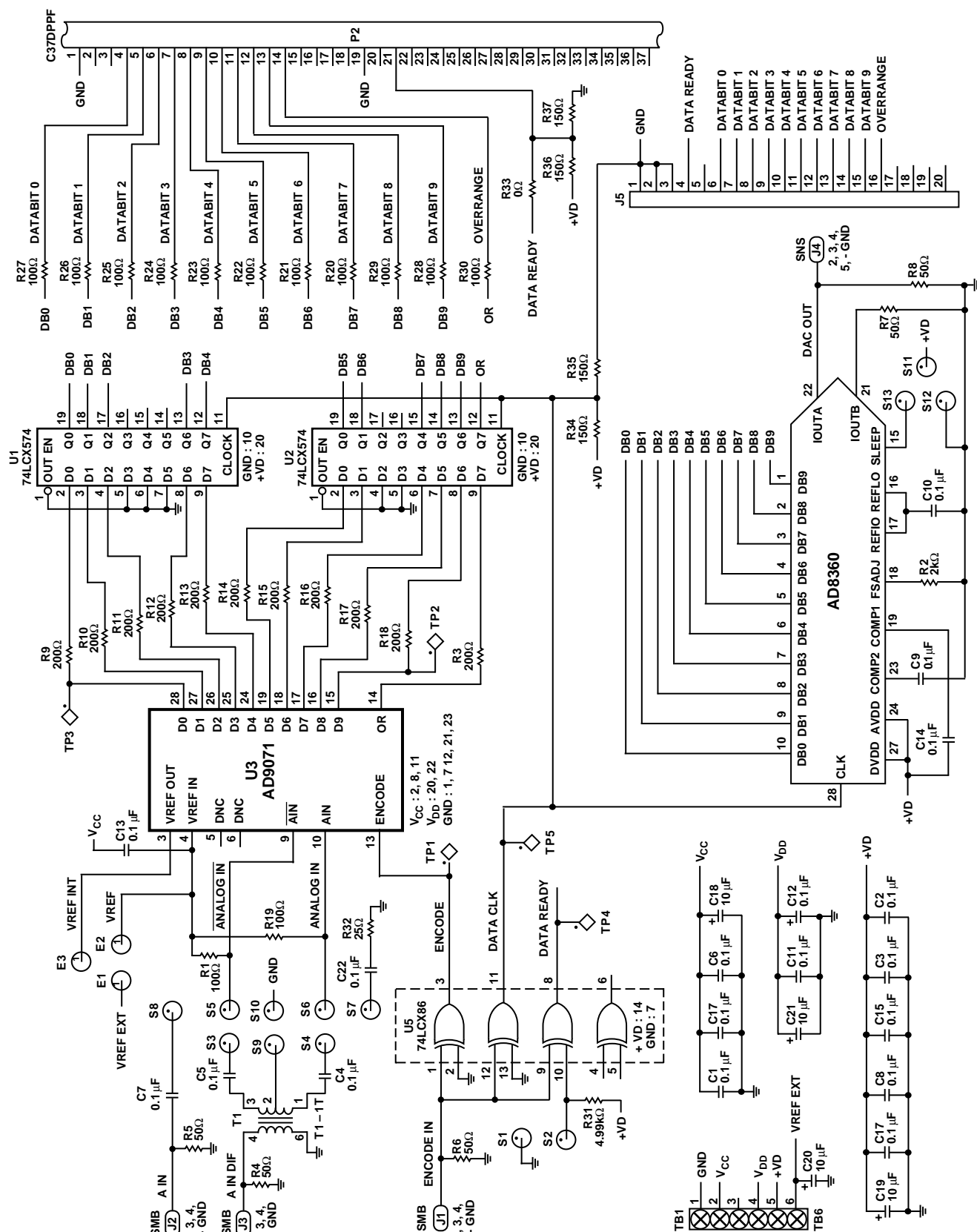


図27. プリント回路ボードの回路図

表 . プリント回路ボードの部品表

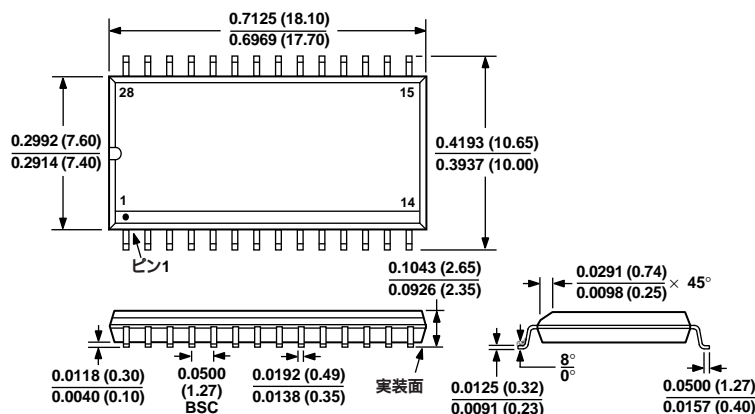
項目番号	数量	部品番号	説明
1	18	C1、C2、C3、C4、C5、C6、C7、C8、C9、C10、 C11、C12、C13、C14、C15、C16、C17、C22	セラミック・チップ・コンデンサ、0603、0.1μF
2	4	C18、C19、C20、C21	タンタル・チップ・コンデンサ、10μF
3	3	E1、E2、E3	ジャンパー
4	4	J1、J2、J3、J4	SMB-Pコネクタ
5	1	J5	20ピン・オス・ヘッダー
6	1	P2	37ピン・コネクタ(Amp 747462 - 4)
7	13	R1、R19、R20、R21、R22、R23、R24、 R25、R26、R27、R28、R29、R30	表面実装抵抗、1206、100
8	1	R2	表面実装抵抗、1206、2000
9	11	R3、R9、R10、R11、R12、R13、R14、 R15、R16、R17、R18	表面実装抵抗、1206、200
10	5	R4、R5、R6、R7、R8	表面実装抵抗、1206、50
11	1	R31	表面実装抵抗、1206、5000
12	1	R32	表面実装抵抗、1206、25
13	1	R33	表面実装抵抗、1206、0
14	4	R34、R35、R36、R37	表面実装抵抗、1206、150
15	13	S1、S2、S3、S4、S5、S6、S7、S8、S9、S10、 S11、S12、S13	ジャンパー
16	1	T1	表面実装トランス・ミニ回路T1 - T1、巻数比1:1
17	1	TB1	6ピンWielandコネクタ(P/N #25、602、2653.0;25.530 3625.0)
18	5	TP1、TP2、TP3、TP4、TP5	テスト・ポイント
19	2	U1、U2	74LCX574オクタル・ラッチ
20	1	U3	AD9071BR、10ビット、100 MSPS、A/DC
21	1	U4	AD9760AR、10ビット、125 MSPS、D/AC
22	1	U5	74LCX86、XOR

D4117-2.7-10/99,1A

### 外形寸法

サイズはインチと(mm)で示します。

28ピン・ワイド・ボディSOIC  
(R - 28)



PRINTED IN JAPAN

