

AD8611/AD8612

特長

5Vにおいて4nsの伝播遅延
単電源動作：3~5V
100MHz入力
ラッチ機能

アプリケーション

高速タイミング
クロック再生およびクロック分配
ライン・レシーバ
デジタル通信
位相検出器
高速サンプリング
リード・チャンネル検出
PCMCIAカード
ゼロ交差検出器
高速A/Dコンバータ
LT1394およびLT1016の設計のアップグレード

概要

AD8611 (シングル) AD8612 (デュアル) は、ラッチ機能およびコンプリメンタリ出力を備えた4nsコンパレータです。

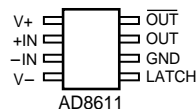
4nsという高速な伝播遅延を備えたAD8611/AD8612は、タイミング回路およびライン・レシーバに好適です。立ち上がり/立ち下がりの伝播遅延は近接してマッチしており、温度変化にも追従します。このマッチした遅延により、出力と入力のデューティ・サイクルがマッチするため、AD8611/AD8612はクロック再生に最適です。

AD8611は、LT1016およびLT1394と同じピン出力を持ち、より低い供給電流とより広いコモン・モード入力範囲を実現し、負極性の電源レールを備えています。

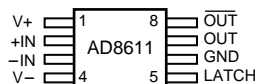
AD8611/AD8612は、工業用温度範囲 (-40 ~ +85) で仕様規定されています。AD8611は8ピンMSOPおよび8ピン狭体SO表面実装型パッケージで供給され、AD8612は14ピンTSSOP表面実装型パッケージで供給されます。

ピン配置

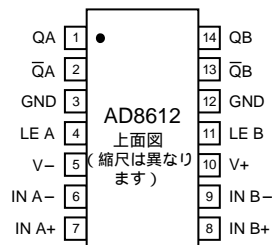
8ピン狭体SO
(SO-8)



8ピンMSOP
(RM-8)



14ピンTSSOP
(RU-14)



AD8611/AD8612 仕様

電気的特性 (特に指示のない限り、 $V_+ = 5.0V$ 、 $V_- = V_{GND} = 0V$ 、 $T_A = 25$)

パラメータ	記号	条件	Min	Typ	Max	単位
入力特性						
オフセット電圧	V_{OS}	$-40 \quad T_A \quad +85$		1	7	mV
オフセット電圧ドリフト	V_{OS}/T			4	8	$\mu V/$
入力バイアス電流	I_B	$V_{CM} = 0V$ $-40 \quad T_A \quad +85$	-6	-4		μA
入力オフセット電流	I_{OS}	$V_{CM} = 0V$			± 4	μA
入力コモン・モード電圧範囲	V_{CM}		0.0		3.0	V
コモン・モード除去比	CMRR	$0V \quad V_{CM} \quad 3.0V$	55	85		dB
大信号電圧ゲイン	A_{VO}	$R_L = 10k$		3,000		V/V
入力容量	C_{IN}			3.0		pF
ラッチ・イネーブル入力						
ロジック“1”電圧スレシヨルド	V_{IH}		2.0	1.65		V
ロジック“0”電圧スレシヨルド	V_{IL}			1.60	0.8	V
ロジック“1”電流	I_{IH}	$V_{LH} = 3.0V$	-1.0	-0.3		μA
ロジック“0”電流	I_{IL}	$V_{LL} = 0.3V$	-5	-2.7		μA
ラッチ・イネーブル						
パルス幅	$t_{P(V(E))}$			3		ns
セットアップ・タイム	t_S			0.5		ns
ホールド・タイム	t_H			0.5		ns
デジタル出力						
ロジック“1”電圧	V_{OH}	$I_{OH} = 50 \mu A, \quad V_{IN} > 250mV$	3.0	3.35		V
ロジック“1”電圧	V_{OH}	$I_{OH} = 3.2mA, \quad V_{IN} > 250mV$	2.4	3.4		V
ロジック“0”電圧	V_{OL}	$I_{OL} = 3.2mA, \quad V_{IN} > 250mV$		0.25	0.4	V
ダイナミック特性						
入力周波数	f_{MAX}	400mVp-pサイン波		100		MHz
伝播遅延	t_P	200mVステップ、100mVオーバードライブ ¹ $-40 \quad T_A \quad +85$		4.0	5.5	ns
伝播遅延	t_P	100mVステップ、5mVオーバードライブ		5		ns
差動伝播遅延						
(立ち上がり伝播遅延対 立ち下がり伝播遅延)	t_P	100mVステップ、100mVオーバードライブ ¹		0.5	2.0	ns
立ち上がり時間		20~80%		2.5		ns
立ち下がり時間		80~20%		1.1		ns
電源						
電源除去比	PSRR	4.5V $V_+ \quad 5.5V$	55	73		dB
V_+ 供給電流 ²	I_+	$-40 \quad T_A \quad +85$		5.7	10	mA
グラウンド供給電流 ²	I_{GND}	$V_O = 0V, R_L =$ $-40 \quad T_A \quad +85$		3.5	7	mA
V_- 供給電流 ²	I_-	$-40 \quad T_A \quad +85$		2.2	4	mA
					5	mA

注

1 設計により保証。

2 コンパレータあたりの値。

仕様は予告なく変更されることがあります。

電気的特性 (特に指示のない限り、 $V_+ = 3.0V$ 、 $V_- = V_{GND} = 0V$ 、 $T_A = 25$)

パラメータ	記号	条件	Min	Typ	Max	単位
入力特性						
オフセット電圧	V_{OS}			1	7	mV
入力バイアス電流	I_B	$V_{CM} = 0V$	- 6	- 4.0		μA
	I_B	- 40 T_A + 85	- 7	- 4.5		μA
入力コモン・モード電圧範囲	V_{CM}		0		1.0	V
コモン・モード除去比	CMRR	0V V_{CM} 1.0V	55			dB
出力特性						
出力ハイ電圧	V_{OH}	$I_{OH} = - 3.2mA, V_{IN} > 250mV$	1.2 ¹			V
出力ロー電圧	V_{OL}	$I_{OL} = + 3.2mA, V_{IN} > 250mV$			0.3	V
電源						
電源除去比	PSRR	2.7V V_+ 6V		46		dB
供給電流		$V_O = 0V, R_L =$				
V_+ 供給電流 ²	I_+	- 40 T_A + 85		4.5	6.5	mA
					10	mA
グラウンド供給電流 ²	I_{GND}	- 40 T_A + 85		2.5	3.5	mA
					5.5	mA
V_- 供給電流 ²	I_-	- 40 T_A + 85		2	3.5	mA
					4.8	mA
ダイナミック特性						
伝播遅延	t_P	100mVステップ、20mVオーバードライブ ³		4.5	6.5	ns

注

- 出力ハイ電圧はプルアップ抵抗なしのものです。3Vの動作では V_+ に対するプルアップ抵抗を付加すると良いでしょう。
- コンパレータあたり。
- 設計により保証。
仕様は予告なく変更されることがあります。

絶対最大定格

全アナログ電源電圧	7.0V
デジタル電源電圧	7.0V
入力電圧 ¹	$\pm 4V$
差動入力電圧	$\pm 5V$
グラウンドに対する出力短絡期間	不定
保管温度範囲	
R,RU,RMパッケージ	- 65 ~ + 150
動作温度範囲	- 40 ~ + 85
接合温度範囲	
R,RU,RMパッケージ	- 65 ~ + 150
ピン温度範囲 (ハンダ付け、10秒)	300

パッケージ・タイプ	J_A^2	JC	単位
8ピンSO (R)	158	43	/W
8ピンMSOP (RM)	240	43	/W
14ピンTSSOP (RU)	240	43	/W

注

- アナログ入力電圧は $\pm 4V$ またはアナログ電源電圧のうち低い方です。
- J_A は最悪条件についての仕様です。即ち、 J_A はP-DIPのソケットに実装されたデバイスについての仕様であり、また、 J_C はSOICおよびTSSOPパッケージを基板にハンダ付けたデバイスについての仕様です。

オーダー・ガイド

モデル	温度範囲	パッケージ	パッケージ・オプション	ブランド情報
AD8611ARM	- 40 ~ + 85	8ピン μ SOIC	RM-8	G1A
AD8611AR	- 40 ~ + 85	8ピン・スモール・アウトラインIC	SO-8	
AD8612ARU	- 40 ~ + 85	14ピン薄型シュリク・スモール・アウトライン	RU-14	

注意

ESD (静電放電) の影響を受けやすいデバイスです。4000Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることがあります。本製品には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電を受けたデバイスには回復不可能な損傷が発生することがあります。このため、性能低下や機能喪失を回避するために、適切なESD予防措置をとるようお奨めします。



AD8611/AD8612

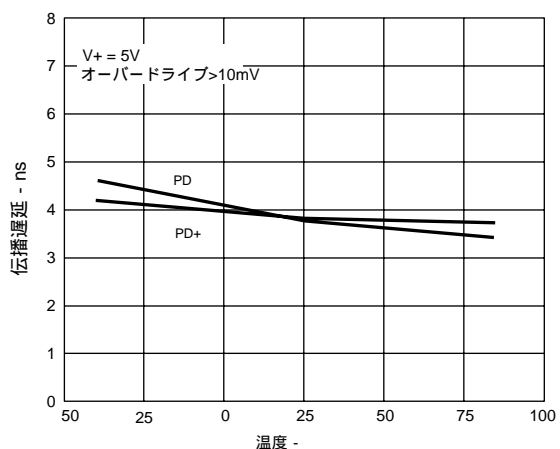


図1 温度による伝播遅延

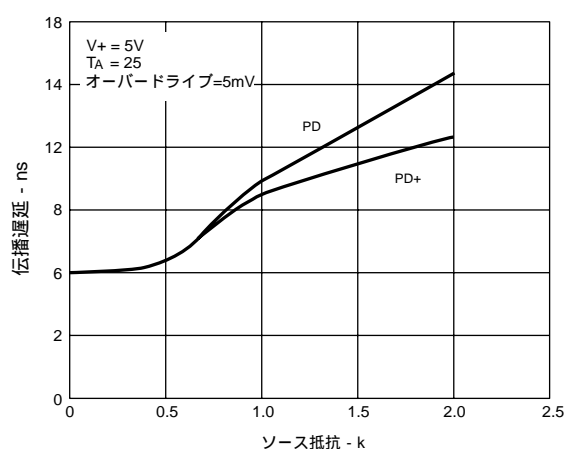


図4 伝播遅延 対 ソース抵抗

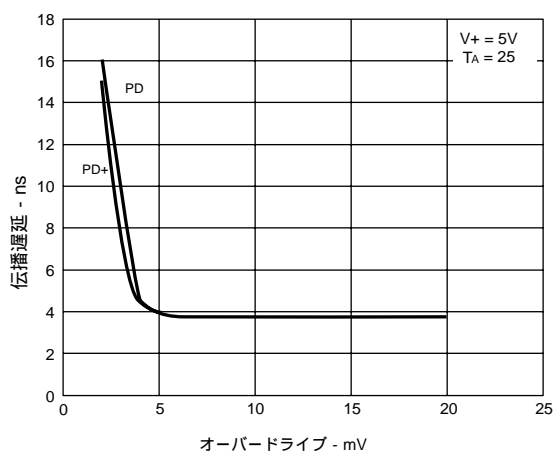


図2 伝播遅延 対 オーバードライブ

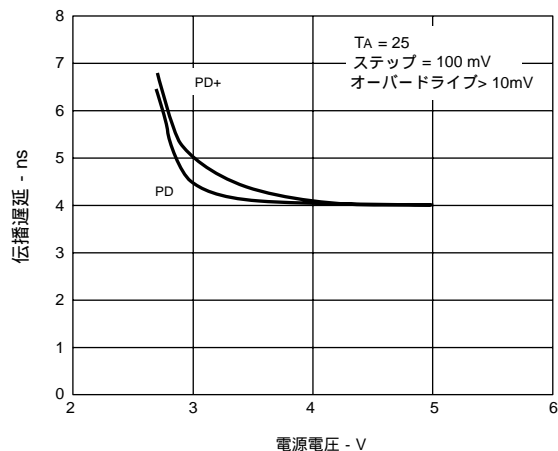


図5 伝播遅延 対 電源電圧

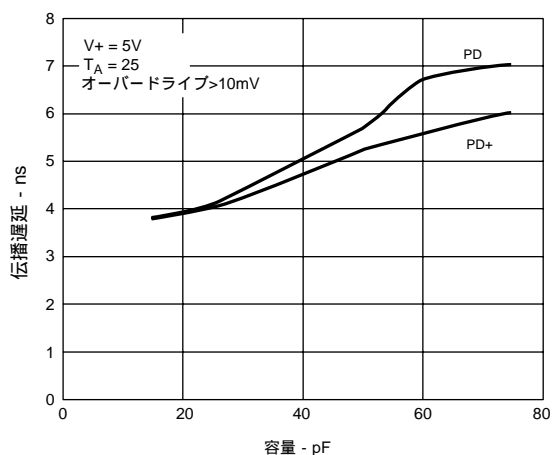


図3 伝播遅延 対 負荷容量

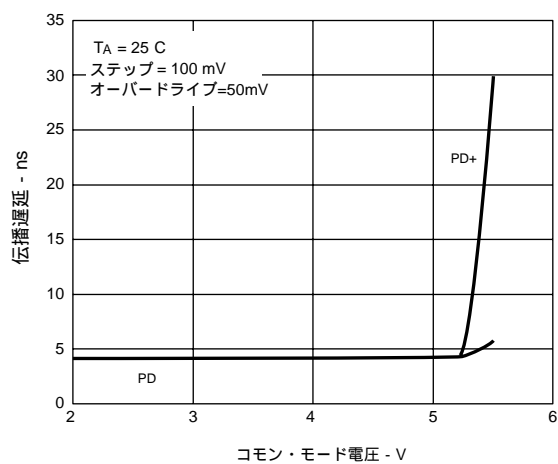


図6 伝播遅延 対 コモン・モード電圧

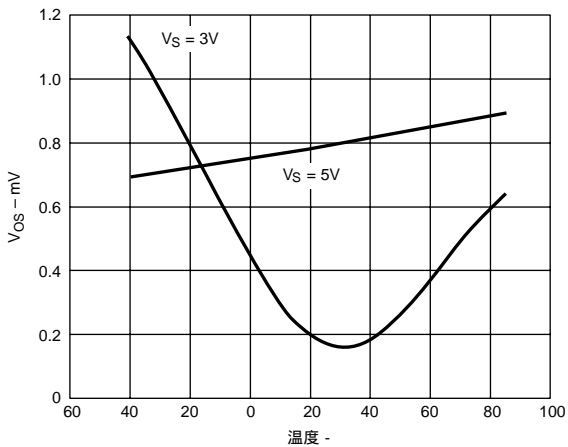


図7 オフセット電圧対温度

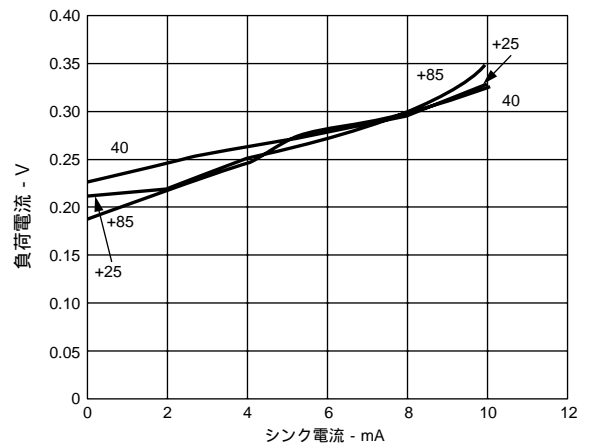


図10 各温度の出力ロー電圧対負荷電流(シンク)

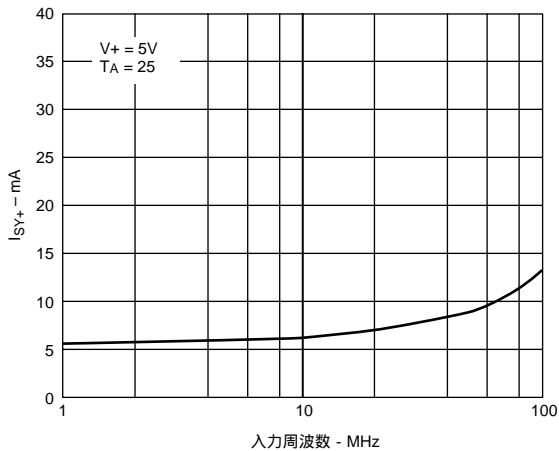


図8 供給電流対入力周波数

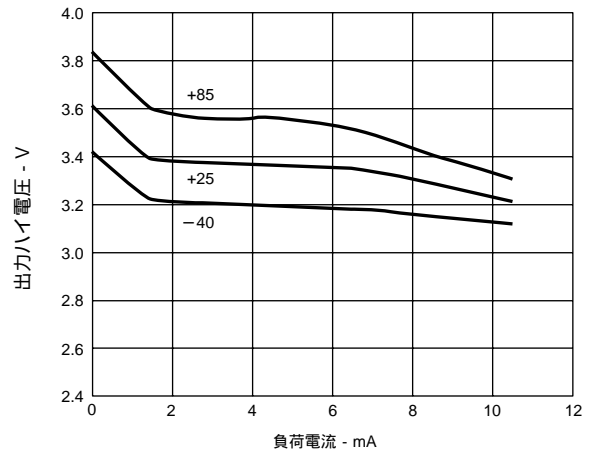


図11 出力ハイ電圧対温度による負荷電流(ソース)

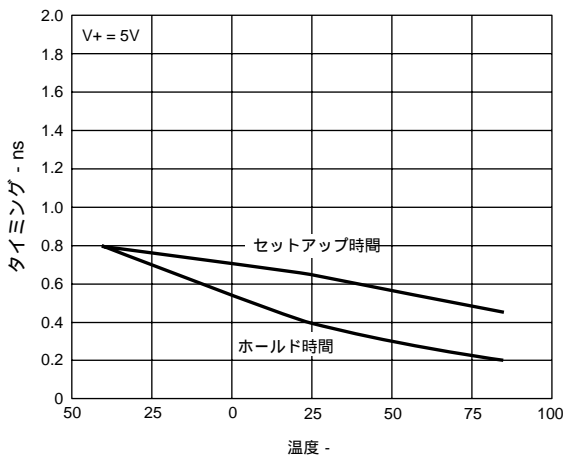


図9 各温度のラッチ・セットアップ対ホールド・タイム

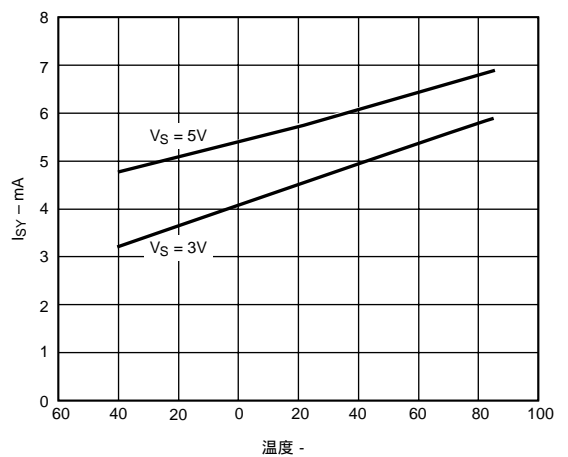


図12 供給電流対温度

AD8611/AD8612

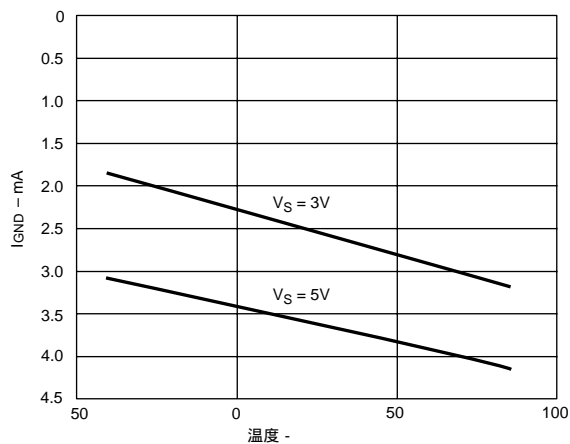


図13 IGND 対温度

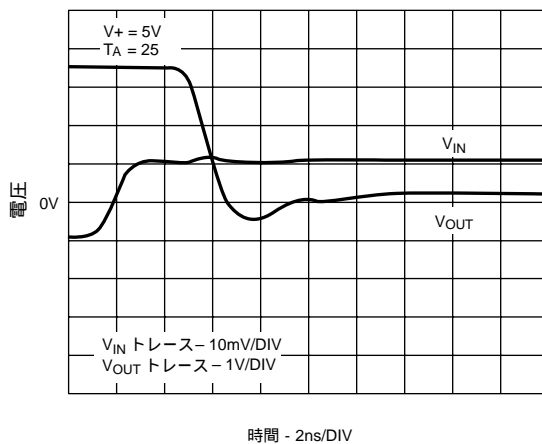


図16 立ち下がりエッジ応答

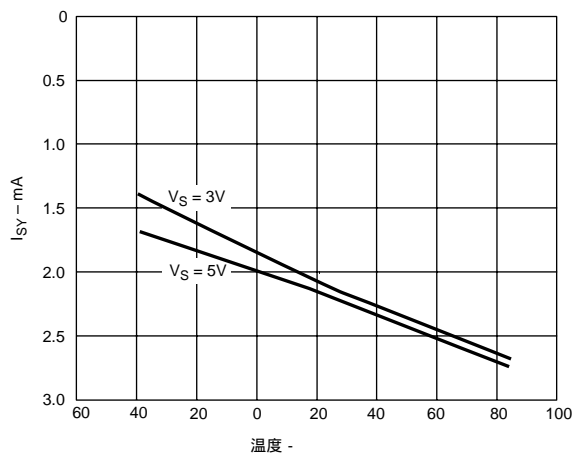


図14 ISY - 対温度

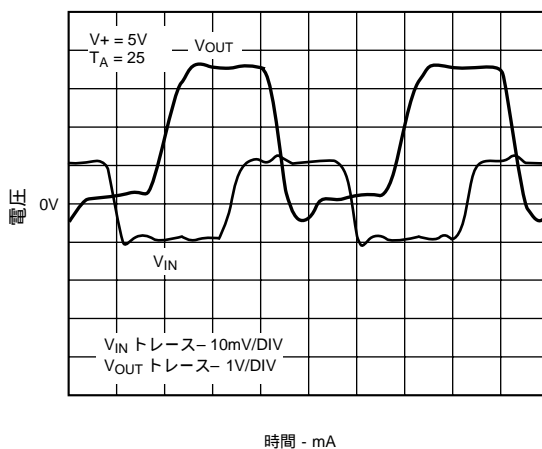


図17 50MHz,100mV入力サイン波に対する応答

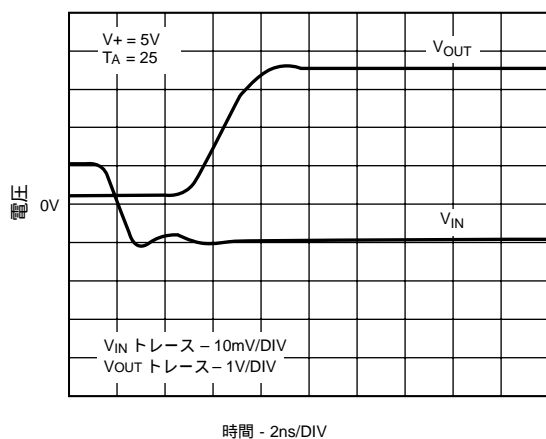


図15 立ち上がりエッジ応答

高速性能の最適化

どのような高速コンパレータまたはアンプを使う場合でも、AD8611/AD8612から最適な性能を得るためには、適切な設計とレイアウトが必要です。大きすぎる浮遊容量や不適切なグラウンド処理は、高速回路の最高性能を制限することがあります。回路の伝播遅延を最小化するためには、ソースからコンパレータの入力への抵抗を最小化する必要があります。ソース抵抗はAD8611/AD8612の等価入力容量とともにR-Cフィルタを形成し、コンパレータの入力における電圧上昇を遅延させます。AD8611/AD8612の入力容量は、入力ピンからグラウンドへの浮遊容量とともに数pFの等価容量を形成します。表面実装型パッケージを用いて入力経路の長さを最小に抑えれば、この容量の代表値は3~5pF程度となります。3k Ω のソース抵抗と3pFの容量による時定数は9nsとなり、AD8611/AD8612の伝播遅延である4nsより長くなります。

他の重要な配慮事項としては、コンパレータの周囲の電源バイパス・コンデンサが挙げられます。1 μ Fのバイパス・コンデンサは、デバイスから0.5インチ以内において各電源ピンとグラウンドの間に設置してください。また、10nFのセラミック・コンデンサを1 μ Fのバイパス・コンデンサと並列に、できる限りデバイスの近くに設置してください。1 μ Fのコンデンサは電源からのすべての電圧リップルを低減し、10nFのコンデンサは高周波のスイッチングでのコンパレータに対する電荷を貯蔵します。

また、プリント基板に連続的なグラウンド・プレーンを設けることを推奨します。グラウンド・プレーンは、基板の上に連続的な導電性のプレーンを設けて、必要な配線とビアにのみ不連続領域を設けて形成できます。グラウンド・プレーンは、電源のフィードバック経路にインダクタンスの小さな電流フィードバック経路を設け、「グラウンド・バウンス」による回路基板全体の異なるグラウンド・ポイントにおいて電圧が異なることを防止します。適切なグラウンド・プレーンは、回路基板上の浮遊容量の影響も最小に抑えます。

LT1394およびLT1016のアップグレード

AD8611のシングル・コンパレータは、LT1394およびLT1016とピン・コンパチブルで、双方のコンパレータに比較して伝播遅延の向上を実現します。両コンパレータは、高性能のAD8611に簡単に置き換えることができますが、いくつかの相違点があるため適正な動作のためには相違点を調べておく必要があります。

AD8611とLT1016の間の5つの大きな相違点としては、入力電圧範囲、入力バイパス電流、伝播遅延、出力電圧スイング、消費電力があります。入力コモン・モード電圧は、コンパレータの入力における2つの電圧を平均して得られます。LT1016は、負極の電源電圧の1.25V上から正極の電圧の1.5V下までの入力電圧範囲を持っています。AD8611の入力電圧範囲は、負極の電源電圧からV₊の2V以内までの範囲にわたります。入力コモン・モード電圧を超える場合には、「高速性能の最適化」の項のソース抵抗に留意しながら、入力信号をシフトするか減衰して範囲内にする必要があります。

例：5V単電源からのAD8611の電源は、非反転入力力が2.3Vを中心とする1V_{p-p}の高周波信号に接続されており、反転入力力は固定された2.5Vのリファレンス電圧に接続されています。AD8611に対する最悪の条件における入力コモン・モード電圧は2.65Vです。これは、このコンパレータに対する3.0Vの入力コモン・モード電圧範囲を十分に下回っています。3.0Vを大きく超える信

号は入力電流を増加させコンパレータの動作を遅くすることに注意してください。

AD8611へのバイパス電流は温度範囲(-40~+85 $^{\circ}$ C)にわたり最大7 μ Aです。これはLT1394の最大入力バイパス電流と同じであり、LT1016の最大IBの半分です。AD8611とLT1394への入力バイパス電流はコンパレータの入力から流出しますが、これは、LT1016のバイパス電流が入力に流入するのとは対照的です。コンパレータの周囲で低い値の抵抗を用い、低インピーダンスのソースとすることにより、バイパス電流による電圧シフトは最小化されます。

AD8611は、グラウンドから200mVおよび正極の電源電圧から1.5V以内でのスイングが可能です。これは、LT1016の出力電圧のスイングをわずかに超えます。AD8611では、また、LT1016より消費電流が少なく、代表的な供給電流の25mAに比べて5mAとなっています。

AD8611の伝播遅延の代表値は4nsですが、LT1394およびLT1016の伝播遅延の代表値は、それぞれ、7nsおよび10nsとなっています。

最大入力周波数およびオーバードライブ

AD8611は、100MHzまでの入力信号を10mVを下回るオーバードライブで正確に比較できます。必要なオーバードライブのレベルは周囲温度とともに増加し、100MHzの入力信号に対するオーバードライブは50mVまで、周囲温度は+85 $^{\circ}$ Cまでが推奨されます。

基本周波数が100MHzを超える入力信号を使用することは、AD8611が20mAの供給電流を引き込み、出力が一定の状態安定しない場合が考えられるため推奨できません。デバイスは、基本入力周波数が100MHzより下に戻ると仕様の動作に戻ります。

出力負荷における配慮

AD8611は、伝播遅延を増加させることなく10mAまでの出力電流を発生できます。デバイスの出力は、40Vを超えるTTLゲートに接続したり、400 Ω 未満の負荷抵抗をドライブすることはできません。

AD8611の出力は、グラウンドから正極の電源から1V下までの代表的な出力スイングを持っています。グラウンドに対する出力負荷抵抗を減少させると、出力電流の増加により最大出力電圧が低下します。表IIに代表的な出力ハイ電圧とグラウンドに対する負荷抵抗の関係を示します。

表 II 最大出力電圧対抵抗性負荷

グラウンドに対する 出力負荷	V ₊ - V _{OUT,HI} (typ)
300	1.5V
500	1.3V
1k	1.2V
10k	1.1V
> 20k	1.0V

500 Ω から2k Ω のプルアップ抵抗を出力のV₊に接続することにより、出力電圧を正極のレールに近づけることができます。しかしながら、この構成では出力電圧がスイッチしてから少なくとも20~50nsを経過しなければ出力電圧は最大値に達しません。これは、プルアップ抵抗および出力と負荷の容量との間のR-Cの時定数によるものです。出力のプルアップ抵抗は伝播遅延を改善しません。

AD8611/AD8612

AD8611は、すべての値の容量性負荷について安定していますが、出力に30pFを超える負荷を接続すると、そのチャンネルの伝播遅延が増加します。500pFを超える容量性負荷は、また、出力波形に幾分かのリリングを生じさせます。表IIIに伝播遅延といくつかの負荷容量の値の関係を示します。AD8611のある出力に負荷を接続しても、他の出力の伝播遅延には影響を与えません。

表 伝播遅延 対 容量性負荷

C _L	P _D 立ち上がり	P _D 立ち下がり
< 10pF	3.5ns	3.5ns
33pF	5ns	5ns
100pF	8ns	7ns
390pF	14.5ns	10ns
680pF	26ns	15ns

ラッチを使ったコンスタントな出力の維持

AD8611/AD8612のラッチ入力は、コンパレータの出力にデータを保持するために使用できます。ラッチの電圧がハイとなったときに、入力電圧の変化にかかわらず出力の電圧は直前の値を保持します。AD8611/AD8612のセットアップ・タイムは0.5ns、ホールド・タイムは0.5nsです。セットアップ・タイムは、ラッチが適正に機能するためにラッチが起動されるまでの間に入力電圧が有効に保持されなければならない最小の時間と定義されます。ホールド・タイムは、出力がラッチされた状態となるためにラッチの電圧がハイとなった後に入力が一定の状態に保持されなければならない時間と定義されます。ラッチの入力はTTLおよびCMOSコンパチブルであるため、ロジック・ハイは最低2.0V、ロジック・ローは最高0.8Vです。AD8611/AD8612のラッチ回路には、ビルトインされたヒステリシスは存在しません。

入力段およびバイアス電流

AD8611およびAD8612は、バイポーラPNPの差動入力を採用しています。これは、入力コモン・モード電圧を正極の電源から2.0V以内から負極の電源電圧の200mV下まで拡張します。このため、5Vの単電源を使用した場合に、入力コモン・モード電圧範囲は - 200mV ~ + 3.0Vとなります。入力コモン・モード電圧は、2つの入力の電圧の平均値です。適正な動作のためには、入力コモン・モード電圧は、コモン・モード電圧範囲の中になければなりません。AD8611/AD8612の入力バイアス電流は4μAであり、これはコンパレータの各入力から流出する電流の量です。このバイアス電流はハイの入力ではゼロとなり、ローの入力では2倍となりますが、これはバイポーラのコンパレータのすべてに共通する特性です。コンパレータの周囲に接続する抵抗を選択する際には、大きな抵抗値では入力バイアス電流によって大きな電圧降下が生じるので、注意が必要です。AD8611/AD8612の入力容量は、代表値で3pFです。この測定は、5kΩのソース抵抗を入力と直列に挿入して伝播遅延の変化を測定して行います。

ヒステリシスの利用

ヒステリシスは、正のフィードバックの負荷によって簡単にコンパレータに付加できます。コンパレータにヒステリシスを付加すると、ノイズの多い環境で入力信号がスイッチングのスレシヨルドに近く、出力が各状態の間を行き来してしまう好ましくない状況で有利に働きます。図18に、AD8611/AD8612にヒステリシスを付加するための簡単な構成を示します。

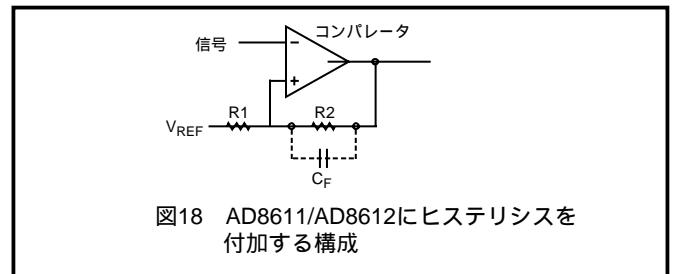


図18 AD8611/AD8612にヒステリシスを付加する構成

ここでは、入力信号はコンパレータの反転入力に直接に接続されています。出力はR1とR2を介して非反転入力にフィードバックされます。R1のR1 + R2に対する比はヒステリシス・ウィンドウの幅を決定し、V_{REF}はウィンドウの中央、即ち平均的スイッチング電圧を設定します。Q出力は、入力電圧がV_{HI}より高いときにローに切り替わり、式1に示すように入力電圧がV_{LO}より小さくなるまでは再びハイになりません。

$$V_{HI} = \left(V_+ - 1.5 - V_{REF} \right) \frac{R1}{R1 + R2} + V_{REF} \quad (1)$$

$$V_{LO} = V_{REF} \times \frac{R2}{R1 + R2}$$

ここで、V₊は正極の電源電圧です。コンデンサC_Fは任意に付加でき、付加することによりフィードバック・ネットワークに極を設定できます。これは、高周波でヒステリシスを増加させる効果を持っており、高周波ノイズの環境で比較的遅い信号を比較する場合に有用です。f_pを超える周波数では、ヒステリシス・ウィンドウはV_{HI} = V₊ - 1.5VおよびV_{LO} = 0Vに近づきます。f_pより低い周波数では、スレシヨルド電圧は式1に示すとおりです。

クロック・タイミング再生

コンパレータは、しばしば、デジタル・システムでのクロック・タイミング信号の再生に用いられます。高速の矩形波が一定の距離を伝送されると、その距離がわずか数10cmでも、浮遊容量およびインダクタンスのために歪みを生ずることがあります。レイアウトが悪い場合や終端が不適切な場合にも伝送ラインに反射が生じて、信号波形はさらに歪みます。高速のコンパレータは、遅延を最小限に保ったまま歪んだ波形を再生するために用いることができます。図19は、AD8611を用いて65MHz、100mVp-pの歪んだクロック信号を4Vp-pの矩形波に再生する様子を示したものです。下側の波形はAD8611への入力で、上側の波形はコンパレータのQ出力の波形です。AD8611は5V単電源を供給されています。

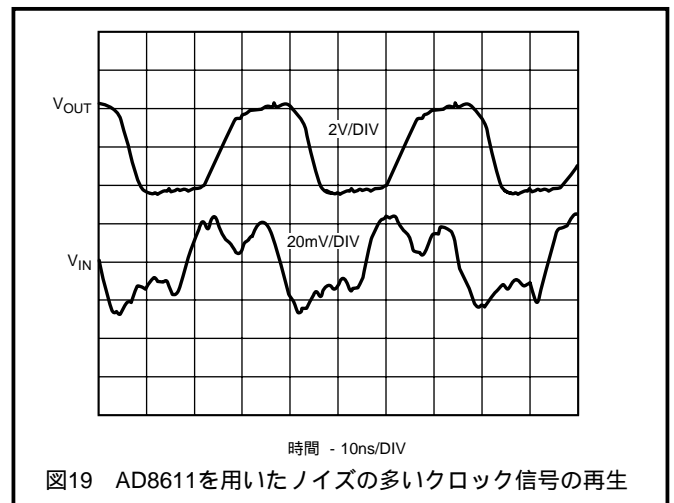


図19 AD8611を用いたノイズの多いクロック信号の再生

5V高速ウィンドウ・コンパレータ

ウィンドウ・コンパレータは、信号が2つの固定した電圧の間にあるときを検出します。図20に示すように、AD8612を使った高速コンパレータが構成できます。ここでリファレンス・ウィンドウ電圧は次のように設定されます。

$$V_{HI} = \frac{R2}{R1+R2} \cdot 5V \quad V_{LO} = \frac{R4}{R3+R4} \cdot 5V$$

A1コンパレータの出力は入力信号が V_{HI} を超えたときにハイになり、A2コンパレータの出力は V_{IN} が V_{LO} より下になったときだけハイになります。入力電圧が V_{HI} と V_{LO} の間にあるときは、双方のコンパレータの出力がローとなりQ1とQ2の双方をオフにし、 V_{OUT} をハイの状態とします。入力信号がリファレンス電圧ウィンドウの外に出たときには、 V_{OUT} はローになります。

スイッチングの遅延を最小化するために、Q1およびQ2には高速のトランジスタを用いることを推奨します。AD8612とともに2N3960トランジスタを使用した場合、 V_{IN} から V_{OUT} への合計の伝播遅延を10ns未満にできます。

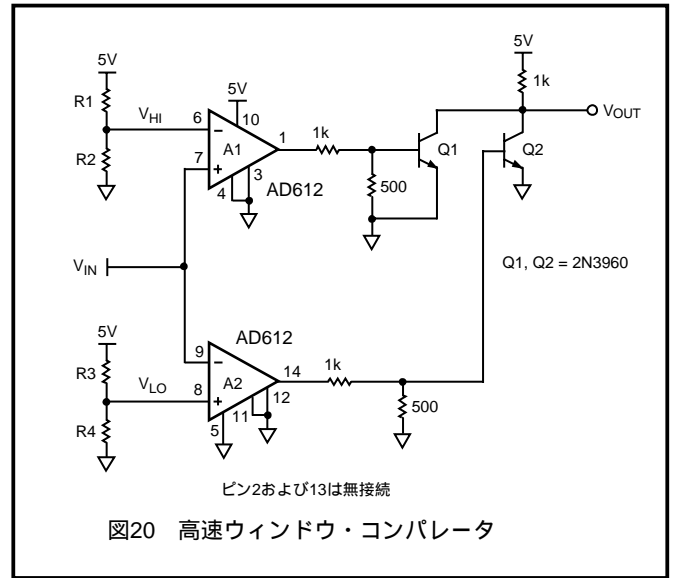


表 ウィンドウ・コンパレータ出力状態

V_{OUT}	入力電圧
= 200mV	$V_{IN} < V_{LO}$
+ 5V	$V_{LO} < V_{IN} < V_{HI}$
= 200mV	$V_{IN} > V_{HI}$

AD8611/AD8612

```
SPICE Model
*AD8611 SPICE Macro-Model Typical Values
*1/2000Ver.1.0
*TAM /ADSC
*
*Node assignments
*
*           non-inverting input
*           |           inverting input
*           |           |           positive supply
*           |           |           |           negative supply
*           |           |           |           |           Latch
*           |           |           |           |           |           DGND
*           |           |           |           |           |           |           Q
*           |           |           |           |           |           |           |           QNOT
*           |           |           |           |           |           |           |           |
.SUBCKT AD8611      1      2      99      50      80      51      45      65
*
* INPUT STAGE
*
*
Q1  4 3 5 PIX
Q2  6 2 5 PIX
IBIAS 99 5 800E-6
RC1  4 50 1E3
RC2  6 50 1E3
CL1  4 6 3E-13
CIN  1 2 3E-12
VCM1 99 7 DC 1.9
D1   5 7 DX
EOS  3 1 POLY(1)(31,98) 1E-3 1
*
*Reference Voltages
*
EREF 98 0 POLY(2)(99,0) (50,0) 0 0.5 0.5
RREF 98 0 100E3
*
*CMRR=66dB, ZERO AT 1kHz
*
ECM1 30 98 POLY(2)(1,98)(2,98) 0 0.5 0.5
RCM1 30 31 10E3
RCM2 31 98 5
CCM1 30 31 15.9E-9
*
*Latch Section
*
```

```

RX 80 51 100E3
E1 10 98 (4,6) 1
S1 10 11 (80,51) SLATCH1
R2 11 12 1
C3 12 98 5.4E-12
E2 13 98 (12,98) 1
R3 12 13 500
*
*Power Supply Section
*
GSY1 99 52 POLY(1)(99,50)4E-3-2.6E-4
GSY2 52 50 POLY(1)(99,50) 3.7E-3-.6E-3
RSY 52 51 10
*
*GainStageAv=250 fp=100MHz
*
G2 98 20 (12,98) 0.25
R1 20 98 1000
C1 20 98 10E-13
E3 97 0 (99,0) 1
E4 52 0 (51,0) 1
V1 97 21 DC 0.8
V2 22 52 DC 0.8
D2 20 21 DX
D3 22 20 DX
*
*Q Output
*
Q3 99 41 46 NOX
Q4 47 42 51 NOX
RB1 43 41 2000
RB2 40 42 2000
CB1 99 41 0.5E-12
CB2 42 51 1E-12
RO1 46 44 1
D4 44 45 DX
RO2 47 45 500
EO1 97 43 (20,51) 1
EO2 40 51 (20,51) 1
*
*Q NOT Output
*
Q5 99 61 66 NOX
Q6 67 62 51 NOX
RB3 63 61 2000
RB4 60 62 2000
CB3 99 61 0.5E-12
CB4 62 51 1E-12
RO3 66 64 1
D5 64 65 DX
RO4 67 65 500
EO3 63 51 (20,51) 1
EO4 97 60 (20,51) 1
*
*MODELS
*
.MODEL PIXPNP(BF=100,IS=1E-16)
.MODEL NOX NPN(BF=100,VAF=130,IS=1E-14)
.MODEL DX D(IS=1E-14)
.MODEL SLATCH1 VSWITCH(ROFF=1E6,RON=500,
+VOFF=2.1,VON=1.4)
.ENDS AD8611

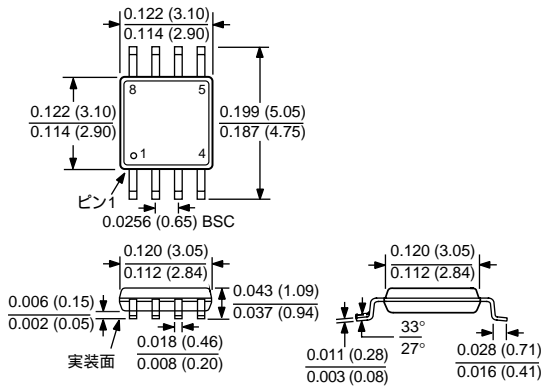
```

AD8611/AD8612

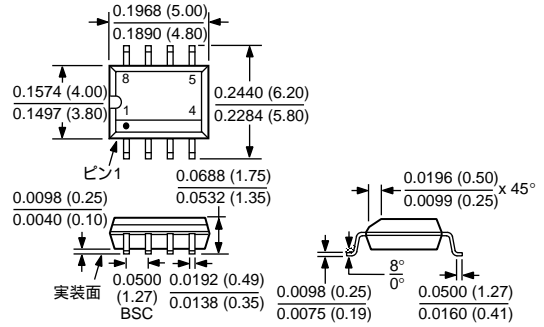
外形寸法

サイズはインチと (mm) で示します。

8ピン μ SO
(RM-8)



8ピン・スモール・アウトラインIC
(SO-8)



14ピン薄型シュリンク・スモール・アウトライン
(RU-14)

