

AD8603/AD8607/AD8609

特長

低オフセット電圧: 50 μ V 最大
 低入力バイアス電流: 1 pA 最大
 単電源動作: 1.8 V~5 V
 低ノイズ: 22 nV/ $\sqrt{\text{Hz}}$
 マイクロパワー: 最大 50 μ A
 低歪み
 位相反転なし
 ユニティ・ゲイン安定

アプリケーション

バッテリー駆動の計装機器
 多極フィルタ
 センサー
 低消費電力の ASIC 入力アンプまたは ASIC 出力アンプ

概要

AD8603/AD8607/AD8609 は、それぞれシングル/デュアル/クワッドのマイクロパワー・レール to レール入力/出力アンプであり、非常に小さいオフセット電圧と入力電圧/電流ノイズを持っています。

これらのアンプは、レーザー・トリミングなしで優れた精度を実現する特許取得済みのトリミング技術を採用しています。これらのデバイスは、1.8 V~5.0 V の単電源または ± 0.9 V~ ± 2.5 V の両電源で動作する仕様になっています。AD8603/AD8607/AD8609 は、低オフセット、低ノイズ、非常に小さい入力バイアス電流、低消費電力の組み合わせを持っているため、特に携帯型およびループ給電の計装機器に適しています。

入力と出力でレール to レールの振幅能力を持っているため、低消費電力の単電源システムで CMOS ADC、DAC、ASIC、その他の大きな出力振幅デバイスに対するバッファとして使うことができます。

AD8603 は小型の 5 ピン TSOT パッケージを、AD8607 は 8 ピン MSOP パッケージまたは 8 ピン SOIC パッケージを、AD8609 は 14 ピン TSSOP パッケージまたは 14 ピン SOIC パッケージを、それぞれ採用しています。

ピン配置

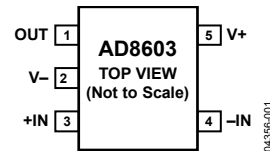


図 1.5 ピン TSOT (UJ サフィックス)



図 2.8 ピン MSOP (RM サフィックス)

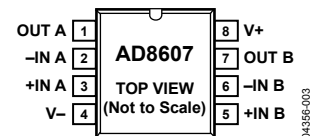


図 3.8 ピン SOIC (R サフィックス)

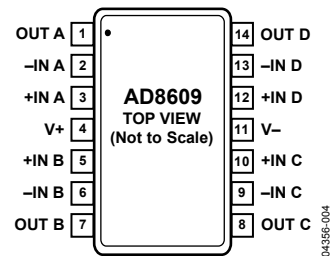


図 4.14 ピン TSSOP (RU サフィックス)

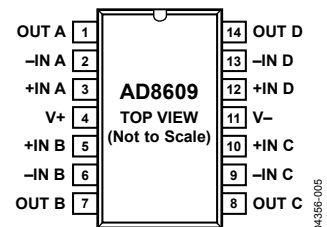


図 5.14 ピン SOIC (R サフィックス)

目次

特長.....	1	アプリケーション.....	12
アプリケーション.....	1	位相反転なし.....	12
概要.....	1	入力過電圧保護機能.....	12
ピン配置.....	1	容量負荷の駆動.....	12
改訂履歴.....	2	近接センサー.....	13
仕様.....	3	コンポジット・アンプ.....	13
電気的特性.....	3	バッテリー駆動アプリケーション.....	13
絶対最大定格.....	5	フォトダイオード.....	13
ESDの注意.....	5	外形寸法.....	14
代表的な性能特性.....	6	オーダー・ガイド.....	16

改訂履歴

6/08—Rev. B to Rev. C

Changes to Table 1.....	3
Changes to Table 2.....	4
Changes to Figure 15.....	7
Changes to Figure 33.....	10
Changes to Figure 45 and Figure 47.....	13
Updated Outline Dimensions.....	14
Changes to Ordering Guide.....	16

6/05—Rev. A to Rev. B

Updated Figure 49.....	15
Changes to Ordering Guide.....	17

10/03—Rev. 0 to Rev. A

Added AD8607 and AD8609 Parts.....	Universal
Changes to Specifications.....	3
Changes to Figure 35.....	10
Added Figure 41.....	11

8/03—Revision 0: Initial Version

仕様

電気的特性

特に指定がない限り、 $V_S = 5\text{ V}$ 、 $V_{CM} = V_S/2$ 、 $T_A = 25^\circ\text{C}$ 。

表 1.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit	
INPUT CHARACTERISTICS							
Offset Voltage	V_{OS}	$V_S = 3.3\text{ V @ } V_{CM} = 0.5\text{ V and } 2.8\text{ V}$ $-0.3\text{ V} < V_{CM} < +5.2\text{ V}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}, -0.3\text{ V} < V_{CM} < +5.2\text{ V}$		12	50	μV	
				40	300	μV	
					700	μV	
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$	$-40^\circ\text{C} < T_A < +125^\circ\text{C}$		1	4.5	$\mu\text{V}/^\circ\text{C}$	
Input Bias Current	I_B	$-40^\circ\text{C} < T_A < +85^\circ\text{C}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$		0.2	1	pA	
					50	pA	
Input Offset Current	I_{OS}	$-40^\circ\text{C} < T_A < +85^\circ\text{C}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$			500	pA	
				0.1	0.5	pA	
Input Voltage Range	IVR	$-40^\circ\text{C} < T_A < +85^\circ\text{C}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$	-0.3		+5.2	V	
Common-Mode Rejection Ratio	CMRR	$0\text{ V} < V_{CM} < 5\text{ V}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$		85	100	dB	
				80		dB	
Large Signal Voltage Gain	A_{VO}	$R_L = 10\text{ k}\Omega, 0.5\text{ V} < V_O < 4.5\text{ V}$		400	1000	V/mV	
				250	450	V/mV	
Input Capacitance	C_{DIFF}			1.9		pF	
	C_{CM}			2.5		pF	
OUTPUT CHARACTERISTICS							
Output Voltage High	V_{OH}	$I_L = 1\text{ mA}$ $-40^\circ\text{C to } +125^\circ\text{C}$		4.95	4.97	V	
				4.9		V	
				4.65	4.97	V	
				4.50		V	
Output Voltage Low	V_{OL}	$I_L = 1\text{ mA}$ $-40^\circ\text{C to } +125^\circ\text{C}$			16	30	mV
						50	mV
					160	250	mV
						330	mV
Short-Circuit Current	I_{SC}	$-40^\circ\text{C to } +125^\circ\text{C}$		± 70		mA	
Closed-Loop Output Impedance	Z_{OUT}	$f = 10\text{ kHz}, A_V = 1$		36		Ω	
POWER SUPPLY							
Power Supply Rejection Ratio	PSRR	$1.8\text{ V} < V_S < 5\text{ V}$	80	100		dB	
Supply Current per Amplifier	I_{SY}	$V_O = 0\text{ V}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$		40	50	μA	
					60	μA	
DYNAMIC PERFORMANCE							
Slew Rate	SR	$R_L = 10\text{ k}\Omega$		0.1		$\text{V}/\mu\text{s}$	
Settling Time 0.1%	t_S	$G = \pm 1, 2\text{ V step}$		23		μs	
Gain Bandwidth Product	GBP	$R_L = 100\text{ k}\Omega$ $R_L = 10\text{ k}\Omega$		400		kHz	
				316		kHz	
Phase Margin	θ_O	$R_L = 10\text{ k}\Omega, R_L = 100\text{ k}\Omega$		70		Degrees	
NOISE PERFORMANCE							
Peak-to-Peak Noise	$e_{n\text{-pp}}$	0.1 Hz to 10 Hz		2.3	3.5	μV	
Voltage Noise Density	e_n	$f = 1\text{ kHz}$		25		$\text{nV}/\sqrt{\text{Hz}}$	
		$f = 10\text{ kHz}$		22		$\text{nV}/\sqrt{\text{Hz}}$	
Current Noise Density	i_n	$f = 1\text{ kHz}$		0.05		$\text{pA}/\sqrt{\text{Hz}}$	
Channel Separation	C_S	$f = 10\text{ kHz}$		-115		dB	
		$f = 100\text{ kHz}$		-110		dB	

特に指定がない限り、 $V_S = 1.8\text{ V}$ 、 $V_{CM} = V_S/2$ 、 $T_A = 25^\circ\text{C}$ 。

表 2.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Offset Voltage	V_{OS}	$V_S = 3.3\text{ V}$ @ $V_{CM} = 0.5\text{ V}$ and 2.8 V $-0.3\text{ V} < V_{CM} < +1.8\text{ V}$ $-40^\circ\text{C} < T_A < +85^\circ\text{C}$, $-0.3\text{ V} < V_{CM} < +1.8\text{ V}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$, $-0.3\text{ V} < V_{CM} < +1.7\text{ V}$		12 40	50 300	μV μV
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$	$-40^\circ\text{C} < T_A < +125^\circ\text{C}$		1	4.5	$\mu\text{V}/^\circ\text{C}$
Input Bias Current	I_B	$-40^\circ\text{C} < T_A < +85^\circ\text{C}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$		0.2	1	pA
Input Offset Current	I_{OS}	$-40^\circ\text{C} < T_A < +85^\circ\text{C}$ $-40^\circ\text{C} < T_A < +125^\circ\text{C}$		0.1	0.5	pA
Input Voltage Range	IVR		-0.3		+1.8	V
Common-Mode Rejection Ratio	CMRR	$0\text{ V} < V_{CM} < 1.8\text{ V}$ $-40^\circ\text{C} < T_A < +85^\circ\text{C}$	80	98		dB
Large Signal Voltage Gain	A_{VO}	$R_L = 10\text{ k}\Omega$, $0.5\text{ V} < V_O < 4.5\text{ V}$				
AD8603			150	3000		V/mV
AD8607/AD8609			100	2000		V/mV
Input Capacitance	C_{DIFF} C_{CM}			2.1 3.8		pF pF
OUTPUT CHARACTERISTICS						
Output Voltage High	V_{OH}	$I_L = 1\text{ mA}$ -40°C to $+125^\circ\text{C}$	1.65 1.6	1.72		V V
Output Voltage Low	V_{OL}	$I_L = 1\text{ mA}$ -40°C to $+125^\circ\text{C}$		38	60 80	mV mV
Short-Circuit Current	I_{SC}			± 10		mA
Closed-Loop Output Impedance	Z_{OUT}	$f = 10\text{ kHz}$, $A_V = 1$		36		Ω
POWER SUPPLY						
Power Supply Rejection Ratio	PSRR	$1.8\text{ V} < V_S < 5\text{ V}$	80	100		dB
Supply Current per Amplifier	I_{SY}	$V_O = 0\text{ V}$ $-40^\circ\text{C} < T_A < +85^\circ\text{C}$		40	50 60	μA μA
DYNAMIC PERFORMANCE						
Slew Rate	SR	$R_L = 10\text{ k}\Omega$		0.1		V/ μs
Settling Time 0.1%	t_s	$G = \pm 1$, 1 V step		9.2		μs
Gain Bandwidth Product	GBP	$R_L = 100\text{ k}\Omega$ $R_L = 10\text{ k}\Omega$		385 316		kHz kHz
Phase Margin	θ_O	$R_L = 10\text{ k}\Omega$, $R_L = 100\text{ k}\Omega$		70		Degrees
NOISE PERFORMANCE						
Peak-to-Peak Noise	$e_{n\text{ p-p}}$	0.1 Hz to 10 Hz		2.3	3.5	μV
Voltage Noise Density	e_n	$f = 1\text{ kHz}$ $f = 10\text{ kHz}$		25 22		nV/ $\sqrt{\text{Hz}}$ nV/ $\sqrt{\text{Hz}}$
Current Noise Density	i_n	$f = 1\text{ kHz}$		0.05		pA/ $\sqrt{\text{Hz}}$
Channel Separation	C_S	$f = 10\text{ kHz}$ $f = 100\text{ kHz}$		-115 -110		dB dB

絶対最大定格

特に指定のない限り、25°Cでの絶対最大定格。

表 3.

Parameter	Rating
Supply Voltage	6 V
Input Voltage	GND to V_S
Differential Input Voltage	±6 V
Output Short-Circuit Duration to GND	Indefinite
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 60 sec)	300°C
Operating Temperature Range	-40°C to +125°C
Junction Temperature Range	-65°C to +150°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

表 4. パッケージ特性

Package Type	θ_{JA}^1	θ_{JC}	Unit
5-Lead TSOT (UJ)	207	61	°C/W
8-Lead MSOP (RM)	210	45	°C/W
8-Lead SOIC_N (R)	158	43	°C/W
14-Lead SOIC_N (R)	120	36	°C/W
14-Lead TSSOP (RU)	180	35	°C/W

¹ θ_{JA} はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で θ_{JA} を規定。

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

代表的な性能特性

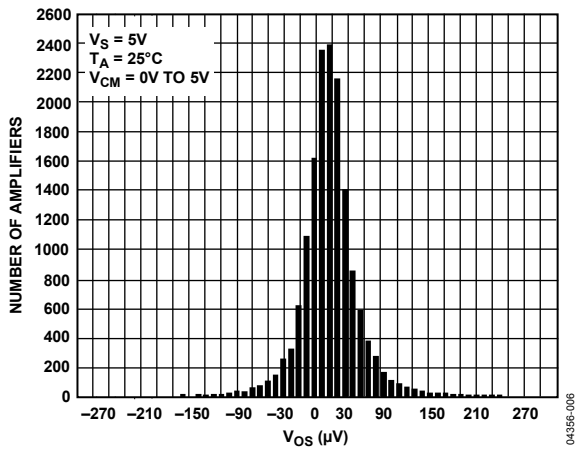


図 6.入力オフセット電圧の分布

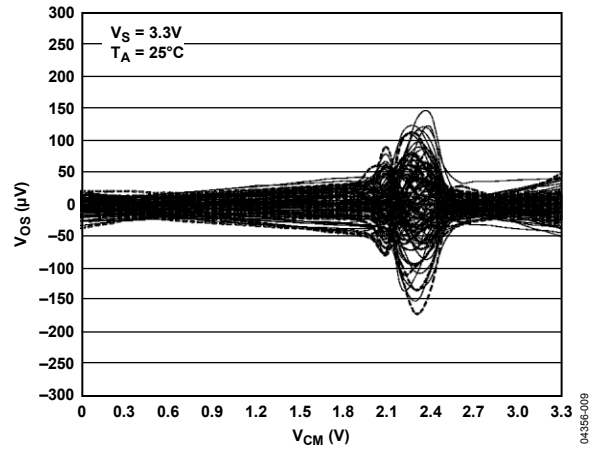


図 9.入力オフセット電圧対同相モード電圧

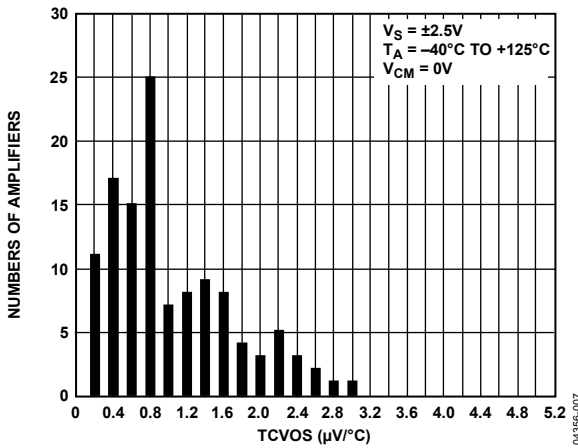


図 7.入力オフセット電圧ドリフトの分布

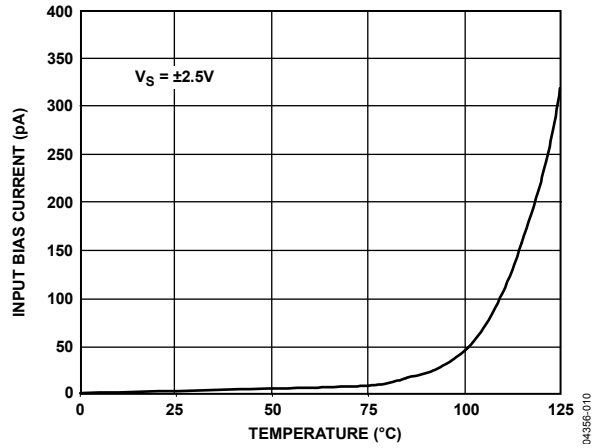


図 10.入力バイアス電流の温度特性

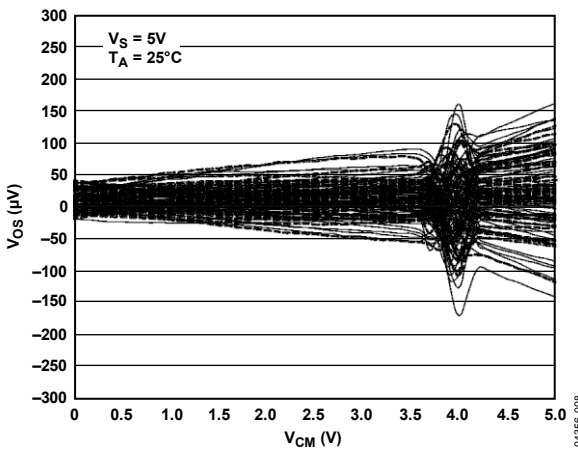


図 8.入力オフセット電圧対同相モード電圧

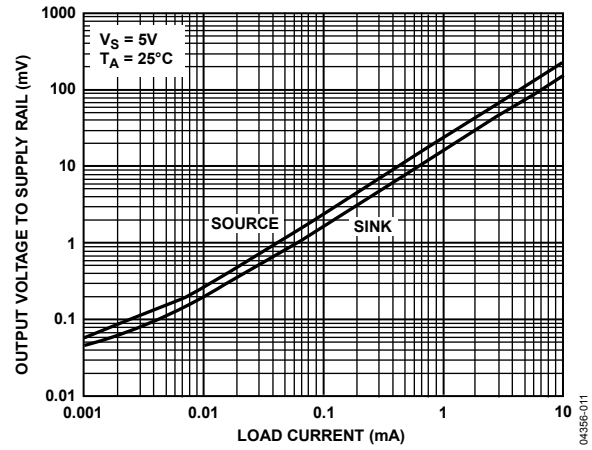


図 11.電源レールに対する出力電圧対負荷電流

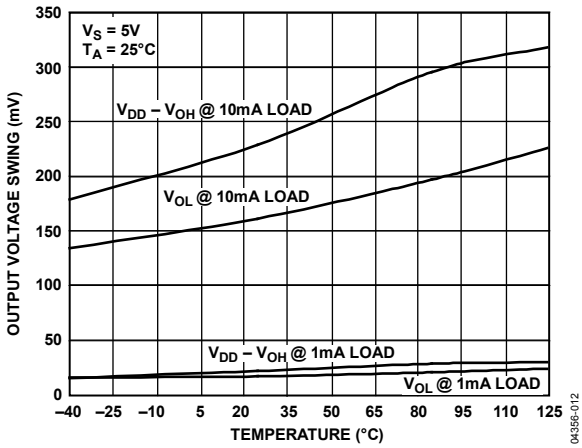


図 12. 出力電圧振幅の温度特性

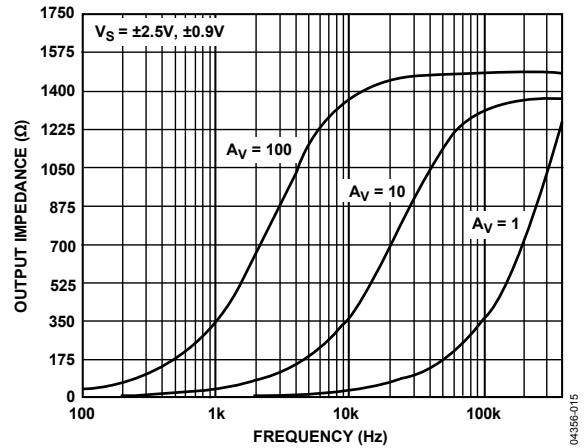


図 15. 出力インピーダンスの周波数特性

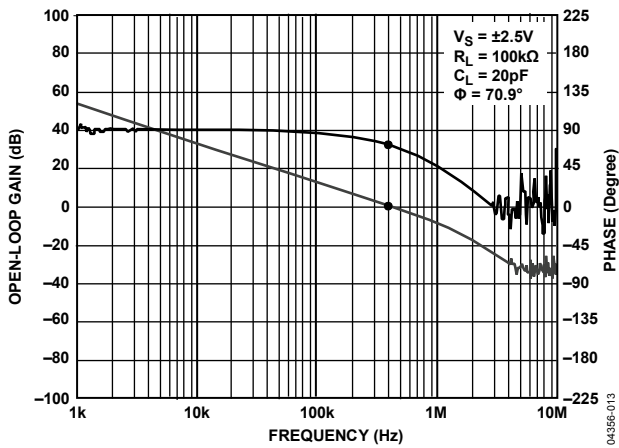


図 13. オープン・ループ・ゲインおよび位相の周波数特性

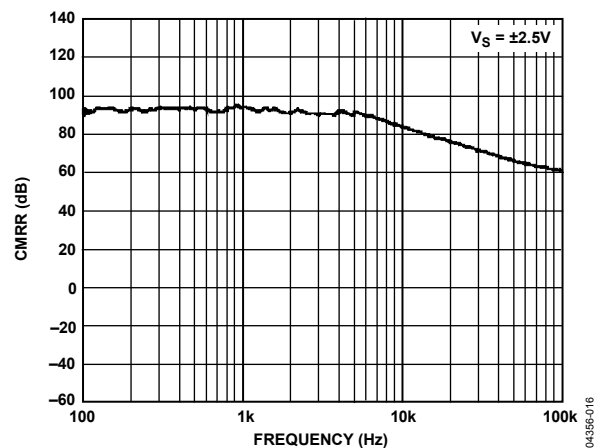


図 16. CMRR の周波数特性

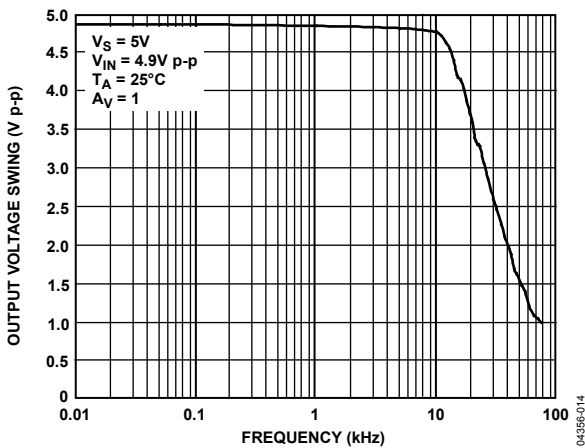


図 14. クローズド・ループ出力電圧振幅の周波数特性

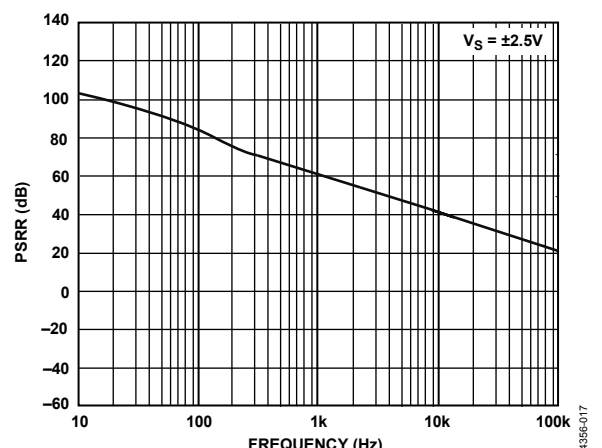


図 17. PSRR の周波数特性

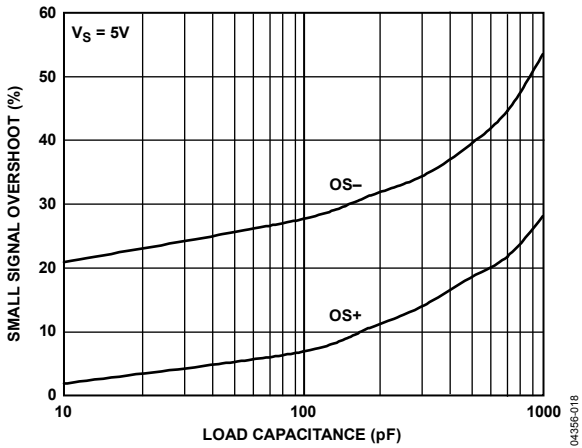


図 18. 小信号オーバーシュート対負荷容量

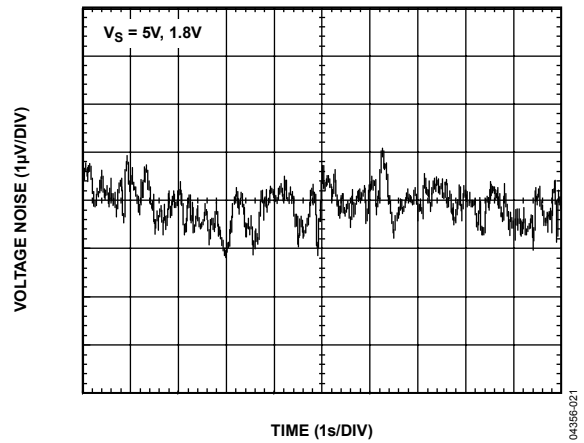


図 21. 0.1 Hz~10 Hz での入力電圧ノイズ

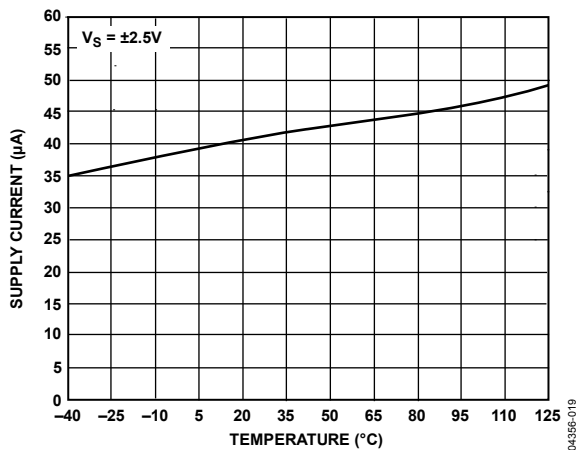


図 19. 電源電流の温度特性

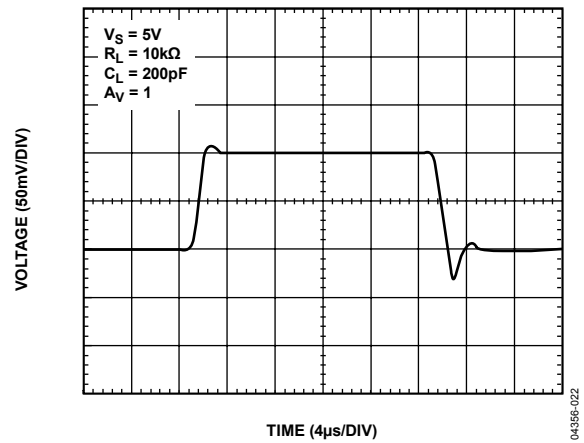


図 22. 小信号過渡電圧

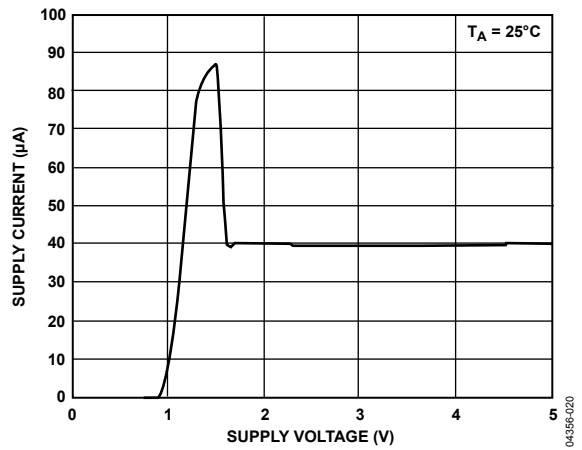


図 20. 電源電流対電源電圧

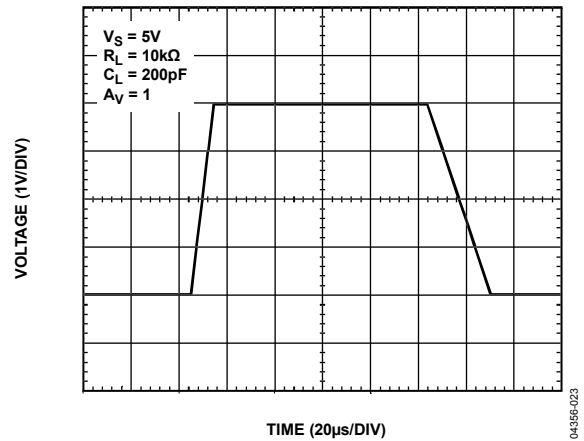


図 23. 大信号過渡電圧

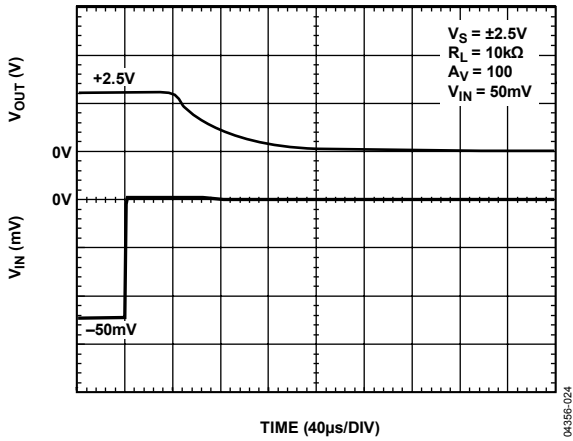


図 24.負側過負荷回復

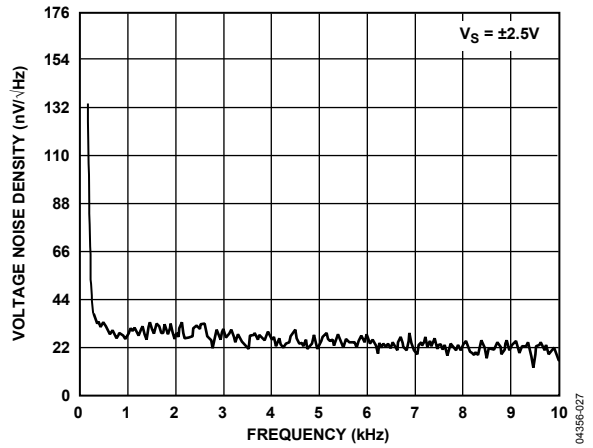


図 27.電圧ノイズ密度の周波数特性

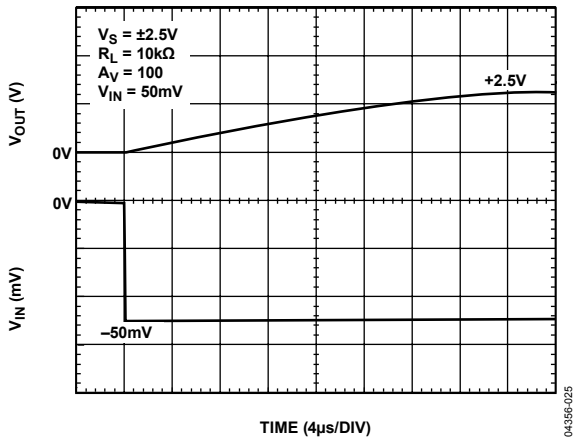


図 25.正側過負荷回復

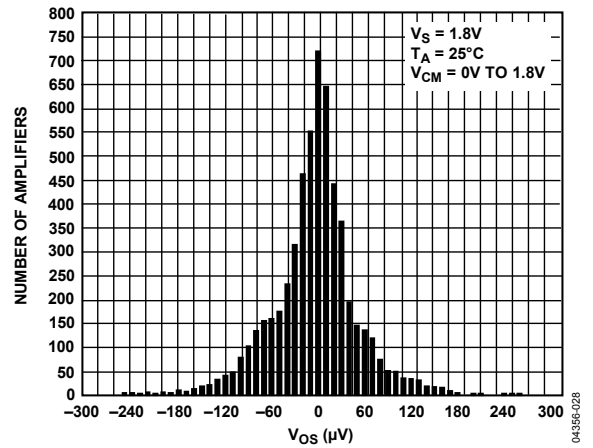


図 28.Vos 分布

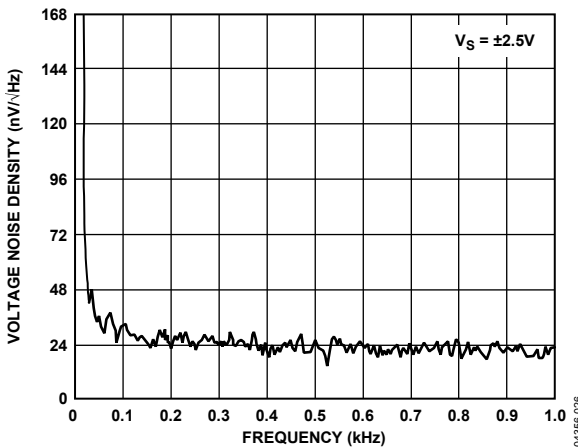


図 26.電圧ノイズ密度の周波数特性

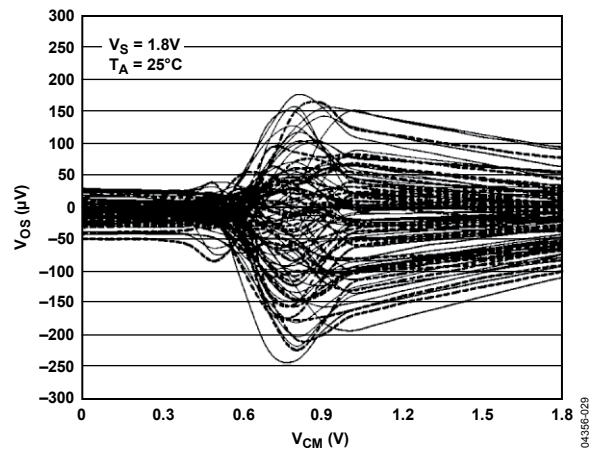


図 29.入力オフセット電圧対同相モード電圧

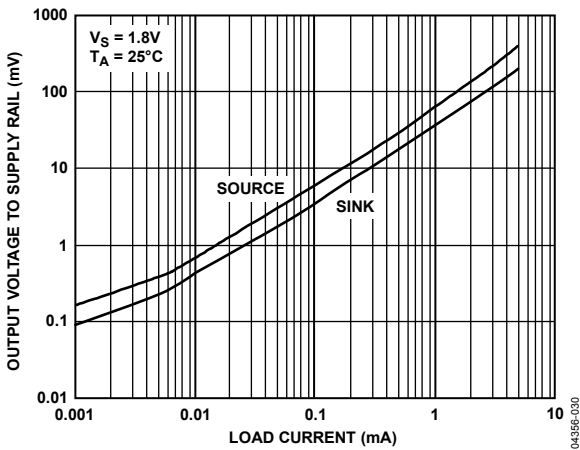


図 30.電源レールに対する出力電圧対負荷電流

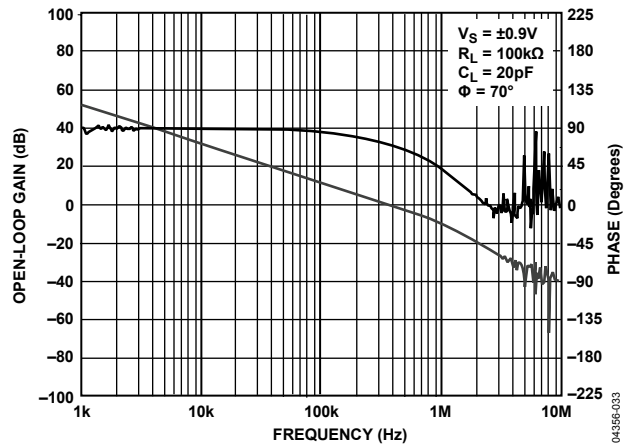


図 33.オープン・ループ・ゲインおよび位相の周波数特性

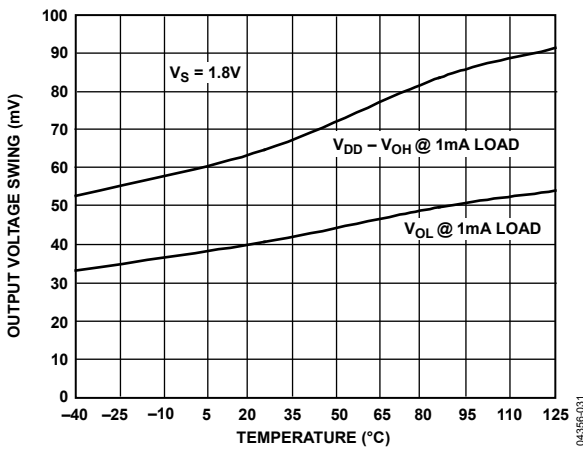


図 31.出力電圧振幅の温度特性

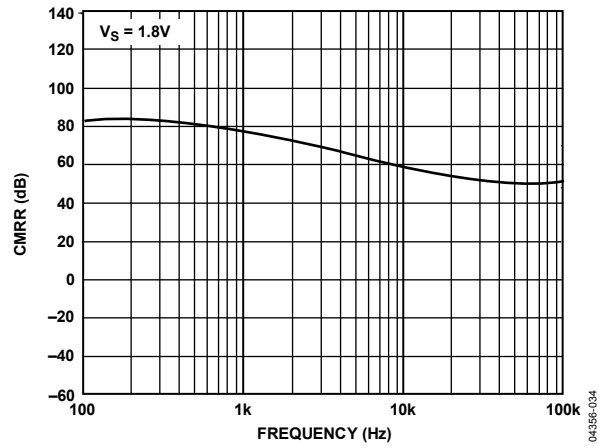


図 34.CMRR の周波数特性

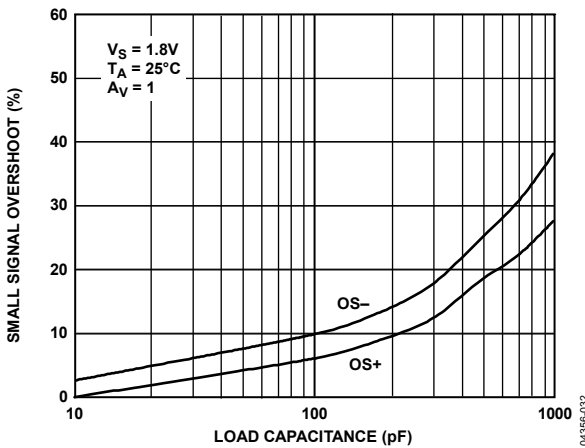


図 32.小信号オーバーシュート対負荷容量

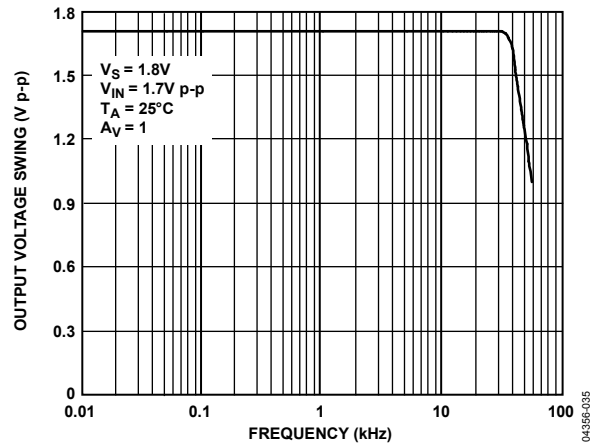


図 35.クローズド・ループ出力電圧振幅の周波数特性

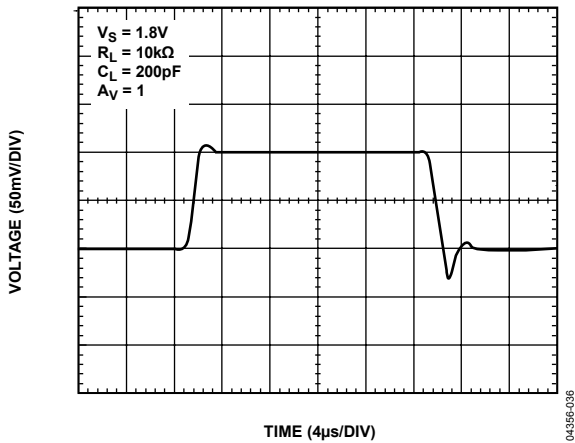


図 36.小信号過渡電圧

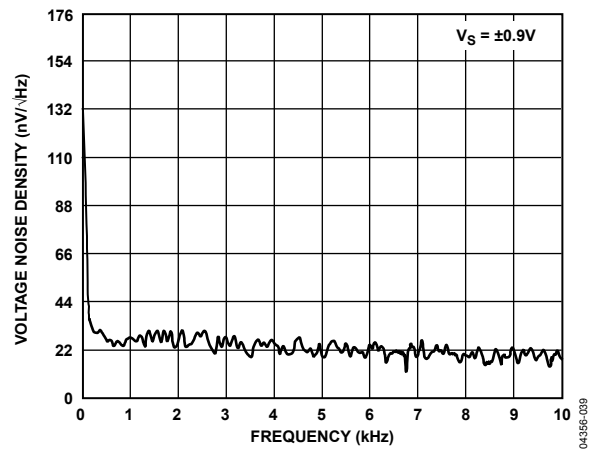


図 39.電圧ノイズ密度の周波数特性

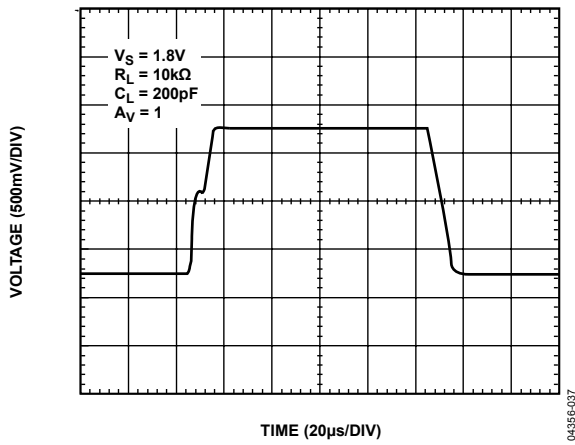


図 37.大信号過渡電圧

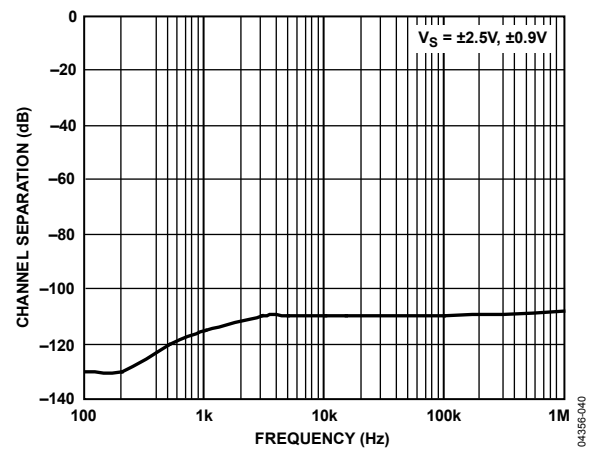


図 40.チャンネル・セパレーションの周波数特性

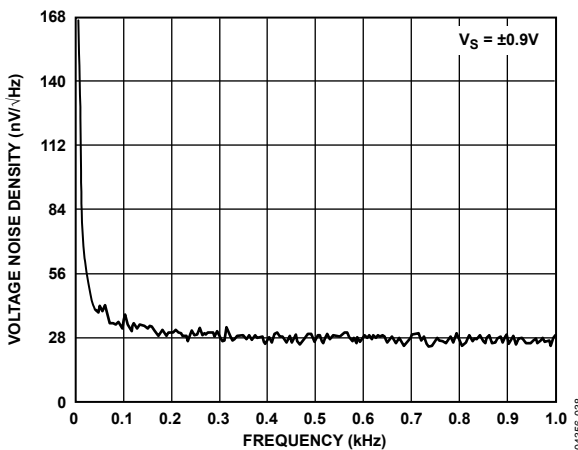


図 38.電圧ノイズ密度の周波数特性

アプリケーション

位相反転なし

AD8603/AD8607/AD8609 は、入力電圧が最大入力同相モード電圧を超えたときでも位相反転を起こしません。位相反転が発生すると、アンプに永久的な損傷を与えて、システムが動作しなくなってしまうことがあります。AD8603/AD8607/AD8609 は、電源より 1 V 高い電圧まで処理することができます。

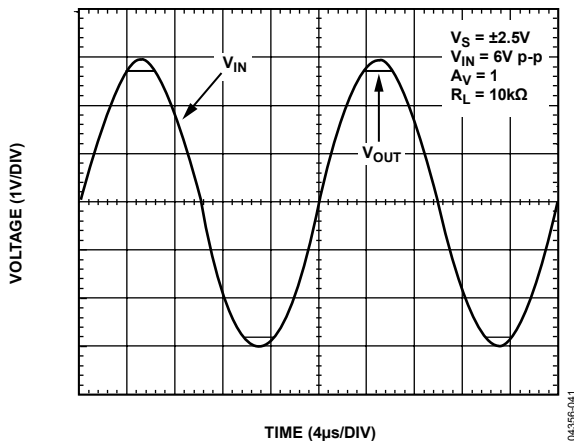


図 41. 位相反転なしの応答

入力過電圧保護機能

電源より 1 V 高い電圧がいずれかの入力に加わる場合には、直列制限抵抗の使用が推奨されます。両入力を使用する場合は、各入力を直列抵抗で保護する必要があります。

保護を確実にするためには、電流を最大 5 mA に制限する必要があります。制限抵抗値は、次式で計算することができます。

$$(V_{IN} - V_S)/(R_S + 200 \Omega) \leq 5 \text{ mA}$$

容量負荷の駆動

AD8603/AD8607/AD8609 は、発振なしで大きな容量負荷を駆動することができます。図 42 に、容量負荷が 2 nF の場合について、100 mV の入力信号に対する AD8603/AD8607/AD8609 の出力応答を示します。

AD8603 は正のユニティ・ゲイン (ワースト・ケース) に設定されていますが、オーバーシュートは 20% 以下です。簡単な回路を追加すると、リングングとオーバーシュートをなくすることができます。

直列 RC と抵抗負荷で構成されるスナバ回路の使用も 1 つの方法です (図 43 参照)。を使用すると、AD8603/AD8607/AD8609 は、リングングなしで、かつ 3% 以下のオーバーシュートで 2 nF の容量負荷を駆動することができます。

一般に、ユニティ・ゲイン設定にはスナバ回路の使用が推奨されます。ゲイン設定を高くすると、回路安定性の向上に役立ちます。図 44 に、スナバ回路を使用した場合の同じ出力応答を示します。

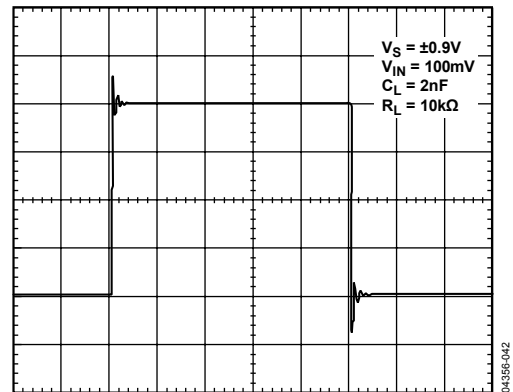


図 42. 2 nF 容量負荷での出力応答、スナバなし

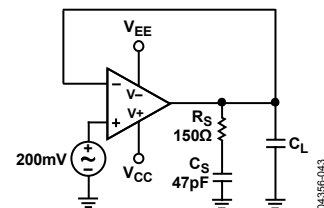


図 43. スナバ回路

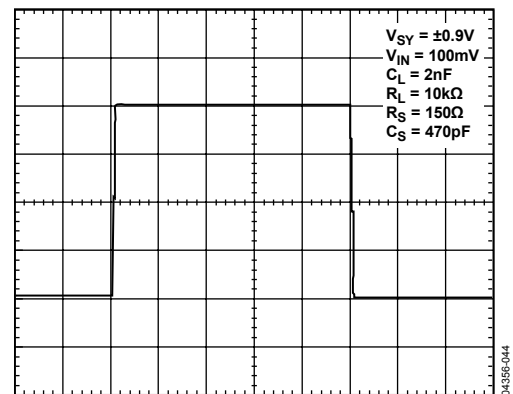


図 44. 2 nF 容量負荷での出力応答、スナバあり

R_S と C_S の最適値は経験的に求めます。表 5 に、開始値の例を示します。

表 5. スナバ回路の最適値

C_L (pF)	R_S (Ω)	C_S (pF)
100 to ~500	500	680
1500	100	330
1600 to ~2000	400	100

近接センサー

近接センサーは容量性または誘導性のセンサーを使用することができ、さまざまなアプリケーションで使用されます。最も一般的なアプリケーションは、タンク内の液レベル検出です。これは特に、タンク側で液体の供給または混合を停止するタイミングを知る必要のある調合環境で広く採用されています。航空宇宙アプリケーションでは、これらのセンサーがエンジンに使われる酸素レベルを検出します。可燃性または非可燃性の環境によらず、一般に容量センサーは低い電圧を使用します。AD8603/AD8607/AD8609 はその精度と低電圧のため、このようなアプリケーションに対する優れた選択肢になっています。

コンポジット・アンプ

コンポジット・アンプは、高いクローズド・ループ DC ゲインが必要とされるアプリケーションで、非常に高いゲインを提供することができます。高いゲインはコンポジット・アンプで実現されますが、同時に位相マージンが低下します。帰還内に小さいコンデンサ C_F を R_2 と並列に接続すると (図 45)、位相マージンが改善されます。 $C_F = 50$ pF を使用すると、図 45 に示す値に対して約 45° の位相マージンが得られます。

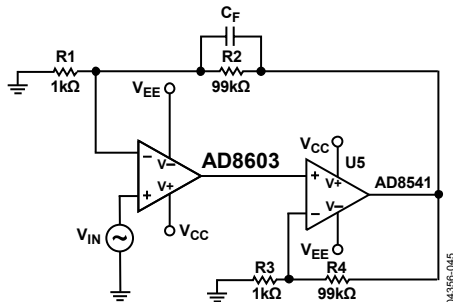


図 45. 高いゲインのコンポジット・アンプ

コンポジット・アンプは、DC 特性と AC 特性を最適化するときに使うことができます。図 46 に、AD8603 と AD8541 の使用例を示します。この回路には多くの利点があります。帯域幅が大幅に増加し、AD8541 の入力オフセット電圧とノイズは、AD8603 の高いゲインにより除算されるため、無視できるようになります。

図 46 に示す回路は、広い帯域幅 (AD8603 のほぼ 2 倍)、高出力電流、100 μ A 以下の非常に小さい消費電力を提供します。

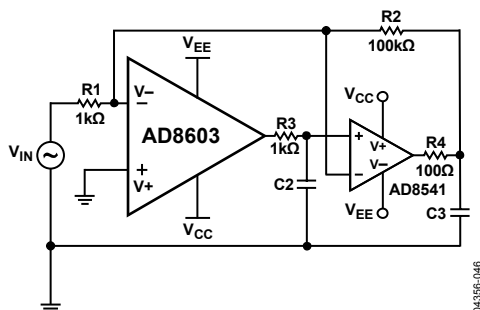


図 46. 低消費電力のコンポジット・アンプ

バッテリー駆動アプリケーション

AD8603/AD8607/AD8609 は、バッテリー駆動アプリケーションに最適です。デバイスは 5 V、3.3 V、2.7 V、1.8 V でテストされているため、単電源または両電源の種々のアプリケーションに適しています。

AD8603/AD8607/AD8609 は、低オフセット電圧と低入力バイアスの他に、40 μ A の非常に小さい電源電流を持っているため、携帯型機器に対する優れた選択肢になっています。TSOT パッケージを使用すると、AD8603 狭いボード・スペースで使用することができます。

フォトダイオード

フォトダイオードは、バーコード・スキャナから高精度な光度計や CAT スキャナに至るまでの広い範囲のアプリケーションで使用されています。AD8603/AD8607/AD8609 は非常に小さいノイズと低入力バイアス電流を持つため、I/V 変換アプリケーションに最適なアンプになっています。

図 47 に、シンプルなフォトダイオード回路を示します。帰還コンデンサは、回路の安定性維持に役立ちます。信号帯域幅を広くすることができますが、同時に総合ノイズも増えてしまいます。シンプルな RC 回路で構成されるローパス・フィルタを出力に使用すると、ノイズを減らすことができます。信号帯域幅は $\frac{1}{2\pi R_2 C_2}$ により計算でき、クローズド・ループ帯域幅はオープン・ループ・ゲインとノイズ・ゲインの交点から求められます。

図 47 に示す回路のクローズド・ループ帯域幅は 58 kHz で、信号帯域幅は 16 Hz です。C2 を 50 pF まで増やすと、クローズド・ループ帯域幅は 65 kHz になりますが、信号帯域幅は 3.2 Hz になります。

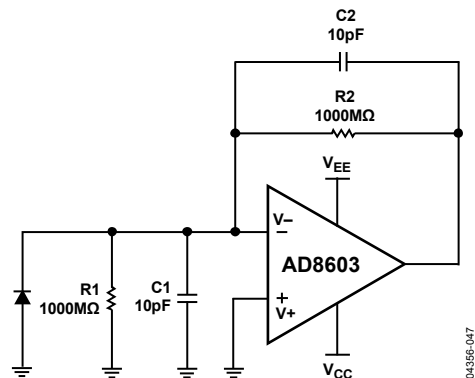
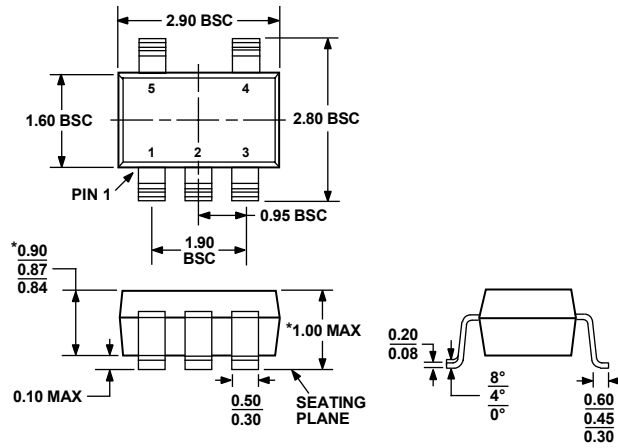


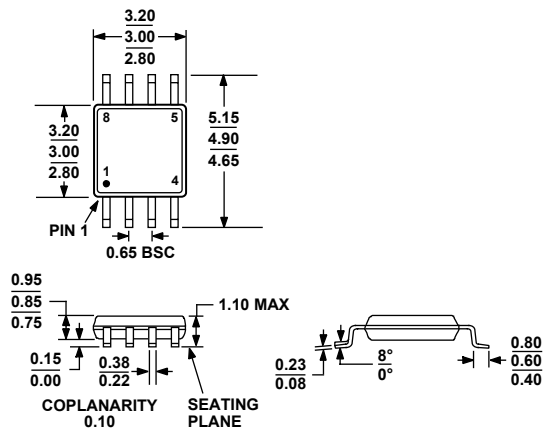
図 47. フォトダイオード回路

外形寸法



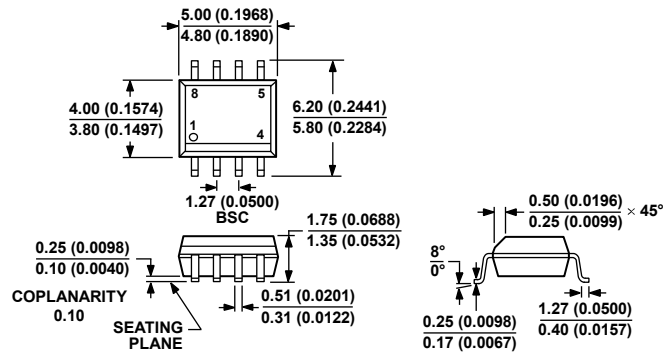
*COMPLIANT TO JEDEC STANDARDS MO-193-AB WITH THE EXCEPTION OF PACKAGE HEIGHT AND THICKNESS.

図 48.5 ピン薄型スモール・アウトライン・トランジスタ・パッケージ [TSOT] (UJ-5)
寸法: mm



COMPLIANT TO JEDEC STANDARDS MO-187-AA

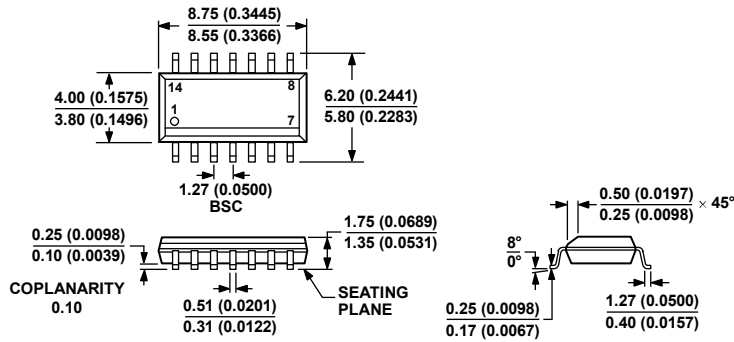
図 49.8 ピン・ミニ・スモール・アウトライン・パッケージ [MSOP] (RM-8)
寸法: mm



COMPLIANT TO JEDEC STANDARDS MS-012-AA
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

012407-A

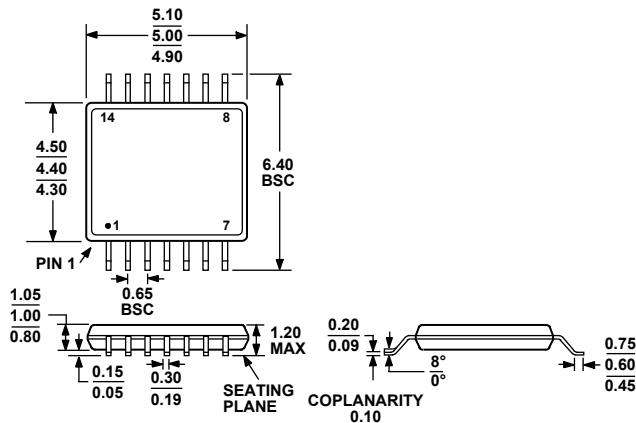
図 50.8 ピン標準スモール・アウトライン・パッケージ [SOIC_N]
 (R-8)
 寸法: mm (インチ)



COMPLIANT TO JEDEC STANDARDS MS-012-AB
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

066806-A

図 51.14 ピン標準スモール・アウトライン・パッケージ [SOIC_N]
 (R-14)
 寸法: mm (インチ)



COMPLIANT TO JEDEC STANDARDS MO-153-AB-1

図 52.14 ピン薄型シュリンク・スモール・アウトライン・パッケージ [TSSOP]
 (RU-14)
 寸法: mm

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option	Branding
AD8603AUJ-R2	-40°C to +125°C	5-Lead TSOT	UJ-5	BFA
AD8603AUJ-REEL	-40°C to +125°C	5-Lead TSOT	UJ-5	BFA
AD8603AUJ-REEL7	-40°C to +125°C	5-Lead TSOT	UJ-5	BFA
AD8603AUJZ-R2 ¹	-40°C to +125°C	5-Lead TSOT	UJ-5	A0X
AD8603AUJZ-REEL ¹	-40°C to +125°C	5-Lead TSOT	UJ-5	A0X
AD8603AUJZ-REEL7 ¹	-40°C to +125°C	5-Lead TSOT	UJ-5	A0X
AD8607ARM-R2	-40°C to +125°C	8-Lead MSOP	RM-8	A00
AD8607ARM-REEL	-40°C to +125°C	8-Lead MSOP	RM-8	A00
AD8607ARMZ-R2 ¹	-40°C to +125°C	8-Lead MSOP	RM-8	A0G
AD8607ARMZ-REEL ¹	-40°C to +125°C	8-Lead MSOP	RM-8	A0G
AD8607AR	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8607AR-REEL	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8607AR-REEL7	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8607ARZ ¹	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8607ARZ-REEL ¹	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8607ARZ-REEL7 ¹	-40°C to +125°C	8-Lead SOIC_N	R-8	
AD8609AR	-40°C to +125°C	14-Lead SOIC_N	R-14	
AD8609AR-REEL	-40°C to +125°C	14-Lead SOIC_N	R-14	
AD8609AR-REEL7	-40°C to +125°C	14-Lead SOIC_N	R-14	
AD8609ARZ ¹	-40°C to +125°C	14-Lead SOIC_N	R-14	
AD8609ARZ-REEL ¹	-40°C to +125°C	14-Lead SOIC_N	R-14	
AD8609ARZ-REEL7 ¹	-40°C to +125°C	14-Lead SOIC_N	R-14	
AD8609ARU	-40°C to +125°C	14-Lead TSSOP	RU-14	
AD8609ARU-REEL	-40°C to +125°C	14-Lead TSSOP	RU-14	
AD8609ARUZ ¹	-40°C to +125°C	14-Lead TSSOP	RU-14	
AD8609ARUZ-REEL ¹	-40°C to +125°C	14-Lead TSSOP	RU-14	

¹ Z = RoHS 準拠製品