

特長

- 同相モード電圧範囲: $\pm 600\text{ V}$
- レール to レール出力
- 固定ゲイン: 1
- 広い電源範囲: $\pm 2.5\text{ V} \sim \pm 18\text{ V}$
- 電源電流: $550\ \mu\text{A}$
- 優れた AC 仕様
 - CMRR: 最小 90 dB
 - 帯域幅: 130 kHz
- 高精度な DC 性能
 - ゲイン非直線性: 最大 5 ppm
 - オフセット電圧ドリフト: 最大 $10\ \mu\text{V}/^\circ\text{C}$
 - ゲイン・ドリフト: 最大 $5\ \text{ppm}/^\circ\text{C}$

アプリケーション

- 高電圧電流検出
- バッテリー・セル電圧モニタ
- 電源電流モニタ
- モーター・コントロール
- アイソレーション

概要

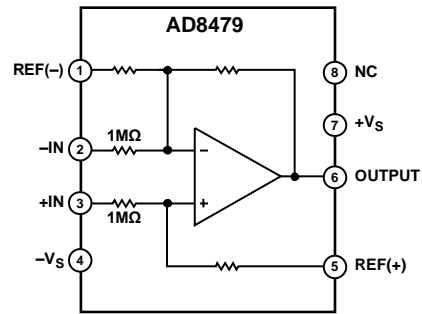
AD8479 は、非常に高い入力同相モード電圧範囲を持つディファレンス・アンプです。最大 $\pm 600\text{ V}$ までの高い同相モード電圧の中から差動信号を正確に計測できる高精度デバイスです。

AD8479 は、電流アイソレーションが不要なアプリケーションで高価なアイソレーション・アンプを置き換えることができます。このデバイスは $\pm 600\text{ V}$ の同相モード電圧範囲で動作し、最大 $\pm 600\text{ V}$ の同相モードまたは差動モード過渡電圧から保護する入力を持っています。

AD8479 は低オフセット電圧、低オフセット電圧ドリフト、低ゲイン・ドリフト、低同相モード除去比ドリフト、広い周波数範囲で優れた同相モード除去比 (CMRR) を持っています。

AD8479 は、省スペースの 8 ピン SOIC パッケージを採用し、 $-40^\circ\text{C} \sim +125^\circ\text{C}$ の温度範囲で動作します。

機能ブロック図



NOTES
1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN. 11118-001

図 1.

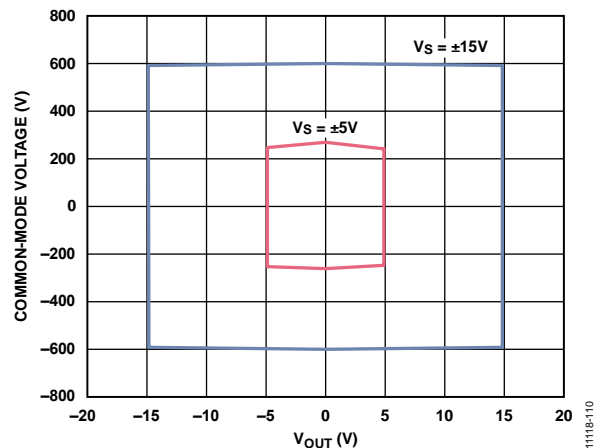


図 2. 出力電圧対入力同相モード電圧

目次

特長.....	1	アプリケーション情報.....	12
アプリケーション.....	1	基本接続.....	12
概要.....	1	単電源動作.....	12
機能ブロック図.....	1	システム・レベルのデカップリングとグラウンド接続.....	12
改訂履歴.....	2	大きなシャント抵抗の使用.....	13
仕様.....	3	出力フィルタ.....	14
絶対最大定格.....	4	ゲイン 60 の差動アンプ.....	14
ESD の注意.....	4	誤差解析例.....	15
ピン配置およびピン機能説明.....	5	外形寸法.....	16
代表的な性能特性.....	6	オーダー・ガイド.....	16
動作原理.....	11		

改訂履歴

4/13—Revision 0: Initial Version

仕様

特に指定がない限り、 $V_S = \pm 15\text{ V}$ 、 $\text{REF}(-) = \text{REF}(+) = 0\text{ V}$ 、 $R_L = 2\text{ k}\Omega$ 、 $T_A = 25^\circ\text{C}$ 。

表 1.

Parameter	Test Conditions/Comments	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
GAIN								
Nominal Gain	$V_{\text{OUT}} = \pm 10\text{ V}$, $R_L = 2\text{ k}\Omega$		1			1		V/V
Gain Error			0.01	0.02		0.005	0.01	%
Gain Nonlinearity			4	10		2	5	ppm
Gain Drift	$T_A = T_{\text{MIN}}$ to T_{MAX}		3	5		3	5	ppm/ $^\circ\text{C}$
OFFSET VOLTAGE								
Offset Voltage	$V_S = \pm 15\text{ V}$		0.5	3		0.5	1	mV
	$V_S = \pm 5\text{ V}$		0.5	3		0.5	1	mV
Offset Voltage Drift	$T_A = T_{\text{MIN}}$ to T_{MAX}		3	15		3	10	$\mu\text{V}/^\circ\text{C}$
Power Supply Rejection Ratio (PSRR)	$V_S = \pm 2.5\text{ V}$ to $\pm 15\text{ V}$	84	100		90	100		dB
INPUT								
Common-Mode Rejection Ratio (CMRR)	$V_{\text{CM}} = \pm 600\text{ V}$ dc							
	$T_A = 25^\circ\text{C}$	80	90		90	96		dB
	$T_A = T_{\text{MIN}}$ to T_{MAX}	80			90			dB
	$V_{\text{CM}} = 1200\text{ V}$ p-p, dc to 12 kHz	80			80			dB
Operating Voltage Range	Common-mode			± 600			± 600	V
	Differential			± 14.7			± 14.7	V
Input Operating Impedance	Common-mode		500			500		k Ω
	Differential		2			2		M Ω
OUTPUT								
Output Voltage Swing	$R_L = 2\text{ k}\Omega$	$-V_S + 0.3$		$+V_S - 0.3$	$-V_S + 0.3$		$+V_S - 0.3$	V
Output Short-Circuit Current			± 55			± 55		mA
Capacitive Load	Stable operation		500			500		pF
DYNAMIC RESPONSE								
Small Signal -3 dB Bandwidth			130			130		kHz
Slew Rate			7.5	8		7.5	8	V/ μs
Full Power Bandwidth	$V_{\text{OUT}} = 20\text{ V}$ p-p		100			100		kHz
Settling Time	0.01%, $V_{\text{OUT}} = 10\text{ V}$ step		11			11		μs
	0.001%, $V_{\text{CM}} = 10\text{ V}$ step		15.4			15.4		μs
OUTPUT VOLTAGE NOISE								
0.01 Hz to 10 Hz			30	35		30	35	μV p-p
Noise Spectral Density	$f \geq 100\text{ Hz}$		1.6			1.6		$\mu\text{V}/\sqrt{\text{Hz}}$
POWER SUPPLY								
Operating Voltage Range		± 2.5		± 18	± 2.5		± 18	V
Supply Current	$V_{\text{OUT}} = 0\text{ V}$		550	650		550	650	μA
	$T_A = T_{\text{MIN}}$ to T_{MAX}		850			850		μA
TEMPERATURE RANGE								
Specified Performance	$T_A = T_{\text{MIN}}$ to T_{MAX}	-40		+85	-40		+85	$^\circ\text{C}$
Operational		-40		+125	-40		+125	$^\circ\text{C}$

絶対最大定格

表 2.

Parameter	Rating
Supply Voltage, V_S	± 18 V
Input Voltage Range	
Continuous	± 600 V
Common-Mode and Differential, 10 sec	± 900 V
Output Short-Circuit Duration	Indefinite
REF(-) and REF(+)	$-V_S - 0.3$ V to $+V_S + 0.3$ V
Maximum Junction Temperature	150°C
Operating Temperature Range	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering, 60 sec)	300°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

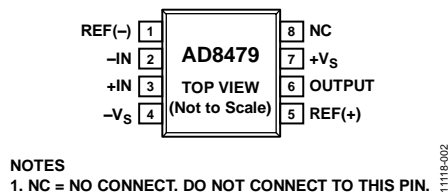


図 3. ピン配置

表 3. ピン機能の説明

ピン番号	記号	説明
1	REF(-)	負のリファレンス電圧入力。
2	-IN	反転入力。
3	+IN	非反転入力。
4	-Vs	負電源電圧。
5	REF(+)	正のリファレンス電圧入力。
6	OUTPUT	出力。
7	+Vs	正電源電圧
8	NC	未接続。このピンは接続しないでください。

代表的な性能特性

特に指定がない限り、 $V_S = \pm 15\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 。

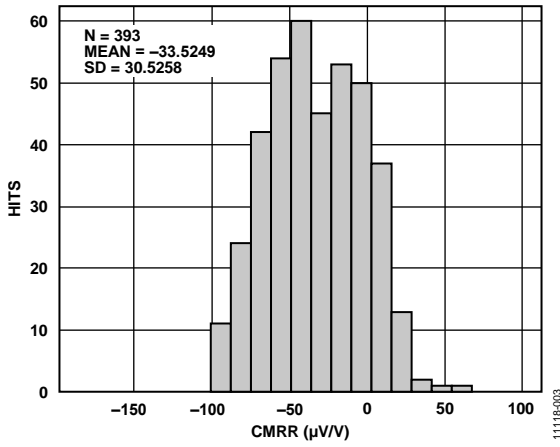


図 4. CMRR の分布

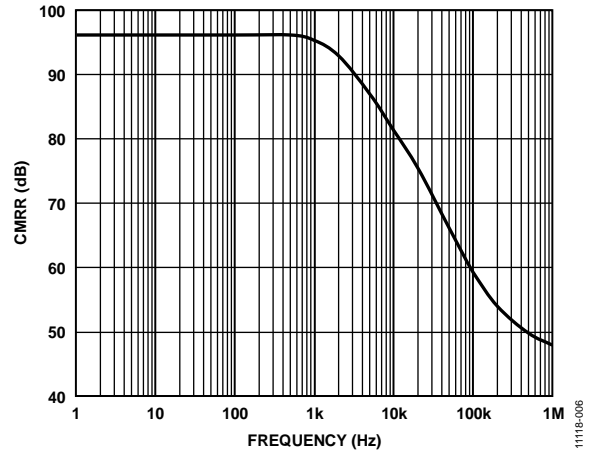


図 7. CMRR の周波数特性

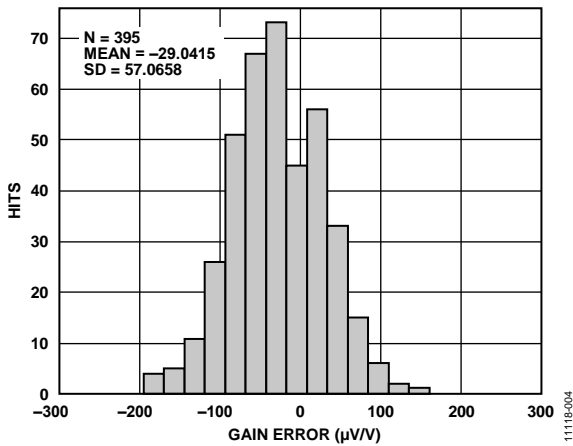


図 5. ゲイン誤差の分布

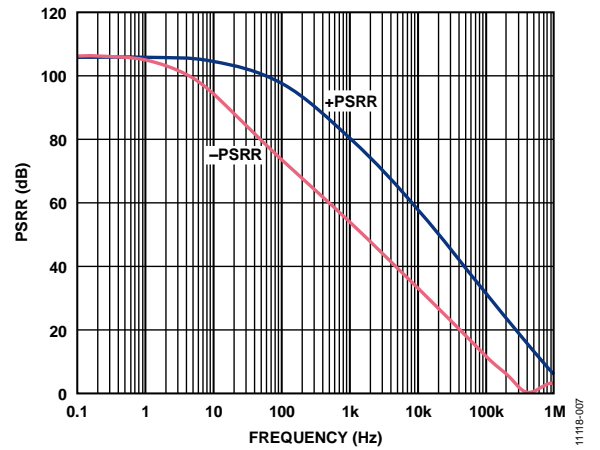


図 8. PSRR の周波数特性

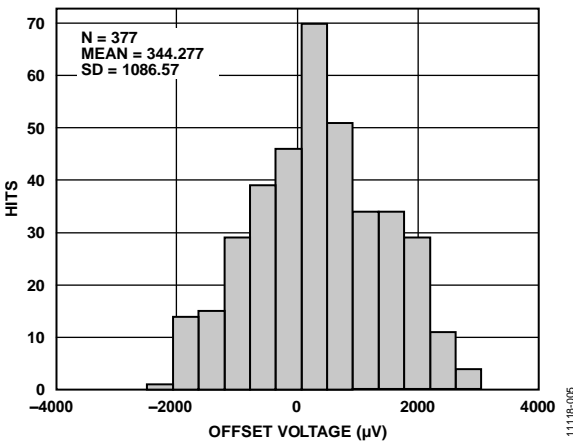


図 6. オフセット電圧の分布

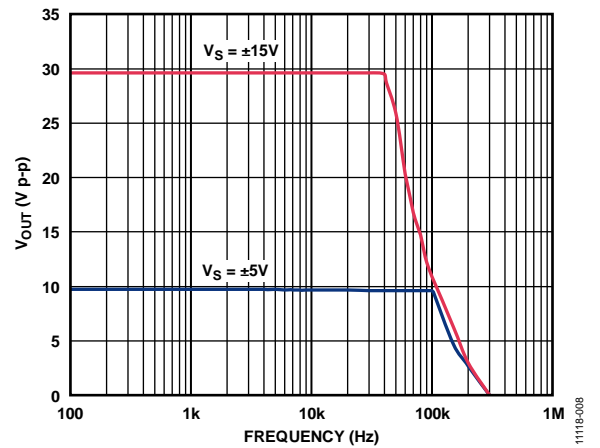


図 9. 大信号周波数応答

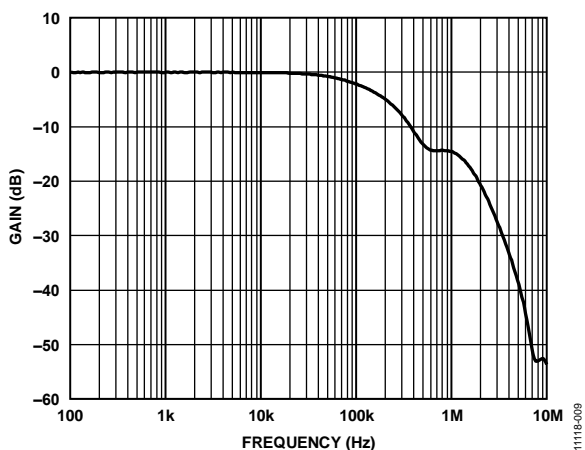


図 10. 小信号周波数応答

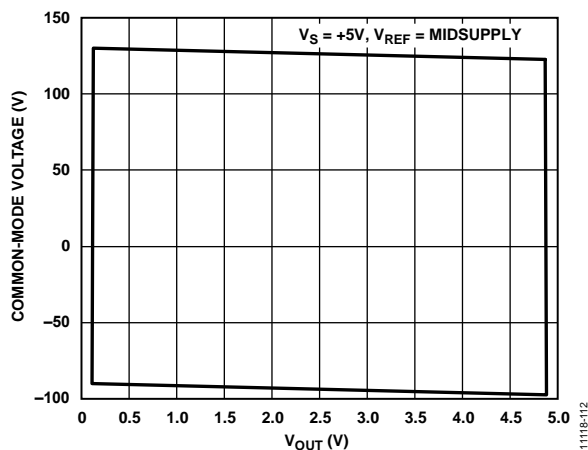


図 13. 出力電圧対入力同相モード電圧、単電源
 $V_S = +5\text{ V}$ 、 $V_{REF} = \text{電源の中央}$

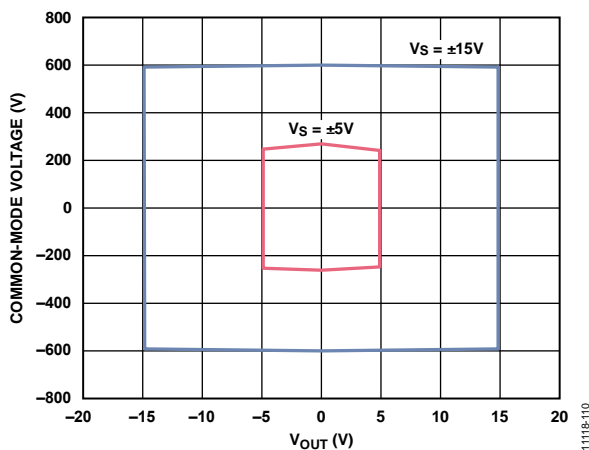


図 11. 出力電圧対入力同相モード電圧、両電源
 $V_S = \pm 15\text{ V}$ 、 $\pm 5\text{ V}$

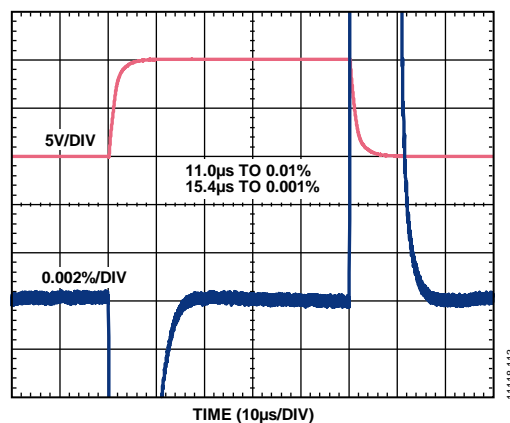


図 14. セットリング・タイム

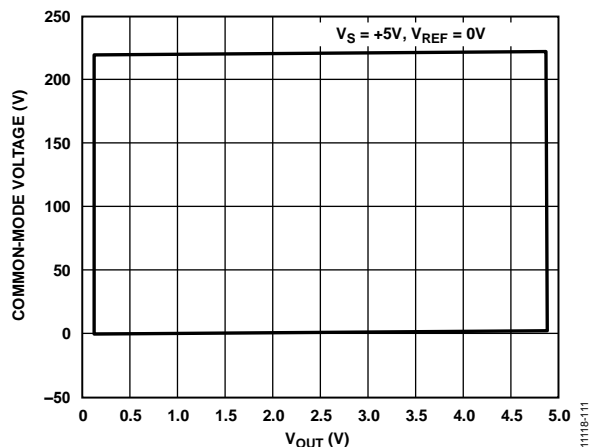


図 12. 出力電圧対入力同相モード電圧、単電源
 $V_S = +5\text{ V}$ 、 $V_{REF} = 0\text{ V}$

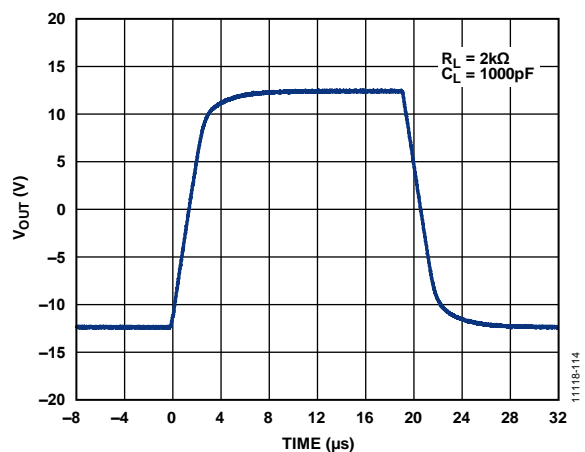


図 15. 大信号パルス応答

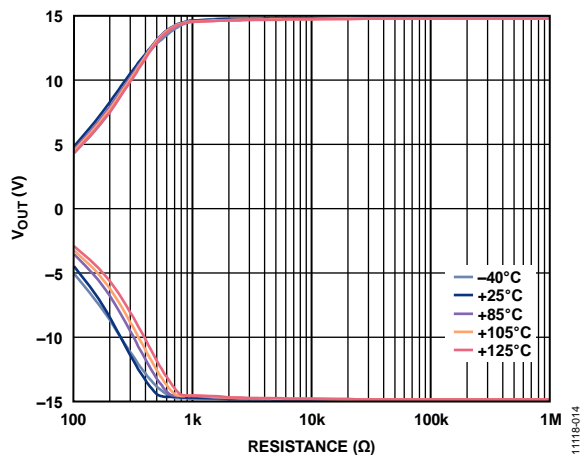


図 16.様々な温度での負荷対出力電圧

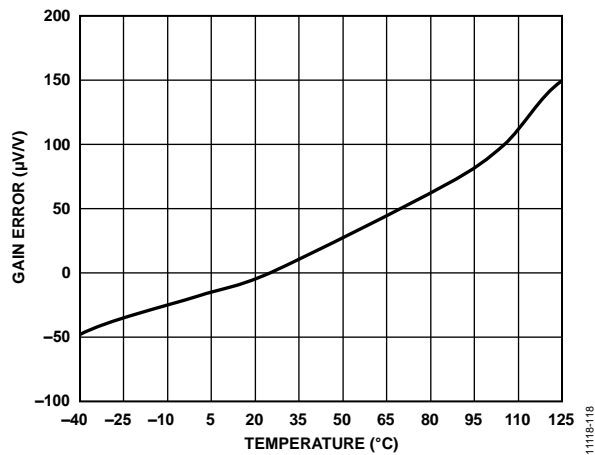


図 19.ゲイン・ドリフト

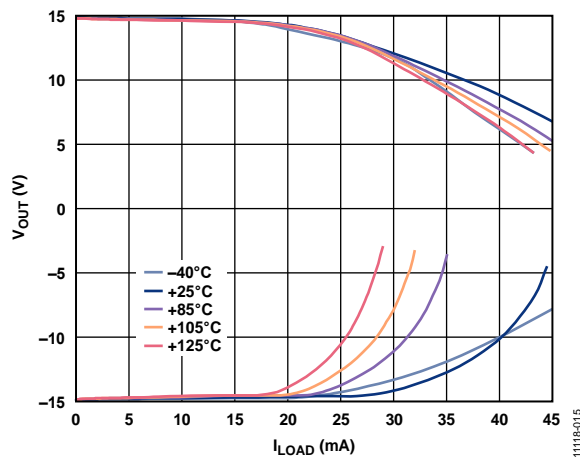


図 17.様々な温度での出力電流対出力電圧

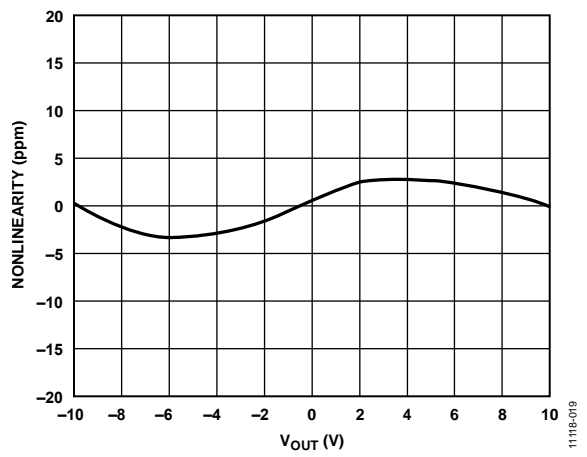


図 20.ゲインの非直線性

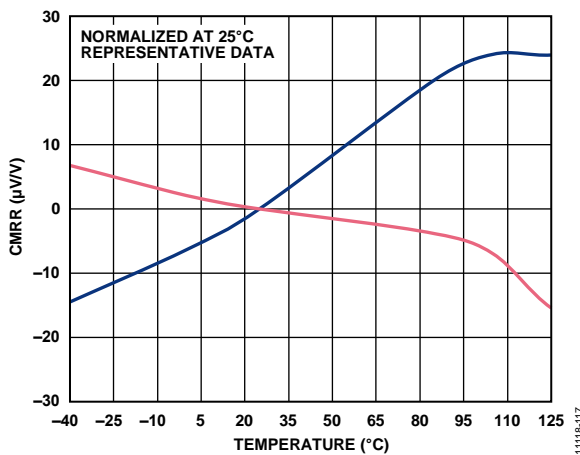


図 18.CMRR の温度特性、 $V_{CM} = \pm 20\text{ V}$

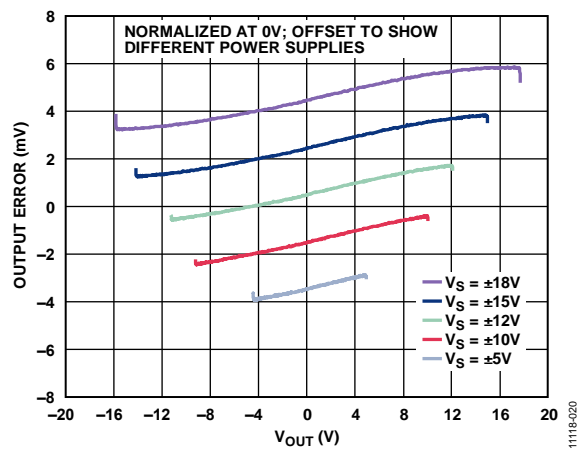


図 21.出力電圧対出力誤差、 $R_L = 10\text{ k}\Omega$

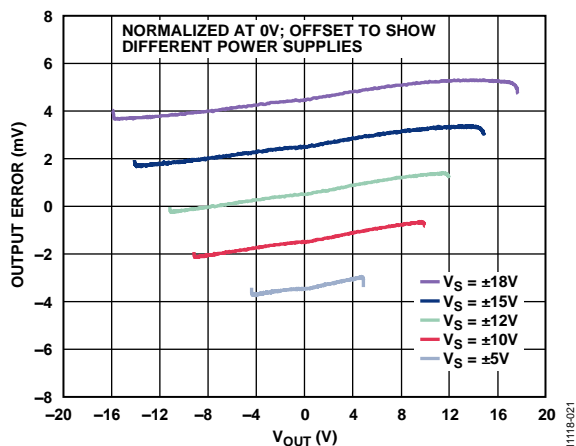


図 22.出力電圧対出力誤差、 $R_L = 2\text{ k}\Omega$

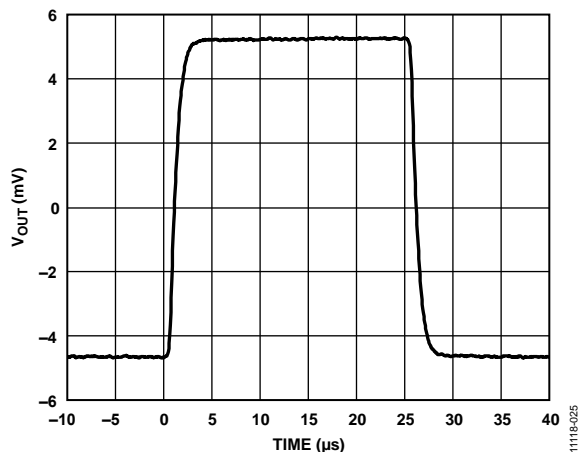


図 25.小信号パルス応答

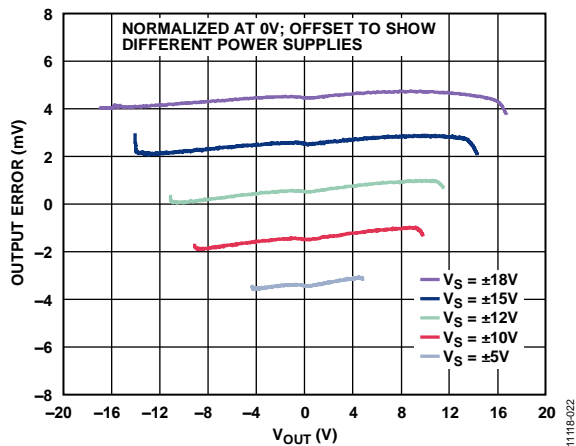


図 23.出力電圧対出力誤差、 $R_L = 1\text{ k}\Omega$

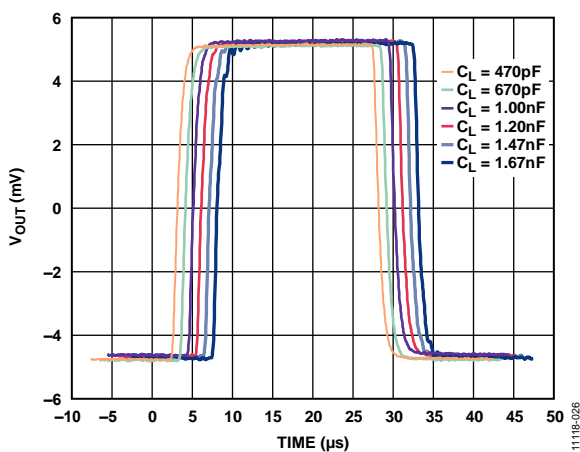


図 26.容量負荷対小信号パルス応答

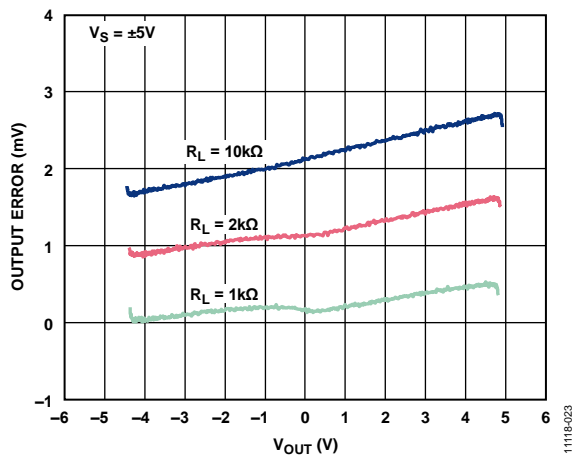


図 24.出力電圧対出力誤差、 $V_S = \pm 5\text{ V}$

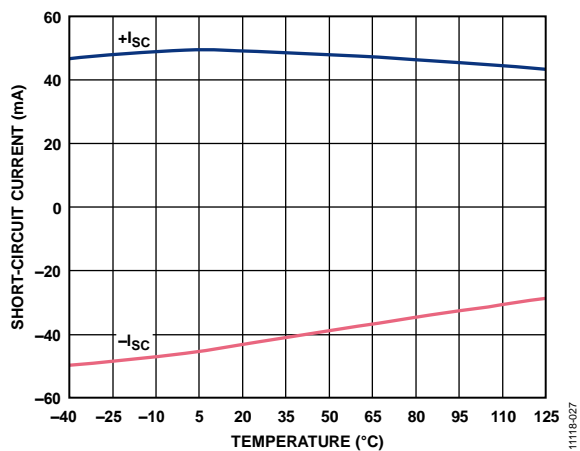


図 27.短絡電流の温度特性

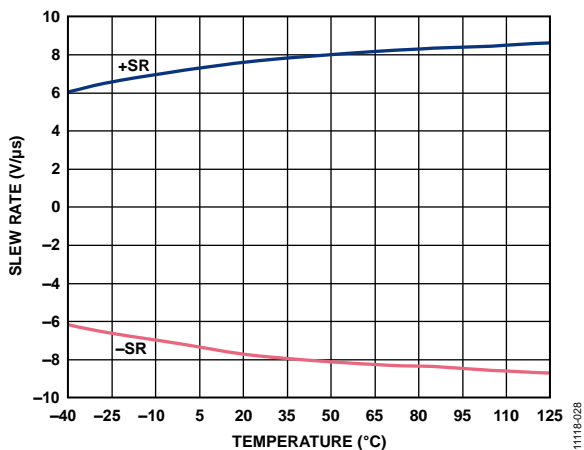


図 28.スルーレートの温度特性

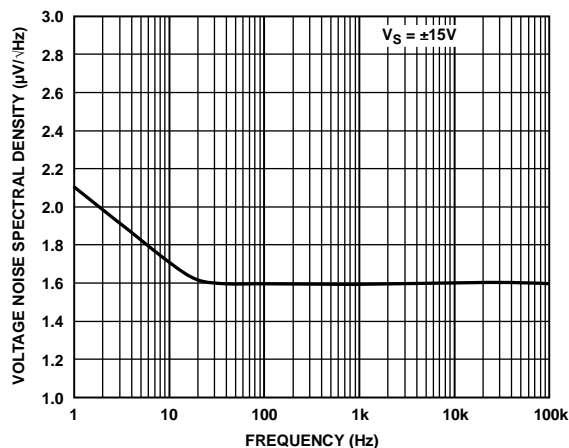


図 31.電圧ノイズ・スペクトル密度の周波数特性

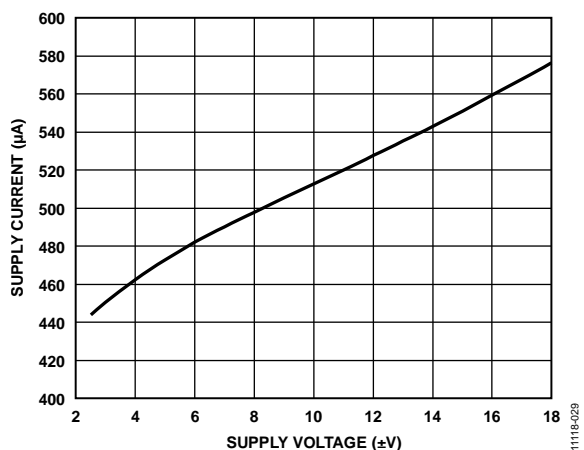


図 29.電源電圧対電源電流

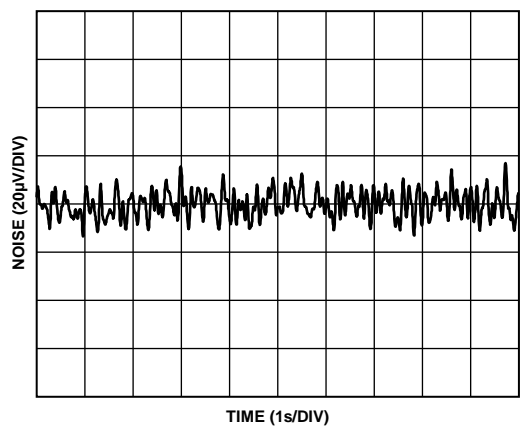


図 32.0.1~10 Hz でのノイズ

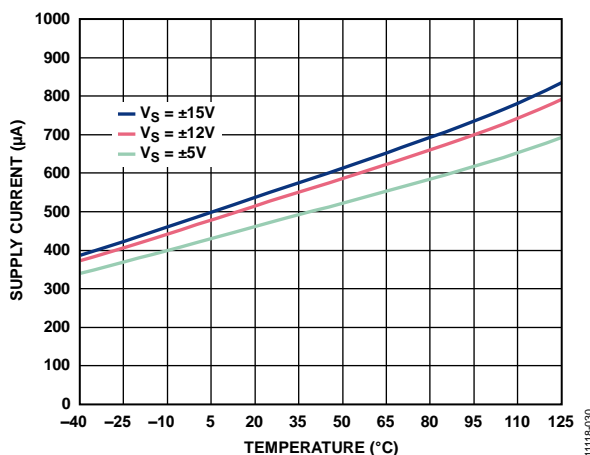
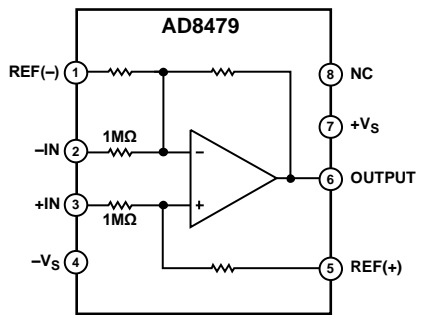


図 30.電源電流の温度特性

動作原理

AD8479 は、15 V 電源で 600 V を超える極めて高い同相モード信号を除去できるユニティ・ゲインの差動/シングルエンド変換アンプです。AD8479 は、オペアンプと抵抗回路から構成されています (図 33 参照)。



NOTES

1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.

1116-033

図 33.機能ブロック図

高い同相モード電圧範囲を実現するため、内部抵抗分圧器(ピン 3 とピン 5 へ接続)により非反転信号を 1/60 に減衰させます。ピン 1 とピン 2 の内部抵抗、および帰還抵抗により、ゲインを戻して差動ゲイン=1 にします。

伝達関数は次式で表されます。

$$V_{OUT} = V(+IN) - V(-IN)$$

同相モード信号が除去され、差動入力信号が増幅されるように、レーザー・ウエハー・トリミングにより抵抗を一致させます。

出力電圧ドリフトを小さくするため、オペアンプでは入力ステージにスーパー・ベータ・トランジスタを採用しています。入力オフセット電流と対応する温度係数は、出力電圧オフセットまたはドリフトに目立った影響を与えません。1/f ノイズが支配的になるコーナー周波数は 5 Hz より低いため、これにより電圧ノイズを小さくする利点が加わります。ゲイン精度のオペアンプへの依存性を小さくするため、オペアンプのオープン・ループ電圧ゲインは 20,000,000 V/V を超え、PSRR は 90 dB を超えます。

アプリケーション情報

基本接続

図 34 に、両電源で動作する AD8479 の基本接続を示します。±2.5 V～±18 V の電源電圧をピン 7 とピン 4 に接続します。両電源は 0.1 μF のコンデンサを使ってピンの近くでデカップリングする必要があります。電源に低周波ノイズがある場合、電源ピンの近くに配置した 10 μF の電解コンデンサも必要になります。1 セットの 10 μF コンデンサで複数のアンプをデカップリングすることができますが、デカップリング・ポイントを直接 IC 電源ピンとするため、各 AD8479 には専用の 0.1 μF コンデンサを設ける必要があります。

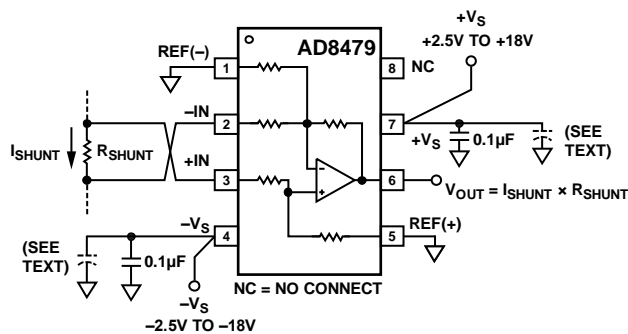


図 34.基本接続

一般に小さいシャント抵抗を流れる負荷電流から発生する差動入力信号が、図34に示す極性でピン2とピン3に加えられて正ゲインが得られます。差動入力信号上の同相モード電圧は、-600 V～+600 V の範囲が可能です。最大差動電圧は±14.7 Vです。図34に示すように構成すると、デバイスはシンプルなゲイン=1として動作し(差動/シングルエンド変換アンプ)、出力電圧は、シャント抵抗とシャント電流の積になります。出力は、ピン1とピン5を基準として測定されます。

ゲイン=1の場合、ピン1とピン5 (REF(-)と(REF(+))) はグラウンドへ接続し、同じ低インピーダンスのグラウンド・プレーンへ接続する必要があります。そうしないと、同相モード除去比が低下します。ピン8は未接続ピンでオープンのままにします。

単電源動作

図 35 に、単電源で動作する AD8479 の接続を示します。出力振幅はどれかの電源レールから約 0.3 V 以内である必要があるため、出力にオフセットを加える必要があります。このオフセットは、REF(+) と REF(-) を低インピーダンスのリファレンス電圧へ接続して供給することができます。このリファレンス電圧は電流をシンクできる必要があります (ADC がこの電圧を出力として供給することもあります)。したがって、10 V の単電源の場合、バイポーラ入力信号に対しては V_{REF} を 5 V に設定でき、出力は 5 V リファレンス電圧を中心に±9.4 V 変化することができます。ユニポーラ入力信号の場合は、 V_{REF} を約 1 V に設定でき、出力は 1 V (0 V 入力するとき) から正電源レールの 0.3 V 以内で変化することができます。

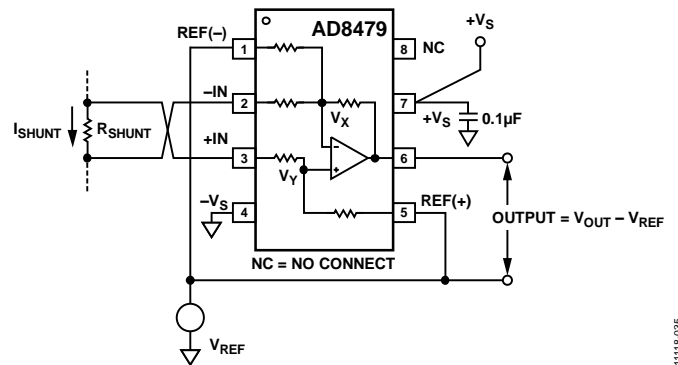


図 35.単電源での動作

AD8479 を単電源で動作させ、リファレンス電圧を REF(+) と REF(-) に接続すると、AD8479 の入力同相モード電圧範囲が小さくなります。小さくなる入力同相モード範囲は、内部オペアンプの反転入力と非反転入力 (V_X と V_Y) の電圧に依存します(図 35 参照)。これらのノードは、何れかの電源レールの 1 V 以内で変化することができます。このため、10 V の単電源電圧では、 V_X と V_Y は 1 V～9 V の値を持つことができます。 V_{REF} を 5 V に設定すると、許容同相モード電圧範囲は+245 V～-235 V になります。同相モード電圧範囲は次式で計算することができます。

$$V_{CM(\pm)} = 60 \times (V_X \text{ or } V_Y(\pm)) - (59 \times V_{REF})$$

システム・レベルのデカップリングとグラウンド接続

グラウンド・リターンインピーダンスを小さくするため(DC 誤差も小さくするため)、グラウンド・プレーンの使用が推奨されます。図 36 ミックスド・シグナル環境、すなわちデジタル信号とアナログ信号が存在するなかでのグラウンド接続方法を示します。低レベルのアナログ信号をノイズの多いデジタル環境から分離するため、多くのデータ・アキュイジション部品では、アナログとデジタルのグラウンド・リターンが分かれています。ADC のようなミックスド・シグナル部品のすべてのグラウンド・ピンは、低インピーダンスのアナログ・グラウンド・プレーンを使ってリターンさせる必要があります。ミックスド・シグナル・コンバータのデジタル・グラウンド・ラインも、アナログ・グラウンド・プレーンへ接続する必要があります。

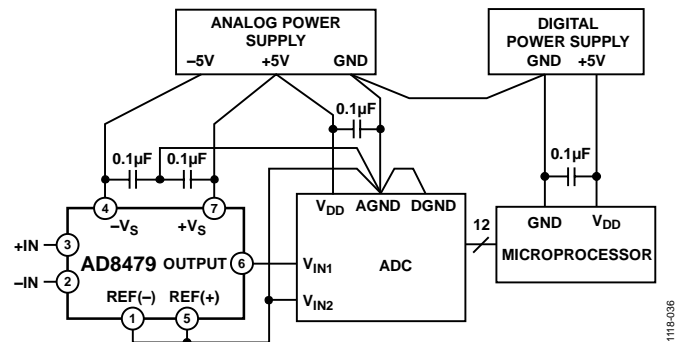


図 36.アナログ電源とデジタル電源の分離した両電源環境での最適なグラウンド接続

一般に、アナログ・グラウンドとデジタル・グラウンドは分離する必要があります。ただし、同時に、コンバータ上のデジタル・グラウンドとアナログ・グラウンドとの間の電位差を小さくして、この電位差をできるだけ小さくする必要があります(一般に 0.3 V 以下)。アナログ・グラウンド・プレーンを流れるコンバータのデジタル・リターン電流から発生するノイズの増加は一般に無視できます。

アナログ信号とデジタル信号との間の最大の分離は、グラウンド・プレーン接続を電源に戻すことにより実現されます。図 36 はアナログ回路に対して星形グラウンド・システムを推奨していることに注意してください。ここでは、すべてのグラウンド・ラインが ADC のアナログ・グラウンドへ接続されています。ただし、グラウンド・プレーンを使う場合は、グラウンド・ピンを低インピーダンス・グラウンド・プレーンの最寄りのポイントに接続することで十分です。

電源が 1 個しかない場合には、デジタル回路とアナログ回路で共用する必要があります。図 37 に、デジタル回路とアナログ回路との間の干渉を小さくする方法を示します。図 37 では、ADC のリファレンスを使って、AD8479 の REF(+) ピンと REF(-) ピンを駆動しています。これは、リファレンスが $V_{CM}/500\text{ k}\Omega$ に等しい電流をソースおよびシンクできる必要があることを意味します。

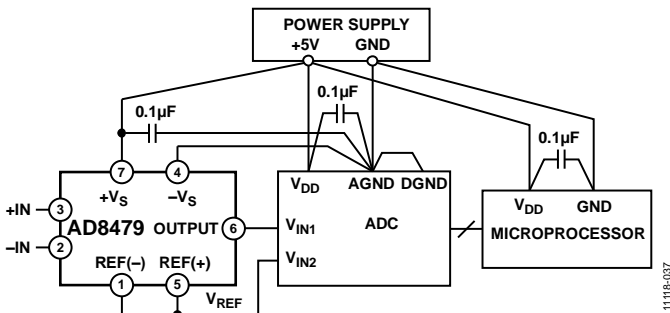


図 37. 単電源環境での最適グラウンド接続

両電源環境と同様に、別々のアナログ・グラウンド・プレーンとデジタル・グラウンド・プレーンを使う必要があります(デジタル・グラウンド・プレーンの代わりに太いパターンを使うこともできます)。これらのグラウンド・プレーンは、電源のグラウンド・ピンに接続する必要があります。電源からデジタル回路とアナログ回路の電源ピンへ、別々のパターン(または電源プレーン)を使用する必要があります。理想的には、各デバイスに専用の電源パターンを使うべきですが、1 つのパターンを使ってデジタル回路とアナログ回路へ電流を供給しない限り、これらパターンを多数のデバイスで共用することができます。

大きなシャント抵抗の使用

入力ピン(ピン 2 とピン 3)の間に大きな値のシャント抵抗を挿入すると、入力抵抗回路のバランスが崩れて、同相モード誤差が発生します。誤差の大きさは、同相モード電圧とシャント抵抗 (R_{SHUNT})の大きさに依存します。

表 4 に、 $20\ \Omega \sim 2000\ \Omega$ のシャント抵抗で同相モード電圧が 600 V DC のとき発生する幾つかのサンプル誤差電圧を示します。AD8479 のフル $\pm 10\text{ V}$ 出力振幅を使うようにシャント抵抗を選択した場合、 R_{SHUNT} 値が大きくなると誤差電圧は非常に大きくなります。

表 4. 大きな値の R_{SHUNT} から発生する誤差 (未補償の回路)

R_{SHUNT} (Ω)	Error V_{OUT} (V)	Error Indicated (mA)
20	0.012	0.6
1000	0.583	0.6
2000	1.164	0.6

高い同相モード電圧環境で、低電流またはゼロに近い電流を測定するときは、シャント抵抗値に等しい外付け抵抗をシャント抵抗の低インピーダンス側に追加します(図 38 参照)。

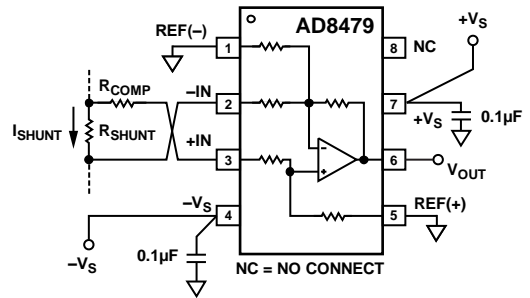


図 38. 大きなシャント抵抗の補償

出力フィルタ

出力でノイズを制限するときは、シンプルな 2 極ローパス・バタワース・フィルタを AD8479 の後ろに ADA4077-2 を使って実現することができます(図 39 参照)。

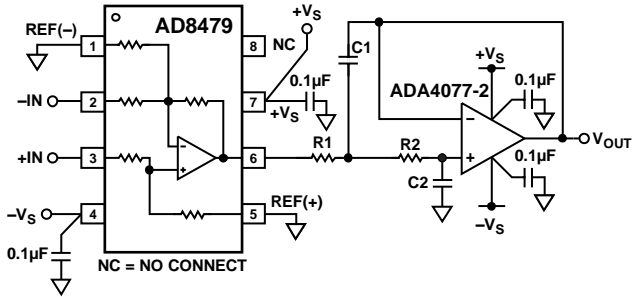


図 39.2 極バタワース・フィルタによる出力ノイズのフィルタリング

表 5 に、種々のコーナー周波数の推奨部品値と各ケースのピーク to ピーク出力ノイズを示します。

表 5.2 極バタワース・フィルタに対する推奨値

Corner Frequency	R1	R2	C1	C2	Output Noise (p-p)
50 kHz	2.94 kΩ ± 1%	1.58 kΩ ± 1%	2.2 nF ± 10%	1 nF ± 10%	2.9 mV
5 kHz	2.94 kΩ ± 1%	1.58 kΩ ± 1%	22 nF ± 10%	10 nF ± 10%	0.9 mV
500 Hz	2.94 kΩ ± 1%	1.58 kΩ ± 1%	220 nF ± 10%	0.1 μF ± 10%	0.296 mV
50 Hz	2.7 kΩ ± 10%	1.58 kΩ ± 10%	2.2 μF ± 20%	0.1 μF ± 20%	0.095 mV
No Filter					4.7 mV

ゲイン 60 の差動アンプ

AD8479 の-IN 入力と+IN 入力にロー・レベル信号を直接接続することができます。差動入力信号を接続して正確なゲイン = 60 を与えることができます(図 40 参照)、大きな同相モード電圧は許容できなくなっています。AD590 のような温度センサーを使って冷点補償を行うことができます。

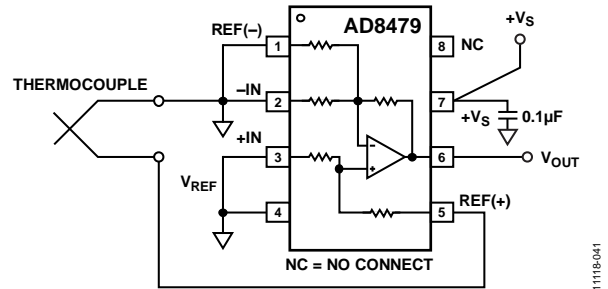


図 40.ゲイン 60 の熱電対アンプ

誤差解析例

このセクションで説明する DC アプリケーションでは、電源や電流モード・アンプなどの高い同相モード電圧を持つデバイスからの 10 A の出力電流は、1 Ω のシャント抵抗の両端で検出することができます (図 41 参照)。同相モード電圧は 600 V で、抵抗端子は高ノイズ環境内にある長いリード線対(例えば、50 Hz/60 Hz、440 V AC 電源ライン)を使って接続されます。

表 6 の計算では、リード線に混入するノイズ・レベルを 10 V フルスケール DC 差動電圧の他に 60 Hz で 1 V p-p としています。誤差の表には各誤差成分が示してあります。この例では、支配的な誤差源は DC 同相モード電圧であることに注意してください。

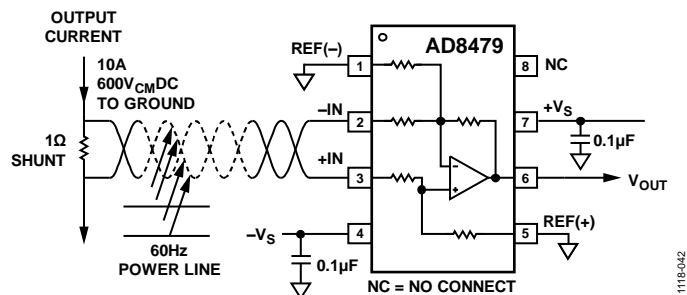
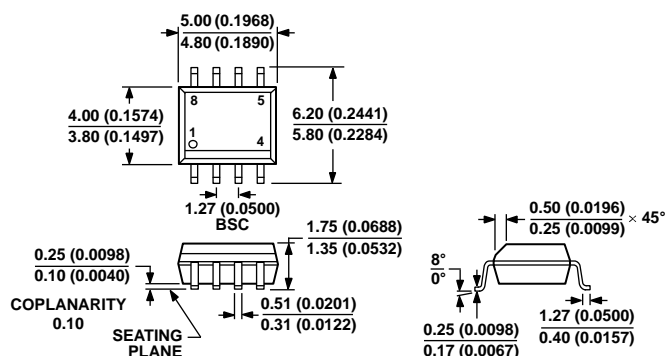


図 41. 誤差解析例: $V_{IN} = 10\text{ V}$ フルスケール、 $V_{CM} = 600\text{ V DC}$ 、 $R_{SHUNT} = 1\ \Omega$ 、1 V p-p、60 Hz 電源ライン干渉

表 6. 誤差解析例 ($V_{CM} = 600\text{ V DC}$)

Error Source	Calculation of Error	Error (ppm of FS)
ACCURACY, $T_A = 25^\circ\text{C}$		
Initial Gain Error	$(0.0001 \times 10) / 10\text{ V} \times 10^6$	100
Offset Voltage	$(0.001\text{ V} / 10\text{ V}) \times 10^6$	100
DC CMR (Over Temperature)	$(32 \times 10^{-6} \times 600\text{ V}) / 10\text{ V} \times 10^6$	1920
	Total Accuracy Error	2120
TEMPERATURE DRIFT (85°C)		
Gain Drift	$5\text{ ppm}/^\circ\text{C} \times 60^\circ\text{C}$	300
Offset Voltage Drift	$(10\ \mu\text{V}/^\circ\text{C} \times 60^\circ\text{C}) \times 10^6 / 10\text{ V}$	60
	Total Temperature Drift Error	360
RESOLUTION		
Noise, Typical, 0.01 Hz to 10 Hz, $\mu\text{V p-p}$	$35\ \mu\text{V} / 10\text{ V} \times 10^6$	4
CMR, 60 Hz	$(32 \times 10^{-6} \times 1\text{ V}) / 10\text{ V} \times 10^6$	3
Nonlinearity	$(5 \times 10^{-6} \times 10\text{ V}) / 10\text{ V} \times 10^6$	5
	Total Resolution Error	12
	Total Error	2492

外形寸法



COMPLIANT TO JEDEC STANDARDS MS-012-AA
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

012407A

図 42.8 ピン標準スモール・アウトライン・パッケージ[SOIC_N]
 ナロー・ボディ
 (R-8)
 寸法: mm (インチ)

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
AD8479ARZ	-40°C to +125°C	8-Lead SOIC_N	R-8
AD8479ARZ-RL	-40°C to +125°C	8-Lead SOIC_N, 13-Inch Tape and Reel, 2,500 pieces	R-8
AD8479BRZ	-40°C to +125°C	8-Lead SOIC_N	R-8
AD8479BRZ-RL	-40°C to +125°C	8-Lead SOIC_N, 13-Inch Tape and Reel, 2,500 pieces	R-8

¹ Z = RoHS 準拠製品