



高コモンモード電圧 高精度ディファレンス・アンプ

データシート

AD8479-EP

特長

- ±600V の DC コモンモード電圧範囲
- レール to レール出力
- 1 倍の固定ゲイン
- 広い電源動作電圧範囲：±2.5V~±18V
- 電源電流：550μA（代表値）
- 優れた AC 仕様
 - 最小 CMRR：80dB
 - 小信号-3dB 帯域幅：130kHz
- 高精度 DC 性能
 - ゲイン非直線性誤差：10ppm（最大値）
 - オフセット電圧ドリフト：15μV/°C（最大値）
 - ゲイン・ドリフト：5ppm/°C（最大値）

EP（強化製品）の特長

- 防衛および航空宇宙アプリケーション（AQEC 規格）に対応
- ミリタリ温度範囲（-55°C~+125°C）
- 品質管理された製造ベースライン
- アセンブリ/テストは同一工場
- 製造工場を 1 箇所に限定
- 製品変更通知
- 要求に応じて入手可能な品質評価データ

アプリケーション

- 航空電子機器
- 無人システム
- 高電圧電流検出
- モータ・コントロール
- 絶縁

概要

AD8479-EP は、非常に高い入力コモンモード電圧 (V_{CM}) 範囲を持つディファレンス・アンプです。高精度なデバイスで、最大±600Vdc の高い V_{CM} が存在する場合でも差動信号を正確に計測することができます。

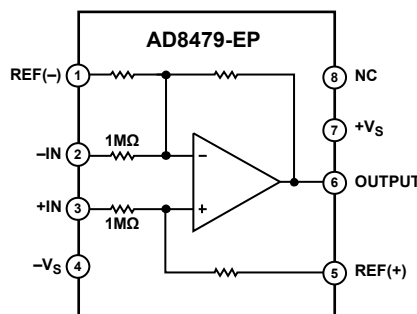
AD8479-EP は、ガルバニック絶縁が不要なアプリケーションにおいて、アイソレーション・アンプを低価格で置き換えることができます。このデバイスは、±600Vdc の V_{CM} 範囲にわたって動作し、コモンモードまたは差動モードの最大±600V のトランジェントに対して保護される入力を備えています。

AD8479-EP は、広い周波数範囲にわたり、低オフセット電圧、低オフセット電圧ドリフト、低ゲイン・ドリフト、低同相ノイズ除去ドリフトおよび優れた同相ノイズ除去比 (CMRR) を備えています。

AD8479-EP は、省スペースの 8 ピン SOIC パッケージを採用しており、-55°C~+125°C の温度範囲にわたって動作します。

アプリケーションと技術情報の詳細については、AD8479 データシートを参照してください。

機能ブロック図



NOTES
1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.

図 1.

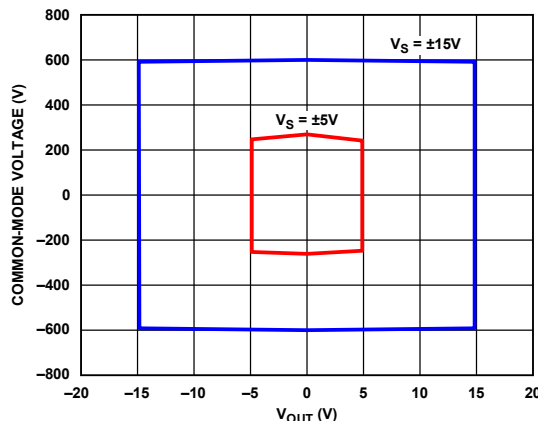


図 2. 入力コモンモード電圧と出力電圧 (V_{OUT}) の関係

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長	1	絶対最大定格.....	4
拡張製品の特長.....	1	ESDに関する注意.....	4
アプリケーション.....	1	ピン配置およびピン機能の説明.....	5
機能ブロック図.....	1	代表的な性能特性.....	6
概要	1	外形寸法.....	7
改訂履歴	2	オーダー・ガイド.....	7
仕様.....	3		

改訂履歴

6/2019—Revision 0: Initial Version

仕様

特に指定のない限り、電源電圧 (V_S) = $\pm 15V$ 、REF (-) = REF (+) = 0V、負荷抵抗 (R_L) = 2k Ω 、 T_A = 25°C。

表 1.

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
GAIN					
Nominal Gain	$V_{OUT} = \pm 10 V$, $R_L = 2 k\Omega$		1		V/V
Gain Error			0.01	0.02	%
Gain Nonlinearity			4	10	ppm
Gain Drift	$T_A = T_{MIN}$ to T_{MAX}		3	5	ppm/°C
OFFSET VOLTAGE					
Offset Voltage	$V_S = \pm 15 V$		0.5	3	mV
	$V_S = \pm 5 V$		0.5	3	mV
Offset Voltage Drift	$T_A = T_{MIN}$ to T_{MAX}		3	15	$\mu V/^\circ C$
Power Supply Rejection Ratio (PSRR)	$V_S = \pm 2.5 V$ to $\pm 15 V$	84	100		dB
INPUT					
Common-Mode Rejection Ratio (CMRR)	$V_{CM} = \pm 600 V$ dc $T_A = 25^\circ C$	80	90		dB
	$T_A = T_{MIN}$ to T_{MAX}	80			dB
	$V_{CM} = 1200 V$ p-p, dc to 12 kHz	80			dB
Operating Voltage Range	Common-mode			± 600	V
	Differential			± 14.7	V
Input Operating Impedance	Common-mode		500		k Ω
	Differential		2		M Ω
OUTPUT					
Output Voltage Swing	$R_L = 2 k\Omega$	$-V_S + 0.3$		$+V_S - 0.3$	V
Output Short-Circuit Current			± 55		mA
Capacitive Load	Stable operation		500		pF
DYNAMIC RESPONSE					
Small Signal -3 dB Bandwidth			130		kHz
Slew Rate			9	9.3	V/ μs
Full Power Bandwidth	$V_{OUT} = 20 V$ p-p		100		kHz
Settling Time	0.01%, $V_{OUT} = 10 V$ step		11		μs
	0.001%, $V_{CM} = 10 V$ step		15.4		μs
OUTPUT VOLTAGE NOISE					
0.01 Hz to 10 Hz			30	35	μV p-p
Noise Spectral Density	Frequency $\geq 100 Hz$		1.6		$\mu V/\sqrt{Hz}$
POWER SUPPLY					
Operating Voltage Range		± 2.5		± 18	V
Supply Current	$V_{OUT} = 0 V$		550	650	μA
	$T_A = T_{MIN}$ to T_{MAX}		850		μA
TEMPERATURE					
Operating Range (T_{MIN} to T_{MAX})		-55		+125	°C

絶対最大定格

表 2.

Parameter	Rating
V_S	$\pm 18\text{ V}$
Input Voltage Range	
Continuous	$\pm 600\text{ V}$
Common-Mode and Differential, 10 sec	$\pm 900\text{ V}$
Output Short-Circuit Duration	Indefinite
REF(-) and REF(+)	$-V_S - 0.3\text{ V to } +V_S + 0.3\text{ V}$
Maximum Junction Temperature	150°C
Operating Temperature Range	$-55^\circ\text{C to } +125^\circ\text{C}$
Storage Temperature Range	$-65^\circ\text{C to } +150^\circ\text{C}$
Lead Temperature (Soldering, 60 sec)	300°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

θ_{JA} は、1 立方フィートの密封容器内で測定された、自然対流下におけるジャンクションと周囲温度の間の熱抵抗です。

θ_{JC} は、ジャンクションからケースへの熱抵抗です。

表 3. 熱抵抗

Package Type	θ_{JA}^1	θ_{JC}^2	Unit
R-8	122	87	$^\circ\text{C/W}$

¹ 熱抵抗のシミュレーション値は、JEDEC 2S2P サーマル・テスト・ボードに基づいています。JEDEC JESD-51 を参照してください。

² 熱抵抗のシミュレーション値は、JEDEC 1S0P サーマル・テスト・ボードに基づいています。JEDEC JESD51 を参照してください。

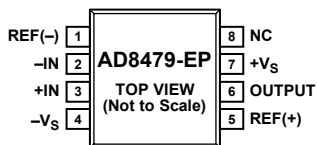
ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



NOTES
1. NC = NO CONNECT. DO NOT CONNECT TO THIS PIN.

20877-003

図 3. ピン配置

表 4. ピン機能の説明

ピン番号	記号	説明
1	REF(-)	負のリファレンス電圧入力。
2	-IN	反転入力。
3	+IN	非反転入力。
4	-Vs	負電源電圧。
5	REF(+)	正のリファレンス電圧入力。
6	OUTPUT	出力。
7	+Vs	正電源電圧。
8	NC	接続なし。このピンには接続しないでください。

代表的な性能特性

特に指定のない限り、 $V_S = \pm 15V$ 。

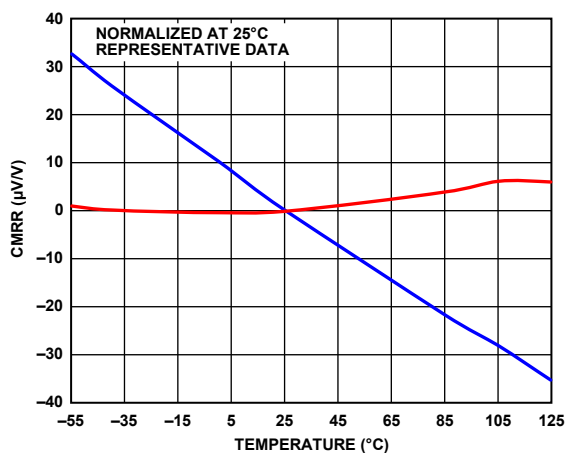


図 4. CMRR の温度特性、 $V_{CM} = \pm 20V$

20877-004

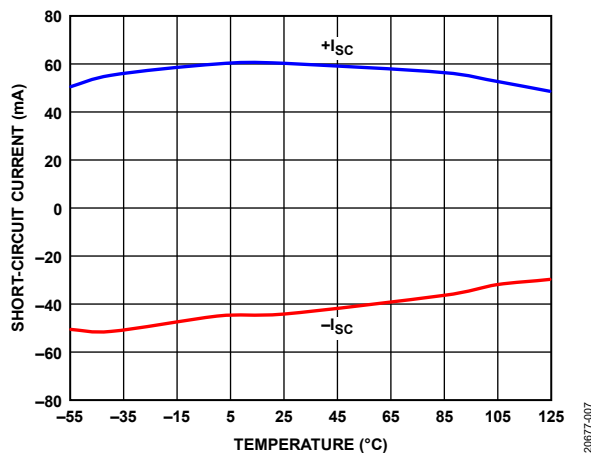


図 7. 短絡電流 ($\pm I_{sc}$) の温度特性

20877-007

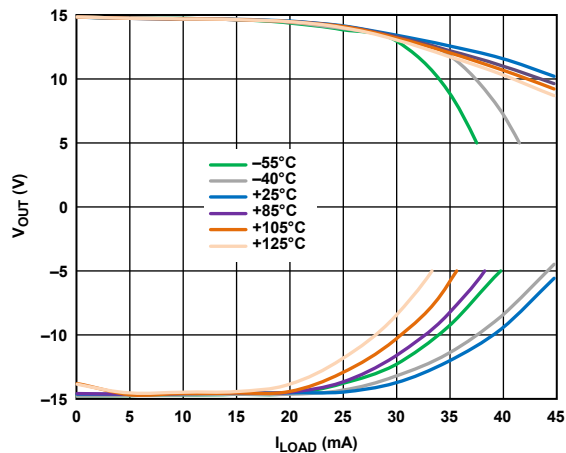


図 5. 様々な温度での V_{OUT} と出力電流 (I_{LOAD}) の関係

20877-005

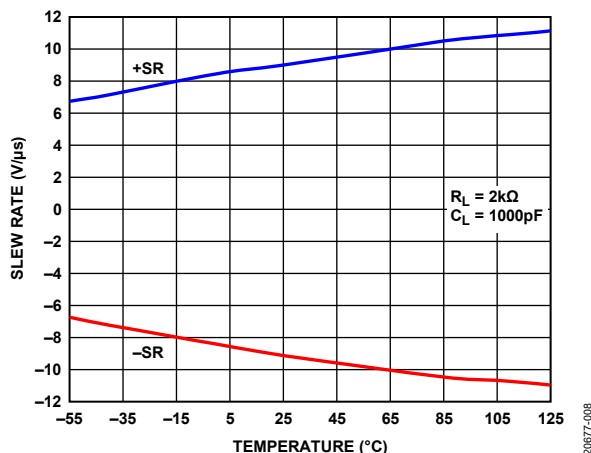


図 8. スルー・レート ($\pm SR$) の温度特性

20877-008

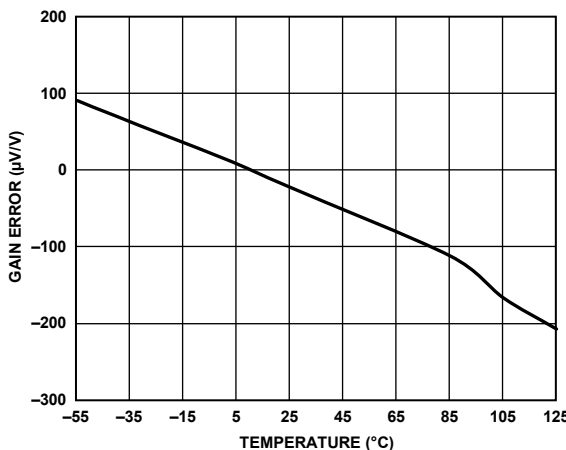


図 6. ゲイン誤差の温度特性

20877-006

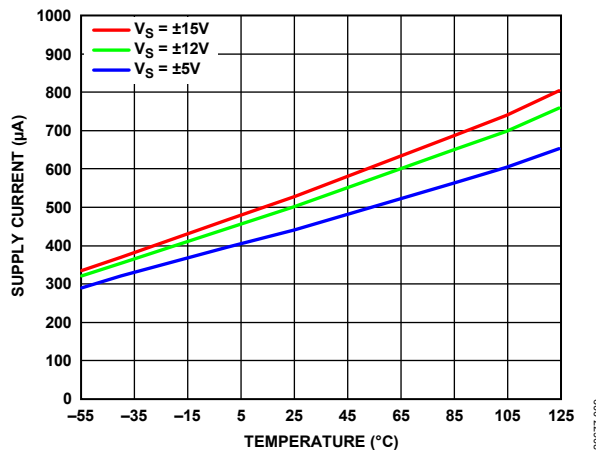
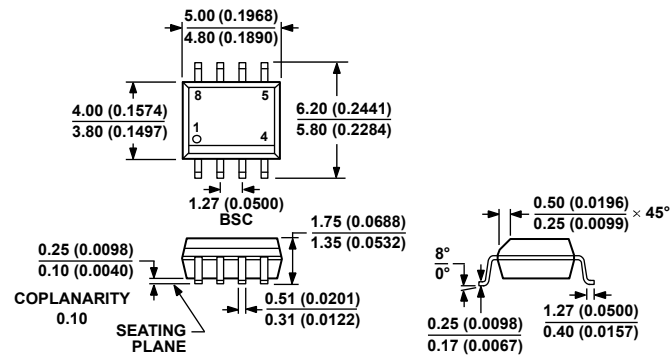


図 9. 電源電流の温度特性

20877-009

外形寸法



COMPLIANT TO JEDEC STANDARDS MS-012-AA
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
 (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
 REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

012407-A

図 10. 8 ピン、標準スモール・アウトライン・パッケージ [SOIC_N]
 ナロー・ボディ (R-8)
 寸法 : mm (括弧内はインチ)

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Ordering Quantity	Package Option
AD8479TRZ-EP	-55°C to +125°C	8-Lead SOIC_N		R-8
AD8479TRZ-EP-R7	-55°C to +125°C	8-Lead SOIC_N, 7-Inch Tape and Reel	1000 pieces	R-8

¹ Z = RoHS 準拠製品