



低ノイズ、低ゲイン・ドリフト G = 2000 の計装アンプ

Known Good Die

AD8428-KGD

特長

固定ゲイン：2000

内部ノードへのアクセスによる柔軟性の提供

低ノイズ：1.5nV/√Hzの電圧ノイズ

高精度のDC性能

ゲイン・ドリフト：最大 10ppm/°C

入力オフセット電圧の平均温度係数：最大 1μV/°C

ゲイン誤差：最大 0.2%

CMRR、DC～60Hz：最小 130dB

優れたAC仕様

小信号-3dB帯域幅：3.5MHz

スルー・レート：最小 40V/μs

電源動作範囲：±4V～±18V

ESD保護：5000V (HBM)

仕様性能の温度範囲：-40°C～+85°C

最大 125°Cまで動作可能

KGD (Known Good Die)：これらのダイは、

データシートの仕様を十分に確保しています。

アプリケーション

センサー・インターフェース

医療用計測機器

患者モニタリング

概要

AD8428-KGD は、高速の小信号を正確に計測するために設計された超低ノイズの計装アンプです。

AD8428-KGD にはすべてのゲイン設定抵抗が内蔵されており、正確にマッチングされています。チップのピンアウトとレイアウトの両方に注意が払われています。これにより、優れたゲイン・ドリフトが実現するほか、電源がオンになった後の最終ゲイン値のセトリング・タイムが短くなります。

AD8428-KGD の高い同相ノイズ除去比 (CMRR) は、不要な信号が目的の信号を破損するのを防ぐことができます。ピン構成は、高周波時に CMRR 性能が低下する原因となり得る寄生容量の不一致が発生しないように設計されています。

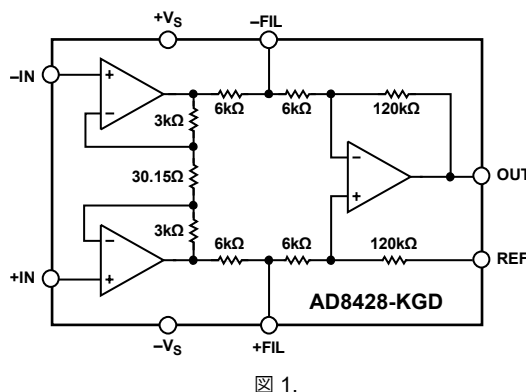
AD8428-KGD は、入手可能な計装アンプで最も高速なもの 1 つです。回路アーキテクチャは、高ゲインでの広帯域幅に対応できるように設計されています。AD8428-KGD は、初期プリアンプ・ゲイン段の 200 と、続くディファレンス・アンプ段の 10 に対し、電流帰還回路構成が使用されます。このアーキテクチャにより、2000 のゲイン時に 3.5MHz の帯域幅が得られます。

AD8428-KGD のピン配置は、1 段目と 2 段目の間の内部ノードにアクセスできるようになっています。この機能は、2 つの増幅段間の周波数応答を変更する場合に便利です。これにより、不要な信号が出力結果を汚染するのを防ぎます。

AD8428-KGD の性能は-40°C～+85°C で仕様規定されており、125°C まで動作します。

アプリケーションと技術情報の詳細については、AD8428 データシートを参照してください。

機能ブロック図



アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2019 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話 06 (6350) 6868
名古屋営業所 / 〒451-6038 愛知県名古屋市西区牛島町 6-1 名古屋ルーセントタワー 38F
電話 052 (569) 6300

目次

特長	1	絶対最大定格.....	5
アプリケーション.....	1	ESDに関する注意.....	5
機能ブロック図.....	1	ピン配置およびピン機能の説明.....	6
概要	1	外形寸法.....	7
改訂履歴	2	ダイの仕様とアセンブリの推奨事項	7
仕様	3	オーダー・ガイド	7

改訂履歴

10/2019—Revision 0: Initial Version

仕様

特に指定がない限り、電源電圧 (V_S) = $\pm 15V$ 、REF 電圧 (V_{REF}) = $0V$ 、 $T_A = 25^\circ C$ 、 $G = 2000$ 、負荷インピーダンス (R_L) = $10k\Omega$ 。

表 1.

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit	
CMRR	Referred to input (RTI), common-mode voltage (V_{CM}) = $\pm 10 V$	130			dB	
DC to 60 Hz At 50 kHz		110			dB	
NOISE, RTI	+IN voltage (V_{+IN}), -IN voltage (V_{-IN}) = $0 V$					
Voltage Noise	Frequency = $1 kHz$		1.3	1.5	nV/ \sqrt{Hz}	
	Frequency = $0.1 Hz$ to $10 Hz$		40	50	nV p-p	
Current Noise	Frequency = $1 kHz$		1.5		pA/ \sqrt{Hz}	
	Frequency = $0.1 Hz$ to $10 Hz$		150		pA p-p	
VOLTAGE OFFSET						
Input Offset (V_{OSI})	$T_A = -40^\circ C$ to $+85^\circ C$			100	μV	
Average Temperature Coefficient				1	$\mu V/^\circ C$	
Offset RTI vs. Supply (Power Supply Rejection Ratio)		120			dB	
INPUT CURRENT						
Input Bias Current	$T_A = -40^\circ C$ to $+85^\circ C$			200	nA	
Over Temperature			250		pA/ $^\circ C$	
Input Offset Current	$T_A = -40^\circ C$ to $+85^\circ C$			50	nA	
Over Temperature			20		pA/ $^\circ C$	
DYNAMIC RESPONSE						
-3 dB Small Signal Bandwidth			3.5		MHz	
Settling Time						
To 0.01%	10 V step		0.75		μs	
To 0.001%	10 V step		1.4		μs	
Slew Rate		40	50		V/ μs	
GAIN						
First Stage Gain	Output voltage (V_{OUT}) = $-10 V$ to $+10 V$ $V_{OUT} = -10 V$ to $+10 V$		200		V/V	
Subtractor Stage Gain			10		V/V	
Total Gain Error					0.2	%
Total Gain Nonlinearity					5	ppm
Gain Drift					10	ppm/ $^\circ C$
INPUT						
Impedance (Pin to Ground) ¹			1 2		G Ω pF	
Input Operating Voltage Range	$V_S = \pm 4 V$ to $\pm 18 V$	$-V_S + 2.5$		$+V_S - 2.5$	V	
Over Temperature	$T_A = -40^\circ C$ to $+85^\circ C$	$-V_S + 2.5$		$+V_S - 2.5$	V	
OUTPUT						
Output Voltage Swing	$R_L = 2 k\Omega$ $T_A = -40^\circ C$ $T_A = +85^\circ C$	$-V_S + 1.7$		$+V_S - 1.2$	V	
Over Temperature		$-V_S + 2.0$		$+V_S - 1.3$	V	
		$-V_S + 1.6$		$+V_S - 1.1$	V	
Output Voltage Swing	$R_L = 10 k\Omega$ $T_A = -40^\circ C$ $T_A = +85^\circ C$	$-V_S + 1.7$		$+V_S - 1.0$	V	
Over Temperature		$-V_S + 1.8$		$+V_S - 1.2$	V	
		$-V_S + 1.4$		$+V_S - 0.9$	V	
Short-Circuit Current			30		mA	

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
REFERENCE INPUT					
Input Impedance (R_{IN})	$V_{IN+}, V_{IN-} = 0\text{ V}$		132		k Ω
Input Current (I_{IN})			6.5		μA
Voltage Range		$-V_S$		$+V_S$	V
Reference Gain to Output				1	V/V
Reference Gain Error				0.01	%
FILTER TERMINALS					
R_{IN}^2			6		k Ω
Voltage Range		$-V_S$		$+V_S$	V
POWER SUPPLY					
Operating Range		± 4		± 18	V
Quiescent Current			6.5	6.8	mA
Over Temperature	$T_A = -40^\circ\text{C to } +85^\circ\text{C}$			8	mA
TEMPERATURE RANGE					
For Specified Performance		-40		$+85$	$^\circ\text{C}$
Operational ³		-40		$+125$	$^\circ\text{C}$

¹ 差動およびコモンモードの入力インピーダンスは、ピン・インピーダンスから計算されます。差動インピーダンス (Z_{DIFF}) = 2 (ピン・インピーダンス (Z_{PIN})) ; コモンモード・インピーダンス (Z_{CM}) = $Z_{PIN}/2$ 。

² 実際のインピーダンスを計算するには、図 1 を参照してください。

³ $85^\circ\text{C} \sim 125^\circ\text{C}$ での予想される動作については、AD8428 のデータシートを参照してください。

絶対最大定格

表 2.

Parameter	Rating
Supply Voltage	$\pm 18\text{ V}$
Output Short-Circuit Current Duration	Indefinite
Maximum Voltage at $-IN$, $+IN$ ¹	$\pm V_S$
Maximum Voltage at $-FIL$, $+FIL$	$\pm V_S$
Differential Input Voltage ¹	$\pm 1\text{ V}$
Maximum Voltage at REF	$\pm V_S$
Temperature Range	
Storage	-65°C to $+150^\circ\text{C}$
Specified	-40°C to $+85^\circ\text{C}$
Maximum Junction Temperature	140°C
Electrostatic Discharge (ESD)	
Human Body Model (HBM)	5000 V
Charged Device Model	1250 V
Machine Model	400 V

¹ これらの規定値を超える電圧に対しては、入力保護抵抗を使用してください。詳細については、AD8428 のデータシートを参照してください。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

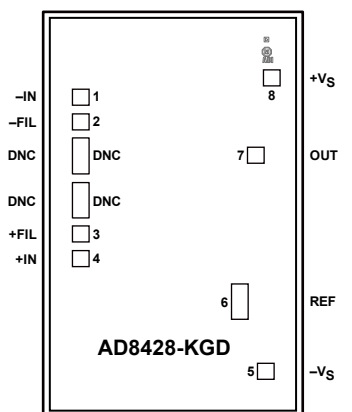
ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



NOTES
1. DNC = DO NOT CONNECT PAD.

20283-002

図 2. パッド構成

表 3. パッド機能の説明

パッド番号	記号	X 座標 (μm)	Y 座標 (μm)	説明
1	-IN	-661	+665	負の入力パッド
2	-FIL	-661	+525	負のフィルタ・パッド
Not applicable	DNC	-661	+331.024	パッドを接続しないでください
Not applicable	DNC	-661	+83.008	パッドを接続しないでください
3	+FIL	-661	-111	正のフィルタ・パッド
4	+IN	-661	-251	正の入力パッド
5	-Vs	+682	-1231	負の電源パッド
6	REF	+538	-839	リファレンス電圧パッド
7	OUT	+626	+337	出力パッド
8	+Vs	+717	+979	正の電源パッド

外形寸法

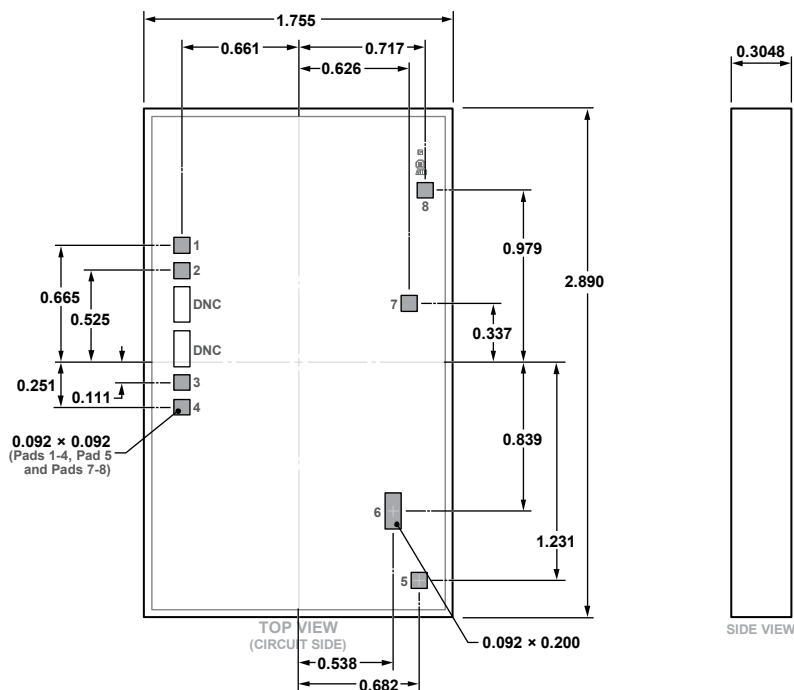


図 3.8 パッド・ベア・ダイ [チップ]
(C-8-16)
寸法：mm

03-11-2019-A

ダイの仕様とアセンブリの推奨事項

表 4. ダイの仕様

Parameter	Value	Unit
Scribe Line Width	90	μm
Die Size	1755 × 2890	μm
Thickness	304.8	μm
Backside	None ¹	Not applicable
Passivation	1 silicon oxide nitride/18 polyimide	μm
Bond Pads Opening (Minimum)	92 × 92	μm
Bond Pad Composition	1.0 aluminum (Al), silicon(Si)/0.5 copper (Cu)	%

¹ 裏面を電位に接続する場合、裏面を-V_Sに接続します。それ以外の場合は、裏面をフローティングのままにします。

表 5. アセンブリの推奨事項

Assembly Component	Recommendation
Die Attach	Hitachi EN4900GC conductive
Bonding Method	0.8 mils, gold
Bonding Sequence	Unspecified

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option
AD8428-KGD-WP	-40°C to +85°C	8-Pad Bare Die [CHIP], Waffle Pack	C-8-16

¹ AD8428-KGD-WP は RoHS 準拠製品です。