



# 広い電源範囲、マイクロパワー レールtoレールの計装アンプ

データシート

AD8420

## 特長

- 最大電源電流: 80  $\mu$ A
- 最小 CMRR: 100 dB
- 重い容量負荷を駆動: 約 700 pF
- レール to レール出力
- 入力電圧範囲がグラウンド以下まで可能
- 外付け抵抗 2 本でゲイン設定
- すべてのゲインで低ゲイン・ドリフトが実現可能
- 電源範囲が非常に広い
  - 単電源動作: 2.7 V~36 V
  - 両電源動作:  $\pm$ 2.7 V~ $\pm$ 18 V
- 帯域幅(G = 100): 2.5 kHz
- 入力電圧ノイズ: 55 nV/ $\sqrt$ Hz
- 高 DC 精度
  - 最大オフセット電圧: 125  $\mu$ V
  - 最大オフセット・ドリフト: 1  $\mu$ V/ $^{\circ}$ C
- 最大差動入力電圧:  $\pm$ 1 V
- 8 ピン MSOP パッケージを採用

## アプリケーション

- ブリッジ・アンプ
- 圧力計測
- 医療計測機器
- 携帯型データ・アキュイジション
- マルチチャンネル・システム

## 概要

AD8420 は、レールtoレール出力と極めて柔軟なデザインを可能にする新しいアーキテクチャを採用した、低価格、マイクロパワー、広い電源範囲の計装アンプです。このアンプは、大きな同相モード信号が存在する中で小さい差動電圧を増幅するように最適化されています。

AD8420 では、優れた入力同相モード範囲を提供する間接電流帰還アーキテクチャを採用しています。AD8420 は従来型計装アンプとは異なり、両電源を必要とせず、グラウンドより少し低い信号も容易に増幅することができます。AD8420 はレールtoレール出力を持ち、出力電圧振幅は入力同相モード電圧から完全に独立しています。

## ピン配置

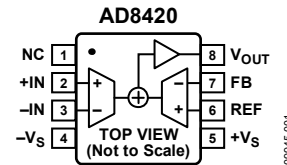


図 1.

表 1. 計装アンプの分類<sup>1</sup>

General Purpose	Zero Drift	Military Grade	Low Power	Digital Gain
AD8221, AD8222	AD8231	AD620	AD8420	AD8250
AD8220, AD8224	AD8290	AD621	AD8235, AD8236	AD8251
AD8226, AD8227	AD8293	AD524	AD627	AD8253
AD8228	AD8553	AD526	AD8226, AD8227	AD8231
AD8295, AD8224	AD8556	AD624	AD623	
	AD8557		AD8223	

<sup>1</sup>最新の計装アンプについては <http://www.analog.com/jp> を参照してください。

AD8420 は単電源動作、マイクロパワー消費電流、レールtoレール出力振幅であるため、バッテリー駆動アプリケーションに最適です。低い電源電圧で動作する場合、レールtoレール出力カステージによりダイナミックレンジを最大化します。AD8420 の両電源動作( $\pm$ 15 V)では低消費電力であるため、医用または工業用の様々な計装アプリケーションに最適です。

AD8420 は 8 ピンの MSOP パッケージを採用しています。このデバイスの性能は  $-40^{\circ}$ C~ $+85^{\circ}$ C の温度範囲で規定され、 $-40^{\circ}$ C~ $+125^{\circ}$ C で動作します。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。  
©2012 Analog Devices, Inc. All rights reserved.

Rev. 0

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル  
電話 03 (5402) 8200  
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー  
電話 06 (6350) 6868

## 目次

特長.....	1	ゲイン精度.....	20
アプリケーション.....	1	入力電圧範囲.....	20
ピン配置.....	1	入力保護.....	20
概要.....	1	レイアウト.....	21
改訂履歴.....	2	REFピンの駆動.....	21
仕様.....	3	入力バイアス電流のリターン・パス.....	22
絶対最大定格.....	7	無線周波数干渉(RFI).....	22
熱抵抗.....	7	出力のバッファリング.....	23
ESDの注意.....	7	アプリケーション情報.....	24
ピン配置およびピン機能説明.....	8	AD8420の心電図(ECG)での応用.....	24
代表的な性能特性.....	9	従来型ブリッジ回路.....	25
動作原理.....	19	4 mA～20 mAの単電源レシーバ.....	25
アーキテクチャ.....	19	外形寸法.....	26
ゲインの設定.....	19	オーダー・ガイド.....	26

## 改訂履歴

3/12—Revision 0: Initial Version

## 仕様

特に指定がない限り、 $+V_S = +5\text{ V}$ 、 $-V_S = 0\text{ V}$ 、 $V_{REF} = 0\text{ V}$ 、 $V_{+IN} = 0\text{ V}$ 、 $V_{-IN} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $G = 1 \sim 1000$ 、 $R_L = 20\text{ k}\Omega$ 、入力換算仕様。  
特に指定がない限り、すべての表 2 既定値は、 $V_S = 3\text{ V}$  から  $V_S = \pm 5\text{ V}$  まで有効。

表 2.

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
COMMON-MODE REJECTION RATIO (CMRR)	$V_{CM} = 0\text{ V}$ to $2.7\text{ V}$				
CMRR DC to 60 Hz		100			dB
CMRR at 1 kHz		100			dB
NOISE					
Voltage Noise					
Spectral Density	$f = 1\text{ kHz}$ , $V_{DIFF} \leq 100\text{ mV}$		55		nV/ $\sqrt{\text{Hz}}$
Peak to Peak	$f = 0.1\text{ Hz}$ to $10\text{ Hz}$ , $V_{DIFF} \leq 100\text{ mV}$		1.5		$\mu\text{V}$ p-p
Current Noise					
Spectral Density	$f = 1\text{ kHz}$		80		fA/ $\sqrt{\text{Hz}}$
Peak to Peak	$f = 0.1\text{ Hz}$ to $10\text{ Hz}$		3		pA p-p
VOLTAGE OFFSET					
Offset	$V_S = 3\text{ V}$ to $V_S = 5\text{ V}$ $V_S = \pm 5\text{ V}$			125 150	$\mu\text{V}$ $\mu\text{V}$
Average Temperature Coefficient	$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$			1	$\mu\text{V}/^\circ\text{C}$
Offset RTI vs. Supply (PSR)	$V_S = 2.7\text{ V}$ to $5\text{ V}$	86			dB
INPUTS	Valid for REF and FB pair, as well as +IN and -IN				
Input Bias Current <sup>1</sup>	$T_A = +25^\circ\text{C}$ $T_A = +85^\circ\text{C}$ $T_A = -40^\circ\text{C}$		20	27 24 30	nA nA nA
Average Temperature Coefficient	$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$		30		pA/ $^\circ\text{C}$
Input Offset Current	$T_A = +25^\circ\text{C}$ $T_A = +85^\circ\text{C}$ $T_A = -40^\circ\text{C}$			1 1 1	nA nA nA
Average Temperature Coefficient	$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$		0.5		pA/ $^\circ\text{C}$
Input Impedance					
Differential			130 2		M $\Omega$  pF
Common Mode			1000 2		M $\Omega$  pF
Differential Input Operating Voltage	$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$	-1		+1	V
Input Operating Voltage (+IN, -IN, REF, or FB)	$T_A = +25^\circ\text{C}$ $T_A = +85^\circ\text{C}$ $T_A = -40^\circ\text{C}$	$-V_S - 0.15$ $-V_S - 0.05$ $-V_S - 0.2$		$+V_S - 2.2$ $+V_S - 1.8$ $+V_S - 2.7$	V V V
DYNAMIC RESPONSE					
Small Signal -3 dB Bandwidth					
G = 1			250		kHz
G = 10			25		kHz
G = 100			2.5		kHz
G = 1000			0.25		kHz
Settling Time 0.01%	$V_S = \pm 5\text{ V}$				
G = 1	-1 V to +1 V output step		3		$\mu\text{s}$
G = 10	-4.5 V to +4.5 V output step		130		$\mu\text{s}$
G = 100	-4.5 V to +4.5 V output step		1		ms
Slew Rate			1		V/ $\mu\text{s}$
GAIN <sup>2</sup>	$G = 1 + (R_2/R_1)$				
Gain Range		1		1000	V/V
Gain Error					
G = 1	$V_{OUT} = 0.1\text{ V}$ to $1.1\text{ V}$ , $V_{REF} = 0.1\text{ V}$			0.02	%
G = 10 to 1000	$V_{OUT} = 0.2\text{ V}$ to $4.8\text{ V}$		0.05	0.1	%
Gain vs. Temperature	$T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$			10	ppm/ $^\circ\text{C}$

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
OUTPUT					
Output Swing	$V_S = 5\text{ V}$ , $R_L = 10\text{ k}\Omega$ to midsupply $V_S = \pm 5\text{ V}$ , $R_L = 20\text{ k}\Omega$ to ground $T_A = +25^\circ\text{C}$ $T_A = +85^\circ\text{C}$ $T_A = -40^\circ\text{C}$	$-V_S + 0.1$ $-V_S + 0.1$ $-V_S + 0.1$		$+V_S - 0.15$ $+V_S - 0.2$ $+V_S - 0.15$	V V V
Short-Circuit Current			10		mA
POWER SUPPLY					
Operating Range	Single-supply operation <sup>3</sup>	2.7		36	V
Quiescent Current	$V_S = 5\text{ V}$ $T_A = +25^\circ\text{C}$ $T_A = +85^\circ\text{C}$ $T_A = -40^\circ\text{C}$	55	70	80 95 65	$\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$
TEMPERATURE RANGE					
Specified		-40		+85	$^\circ\text{C}$
Operational <sup>4</sup>		-40		+125	$^\circ\text{C}$

<sup>1</sup> 入力ステージでは PNP トランジスタを使っているため、デバイスから常に入力バイアス電流が流出しています。

<sup>2</sup>  $G > 1$  の場合、FB ピンのバイアス電流による誤差などのこれらの仕様の他に、外付け抵抗 R1 と外付け抵抗 R2 による誤差を考慮する必要があります。

<sup>3</sup>  $V_{+IN}$ 、 $V_{-IN}$ 、 $V_{REF} = 0\text{ V}$  に対して表示する最小電源電圧。

<sup>4</sup>  $85^\circ\text{C} \sim 125^\circ\text{C}$  での動作については、代表的な性能特性のセクションを参照してください。

特に指定がない限り、 $+V_S = +15\text{ V}$ 、 $-V_S = -15\text{ V}$ 、 $V_{REF} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $G = 1 \sim 1000$ 、 $R_L = 20\text{ k}\Omega$ 、入力換算仕様。

表 3.

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
COMMON-MODE REJECTION RATIO (CMRR)	$V_{CM} = -10\text{ V to } +10\text{ V}$				
CMRR DC to 60 Hz		100			dB
CMRR at 1 kHz		100			dB
NOISE					
Voltage Noise					
Spectral Density	$f = 1\text{ kHz}$ , $V_{DIFF} \leq 100\text{ mV}$		55		nV/ $\sqrt{\text{Hz}}$
Peak to Peak	$f = 0.1\text{ Hz to } 10\text{ Hz}$ , $V_{DIFF} \leq 100\text{ mV}$		1.5		$\mu\text{V p-p}$
Current Noise					
Spectral Density	$f = 1\text{ kHz}$		80		fA/ $\sqrt{\text{Hz}}$
Peak to Peak	$f = 0.1\text{ Hz to } 10\text{ Hz}$		3		pA p-p
VOLTAGE OFFSET					
Offset	$V_S = \pm 15\text{ V}^1$			250	$\mu\text{V}$
Average Temperature Coefficient	$T_A = -40^\circ\text{C to } +85^\circ\text{C}$			1	$\mu\text{V}/^\circ\text{C}$
Offset RTI vs. Supply (PSR)	$V_S = \pm 15\text{ V}$	100			dB
INPUTS	Valid for REF and FB pair, as well as +IN and -IN				
Input Bias Current <sup>2</sup>	$T_A = +25^\circ\text{C}$		20	27	nA
	$T_A = +85^\circ\text{C}$			24	nA
	$T_A = -40^\circ\text{C}$			30	nA
Average Temperature Coefficient	$T_A = -40^\circ\text{C to } +85^\circ\text{C}$		30		pA/ $^\circ\text{C}$
Input Offset Current	$T_A = +25^\circ\text{C}$			1	nA
	$T_A = +85^\circ\text{C}$			1	nA
	$T_A = -40^\circ\text{C}$			1	nA
Average Temperature Coefficient	$T_A = -40^\circ\text{C to } +85^\circ\text{C}$		0.5		pA/ $^\circ\text{C}$
Input Impedance					
Differential			130 3		M $\Omega$  pF
Common Mode			1000 3		M $\Omega$  pF
Differential Input Operating Voltage	$T_A = -40^\circ\text{C to } +85^\circ\text{C}$	-1		1	V
Input Operating Voltage (+IN, -IN, REF, or FB)	$T_A = +25^\circ\text{C}$	$-V_S - 0.15$		$+V_S - 2.2$	V
	$T_A = +85^\circ\text{C}$	$-V_S - 0.05$		$+V_S - 1.8$	V
	$T_A = -40^\circ\text{C}$	$-V_S - 0.2$		$+V_S - 2.7$	V
DYNAMIC RESPONSE					
Small Signal -3 dB Bandwidth					
G = 1			250		kHz
G = 10			25		kHz
G = 100			2.5		kHz
G = 1000			0.25		kHz
Settling Time 0.01%					
G = 1	-1 V to +1 V output step		3		$\mu\text{s}$
G = 10	-5 V to +5 V output step		130		$\mu\text{s}$
G = 100	-5 V to +5 V output step		1		ms
Slew Rate			1		V/ $\mu\text{s}$
GAIN <sup>3</sup>	$G = 1 + (R_2/R_1)$				
Gain Range		1		1000	V/V
Gain Error					
G = 1	$V_{OUT} = \pm 1\text{ V}$			0.02	%
G = 10 to 1000	$V_{OUT} = \pm 10\text{ V}$		0.05	0.1	%
Gain vs. Temperature	$T_A = -40^\circ\text{C to } +85^\circ\text{C}$			10	ppm/ $^\circ\text{C}$
OUTPUT					
Output Swing					
$R_L = 20\text{ k}\Omega$ to Ground	$T_A = +25^\circ\text{C}$	$-V_S + 0.13$		$+V_S - 0.2$	V
	$T_A = +85^\circ\text{C}$	$-V_S + 0.15$		$+V_S - 0.23$	V
	$T_A = -40^\circ\text{C}$	$-V_S + 0.11$		$+V_S - 0.16$	V
Short-Circuit Current			10		mA

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
POWER SUPPLY					
Operating Range	Dual-supply operation <sup>4</sup>	±2.7		±18	V
Quiescent Current	$V_S = \pm 15\text{ V}$ $T_A = +25^\circ\text{C}$ $T_A = +85^\circ\text{C}$ $T_A = -40^\circ\text{C}$	70	85	100 120 90	$\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$
TEMPERATURE RANGE					
Specified		-40		+85	$^\circ\text{C}$
Operational <sup>5</sup>		-40		+125	$^\circ\text{C}$

<sup>1</sup> オフセット電圧対電源については、代表的な性能特性のセクションを参照してください。

<sup>2</sup> 入力ステージでは PNP トランジスタを使っているため、デバイスから常に入力バイアス電流が流出しています。

<sup>3</sup>  $G > 1$  の場合、FB ピンのバイアス電流による誤差などのこれらの仕様の他に、外付け抵抗 R1 と外付け抵抗 R2 による誤差を考慮する必要があります。

<sup>4</sup>  $V_{+IN}$ 、 $V_{-IN}$ 、 $V_{REF} = 0\text{ V}$  に対する最小正電源電圧。  $V_{+IN}$ 、 $V_{-IN}$ 、 $V_{REF} = -V_S$  では、最小電源電圧は  $\pm 1.35\text{ V}$ 。

<sup>5</sup>  $85^\circ\text{C} \sim 125^\circ\text{C}$  での動作については、代表的な性能特性のセクションを参照してください。

## 絶対最大定格

表 4.

Parameter	Rating
Supply Voltage	$\pm 18$ V
Output Short-Circuit Current	Indefinite
Maximum Voltage at -IN or +IN	$-V_S + 40$ V
Minimum Voltage at -IN or +IN	$-V_S - 0.5$ V
Maximum Voltage at REF or FB	$+V_S + 0.5$ V
Minimum Voltage at REF or FB	$-V_S - 0.5$ V
Storage Temperature Range	$-65^{\circ}\text{C}$ to $+150^{\circ}\text{C}$
ESD	
Human Body Model	2.5 kV
Charge Device Model	1.5 kV
Machine Model	0.1 kV

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## 熱抵抗

$\theta_{JA}$  は、自然空冷のデバイスで規定。

表 5.

Package	$\theta_{JA}$	Unit
8-Lead MSOP, 4-Layer JEDEC Board	135	$^{\circ}\text{C}/\text{W}$

## ESDの注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能説明

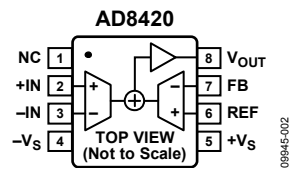


図 2. ピン配置

表 6. ピン機能の説明

ピン番号	記号	説明
1	NC	このピンは内部で接続されていません。CMRR の周波数特性とリーク性能を得るためには、このピンを負電源へ接続してください。
2	+IN	正入力。
3	-IN	負側入力。
4	-Vs	負電源。
5	+Vs	正電源。
6	REF	リファレンス入力。
7	FB	帰還入力。
8	V <sub>OUT</sub>	出力。



## 代表的な性能特性

特に指定がない限り、 $T = 25^{\circ}\text{C}$ 、 $+V_S = 5\text{ V}$ 、 $R_L = 20\text{ k}\Omega$ 。

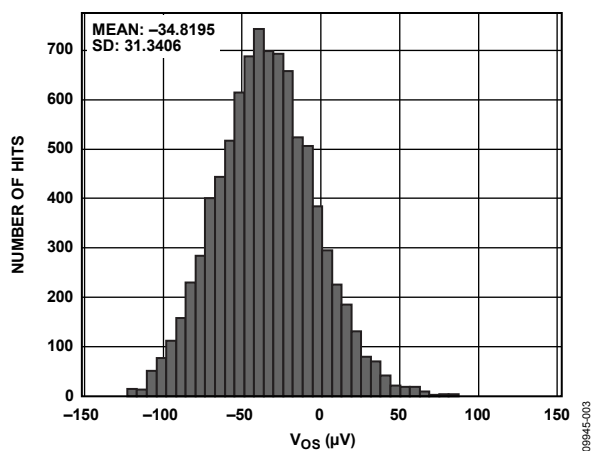


図 3.入力オフセット電圧の分布

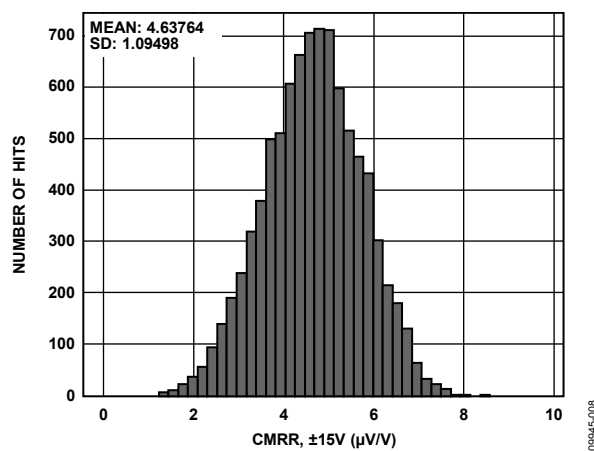


図 6.CMRR の分布

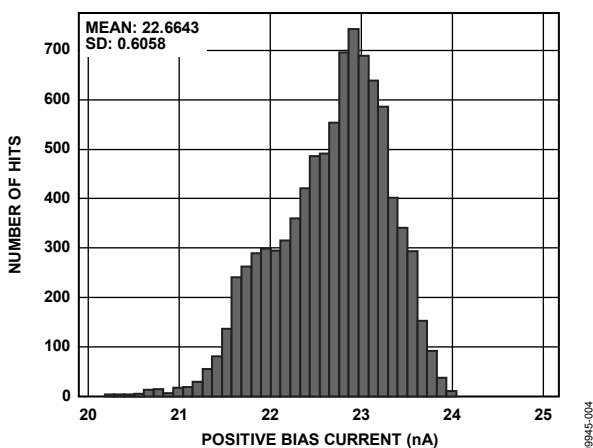


図 4.入力バイアス電流の分布

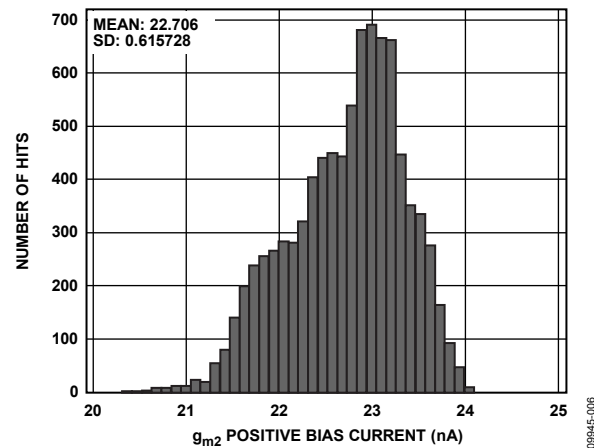


図 7.REF、FB バイアス電流の分布

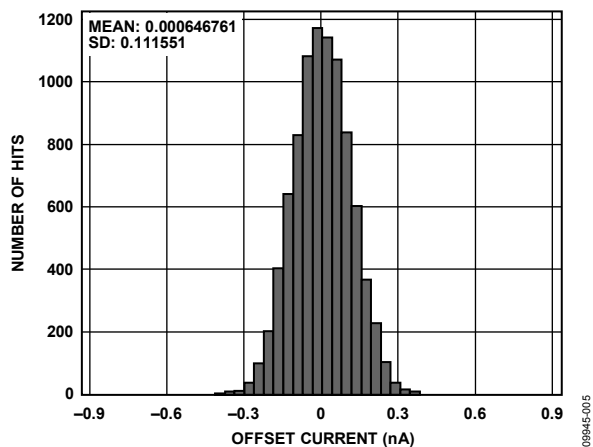


図 5.入力オフセット電流の分布

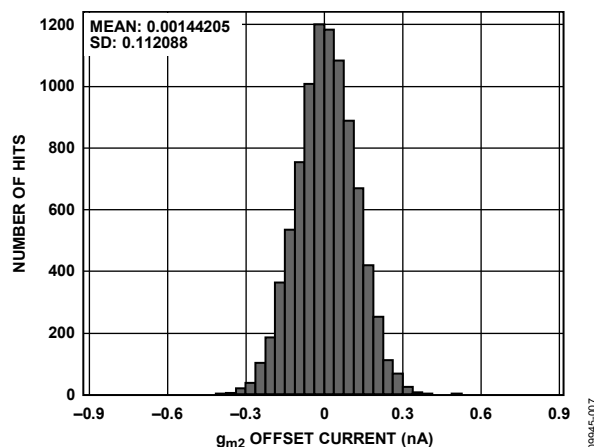


図 8.REF、FB オフセット電流の分布

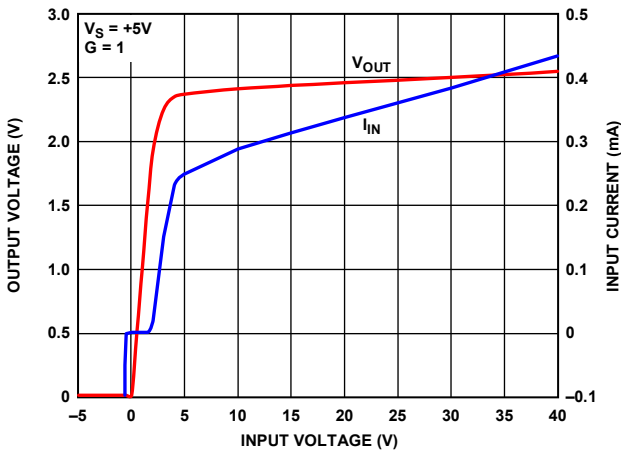


図 9. 入力過電圧性能、 $G = 1$

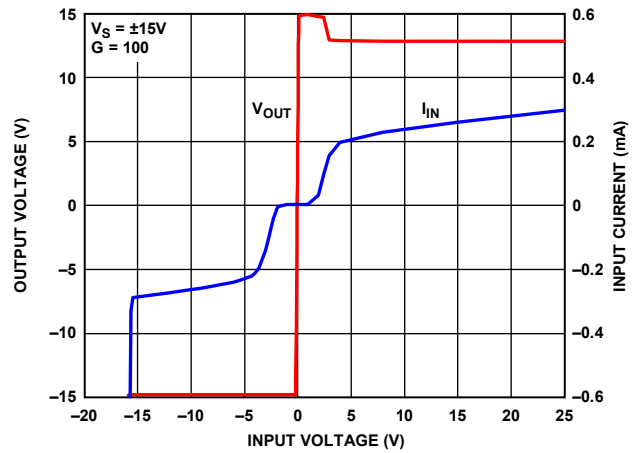


図 12. 入力過電圧性能、 $G = 100$ 、 $V_S = \pm 15\text{ V}$

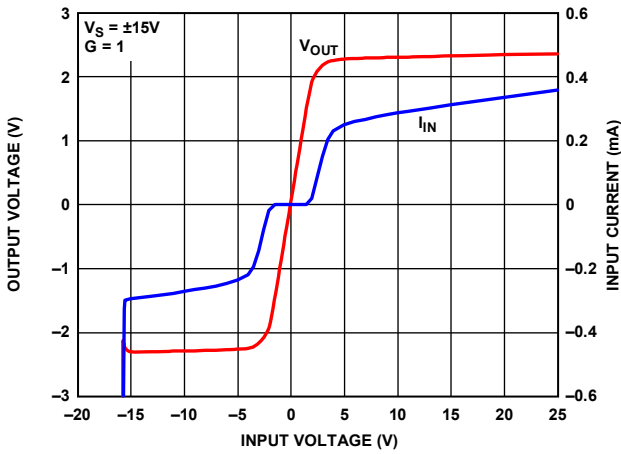


図 10. 入力過電圧性能  
 $G = 1$ 、 $V_S = \pm 15\text{ V}$

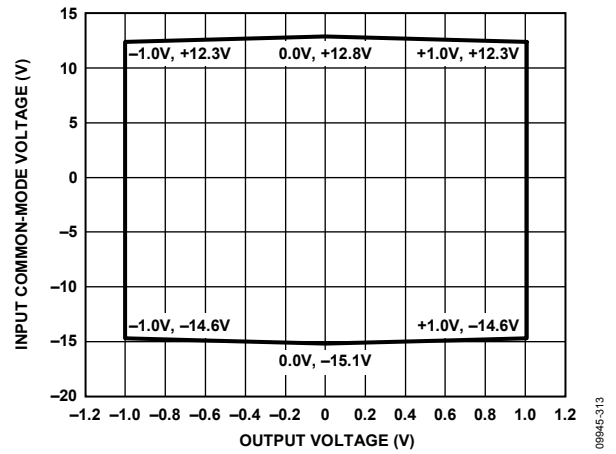


図 13. 出力電圧対入力同相モード電圧  
 $G = 1$ 、 $V_S = \pm 15\text{ V}$

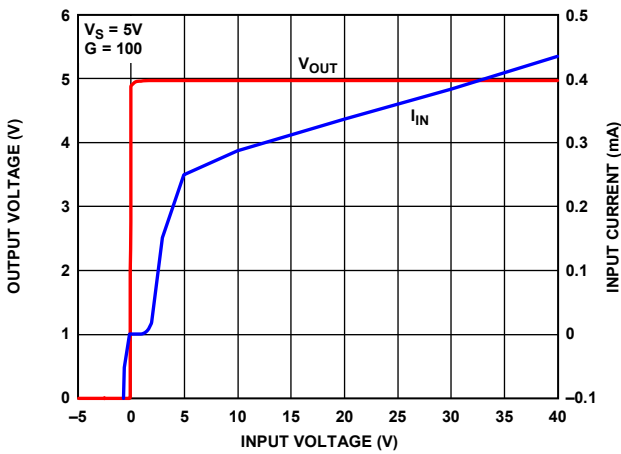


図 11. 入力過電圧性能  
 $G = 100$

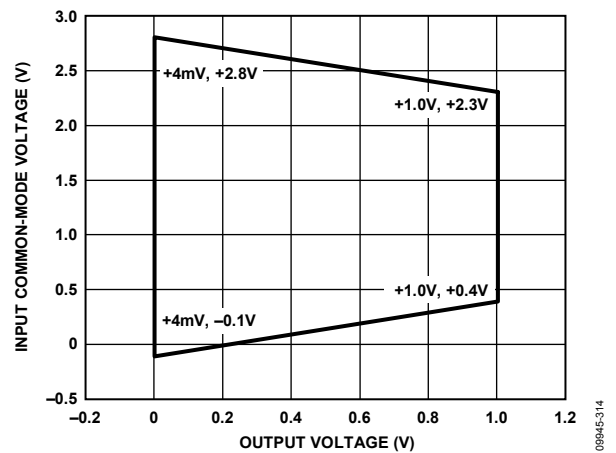


図 14. 出力電圧対入力同相モード電圧  
 $G = 1$ 、 $V_S = 5\text{ V}$

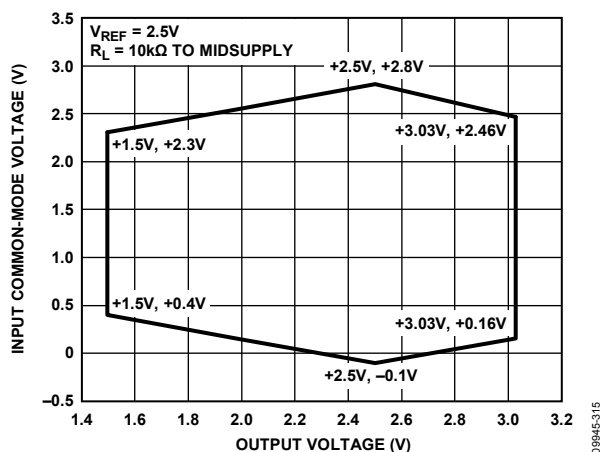


図 15.出力電圧対入力同相モード電圧  
G = 1、 $V_S = 5V$ 、 $V_{REF} = 2.5V$

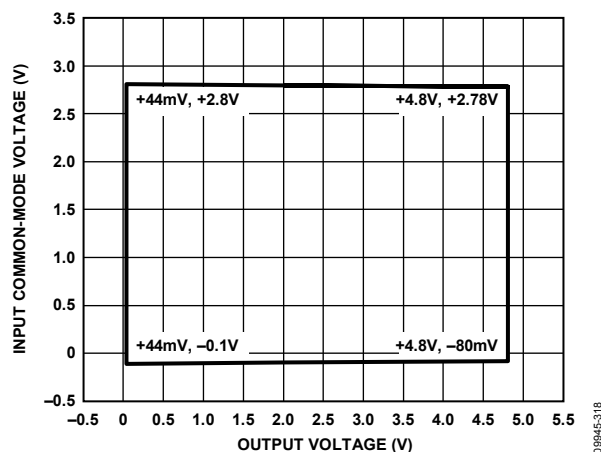


図 18.出力電圧対入力同相モード電圧  
G = 100、 $V_S = 5V$

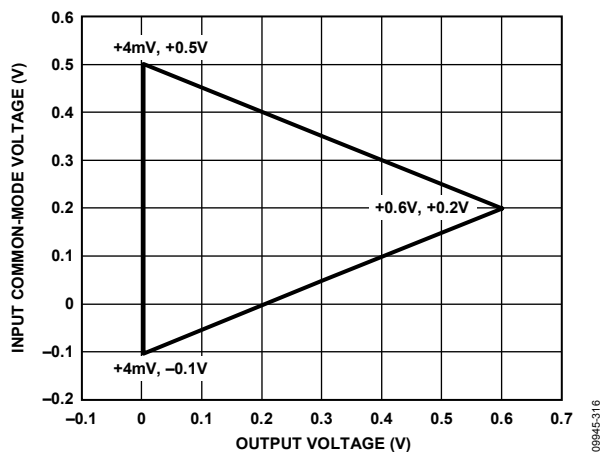


図 16.出力電圧対入力同相モード電圧  
G = 1、 $V_S = 2.7V$

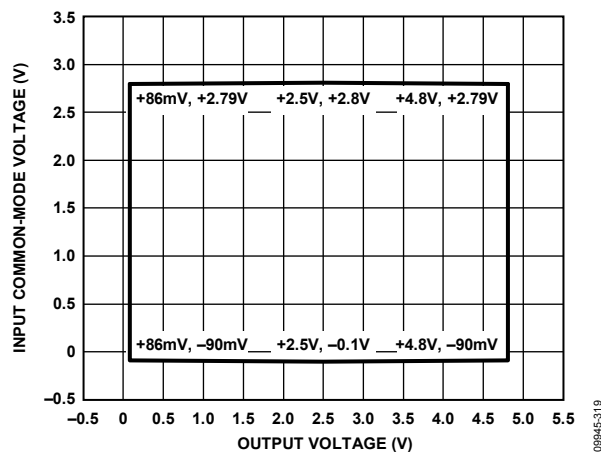


図 19.出力電圧対入力同相モード電圧  
G = 100、 $V_S = 5V$ 、 $V_{REF} = 2.5V$

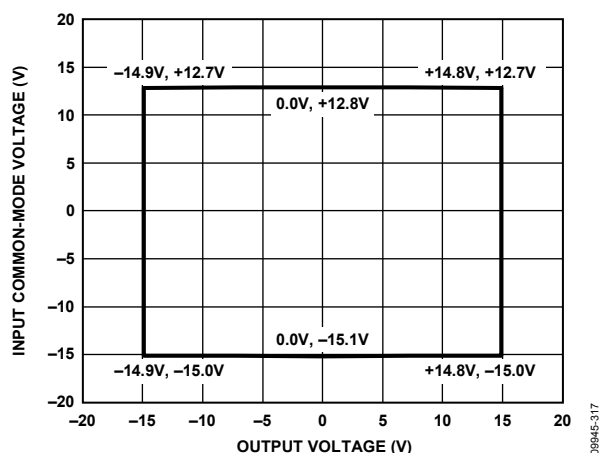


図 17.出力電圧対入力同相モード電圧  
G = 100、 $V_S = \pm 15V$

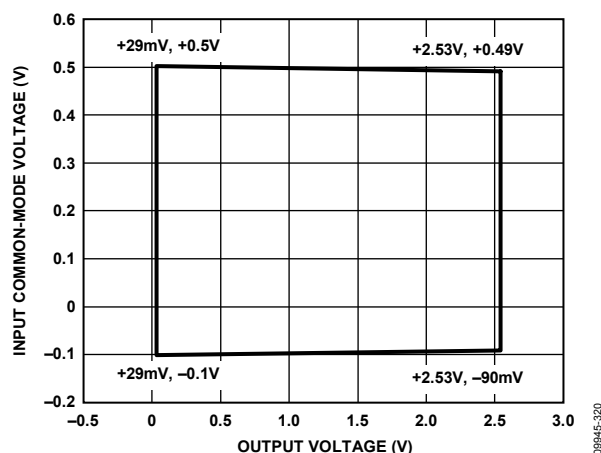


図 20.出力電圧対入力同相モード電圧  
G = 100、 $V_S = 2.7V$

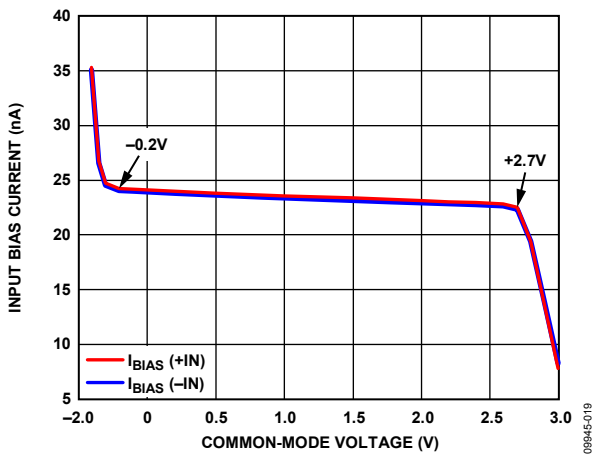


図 21.同相モード電圧対入力バイアス電流

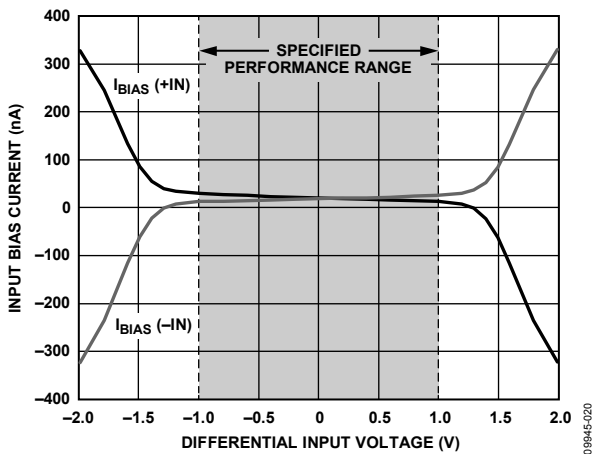


図 22.差動入力電圧対入力バイアス電流、 $V_S = \pm 15$

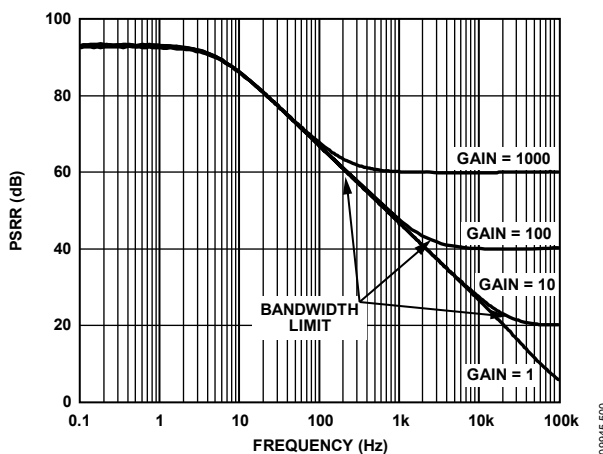


図 23.PSRR の周波数特性、5 V 電源

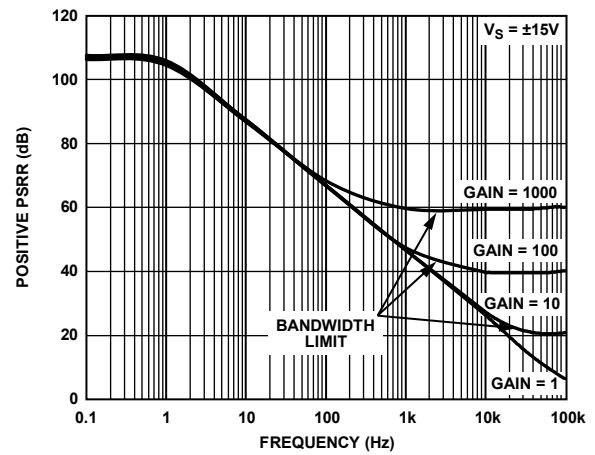


図 24.正の PSRR の周波数特性、RTI、 $V_S = \pm 15$  V

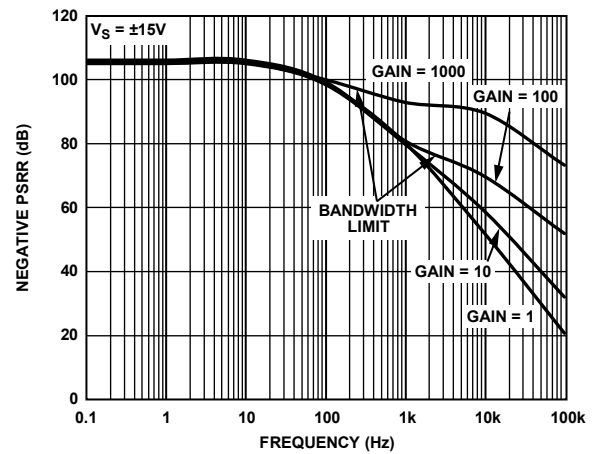


図 25.負の PSRR の周波数特性、RTI、 $V_S = \pm 15$  V

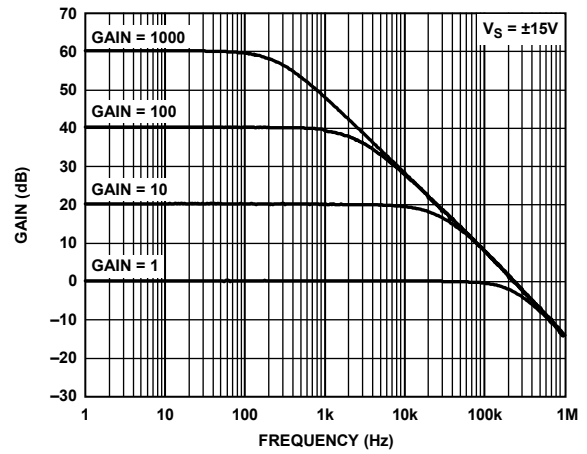


図 26.ゲインの周波数特性

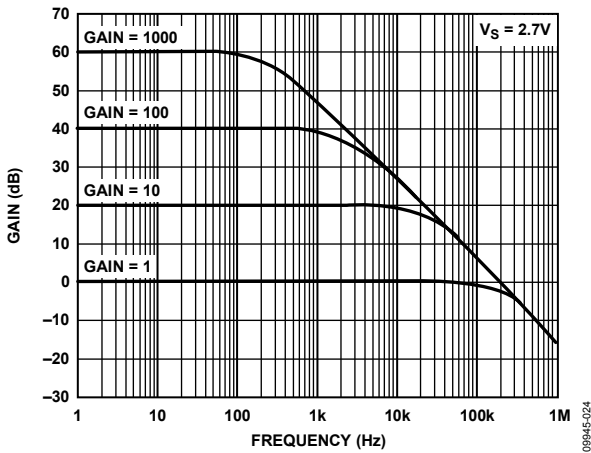


図 27.ゲインの周波数特性、2.7 V 単電源

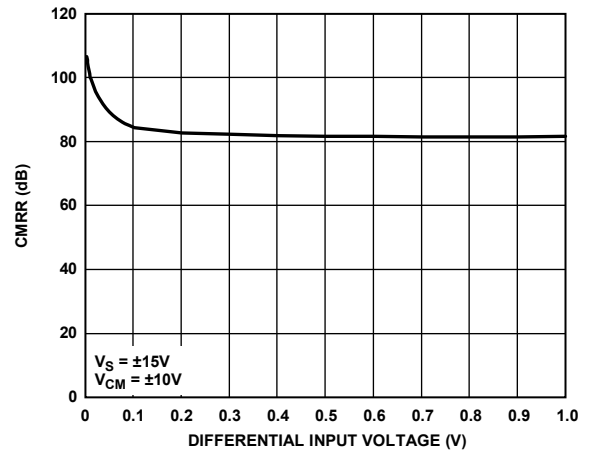


図 30.差動入力電圧対 CMRR

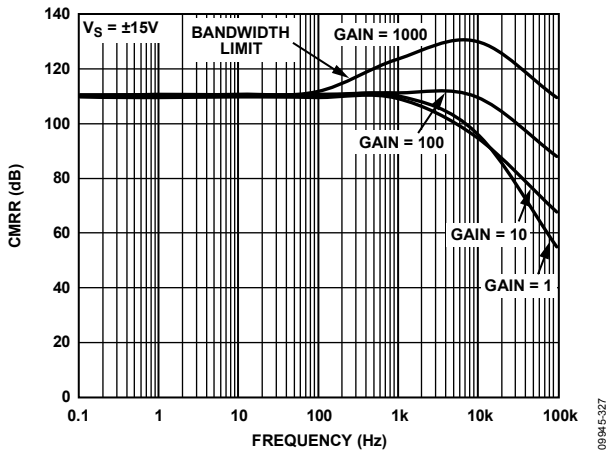


図 28.CMRR の周波数特性  
RTI、 $V_S = \pm 15V$

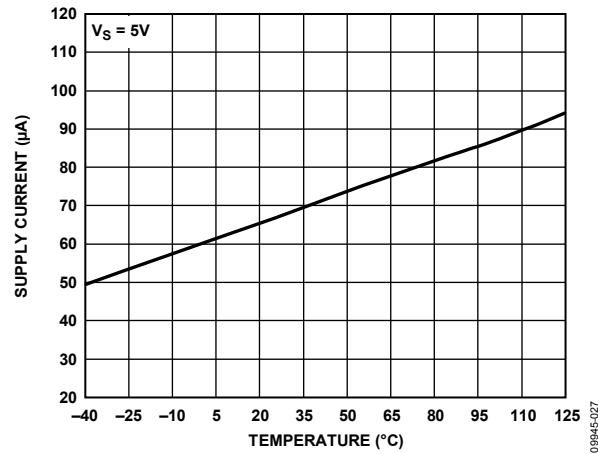


図 31.電源電流の温度特性、 $V_S = +5V$

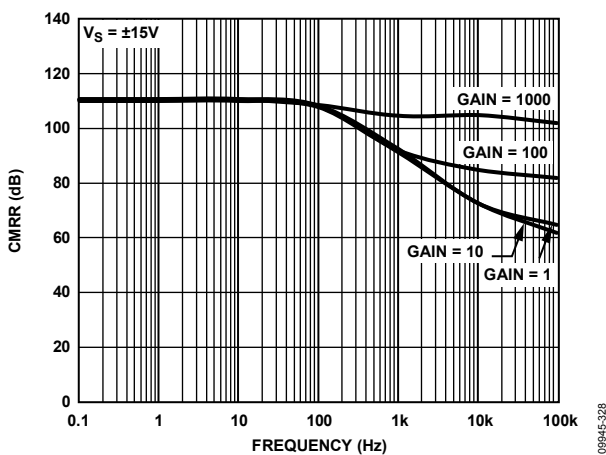


図 29.CMRR の周波数特性  
RTI、1 kΩ ソース不平衡、 $V_S = \pm 15V$

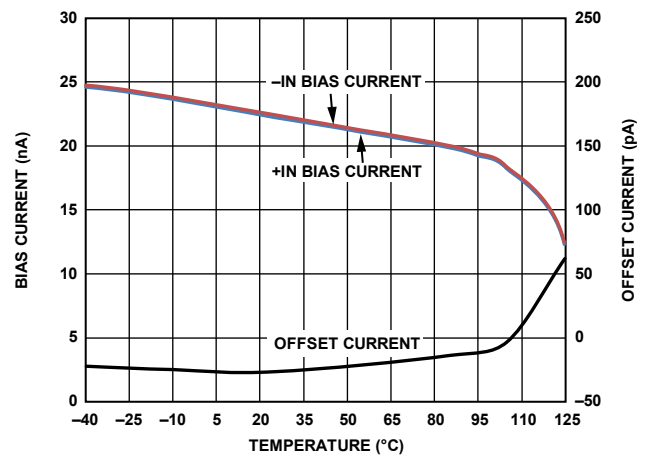
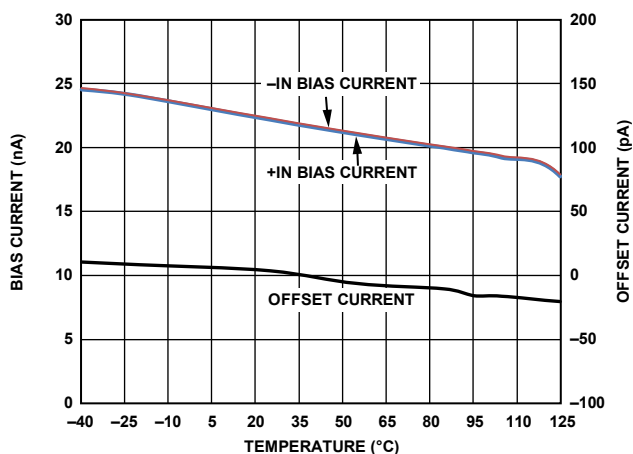
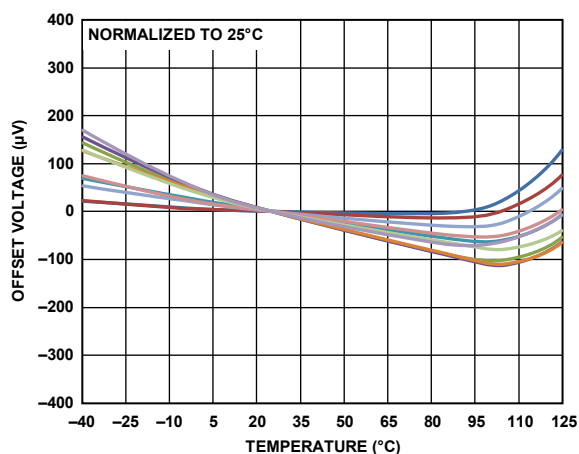


図 32.入力バイアス電流と入力オフセット電流の温度特性



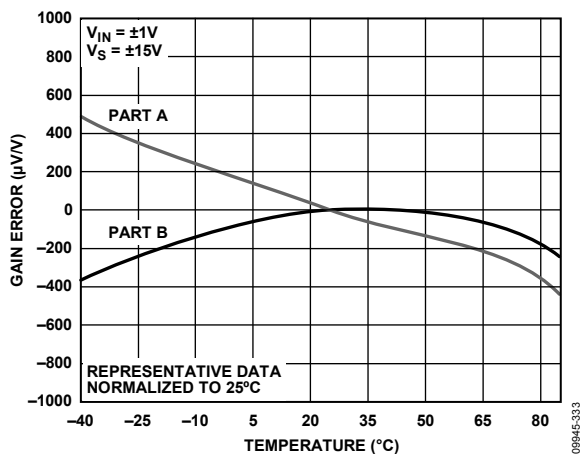
09945-332

図 33. FB、REF バイアス電流と FB、REF オフセット電流の温度特性



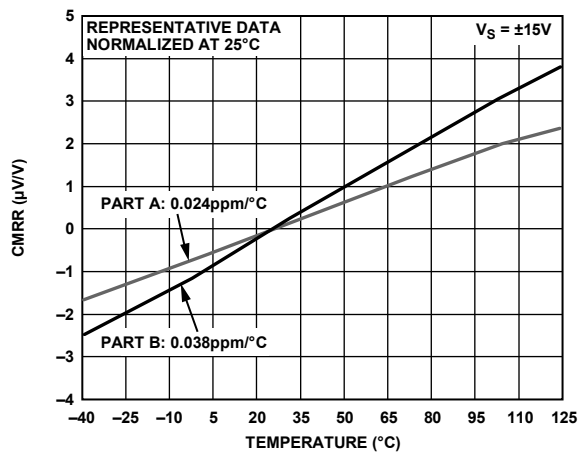
09945-031

図 36. オフセット・ドリフト



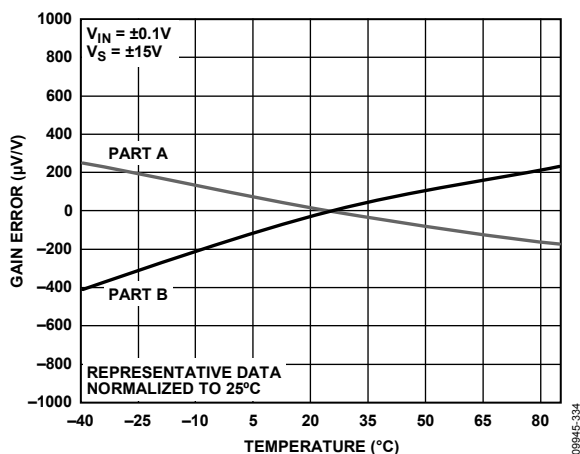
09945-333

図 34. ゲイン誤差の温度特性、 $G = 1$ 、 $V_{IN} = \pm 1V$ 、 $V_S = \pm 15V$



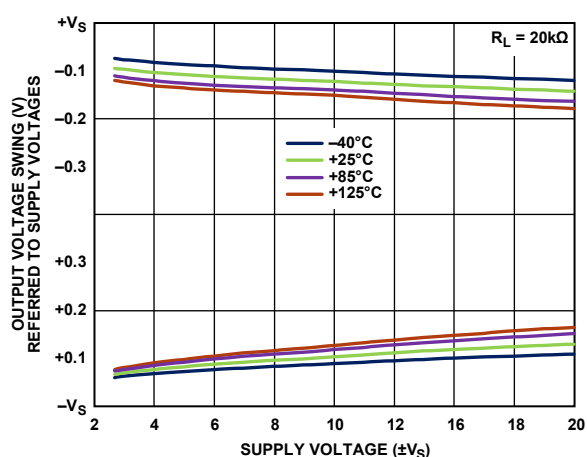
09945-032

図 37. CMRR の温度特性、 $G = 1$ 、 $V_S = \pm 15V$



09945-334

図 35. ゲイン誤差の温度特性、 $G = 1$ 、 $V_{IN} = \pm 0.1V$ 、 $V_S = \pm 15V$



09945-035

図 38. 電源電圧対出力電圧振幅、 $R_L = 20k\Omega$

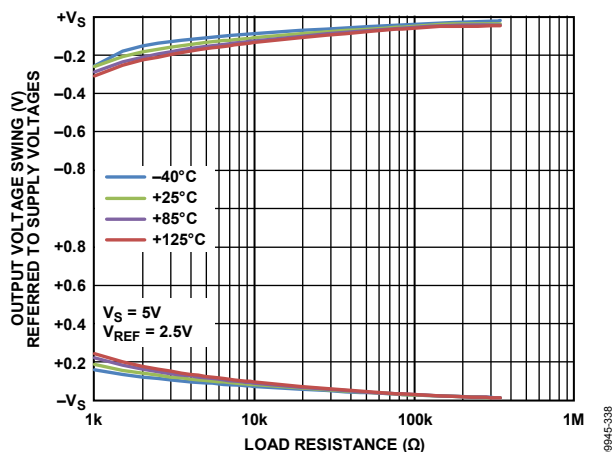


図 39. 負荷抵抗対出力電圧振幅、 $V_S = 5\text{ V}$

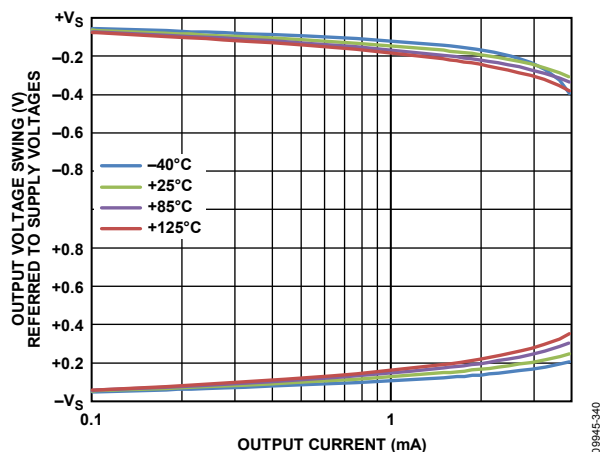


図 42. 出力電流対出力電圧振幅、 $V_S = \pm 15$

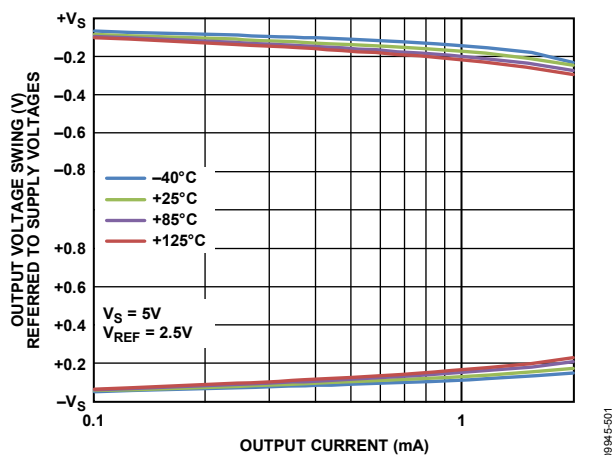


図 40. 負荷抵抗対出力電圧振幅、 $V_S = 5\text{ V}$

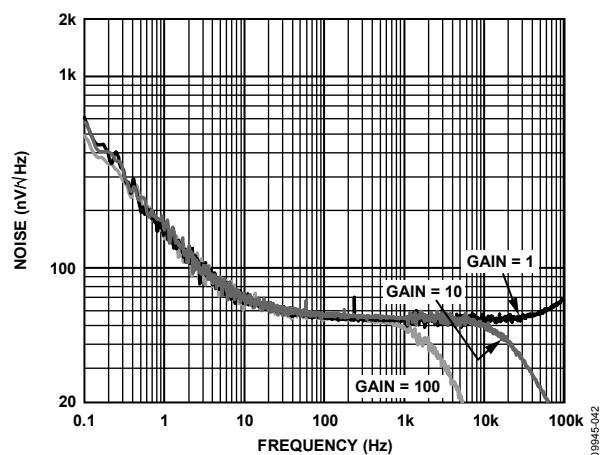


図 43. 電圧ノイズ・スペクトル密度の周波数特性、RTI

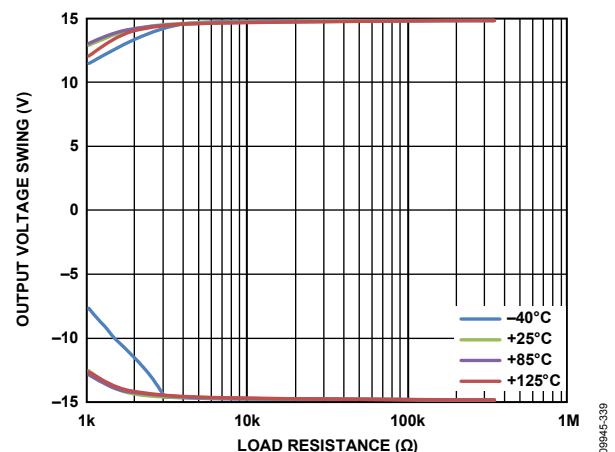


図 41. 負荷抵抗対出力電圧振幅、 $V_S = \pm 15\text{ V}$

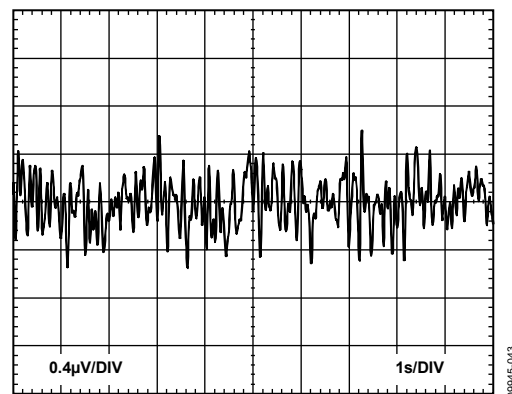


図 44. 0.1 Hz~10 Hz での RTI 電圧ノイズ、 $G = 1$

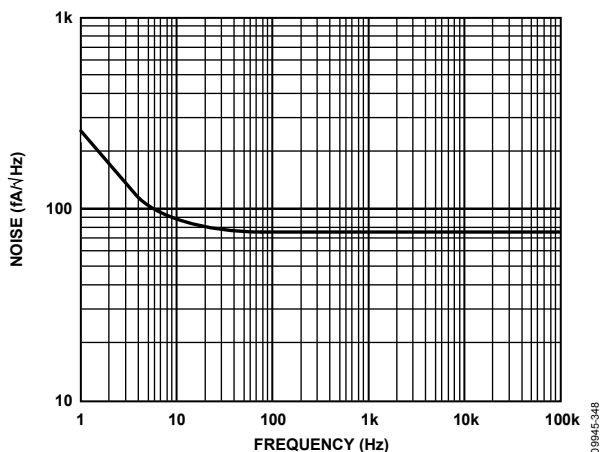


図 45.電流ノイズ・スペクトル密度の周波数特性

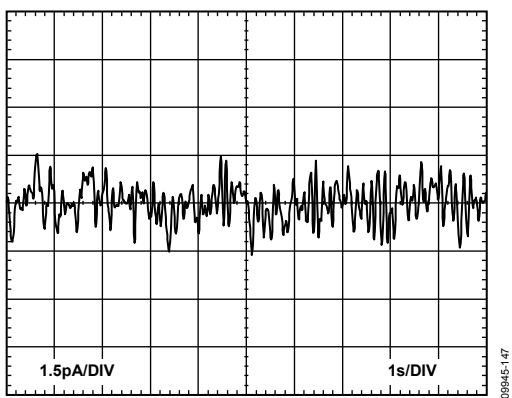


図 46.0.1 Hz~10 Hz での電流ノイズ

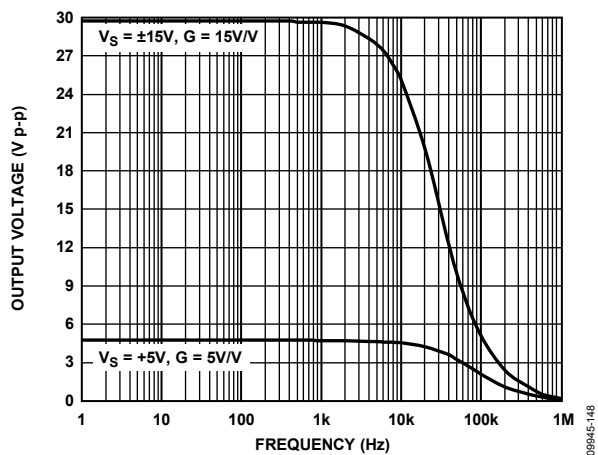


図 47.大信号周波数応答

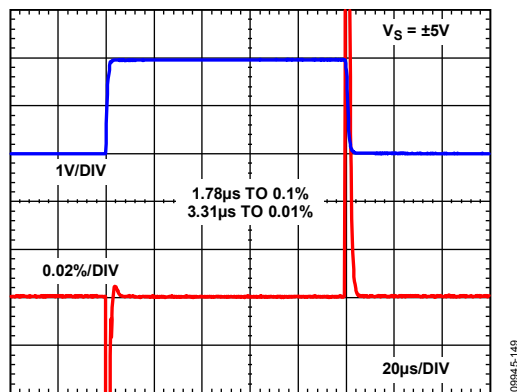


図 48.大信号パルス応答とセトリング・タイム、G = 1

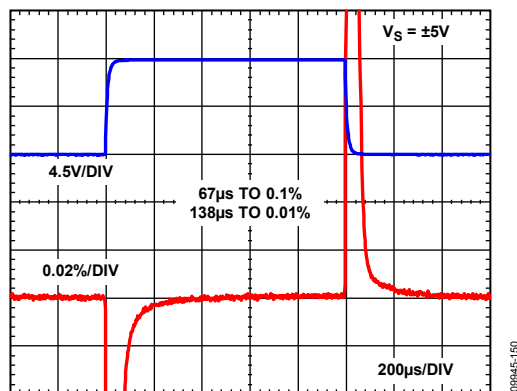


図 49.大信号パルス応答とセトリング・タイム、G = 10

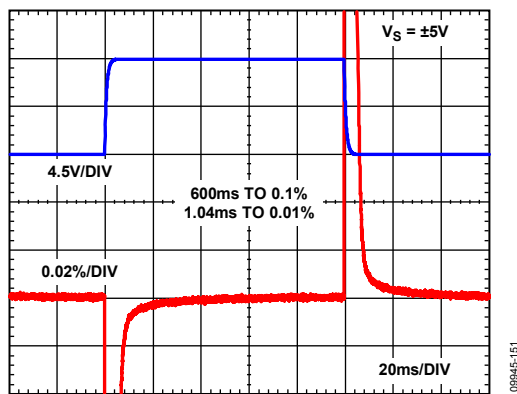
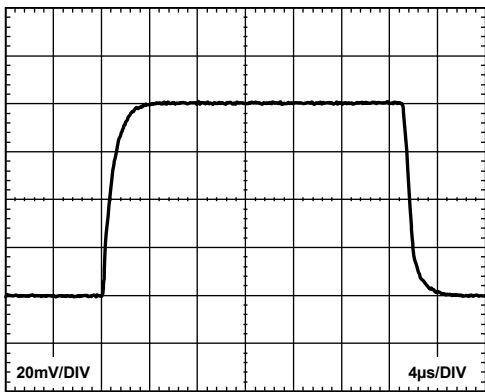


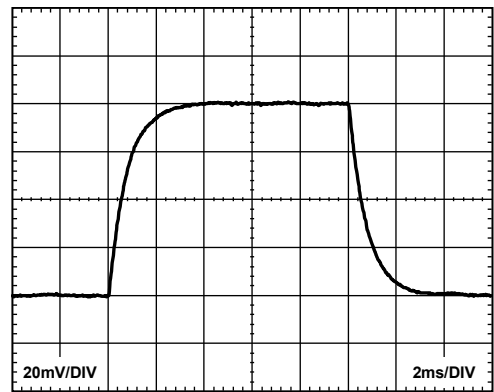
図 50.大信号パルス応答とセトリング・タイム  
G = 100





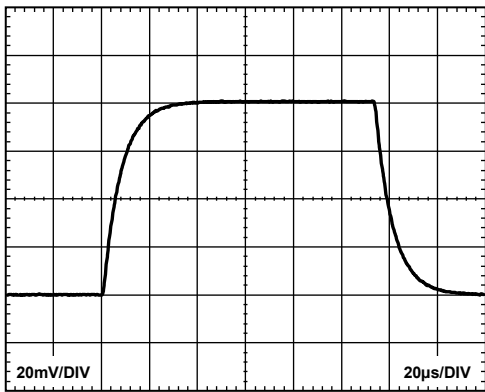
09945-051

図 51.小信号パルス応答  
G = 1、 $R_L = 20\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$



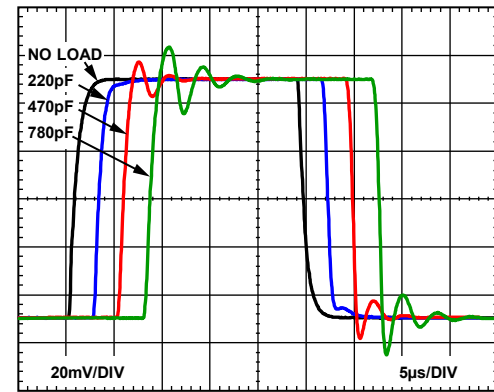
09945-054

図 54.小信号パルス応答  
G = 1000、 $R_L = 20\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$



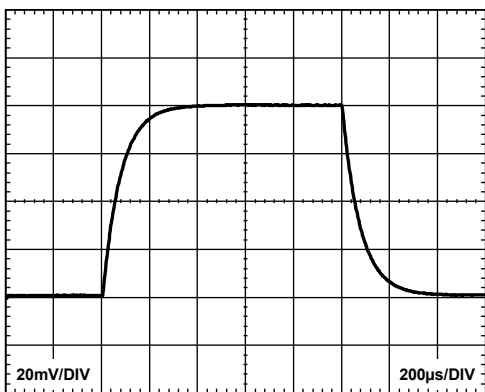
09945-052

図 52.小信号パルス応答  
G = 10、 $R_L = 20\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$



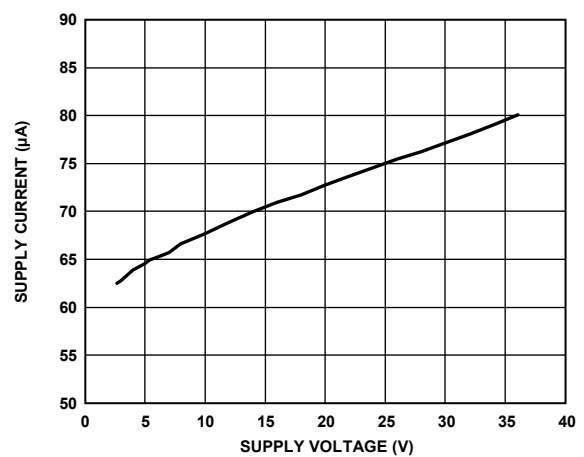
09945-055

図 55.様々な容量負荷での小信号応答  
G = 1、 $R_L = \infty$



09945-053

図 53.小信号パルス応答  
G = 100、 $R_L = 20\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$



09945-057

図 56.電源電圧対電源電流

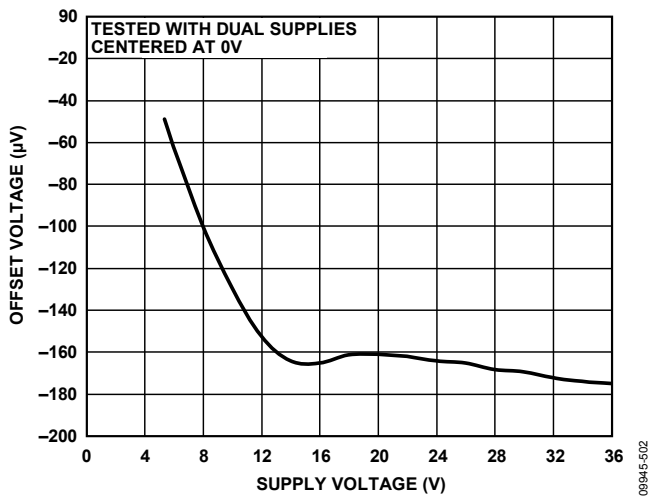


図 57.電源電圧対オフセット電圧

動作原理

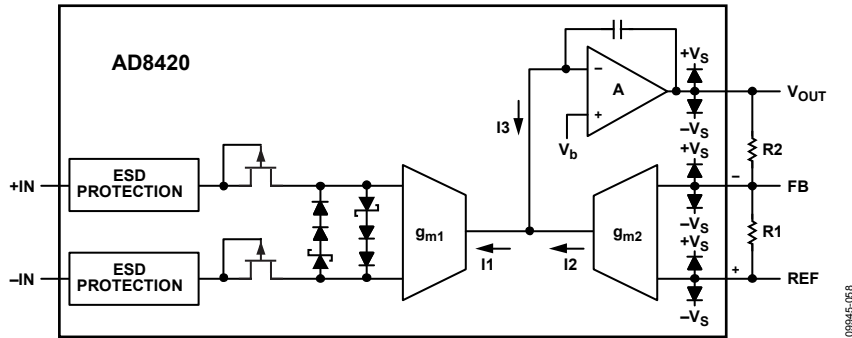


図 58.簡略化した回路図

アーキテクチャ

AD8420 は、電圧を電流へ変換する一致した 2 個の相互コンダクタンス・アンプと電流を電圧へ変換する 1 個の積分器アンプから構成される間接電流帰還回路を採用しています。

AD8420 の場合、入力+INと-INの間に正の差動電圧が加えられるまですべての初期電圧と電流はゼロであるものと見なします。相互コンダクタンス・アンプ gm1 はこの入力電圧を電流 I1 へ変換します。gm2 間の初期電圧はゼロであるため、I2 はゼロで I3=I1 となります。

I3 は積分されて出力になり、出力電圧 VOUT が増加します。この電圧は増加し続け、この増加は入力 gm1 間と同じ差動入力電圧が入力 gm2 間に複製されて、I1 に等しい電流(I2)が発生されるまで続きます。これにより、出力が安定した電圧を維持するように差電流 I3 がゼロに減少します。図 58 に示す構成のゲインは、R2 と R1 により設定されます。

従来型の計装アンプでは、入力同相モード電圧により有効出力振幅が制限されます(一般に「六角形プロット」で図示)。

AD8420 は入力差動信号を電流へ変換するため、この制約はありません。片方の電源レールに近い同相モード電圧を持つ信号を増幅する際には、このことが特に重要です。

強固さと使い易さを向上させるため、AD8420 は入力に過電圧保護機能を内蔵しています。この保護方式を使うと、デバイスに損傷を与えることなく広い差動入力電圧が可能になります。

ゲインの設定

AD8420 の伝達関数は次式で表されます。

$$V_{OUT} = G(V_{+IN} - V_{-IN}) + V_{REF}$$

ここで、

$$G = 1 + \frac{R2}{R1}$$

表 7.様々なゲインに対する推奨抵抗値、1%抵抗

R1 (kΩ)	R2 (kΩ)	Gain
None	Short	1.00
49.9	49.9	2.00
20	80.6	5.03
10	90.9	10.09
5	95.3	20.06
2	97.6	49.8
1	100	101
1	200	201
1	499	500
1	1000	1001

R2 対 R1 の比でゲインを設定する際、抵抗の絶対値は設計者が決定します。値が大きいくほど消費電力と出力負荷が小さくなり、値が小さいほど FB 入力バイアス電流とオフセット電流誤差が制限されます。最適な出力振幅と歪み性能のためには、(R1 + R2) || RL ≥ 20 kΩ としてください。

大きな値の帰還抵抗を可能にすると同時に FB バイアス電流誤差を制限する方法は、REF 端子と直列に R1 || R2 の値の抵抗を接続することです(図 59 参照)。ゲインが高くなると、この抵抗は単純に R1 と同じ値になります。

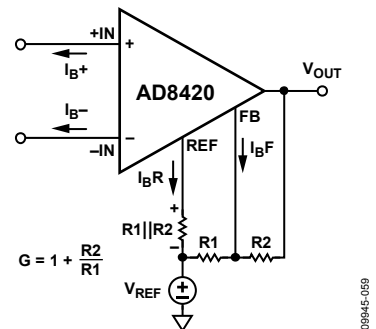


図 59.FB 入力バイアス電流からの誤差の相殺

## ゲイン精度

大部分の計装アンプと同様、1本の抵抗ではなく、2本のゲイン設定抵抗の相対的な一致により AD8420 のゲイン精度が決定されます。例えば、2本の抵抗が正確に同じ絶対誤差を持つ場合、ゲインに誤差は生じません。逆に、高いゲインでは、2本の1%抵抗により最大約2%のゲイン誤差が発生します。ゲイン設定抵抗に温度係数の不一致があると、計装アンプ回路のゲイン・ドリフトが大きくなります。これらの外付け抵抗はどの内蔵抵抗とも一致する必要がないため、優れたTCトラッキングを持つ抵抗により優れたゲイン・ドリフトを実現することができます。

入力での差動電圧が差動入力限界に近づくと、ダイオードが導通を開始して、入力から見た電圧が制限されます。これは、大きな差動入力でゲイン誤差が大きくなったように見えます。AD8420 の性能は-40°C~+85°Cで±1 V差動に対して規定されていますが、これより高い温度では、ダイオード順方向電圧の低下により差動入力がいずれも電圧に制限されます。図 60 に動作温度範囲での1%誤差のカーブを示します。このカーブは入力限界での温度の影響を示しています。

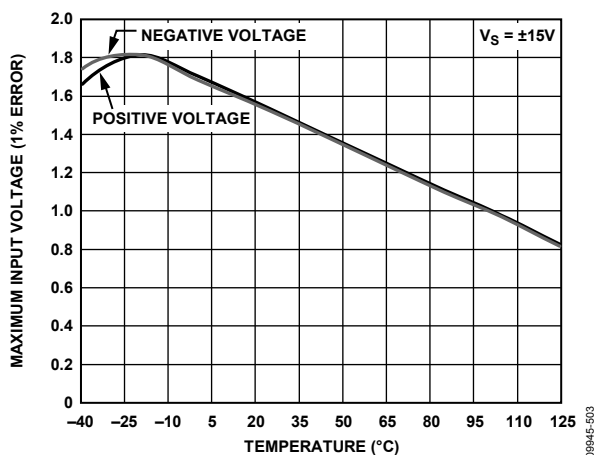


図 60. 差動入力限界の温度特性

## 入力電圧範囲

AD8420 の許容入力範囲は、従来型アーキテクチャよりシンプルです。AD8420 の伝達関数が有効であるためには、入力電圧は次の規則を満たす必要があります。

- 差動入力電圧を±1 V 以内に維持します。
- +IN、-IN、REF、FB の各ピンの電圧を規定の入力電圧範囲内に維持します。

出力振幅は入力同相モード電圧から完全に独立しているため、「六角形図形」または満たすべき複雑な式がなく、さらに変化する同相モードを持つ入力信号に対してアンプの出力振幅に制限がありません。

## 入力保護

AD8420 入力へ流入する電流は内部で制限されます。これにより、内部アンプから見た差動電圧を制限するダイオードにターンオンする際に大きな電流が流れないようにします。設定したゲインの大きさによらず、デバイスは損傷なしで大きな差動入力電圧を処理することができます。このため、AD8420 入力が正電源レールを超える電圧から保護されます。負レールを超える電圧が予想される場合は、外部保護機能を使う必要があります。すべての AD8420 端子を絶対最大定格のセクションで規定される電圧範囲内に維持してください。AD8420 の全端子がESDに対して保護されています。

### 電源レールを超える入力電圧

負電源レールを超える保護を必要とするアプリケーションに対する1つのオプションは、各入力に直列に外付け抵抗を接続して過負荷時に電流を制限することです。この場合、AD8420 へ流入する電流を6 mAに制限するように抵抗値を決めてください。

$$R_{PROTECT} \geq (\text{負電源} - V_{IN}) / 6 \text{ mA}$$

AD8420 入力を $-V_S + 40 \text{ V}$ 以内に制限する必要がありますが、保護抵抗の $I \times R$ 電圧降下により正側の保護がほぼ次の値だけ強化されます。

$$(40 \text{ V} + \text{負電源}) + 300 \mu\text{A} \times R_{PROTECT}$$

もう1つの保護方法は、AD8420 入力にダイオードを接続して電圧を制限し、さらに入力に直列に抵抗を接続してこれらのダイオードの電流を制限する方法です。通常動作で入力バイアス電流を最小に維持するため、BAV199 のような低リーク・ダイオード・クランプを使用してください。また、AD8420 にはPTVSxSIURのようなTVSダイオードを使用することもできます。

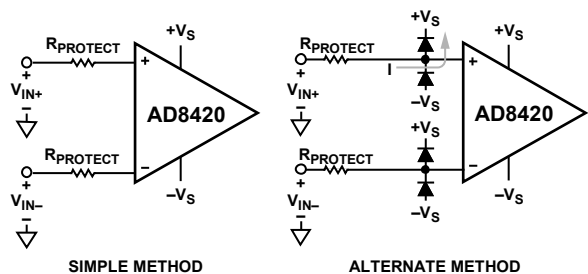


図 61. 電源レールを超える電圧に対する保護

### 大きな差動入力電圧

また AD8420 は、デバイスの損傷なしで大きな差動入力電圧を処理することもできます。過電圧性能については、図 9、図 10、図 11、図 12 を参照してください。AD8420 の差動電圧は内部でダイオードにより±1 Vに制限されます。この制限値を超えると、ダイオードが導通を開始して電流が流れます(図 22 参照)。この電流は内部で AD8420 にとって安全な値に制限されますが、この入力電流をシステム内で許容できない場合は、次の値の抵抗を各入力に直列に接続してください。

$$R_{PROTECT} \geq \frac{1}{2} \left( \frac{|V_{DIFF}| - 1 \text{ V}}{I_{MAX}} \right)$$

## レイアウト

## 全周波数での同相モード除去比

レイアウトが正しくないと、同相モード信号が差動信号に変換されて計装アンプに到達することがあります。このような変換は、正と負の入力ピンへのパスの周波数応答が異なる場合に発生します。最適な周波数対 CMRR 性能を得るためには、各パスの入力ソース・インピーダンスと容量が一致している必要があります。これには、ピン 1 と  $-V_S$  の接続が含まれます。これにより各入力と隣接ピンとの間の寄生容量とリークが一致します。入力パスへソース抵抗(例えば入力保護)を追加するときは、計装アンプ入力の近くに接続して、プリント回路ボード(PCB)パターンの寄生容量との相互作用を小さくする必要があります。

## 電源

計装アンプの電源には安定な DC 電圧を使用してください。電源ピンのノイズは性能に悪影響を与えることがあります。PSRR 性能カーブの詳細については、図 24 と図 25 を参照してください。

0.1  $\mu\text{F}$  のコンデンサを各電源ピンのできるだけ近くに配置する必要があります。図 62 に示すように、10  $\mu\text{F}$  のタンタル・コンデンサをデバイスから離れたところに接続することができます。低周波で有効なこのコンデンサは、他の高精度集積回路と共用することができます。これら集積回路の間のパターンは短くして、パターン寄生インダクタンスと共用コンデンサとの間の干渉を小さくしてください。

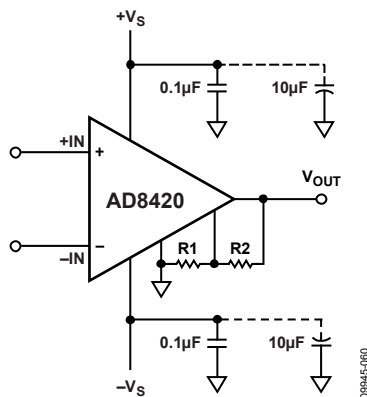


図 62. 電源デカップリング、REF、ローカル・グラウンド基準の出力

## リファレンス電圧

AD8420 の出力電圧は、REFピンの電位を基準にして発生されます。REFを適切な近くのグラウンドに接続するように注意してください。入力の差動電圧がREFピンとFBピンの間で再生されるため、FB電圧が入力範囲を超えないように  $V_{REF}$  を設定することが重要です。

## REFピンの駆動

従来型計装アンプ・アーキテクチャでは、リファレンス・ピンを低インピーダンス・ソースで駆動する必要がありました。これらのアーキテクチャでは、リファレンス・ピンのインピーダンスによりCMRRとゲイン精度が低下します。AD8420 アーキテクチャでは、リファレンス・ピンの抵抗はCMRRに影響を与えません。

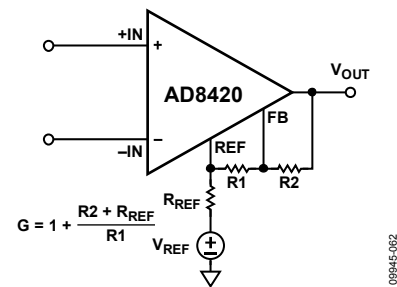


図 63. リファレンス抵抗によるゲインの計算

リファレンス・ピンの抵抗は AD8420 のゲインに影響を与えますが、この抵抗が一定の場合、ゲイン設定抵抗を調整して補償することができます。例えば、AD8420 を分圧器から駆動することができます(図 64)。

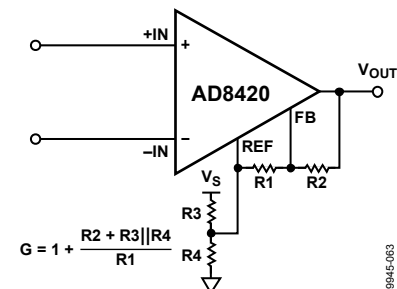


図 64. 抵抗分圧器を使用したリファレンス電圧の設定

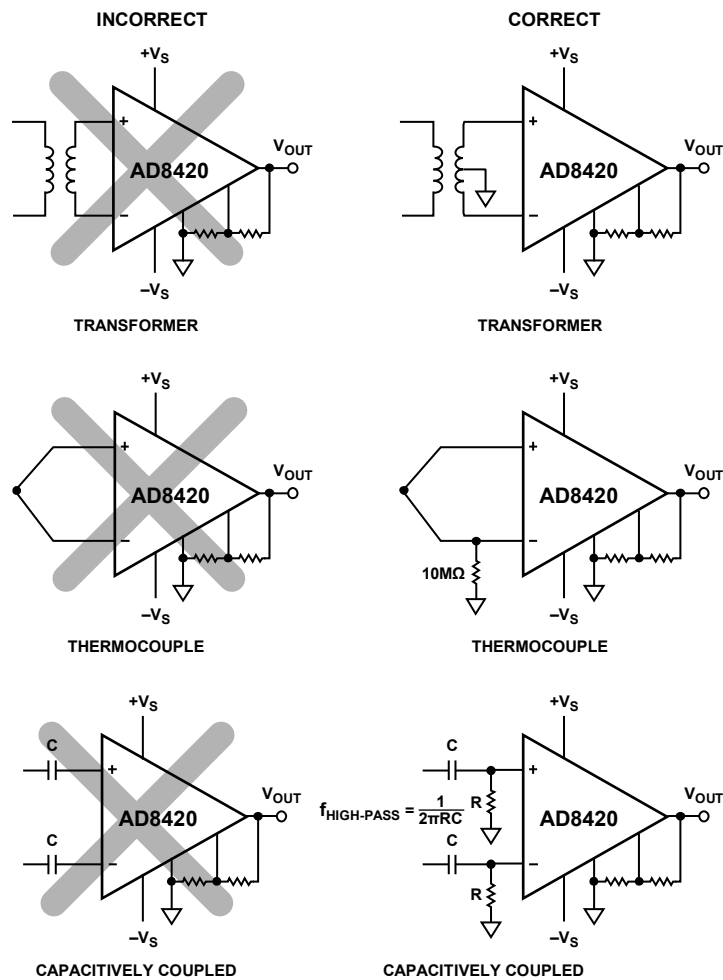


図 65. I<sub>BIAS</sub> バスの構成

### 入力バイアス電流のリターン・パス

AD8420 の入力バイアス電流には、グラウンドへのリターン・パスが必要です。熱電対のように信号源へのリターン電流パスがない場合には、図 65 に示すように設ける必要があります。

### 無線周波数干渉(RFI)

すべての計装アンプは、高周波の帯域外信号を整流することがあります。整流後、これらの信号は出力に DC オフセット誤差として現れます。高周波信号は、図 66 に示すように計装アンプの入力に接続されたローパス RC 回路で除去することができます。このフィルタは、次式の関係を使って入力信号の帯域幅を制限します。

$$FilterFrequency_{DIFF} = \frac{1}{2\pi R(2C_D + C_C)}$$

$$FilterFrequency_{CM} = \frac{1}{2\pi RC_C}$$

ここで、 $C_D \geq 10 C_C$

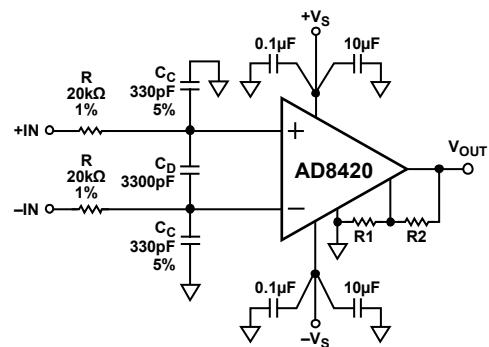


図 66. 推奨 RFI 除去フィルタ

$C_D$  は差動信号に有効で、 $C_C$  は同相モード信号に有効です。R と  $C_C$  の値は、信号帯域幅が狭くなりますが帯域外 RFI を小さくするように選択します。正入力のリターンパスと負入力のリターンパスとの不一致は、AD8420 の CMRR 性能を低下させます。 $C_C$  の値より少なくとも 1 桁大きい  $C_D$  の値を使うと、不一致の影響が小さくなるので、性能が改善されます。

### 出力のバッファリング

AD8420 は 20 kΩ以上の負荷を駆動するようにデザインされていますが、小さい出力電圧振幅では 10 mAまでの重い負荷を駆動することができます(図 42 参照)。出力電流をこれより大きくする場合は、高精度オペアンプで AD8420 出力をバッファしてください。図 67 に、単電源で ADA4692-2 を使用する推奨構成を示します。この低消費電力オペアンプは 5 V単電源で 1 V~4 Vの出力振幅が可能であると同時に、30 mA以上の電流をソースまたはシンクすることができます。この構成を使用する場合、AD8420 から見た負荷は約 R1 + R2 になります。

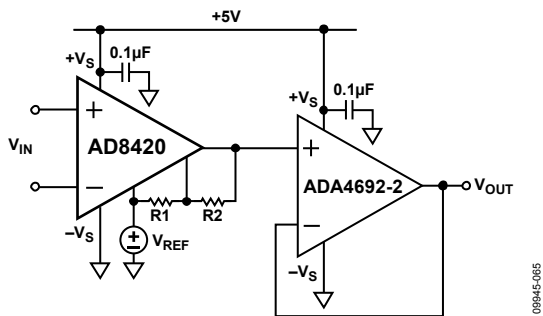
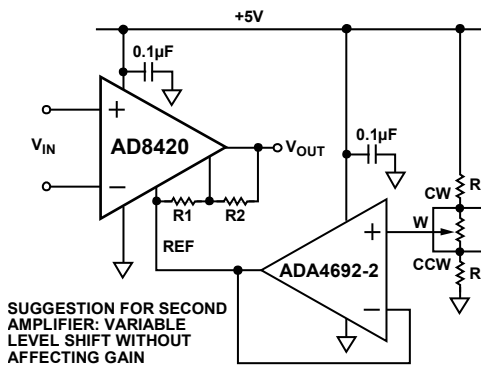


図 67. 出力のバッファリング

09945-085

ADA4692-2 はデュアル・オペアンプであるため、もう 1つのオペアンプはアクティブ・フィルタ・ステージまたは同じPCB上の別の AD8420 の出力バッファとして使うことができます。図 68 に、この 2つ目のオペアンプの別の推奨使用方法を示します。この回路では、ポテンショメータのワイパーからの電圧を ADA4692-2 でバッファして、出力の変レベル・シフトを可能にしています。ポテンショメータの上と下の抵抗により、レベル・シフトの合計範囲は狭くなりますが精度は向上します。もしポテンショメータを AD8420 の REFピンに直接接続すると、可変抵抗からゲイン誤差が発生してしまいます。選択するポテンショメータ・タイプに応じて、ポテンショメータをハードウェアまたはソフトウェアから調整することができます。アナログ・デバイスが製造するデジタル・ポテンショメータの一覧については、<http://www.analog.com/jp/digipots/>をご覧ください。



SUGGESTION FOR SECOND AMPLIFIER: VARIABLE LEVEL SHIFT WITHOUT AFFECTING GAIN

図 68. 可変レベル・シフト

09945-086

## アプリケーション情報

### AD8420 の心電図(ECG)での応用

一般に ECG シグナル・コンデショニング回路ではハイパス・フィルタを使用して電極オフセットと偽動作を除去しています。システムの入力インピーダンスと CMRR の低下を防止するため、このフィルタ機能は一般に計装アンプの後ろに接続されますが、このために計装アンプに与えることができるゲインが制限されます。

3 個のオペアンプを使用する計装アンプでは、ゲインは最初のステージで適用されます。このため、電極オフセットが増幅されるので、後でハイパス・フィルタにより除去する必要があります。

AD8420 アーキテクチャでは、REFピンとFBピンの相互コンダクタンス・アンプを不平衡にすることにより、入力ステージでオフセットを処理することができます。定常状態では、入力のオフセットが出力まで増幅されないため、高い周波数の信号ほど増幅されて通過します。この方法で AD8420 を使用すると、オフセット許容誤差はデバイスの差動入力範囲( $\pm 1$  V)にほぼ一致します。

図 69 に、信号をゲイン 100 で増幅すると同時に、DCと高周波を除去する、ECGのフロントエンドを示します。この回路では AD8420 と低消費電力、低価格、デュアル、高精度のCMOSオペアンプ AD8657 を組み合わせています。

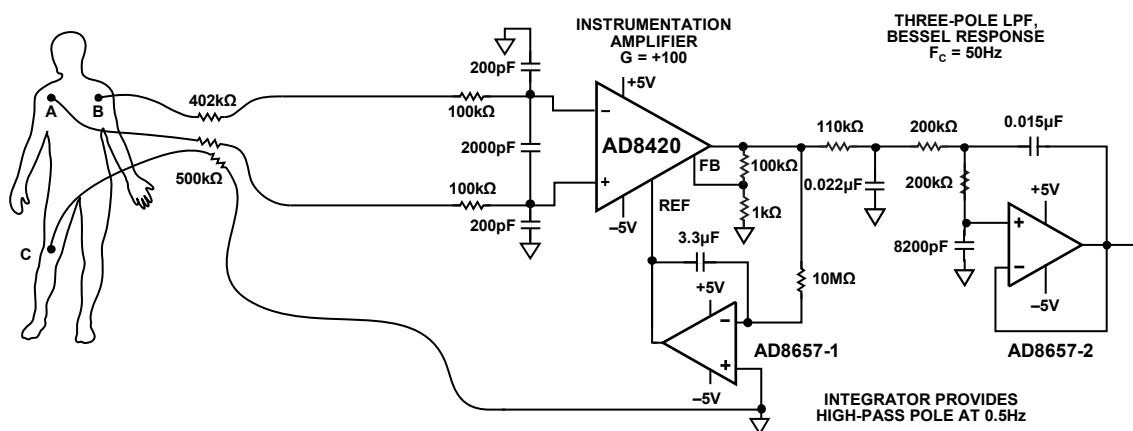


図 69. ECGフロントエンドでの AD8420



### 従来型ブリッジ回路

図 70 に、従来型抵抗ブリッジからの信号を増幅する AD8420 を示します。この回路は両電源モードまたは単電源モードで動作します。一般に、計装アンプの電源として使用する同じ電圧でブリッジが駆動されます。ブリッジの下部を計装アンプの負電源に接続すると、入力同相モード電圧が電源電圧の中心値に設定されます。REFピンの電圧はアプリケーションに合わせて変化させることができます。例えば、REFピンを入力範囲( $V_{REF} \pm V_{IN}$ )を持つA/Dコンバータ(ADC)の $V_{REF}$ ピンに接続します。AD8420の有効出力振幅は $(-V_S + 100\text{ mV}) \sim (+V_S - 150\text{ mV})$ であるため、設定可能な最大ゲインはこの出力範囲を入力範囲で除算した値になります。

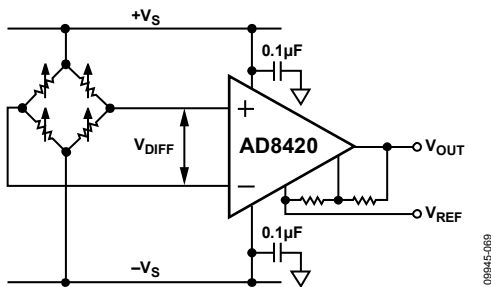


図 70.従来型ブリッジ回路

### 4 mA~20 mAの単電源レシーバ

AD8420は80µAの最大電源電流、グラウンドより低くなることが可能な入力範囲、低ドリフト特性を持つため、4 mA~20 mAのループで使用する非常に優れた選択肢になっています。図 71 に、4 mA~20 mAのトランスジューサの信号をAD8420へインターフェースさせる方法を示します。4 mA~20 mAトランスジューサからの信号はシングルエンドであるため、シンプルなシャント抵抗をグラウンドへ接続して電流を電圧へ変換することがまず推奨されますが、リターン・パス(トランスジューサへの)のライン抵抗により電流依存のオフセット誤差が加わるため、電流は差動で検出する必要があります。

この例では、5Ωのシャント抵抗により、AD8420入力で非常に小さい同相モード値を持つ20 mV(4 mA入力)~100 mV(20 mA入力)の差動電圧が発生します。図に示すゲイン抵抗では、AD8420は100 mVの入力電圧を40倍に増幅して4.0 Vにします。

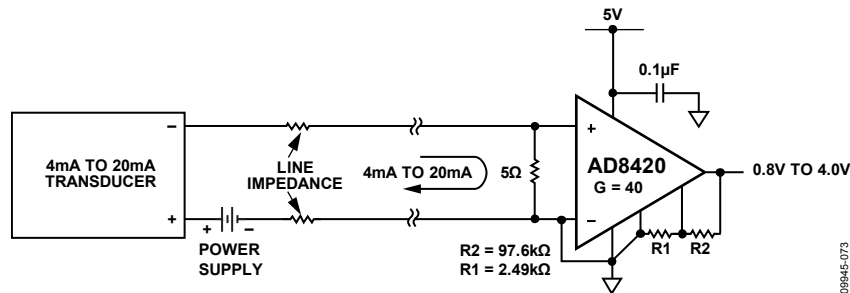


図 71.4 mA~20 mA のレシーバ回路

外形寸法

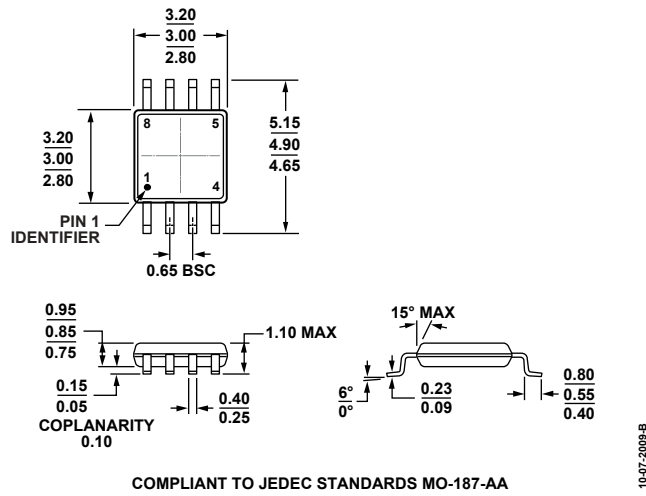


図 72.8 ピン・ミニ・スモール・アウトライン・パッケージ[MSOP]  
(RM-8)  
寸法: mm

オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Package Option	Branding
AD8420ARMZ	-40°C to +85°C	8-Lead Mini Small Outline Package [MSOP], Tube	RM-8	Y3Y
AD8420ARMZ-R7	-40°C to +85°C	8-Lead Mini Small Outline Package [MSOP], 7-Inch Tape and Reel	RM-8	Y3Y
AD8420ARMZ-RL	-40°C to +85°C	8-Lead Mini Small Outline Package [MSOP], 13-Inch Tape and Reel	RM-8	Y3Y

<sup>1</sup> Z = RoHS 準拠製品。