

特長

広範囲なアナログ可変ゲイン: -2.5 ~ +42.5dB

3dBカットオフ周波数: 500MHz

ゲイン・アップおよびゲイン・ダウン・モード

Linear-in-dB、20mV/dBスケール

抵抗性のグラウンド・リファレンス入力

公称値: $Z_{IN}=200$

スクエア・ロー検出器内蔵

単電源動作: +2.7 ~ +5.5V

アプリケーション

携帯電話基地局

ブロードバンド・アクセス

パワー・アンプ制御ループ

完全なリニア IF AGC アンプ

高速データ入/出力

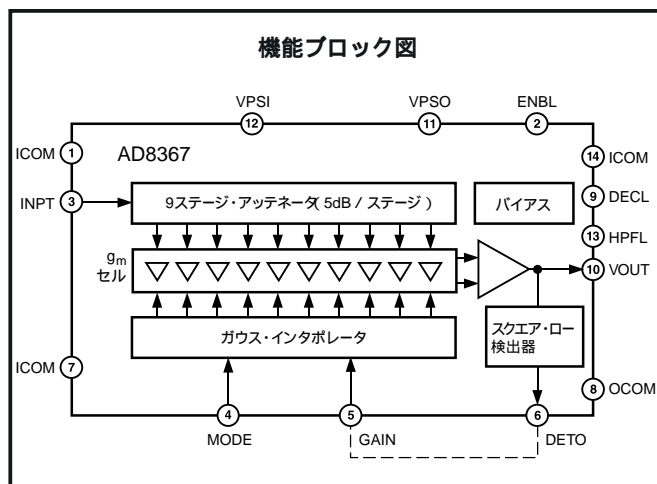
概要

AD8367は、低周波から数百MHzまでの範囲で使用可能な、Linear-in-dBゲイン制御機能を備えた45dB可変ゲインの高性能アンプです。アナログ・デバイス社の、一連の可変ゲイン・アプリケーションにおける強力な独自コンセプトの中での最新技術であり、競合する他技術に比べて卓越した性能を持つX-AMP[®]アーキテクチャにより、動作帯域、平坦性、正確なゲイン応答を達成しています。

入力は、各5dBの損失を持つ9セクションで構成され、全体として45dBの減衰量を持った200 のラダー型ネットワークに印加されます。ゲインを最大にすると最初のタップが選択され、次第にゲインを低下させると、タップはスムーズに連続して、より高い減衰量へ移動します。アッテネータは、高周波においても正確な直線性を保つ42.5dBの固定ゲイン・フィードバック・アンプ(本質的にはGB積100GHzのオペアンプ)に接続されています。出力の3次のインターセプトは、 $V_s=5V$ 、出力レベルを1 Vp-pとして測定した場合、100MHzにおいて+20dBV(抵抗性の200 で+27dBm)となります。

X-AMPは Analog Devicesの登録商標です。

REV.0



AD8367のアナログ・ゲイン制御インターフェースは非常に簡単に使用できます。20mV/dBでスケールされ、制御電圧 V_{GAIN} は、50mV@ -2.5dBから950mV@ +42.5dBの範囲で変動します。反転ゲイン・モードでの動作はピン・ストラップで簡単に選択でき、+42.5dB@ $V_{GAIN}=50mV$ から、-2.5dB@ $V_{GAIN}=950mV$ まで減少する方向で動作します。この反転モードは、出力を波形に関係なく354mV rmsレベルに保つようにセット・ポイントを選択するスクエア・ロー検出器ICがサポートする、AGCのアプリケーションに必要とされます。外付けのコンデンサに1つによってループの平均化時間が設定されます。

AD8367は、ENBLピンに与えられる電圧によって、電源のパワー・オン/オフを行います。この電圧がロジックLOのときは、全消費電力はmW範囲で低下します。ロジックHIでは、25 における通常の静止電流である26mAまで急速にパワーアップします。AD8367は、14ピンTSSOPパッケージで供給され、工業温度範囲 -40 ~ +85 で仕様規定されています。

アナログ・デバイス社が提供する情報は正確で信頼できるものを期していますが、その情報の利用または利用したことにより引き起こされる第三者の特許または権利の侵害に関して、当社はいっさいの責任を負いません。さらに、アナログ・デバイス社の特許または特許の権利の使用を許諾するものでもありません。

AD8367 仕様

(特に指定のない限り、 $V_S=5V$ 、 $T_A=25$ 、システム・インピーダンス $Z_0=200$ 、 $V_{MODE}=5V$ 、 $f=10MHz$)

パラメータ	条件	Min	Typ	Max	単位
総合動作範囲 周波数範囲 ゲイン範囲		LF	45	500	MHz dB
入力ステージ 最大入力 入力抵抗	INPTおよびICOMピン 入力過負荷の防止のため INPTからICOMへ	175	700 200	225	mV p-p
ゲイン制御インターフェース スケール係数 ゲイン・ロー適合性 最大ゲイン 最小ゲイン V_{GAIN} ステップ応答	GAINピン $V_{MODE}=5V$ 、50mV V_{GAIN} 950mV $V_{MODE}=0V$ 、50mV V_{GAIN} 950mV 100mV V_{GAIN} 900mV $V_{GAIN}=0.95V$ $V_{GAIN}=0.05V$ 0 ~ 30dB 30 ~ 0dB		+ 20 - 20 ± 0.2 + 42.5 - 2.5 300 300	mV/dB	mV/dB dB dB ns ns
小信号帯域幅	$V_{GAIN}=0.5V$		5		MHz
出力ステージ 最大出力電圧スイング 出力ソース抵抗 出力セントリング電圧 ¹	VOOUTピン $R_L=1k$ $R_L=200$ 出力バッファの直列抵抗		4.3 3.5 50 $V_S/2$		Vp-p Vp-p V
スクエア・ロー検出器 出力セット・ポイント AGC小信号応答時間	DETOピン $C_{AGC}=100pF$ 、ゲイン・ステップ：6dB		354 1		mV rms μs
電源インターフェース 電源電圧 全消費電力 ディスエーブル電流 対 温度	VPSI、VPSQ、ICOM、OCOMピン ENBL:ハイ、最大ゲイン、 $R_L=200$ (負荷電流を含む) ENBL:ロー - 40 T_A + 85	2.7	26 1.3 1.6	5.5 30 1.8	V mA mA mA
モード制御インターフェース モード・ロー・スレシヨルド モード・ハイ・スレシヨルド	MODEピン デバイスは下降スロープ・モード動作 デバイスは上昇スロープ・モード動作		1.2 1.4		V V
イネーブル・インターフェース イネーブル・スレシヨルド イネーブル応答時間 イネーブル入力バイアス電流	ENBLピン ローからハイへの遷移からデバイスが仕様に 完全に適合する動作状態となるまでの遅延時間 ENBL:5V ENBL:0V		2.5 1.5 27 32		V μs μA nA

パラメータ	条件	Min	Typ	Max	単位
f=70MHz					
ゲイン	最大ゲイン		+ 42.5		dB
	最小ゲイン		- 3.7		dB
ゲイン・スケール係数			19.9		mV/dB
ゲイン・インターセプト			- 5.6		dB
ノイズ値	最大ゲイン		6.2		dB
出力IP3	f1=70MHz、f2=71MHz、V _{GAIN} =0.5V		27.5		dBm
			20.5		dBV rms
出力1dB圧縮ポイント	V _{GAIN} =0.5V		8.5		dBm
			1.5		dBV rms
f=140MHz					
ゲイン	最大ゲイン		+ 43.5		dB
	最小ゲイン		- 3.6		dB
ゲイン・スケール係数			19.7		mV/dB
ゲイン・インターセプト			- 5.3		dB
ノイズ値	最大ゲイン		7.4		dB
出力IP3	f1=140MHz、f2=141MHz、V _{GAIN} =0.5V		24.5		dBm
			17.5		dBV rms
出力1dB圧縮ポイント	V _{GAIN} =0.5V		8.4		dBm
			1.4		dBV rms
f=190MHz					
ゲイン	最大ゲイン		+ 43.5		dB
	最小ゲイン		- 3.8		dB
ゲイン・スケール係数			19.6		mV/dB
ゲイン・インターセプト			- 5.3		dB
ノイズ値	最大ゲイン		7.5		dB
出力IP3	f1=190MHz、f2=191MHz、V _{GAIN} =0.5V		23.9		dBm
			16.9		dBV rms
出力1dB圧縮ポイント	V _{GAIN} =0.5V		8.4		dBm
			1.4		dBV rms
f=240MHz					
ゲイン	最大ゲイン		+ 43		dB
	最小ゲイン		- 4.1		dB
ゲイン・スケール係数			19.7		mV/dB
ゲイン・インターセプト			- 5.2		dB
ノイズ値	最大ゲイン		7.6		dB
出力IP3	f1=240MHz、f2=241MHz、V _{GAIN} =0.5V		24.6		dBm
			17.6		dBV rms
出力1dB圧縮ポイント	V _{GAIN} =0.5V		8.1		dBm
			1.1		dBV rms

注

1 出力のDCセンタリング電圧は通常V_D/2に設定され、DECLに与える電圧によって調整することができます。仕様は予告なく変更されることがあります。

AD8367

絶対最大定格*

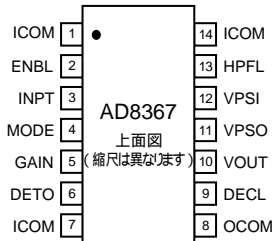
電源電圧VPSO、VPSI	5.5V
ENBL電圧	$V_S + 200\text{mV}$
MODE選択電圧	$V_S + 200\text{mV}$
V_{GAIN} 制御電圧	1.2V
入力電圧	$\pm 600\text{mV}$
内部ワット損	250mW
J_A	150 $^{\circ}\text{C}/\text{W}$
最大接合温度	125
動作温度範囲	- 40 ~ + 85
保管温度範囲	- 65 ~ + 150
ピン温度範囲 (ハンダ処理、60秒)	300

*上記の絶対最大定格を超えるストレスを加えると、デバイスに永久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定メーターものではありません。デバイスを長時間絶対最大定格条件に置くとデバイスの信頼度に影響を与えることがあります。

ピン機能の説明

ピン	記号	解説
1、7、14	ICOM	共通の信号。低インピーダンスのグラウンドに接続します。
2	ENBL	ハイでデバイスがアクティブとなります。
3	INPT	信号入力。グラウンドに対して200 Ω 。
4	MODE	ゲイン方向制御。ハイで上昇スロープ、ローで下降スロープとなります。
5	GAIN	ゲイン制御電圧入力。
6	DETO	検出器の出力。RSSI機能およびAGC制御のための出力電流を供給します。
8	OCOM	共通の電源。低インピーダンスのグラウンドに接続します。
9	DECL	デカップリング・ピン。これにより出力電圧を調整できます。
10	VOUT	信号出力。通常はACカップリングされます。
11	VPSO	正電源電圧。+2.7 ~ +5.5V。VPSIとVPSOは、バックtoバックのPN接合により内部的に接続されています。これらのピンは、外部で接続し、適正にバイパスする必要があります。
12	VPSI	正電源電圧。+2.7 ~ +5.5V
13	HPFL	ハイパス・フィルタへの接続。コンデンサを介してグラウンドに接続することにより、出力オフセット制御ループのコーナー周波数を設定できます。

ピン配置



オーダー・ガイド

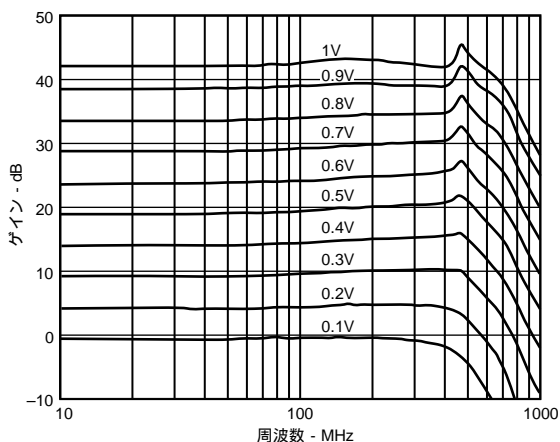
モデル	温度範囲	パッケージ	パッケージ・オプション
AD8367ARU	- 40 ~ + 85	チューブ、14ピン	RU-14
AD8367ARU-REEL-7	- 40 ~ + 85	7インチのテープおよびリール	
AD8367-EVAL	- 40 ~ + 85	評価ボード	
AD8367ARU-REEL	- 40 ~ + 85	13インチのテープおよびリール	

注意

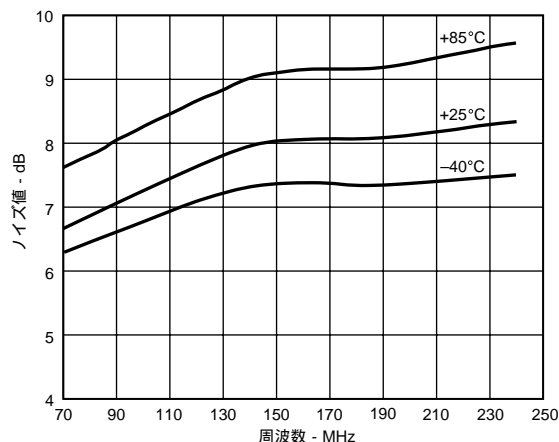
ESD (静電放電) の影響を受けやすいデバイスです。4000Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることがあります。本製品には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電を受けたデバイスには回復不可能な損傷が発生することがあります。このため、性能低下や機能喪失を回避するために、適切なESD予防措置をとるようお奨めします。



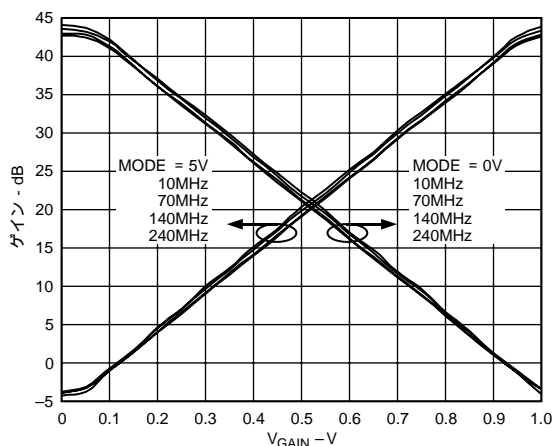
代表的な性能特性 AD8367



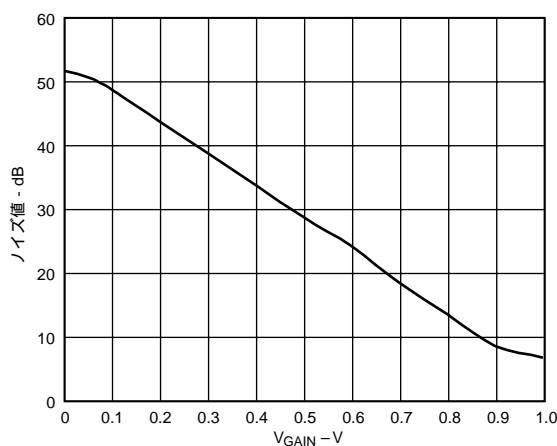
特性1 ゲイン 対 V_{GAIN} の値についての周波数



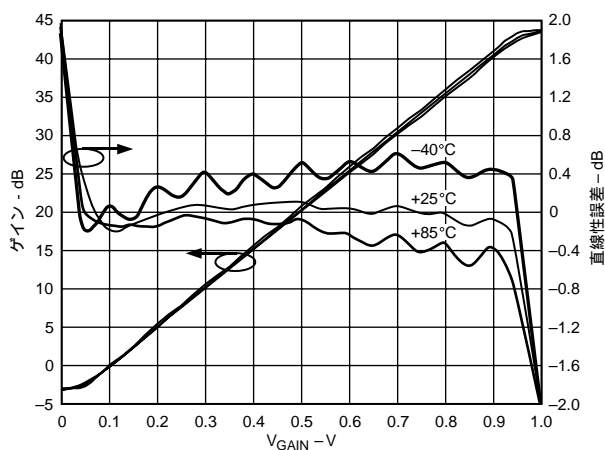
特性4 ノイズ値 (抵抗200) 対 最大ゲインにおける周波数



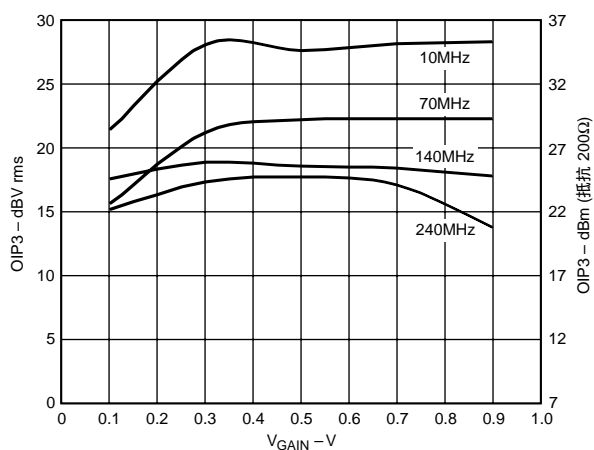
特性2 ゲイン 対 V_{GAIN} (MODE:ローおよびMODE:ハイ)



特性5 NF (抵抗200) 対 70MHzにおける V_{GAIN}

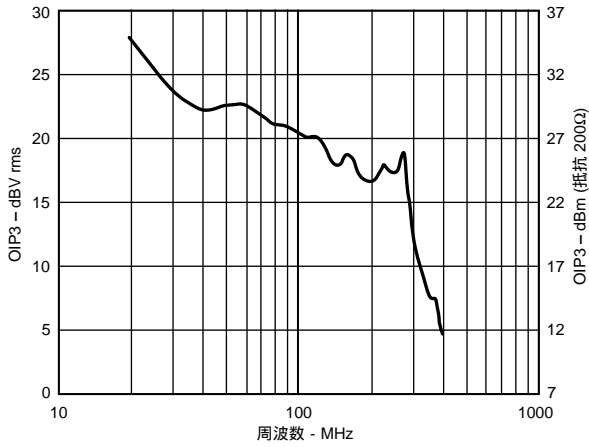


特性3 $T = -40, +25, +85$ 、70MHzにおけるゲインの適合性

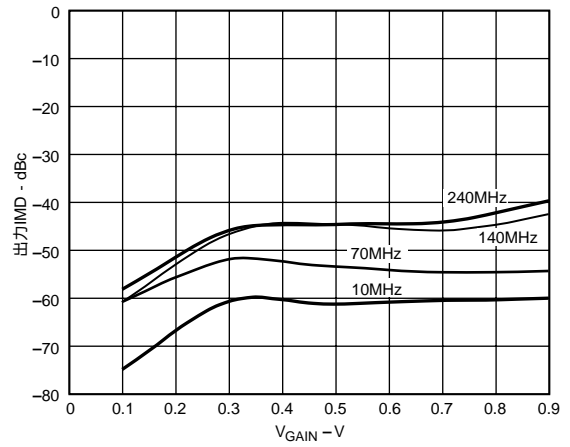


特性6 OIP3 対 V_{GAIN}

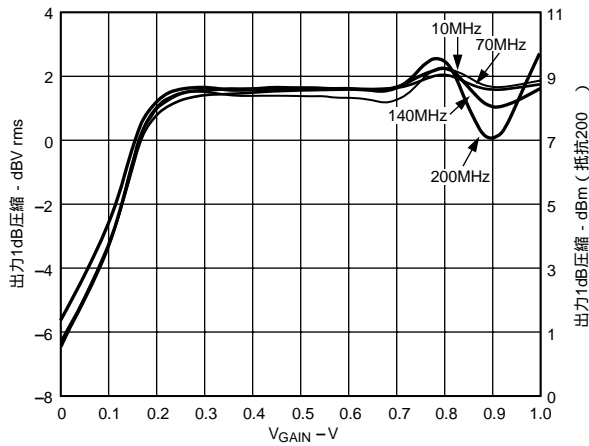
AD8367



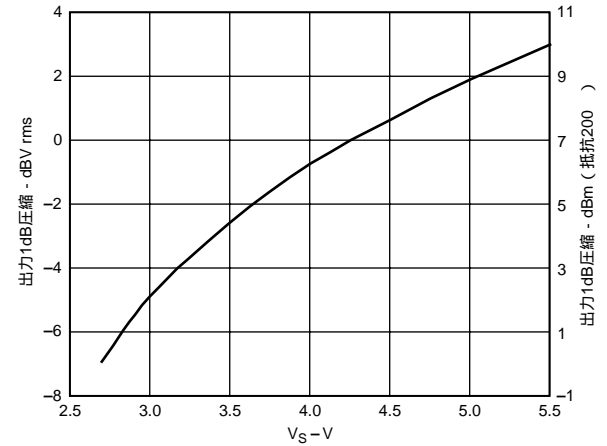
特性7 OIP3 対 $V_{GAIN}=500mV$ における周波数



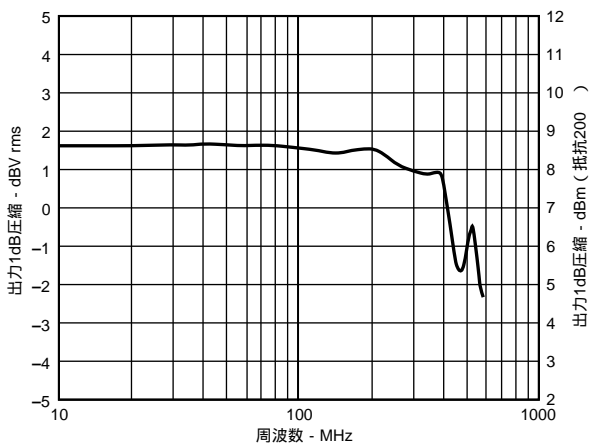
特性10 IMD3 対 ゲイン ($V_{OUT}=1Vp-p$ コンポジット)



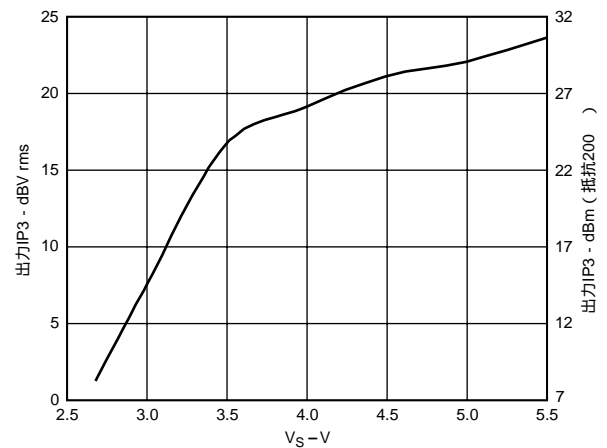
特性8 出力P1dB 対 V_{GAIN}



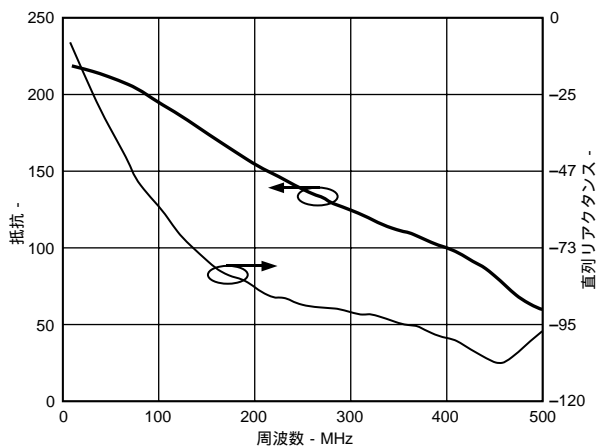
特性11 出力圧縮ポイント 対 70MHz、 $V_{GAIN}=500mV$ における電源電圧



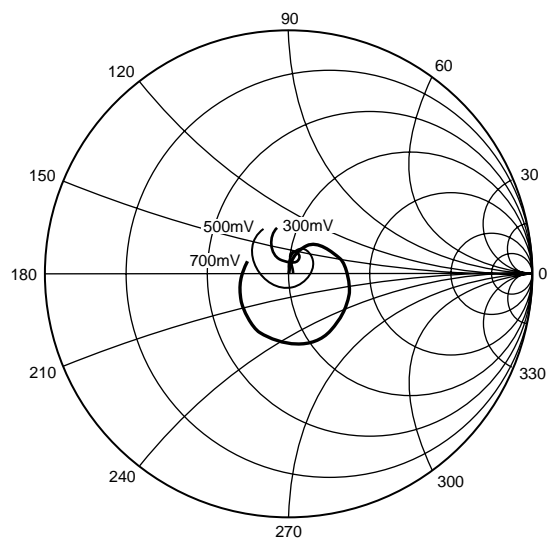
特性9 出力P1dB 対 $V_{GAIN}=500mV$ における周波数



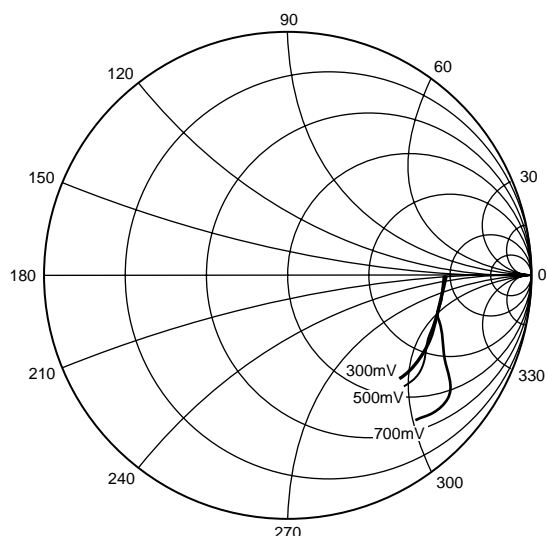
特性12 出力3次インターセプト 対 70MHz、 $V_{GAIN}=500mV$ における電源電圧



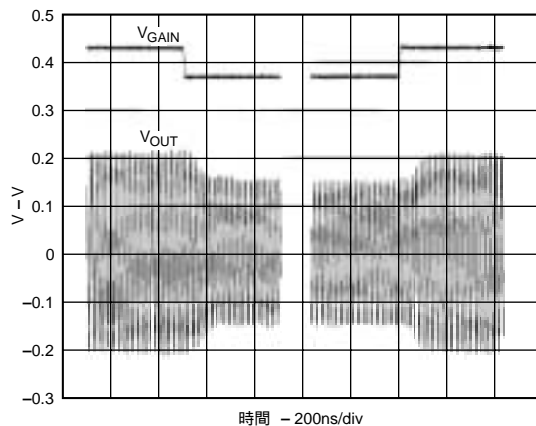
特性13 入力抵抗および直列抵抗 対 $V_{GAIN}=500mV$ における周波数



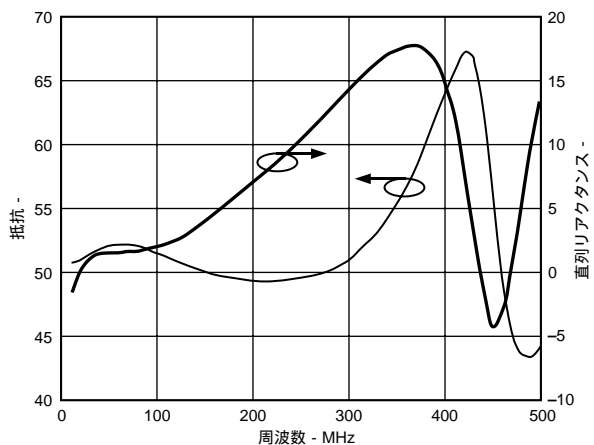
特性16 出力反射係数 対 複数の V_{GAIN} の値における 10 ~ 500MHzの周波数



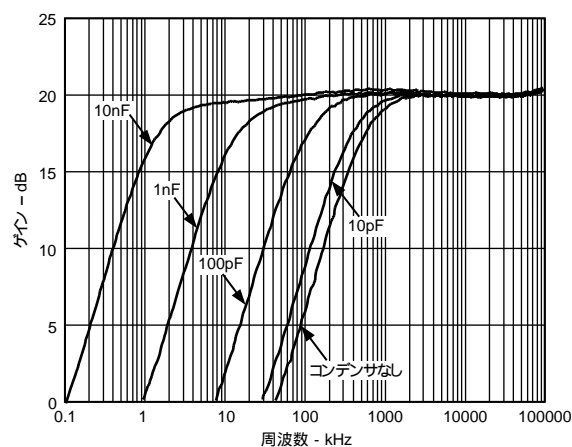
特性14 入力反射係数 対 複数の V_{GAIN} の値における 10 ~ 500MHzの周波数



特性17 VGAの時間領域における応答 (3dBステップ)

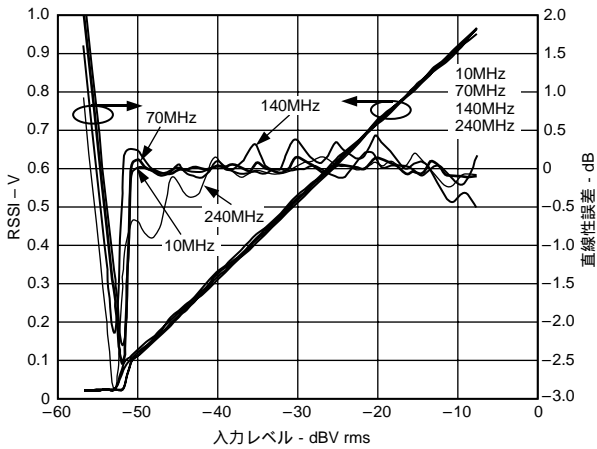


特性15 出力抵抗および直列抵抗 対 $V_{GAIN}=500mV$ における周波数

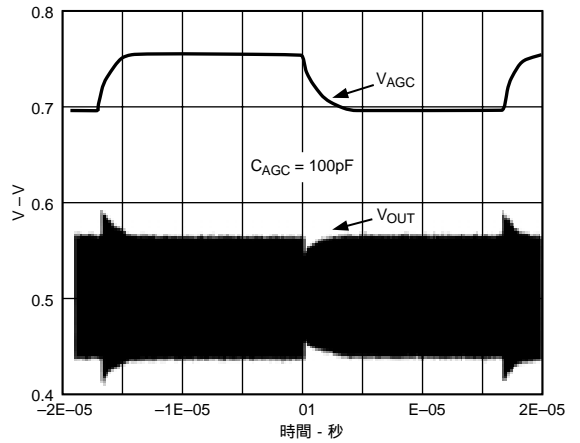


特性18 ゲイン 対 $V_{GAIN}=500mV$ における複数のHPFLコンデンサの値についての周波数

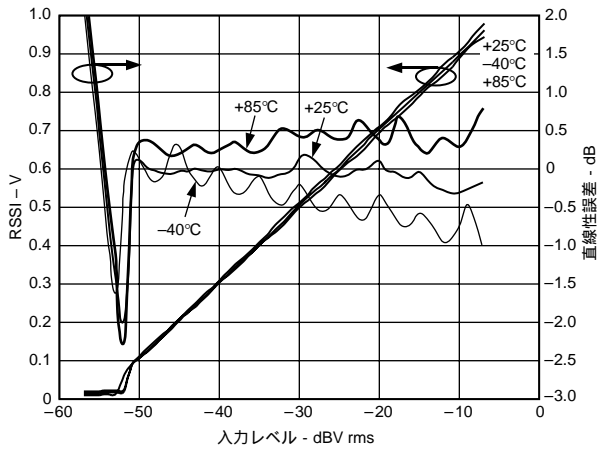
AD8367



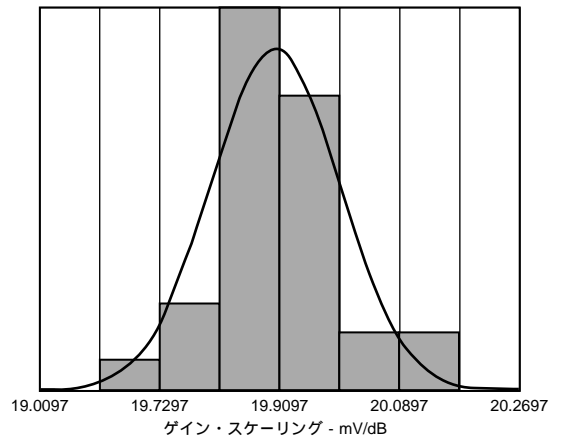
特性19 AGCのRSSI (DETOピンの電圧) 対 10/70/140/240MHzにおける入力電力



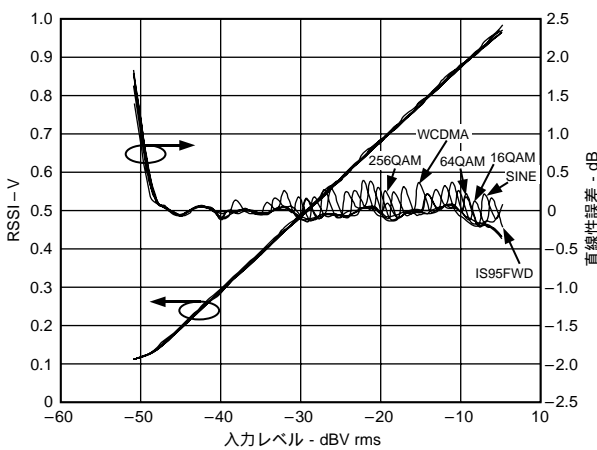
特性22 AGCの時間領域における応答



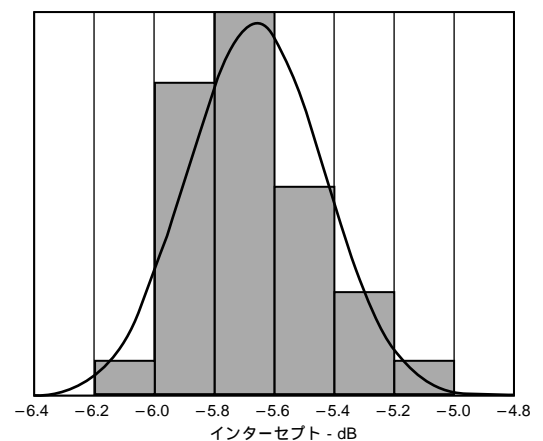
特性20 AGCのRSSI (DETOピンの電圧) 対 70MHzでの入力電力の温度による変化



特性23 70MHzにおけるゲイン・スケージングの分布



特性21 AGC RSSI (DETOピンの電圧) 対 各種変調方式における入力電力



特性24 70MHzにおけるゲイン・インターセプトの分布

動作原理

AD8367は、アナログ・デバイセズの特許発明であるX-AMPアーキテクチャに基づいた可変ゲインのシングルエンドIFアンプです。このアーキテクチャにより、45dBのスパンおよび500MHzの-3dB帯域幅において正確なゲインの調整を行えます。AD8367は、内部のrms検出器により、50dB/Vのゲイン・スケーリングを持った従来型のVGAまたはAGCアンプとして設定できます。図1に、このアンプの概略ブロック図を示します。メインの信号経路は、電圧制御の0～45dBまでの可変アッテネータと、これに続く固定ゲイン42.5dBのアンプによって構成されます。AD8367は、インピーダンスが200Ωのシステムにおいて最適に動作するように設計されています。

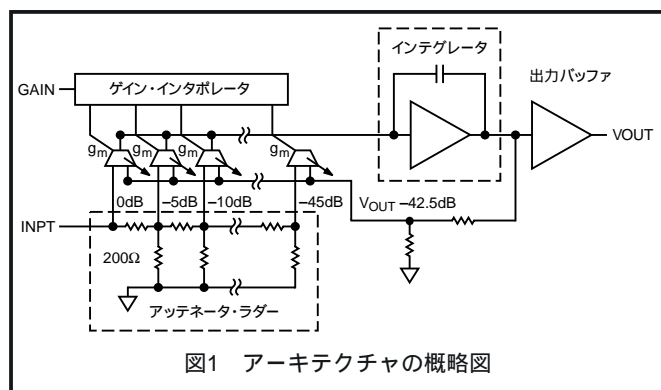


図1 アーキテクチャの概略図

入力アッテネータおよびゲイン制御

可変アッテネータは、5dBのセクション9個を持つ200Ωのシングルエンドの抵抗ラダー、および減衰係数を選択するインタポレータにより構成されています。ラダー・ネットワークの各タップ・ポイントは、下側に移行するにつれて、固定されたdB値により、入力信号をさらに減衰させます。ゲインの制御は、可変トランスコンダクタンス段を異なるタップに検出させることにより行われます。ゲインの制御電圧に基づいて、インタポレータがアクティブとなるステージを選択します。例えば、最初のステージのみがアクティブである場合には0dBのタップ・ポイントに接続され、最後のステージがアクティブである場合には45dBのタップ・ポイントに接続されます。タップ・ポイントの間の減衰レベルは、隣接するgmステージを同時にアクティブにして、離散的なタップ・ポイントの減衰量を重み付けして平均化することにより設定できます。上記の方法で、非常に正確なスケールによる、linear-in-dBのスムーズで単調な減衰機能を合成できます。

AD8367のゲインは、MODEピンが正電源にプルアップされている場合、またはグラウンドに接続されている場合のそれぞれについて、制御電圧 V_{GAIN} に応じて増加/減少させる関数となります。MODEピンがハイのときには、図2に示すように V_{GAIN} に応じてゲインが増加します。理想的なlinear-in-dBのスケールによる伝達関数は以下の式によって表されます。

$$\text{Gain (dB)} = 50 \times V_{GAIN} - 5 \quad (1)$$

ここで、 V_{GAIN} はV単位の値です。式1には、ゲイン・スケーリング係数である50dB/V (20mV/dB) および $V_{GAIN}=0V$ に対して外挿されたゲインに対応する-5dBのインターセプトが含まれています。ゲインは、50～950mVの V_{GAIN} の範囲に対して、-2.5～42.5dBの範囲の値となります。図2には、式(1)からの偏差、すなわち、ゲイン適合性誤差も示されています。誤差のリップルは、タップ・ポイント間におけるイン

ターポレーション操作の結果として生じるものです。AD8367の適合性誤差は、40dBを超えるゲイン・レンジにおいて、200MHzで±0.5dB未満、400MHzで±1dB未満となっています。

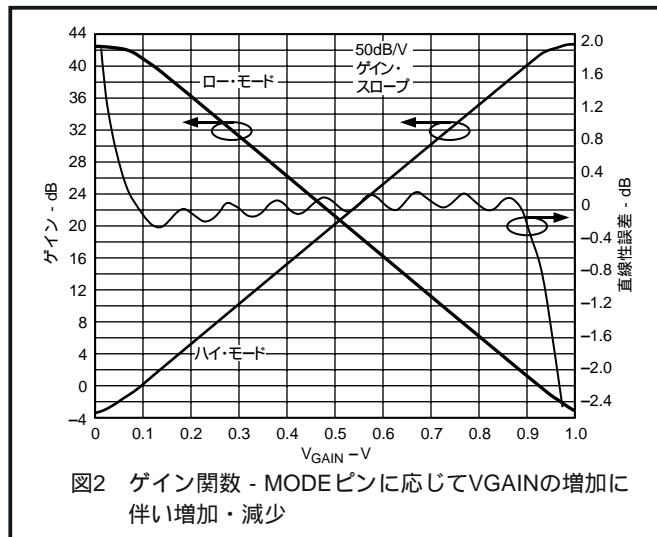


図2 ゲイン関数 - MODEピンに応じて V_{GAIN} の増加に伴い増加・減少

MODEピンがローのときには、ゲインは V_{GAIN} の増加とともに減少する関数となります。図2には次式によって表されるこのモードも示されています。

$$\text{Gain (dB)} = 45 - 50 \times V_{GAIN} \quad (2)$$

このゲイン・モードは、内部のスクエア・ロー・レベル検出器を用いたAGCのアプリケーションで必要となります。

入 / 出力のインターフェース

AD8367は、200Ωのシステムで最適に動作するように設計されています。このゲインの範囲では、適合方式、ノイズ、歪みは、抵抗200Ωである信号源および負荷を前提としています。AD8367から他の共通インピーダンス(RF周波数での50Ωからデータコンバータの1kΩ)へのインターフェースは、抵抗性またはリアクティブ性のパッシブ・ネットワークにより確立でき、その設計は、帯域幅、リターン・ロス、ノイズ値、絶対ゲイン範囲などのシステムについての具体的な要求事項に依存します。

AD8367の入力インピーダンスは、通常200Ωであり、抵抗性のラダー・ネットワークによって決定されます。これにより、グラウンドに対するDC抵抗は200Ωとなり、電位が高い信号を取り扱う場合には、ACカップリングが必要となります。この入力信号レベルは、入力ステージが過負荷となることを避けるために、700mVp-p以内とする必要があります。出力インピーダンスは、図3の概略図に示すように、内部の50Ωのダンピング抵抗によって決定されます。

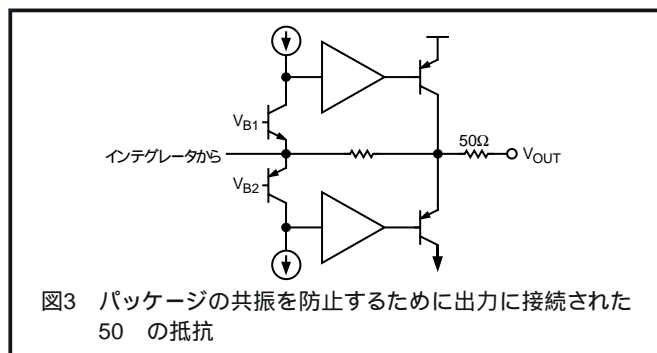


図3 パッケージの共振を防止するために出力に接続された50Ωの抵抗

AD8367

電力および電圧における基準

従来、直列に接続されたシステムの解析には電力が基準とされてきましたが、アクティブな回路ブロックの大部分は基本的に電圧に対する応答を示します。電力と電圧の関係はインピーダンスのレベルによって定義されます。入力および出力のインピーダンスのレベルが等しいときには、電力ゲインと電圧ゲインは等しくなります。ところが、インピーダンスのレベルが入力と出力とで異なるときには、これらは等しくなりません。このことから、システム・チェーンの解析においては、適当なゲインを使用するよう細心の注意を払う必要があります。

OIP3のような数値はdBV rmsによって示され、dBmは200 Ωを基準とします。dBV rmsの単位は1V rmsに対するdB値として定義されます。200 Ωの環境でdBV rmsからdBmへの変換を行うためには、dBV rmsでの値に7dBを加算する必要があります。例えば、+2dBV rmsのレベルは+9dBmに対応します。

ノイズおよび歪み

AD8367は、受動的な可変アッテネータに固定ゲインのアンプを接続して構成されており、ゲイン電圧の関数であるノイズおよび歪みの特性を、容易に算出できます。入力に関連したノイズは、減衰レベルに比例して増加します。図4に、ノイズ値NF Noise Figure を、MODEピンがハイにされている場合のV_{GAIN}の関数として示します。ゲインが最大のときにNFは最小値7.5dBとなり、ゲインが1dB減少するごとに1dB増加します。レシーバのアプリケーションでは、ゲインが最大となって受信される信号が弱くなると考えられるときにNFが最小となるようにする必要があります。これより高いレベルでは、より低いゲインに抑える必要があり、NFの増加は、あまり重要ではなくなります。

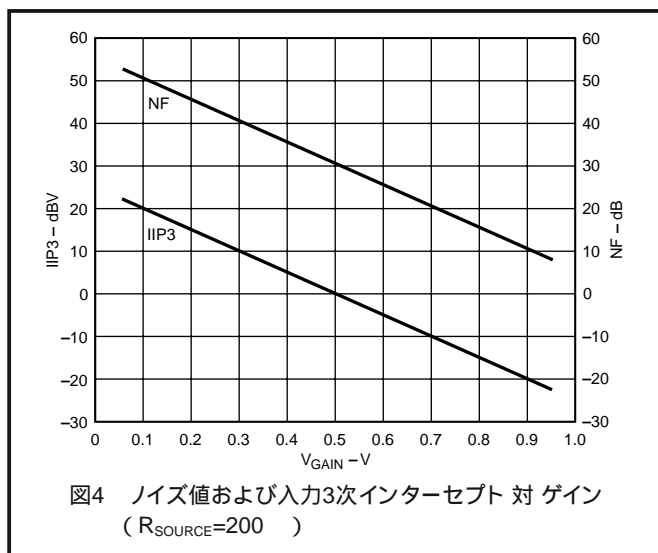


図4 ノイズ値および入力3次インターセプト 対 ゲイン (R_{SOURCE}=200 Ω)

入力に関連した歪みは、ノイズと似たような変化を示します。図4に、入力における3次のインターセプト・ポイントであるIIP3がV_{GAIN}の関数として変化する様子を示します。ゲインが最小のときにIIP3は最大値である20dBV rms (27dBm, 抵抗200 Ω)となります。その後、IIP3はゲインが1dB増加するたびに1dB減少します。より低いレベルでは、IIP3の劣化は許容されます。全体として、IIP3とNFの差異により表されるダイナミックレンジは、ゲインの関数として、適度に一定の範囲に留まります。出力歪みおよび圧縮は本質的にゲインの影響を受けません。低いゲインでは、入力レベルが高いときに入力過負荷の状態となる場合があり、歪みの兆候が生じる場合があります。

出力のセンタリング

DECLピンが開放状態となっている場合には、出力レベルはグラウンドと電源電圧の間にセンタリングされます。これ以外の場合には、DECLピンに適当なリファレンス・レベルを与えることにより、出力レベルを設定できます。図5に示すように、コーナー周波数より下の領域では、ループはリファレンスからの偏差を抑圧するように動作し、コーナー周波数を上回る信号には影響を与えません。外付けのコンデンサを使用しない場合の最大コーナー周波数は500kHzです。コーナー周波数は、外部コンデンサC_{HP}を負荷することにより、次式に示すように任意の周波数に引き下げることができます。

$$f_{HP} \text{ (kHz)} = \frac{10}{C_{HP} \text{ (nF)} + 0.02} \quad (2)$$

出力のセンタリングの基準となるリファレンス・レベルをデカップリングするために、DECLピンにコンデンサを接続することを推奨します。

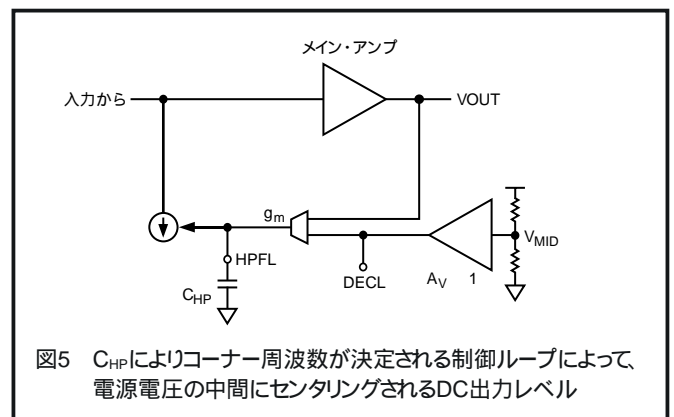


図5 C_{HP}によりコーナー周波数が決定される制御ループによって、電源電圧の中間にセンタリングされるDC出力レベル

RMS検出

AD8367は、出力信号を検出し、これを1Vp-pのサイン波に対応するように校正された354mV rmsのセットポイントと比較するためのスクエア・ロー検出器を備えています。出力とセットポイントに差異が生じると、DETOピンからグラウンドに接続された外部コンデンサC_{AGC}によって累積された電荷によって電流が発生し、AGCの制御電圧を発生します。また、DETOピンには5pFのコンデンサが内部的に接続されています。

このように得られた電圧は、AGCのバイアス電圧として使用されます。このアプリケーションでは、MODEピンはローにされDETOピンはGAINピンに接続されています。これにより、出力信号は354mV rmsに安定します。AGCのバイアスは、受信信号強度の測定値 (rms値 を校正した値です (RSSI))、AGCモードでは出力信号が強制的に354mV rmsのセット・ポイント (-9.02 dBV rms) とされるため、式2を変形して受信信号の強度V_{IN-RMS}をAGCのバイアスV_{DETO}を用いて表すことができます。

$$V_{IN-RMS} \text{ (dBV rms)} = -54.02 + 50 \times V_{DETO} \quad (4)$$

ここで、-54.02dBV rms = -45dB - 9.02dBV rmsとなっています。入力信号の小さな変動に対してV_{DETO}は特性単極時定数_{AGC}により応答し、この値はC_{AGC}に比例します。

$$AGC \text{ (}\mu\text{s)} = 10 \times C_{AGC} \text{ (nF)} \quad (5)$$

ここでは、内部の5pFのコンデンサは外部のコンデンサと接続されてC_{AGC}を構成します。

アプリケーション

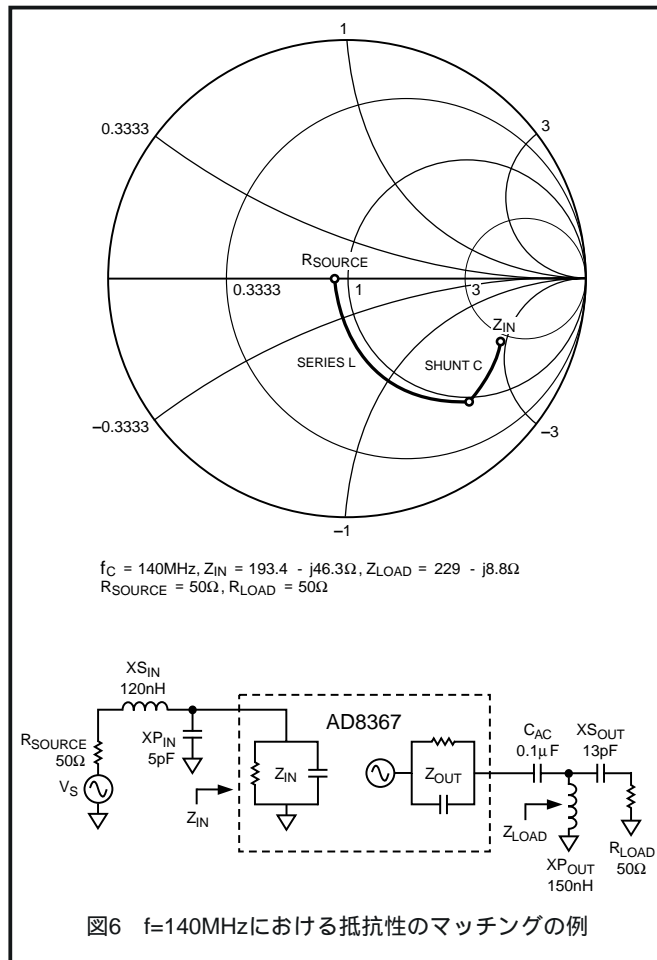
AD8367は、2.7～5.5V単電源で動作し、GAINピン経由でゲインを外部から制御して、可変ゲインアンプまたはAGCアンプとして設定できます。VPSOおよびVPSIピンは、できる限りデバイスの近くで低インダクタンスの0.1μF表面実装型セラミック・コンデンサでデカップリングしてください。さらに、小さな直列抵抗によって電源のデカップリングを追加することもできます。出力のリファレンス電圧をデカップリングするためにDECLピンとOCOMピンの間に10nFのコンデンサを設置することを推奨します。

入 / 出力の整合

AD8367はインピーダンス200Ωのシステムで動作するよう設計されています。出力のアンプは、負荷のリアクタンスおよび浮遊容量の影響を低減するために、50Ωのダンピング抵抗を備えた出力抵抗の小さい電圧バッファにより構成されています。ここに示す特性は、この50Ωの抵抗と200Ωの負荷による分圧が含まれています。AD8367は、伝統的なステップ・アップ / ダウンによるマッチング・ネットワークまたは高品質なトランスによって、200Ω以外のインピーダンスと整合させられます。表IIに、 $V_{GAIN}=750mV$ におけるAD8367の50ΩのSパラメータを示します。

図6に、AD8367を140MHzにおいて50Ωに整合させた例を示します。スミス・チャートに示すように、入力マッチング・ネットワークは、入力インピーダンスを Z_{IN} から50Ωにシフトすることにより、5MHzの帯域幅にわたって挿入ロスに2dB未満を抑えています。出力ネットワークでは、この50Ωの負荷がAD8367の出力において200Ωとなります。表IIIに、各周波数において50Ωのマッチングのために必要な部品値を示します。

ロスおよびノイズの増加が許容される場合には、デバイスの端子および終端部に抵抗性のパッドを設置することにより、広帯域にわたって適度に整合されたインピーダンスを得ることができます。評価ボードでは、ロスが最小のLパッド・ネットワークが使用され（図19参照）標準的な50Ωのテスト機器へのインターフェースを容易に確保できます。1つのパッドにより、11.5dBの電力ロス（5.5dBの電圧ロス）が発生します。



表I $V_S=5V$ 、 $V_{GAIN}=0.75V$ における50ΩシステムについてのSパラメータ

周波数 (MHz)	S11	S21	S12	S22
10	0.64 0°	8.5 177°	2×10^{-3} 153°	0.22 11°
70	0.64 -1.5°	9.0 168°	5×10^{-4} 106°	0.02 54°
140	0.63 -3.0°	10.0 152°	9×10^{-4} 80°	0.06 88°
190	0.63 -3.7°	10.4 138°	9×10^{-4} 147°	0.09 83°
240	0.62 -4.9°	10.8 125°	1×10^{-3} 148°	0.1 76°

表II $R_S=50\Omega$ 、 $R_{LOAD}=50\Omega$ における50Ωシステムについての抵抗性マッチング部品

周波数 (MHz)	X_{SIN}	X_{PIN} (pF)	X_{SOUT} (pF)	X_{POUT}
10	1.5 μH	120	180	1.8 μH
70	220nH	15	27	270nH
140	120nH	7	13	150nH
190	82nH	4	10	100nH
240	68nH	3	7	82nH

AD8367

VGAの動作

AD8367は、汎用のVGAであり、ゲインの電圧による制御が必要とされる幅広いアプリケーションに適しています。帯域幅は500MHzですが、その用途は高周波における信号処理に限定されません。高精度かつ温度や電源電圧の変動に対して安定したlinear-in-dBのスケールは、この種のVGAの通常の性能を超えた、制御電圧に対する信頼度の高い応答が重視されるような用途で真価を発揮します。例えば、音声帯域幅のシステムにおいても、性能を発揮します。

図7に基本的な接続を示します。HPLFピンのコンデンサ C_{HP} により信号経路のハイパス・コーナー周波数を変更することができ、また、これは、ゲインの変更に伴って必然的に発生する信号経路の内部的なDCバランスの変動(オフセット・リップル)を除去するためのオフセット制御ループと関連しています。この周波数は、信号の最も低い周波数成分の約10分の1に設定する必要があります。必要以上に低い周波数に設定すると、オフセット・ループは V_{GAIN} が急激に変化したときに発生する変動に追従できなくなります。オフセットの制御は、このピンにおける上/下限の電圧範囲が低下するために、出力がACカップリングされている場合でも重要となります。

しかし、内部のネットワークによって約500kHzのハイパス折点がデフォルトで与えられるため、多くのアプリケーションでは、これらの部品を必要としません。 $C_{HP}=1nF$ では、修正された折点は10kHz以下となり、コンデンサの値が大きくなるとともに、より低い周波数に移行します。特性18に、表示された部品の定数に対する代表的な応答特性を示します。

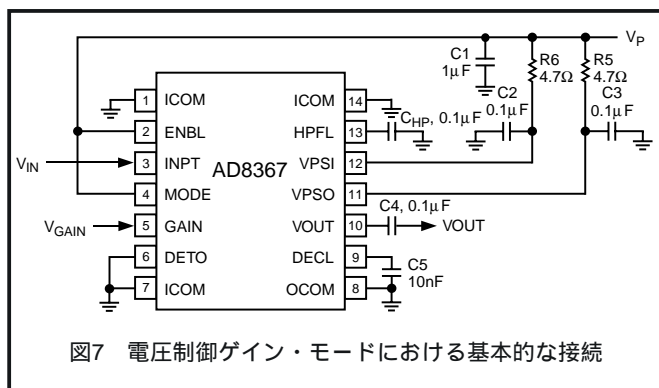


図7 電圧制御ゲイン・モードにおける基本的な接続

変調ゲイン・モード

AD8367は、信号レベルを変調するためにも使用することができます。しかし、ゲインは V_{GAIN} について線形な関数ではなく(指数的である)ことに注意する必要があります。このため、通常の振幅変調の機能を実現するためには適していません。ゲイン・インターフェースの小信号の帯域幅は5MHz以下であり、スルーレートは $\pm 500dB/\mu s$ です。ゲインが最小値近辺から最大値近辺(または、その逆)に急激に変化する間に、X-AMPIに基づいたVGAの内部のインターポレーション・プロセスは、ゲイン値の範囲全体を高速でスキャンします。このプロセスに伴うゲインおよびオフセットのリップルは、出力において過渡的な妨害を生じさせることがあります。このため、立ち上がり/立ち下りの時間が200ns未満で、高い増幅度によりパルスをドライブするような用途には、推奨できません。

AGCの動作

AD8367は、図8に示すようにAGCアンプとして使用することができます。このアプリケーションでは、高精度の内部スクエア・ロー検出器が使用されています。この検出器の出力は電流であり、出力のrms値が内部的に決定される354mV rmsの「セット・ポイント」より高いか低いといった基準によってその極性が変化します。これは、サイン波の信号では1Vp-pとなりますが、ガウス・ノイズ、複雑な変調を受けた信号などの他の信号の振幅のピークは、必然的に幾分か高くなります。しかし、クレストファクタが5未満の全ての波形において、4.5~5.5Vの電源電圧を使用するときには、rms値は正確に測定され、 V_{OUT} に出力されます。より低い電源電圧を使用するときには、 V_{OUT} のrms値は影響を受けませんが(セット・ポイントは、バンドギャップ・リファレンスによって決定されます)ピークのクレストファクタの容量は小さくなります。検出器の出力はDETOピンに伝送されます。検出器からは60 μA までの電流を引き出すことができ、また11 μA までの電流を引き込むことができます。出力信号がサイン波であり、AGCのループが安定していない場合には検出器の出力もサイン波となりますが、周波数は2倍となり、その平均値はゼロとなります。アンプへの入力が増加すると、この電流の平均値も増加し、外部のループ・フィルタ・コンデンサ C_{AGC} は、さらに高い電位まで充電されます。逆に、 V_{OUT} がセット・ポイントである354mV rmsを下回るように減少すると、この電圧はグラウンドの向きに低下します。コンデンサの電圧はAGCバイアスであり、これをRSSI(受信信号強度指標)の出力として使用することができます。 V_{GAIN} 、すなわち、20mV/dBとして正確にスケールできます。

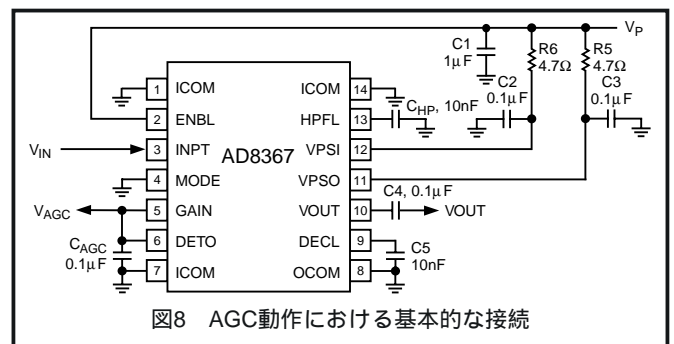
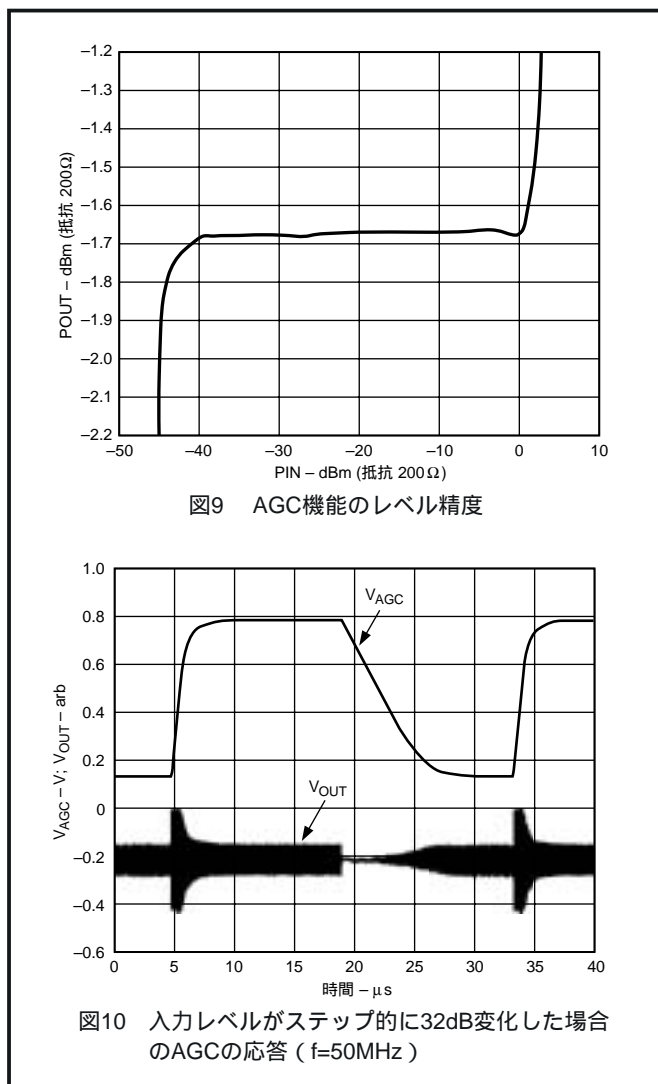


図8 AGC動作における基本的な接続

スクエア・ロー検出器を使用する場合の利点は、RSSIの電圧が信号の電力を正確に反映し、任意のソース・インピーダンスにおいて絶対的な電力の測定値に変換できることです。このため、AD8367は、真の電力量計(true-power meter) dB表示のAC電圧計などの基本的なアンプとしての機能とは異なる用途に使用できます。

AGCモードでの動作では、正しいゲインの方向を選択する必要があります。具体的には、セット・ポイントに対する所定のバランスを回復するために V_{AGC} が増加するときゲインが減少するように設定します。このためMODEピンをローとする必要があります。図9に示すように、この正確なレベル設定の機能により、入力レベルが35dBを上回るときにrms出力はセット・ポイントから0.1dB以内に保持されます。

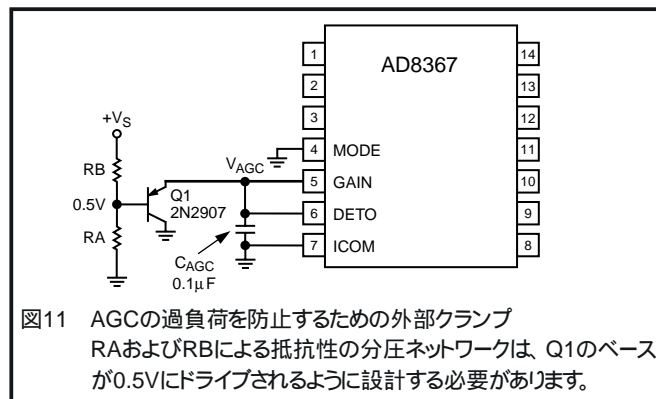
このループの動特性は、実効的な時定数 $T_{AGC}=R_{AGC}C_{AGC}$ を生成する、10k Ω の等価抵抗との関係により動作する C_{AGC} によって制御されます。このため、ループは $1/(2 \cdot T_{AGC})$ のループ帯域幅を持った単極システムとして動作します。ゲイン制御機能は、dB表示で線形であるため、この帯域幅は絶対的な信号レベルの影響を受けません。図10に、 $C_{AGC}=100pF$ で入力信号レベルが30dB変化した場合のループのダイナミック特性を示します。



R_{AGC} が C_{AGC} との関係においてシャント状態で動作するのではないことを理解することが重要です。むしろ、この誤差訂正のプロセスは、実際のインテグレータのように作用して、特定のセット・ポイントに対して正確に等しいrms振幅による出力を保証します。入力レベルに大きな変動が生じるときに、このループの積分動作が最も明確に示されます。 V_{AGC} のスローレートは、検出器およびコンデンサからのピーク出力電流によって決定されます。このため、 $C_{AGC}=3nF$ の代表値において、このレートは約20V rms、すなわち10dB/ μs となり、小信号の帯域幅は1kHzとなります。

現実の誤差積分の手法を採用するAGCループの大部分は、共通する欠点を持っています。より大きな信号でドライブされると、ゲインを減少させるためにAGCのバイアスが増加します。しかし、最終的にはゲインは最小値となり、バイアスをさらに増加させてもゲインに影響が及ばなくなります。すなわち、検出器の出力は電流でありAGCのバイアスは電流の積分値であることから、ループ・コンデンサの電圧はさらに高くなります。この結果、AD8367への入力が検出器をオーバードライブする値を超えると、常にバイアス電圧が急激に増加し、また、ゲインの最小値が-2.5dBであるため、このような現象は350mV rmsを上限とするセット・ポイントを2.5dB以上上回るすべての入力について発生します。可能であれば、この制限が確保されることを確認し、さらに、過負荷の下に5~10dBのガード・バンドを設けることが好ましいといえます。

場合によっては、AGCが過負荷の状態にドライブされると、AD8367は回復までに非常に長い時間を必要とします。これは、DETOの電圧が異常に高い状態となり、ゲインが最小値となるためです。このような状態を回避するために、図11に示すようにDETOピンにクランプを設置することを推奨します。



AGCのセット・ポイントの修正

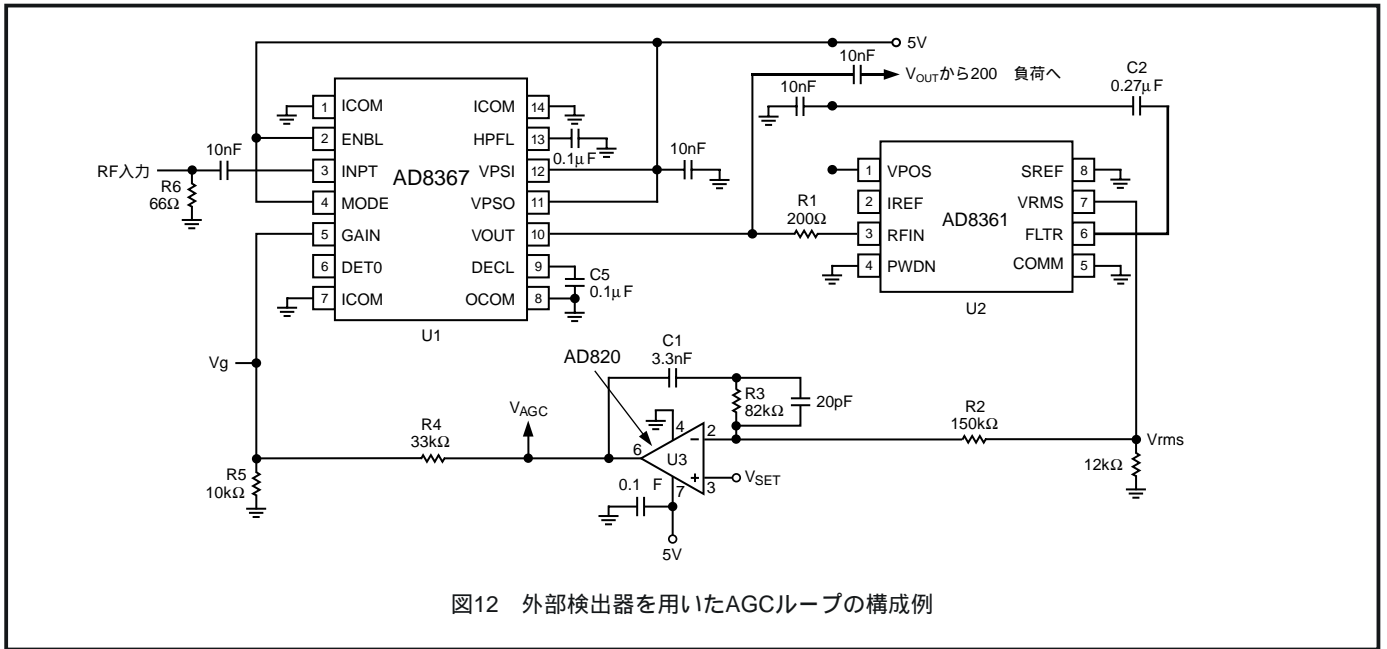
AGCのセット・ポイントを内部的な設定以外の値にする必要がある場合には、外部検出器も使用できます。図2に、外部の真のrms検出器および誤差インテグレータを用いて、AD8367をユーザーによる動作レベルの設定が可能なクローズド・ループAGCシステムにする手法を示します。

AD8361(U2)は、その入力のrms値に比例するDC出力レベルを生成し、これがAD8367(U1)の出力のサンプルとなります。このDC電圧は、外部的に供給されるセット・ポイントの電圧と比較され、その差異は、AD82(U3)により積分されてゲイン制御電圧が生成され、R4とR5によって構成される分圧器を介してAD8367のGAIN入力に印加されます。この分圧器は、AD8367のゲイン制御入力がかわずかにオーバードライブとなる状態でインテグレータを飽和させることにより、過負荷からのループのリカバリ時間を最小化するために組み込まれています。 V_{AGC} のスケール係数はR4とR5の値による影響を受けます。表示された値に対して、この係数は86mV/dBとなります。この回路では、インテグレータによってフィードバック信号の極性が反転されるため、AD8367のMODEピンをハイにして正しい極性を確保するよう注意する必要があります。セット・ポイントの電圧およびAD8367のrms出力電圧の関係は、以下の式によって表されます。

$$V_{OUT-RMS} = V_{SET} \times \frac{(R1 + 225)}{225 \times 7.5} \quad (6)$$

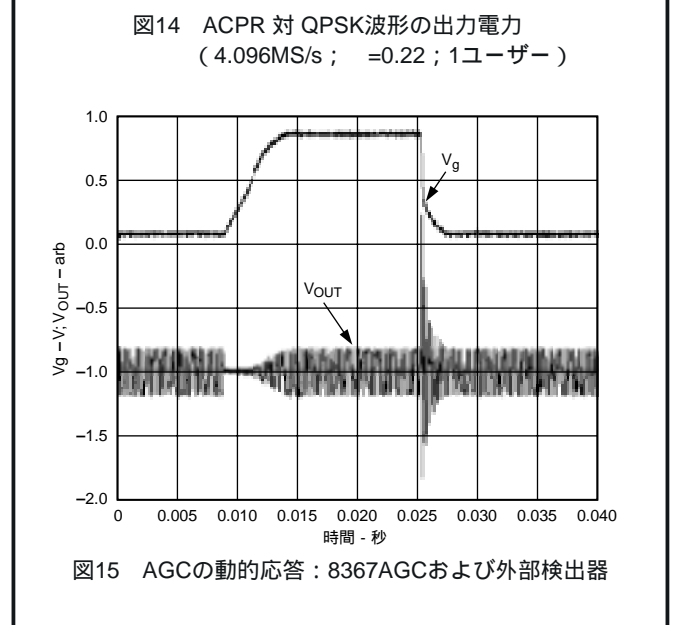
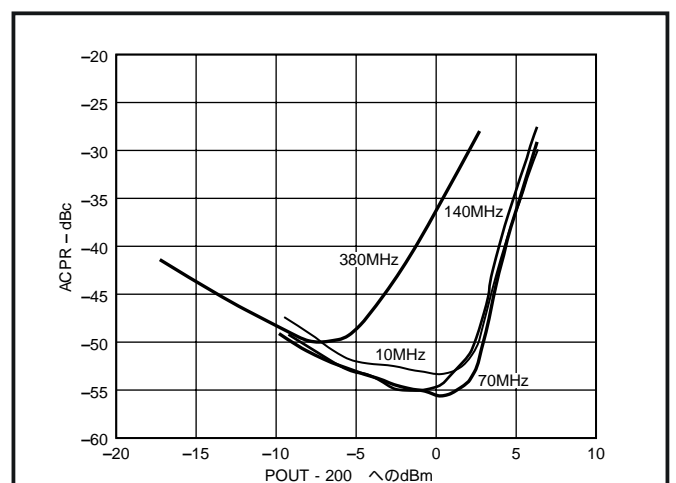
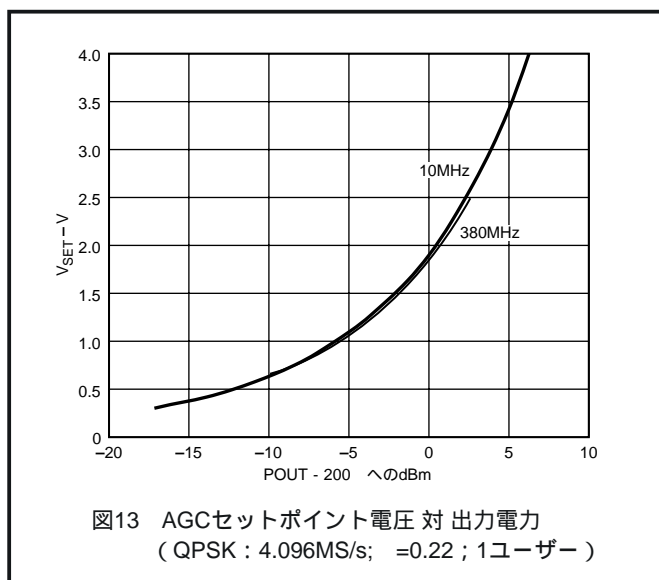
ここで、225はAD8361の入力抵抗であり、7.5は変換ゲインです。R1=200 では、この値は $V_{OUT-RMS} = V_{SET} \times 0.25$ まで減少します。コンデンサC2によってrms検出器の平均化時間が設定されます。この時間は、RF信号が変調されている場合でも検出器の出力のスムージングを充分に行えるような長さにする必要があります。AD8361の出力における1dB(5~10%)p-p未満のレベル変動は許容されます。非常に長い時定数はAGCの帯域幅を不必要に狭め、短い時定数は真のrms測定のプロセスにおける精度を低下させます。部品C1、R2、R3によって制御ループの帯域幅と安定性が設定されます。安定なループ帯域幅の最大値は、上述したようにrms検出器の平均化の時定数によって制限されます。

AD8367



4.096MS/sのQPSK変調されたキャリア波により構成される入力信号について、このセットアップにおける V_{SET} と出力電力の関係を図13に示します。指数関数的な特性がAD8361のlinear-in マグニチュード応答を反映しています。出力電力の関数としての隣接チャンネルの電力比を、図14に示します。最小値は歪みと積分されたノイズ電力がクロス・オーバーする位置で発生します。

図12に示す部品の値は、搬送波周波数が150MHz、500k/sで動作する64値のQAM信号について選択されたものです。図に示すように、入力レベルが瞬時に40dB変化した場合のループの応答時間は5ms程度です。図15に、 V_{SET} が約1Vである場合に、ステップ的に変調されたCW信号が、入力された場合のループの動特性を示します。



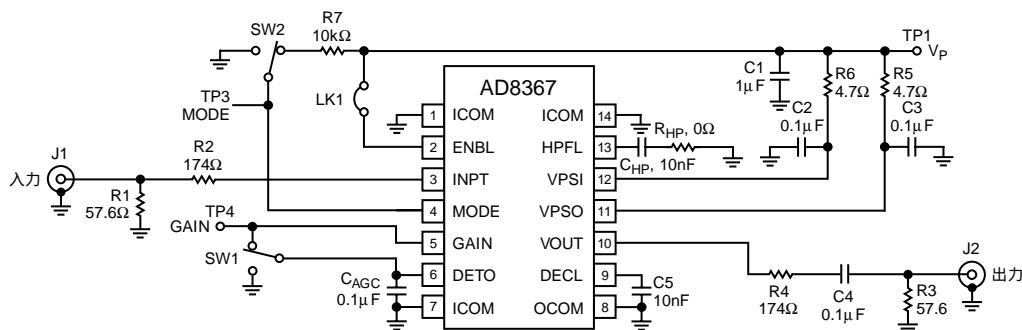


図16 評価ボードの概略図

表 III 外部AGC検出器の部品定数の選定例

変調方式	レート (シンボル/秒)	C 1 μ F	C 2 μ F	R 2 k	R 3 k
QPSK	1.23M	0.0022	0.033	150	62
QPSK	4M	0.0022	0.015	150	39
1/4 DQPSK	24.3K	0.033	0.68	150	51
64 QAM	100K	0.015	1.5	150	51
64 QAM	500K	0.0068	0.33	150	62
64 QAM	4M	0.0022	0.068	150	100

評価ボード

図16にAD8367評価ボードの概略図を示します。このボードは、2.7～5.5Vの単電源で動作します。表IVに評価ボードのさまざまな設定を示します。

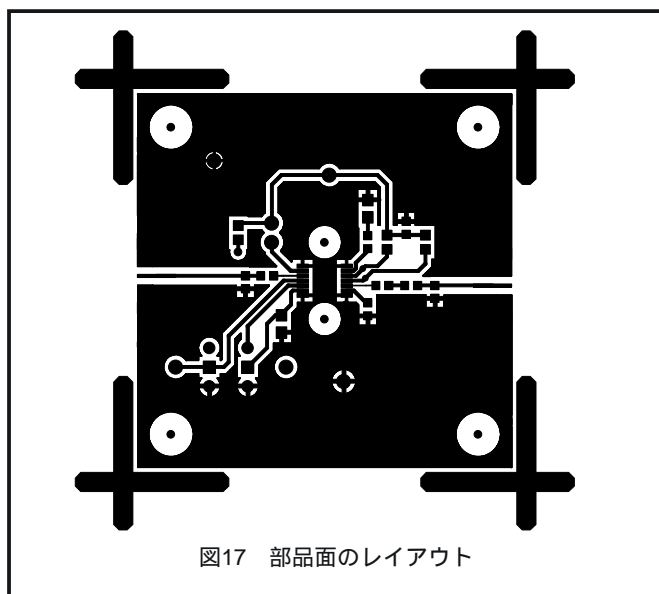


図17 部品面のレイアウト

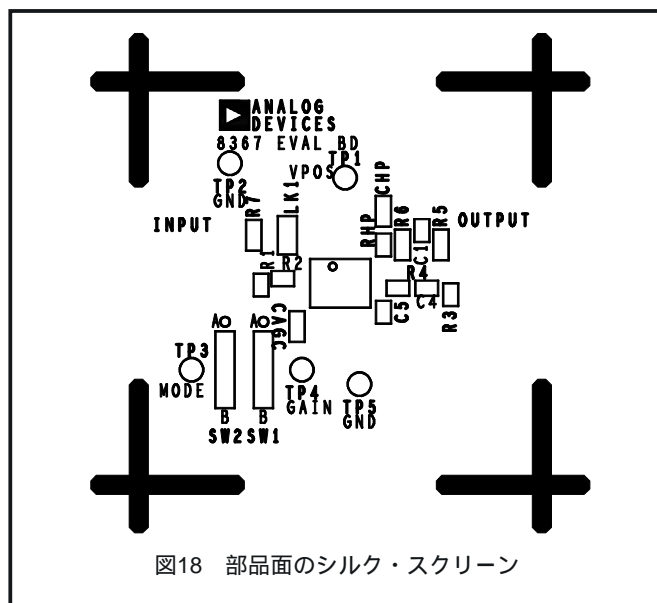


図18 部品面のシルク・スクリーン

特性のセットアップおよび手法

特性を規定するプロセスにおいて、標準的な50Ωのテスト機器を200Ωの入力インピーダンスにインターフェースするために、ロスが最小のLパッド・マッチング・ネットワークが使用されます。図19に示すように、57.6Ωのシャント抵抗の後に174Ωの直列抵抗を接続することにより、50Ωのテスト機器と200Ωのデバイスのインピーダンスの間で広帯域にわたって整合を確保することができます。このネットワークの挿入ロスは11.5dBです。

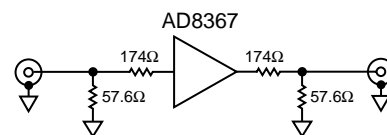


図19 特性テストのための回路設定

AD8367

表 IV 評価ボードの設定のオプション

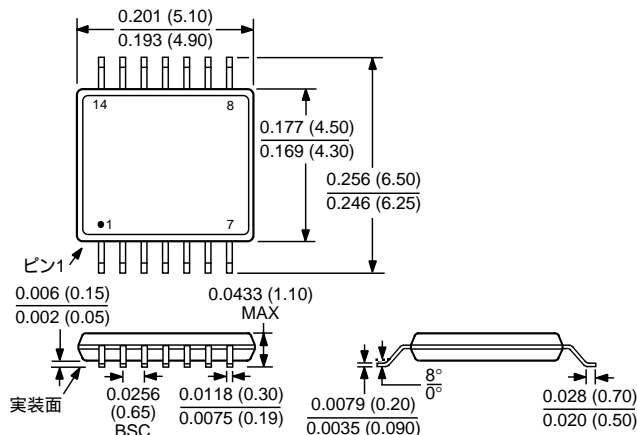
部品	機能	デフォルト設定
TP1、TP2	電源およびグラウンド・ベクター・ピン	適用なし
TP3、TP4	モードおよびゲイン・ベクター・ピン	適用なし
SW1	VGA/AGCの選択。VGA(ポジションA)またはAGC(ポジションB)の動作モードを選択します。AGCモードでの動作のためには、SW2をポジションAに設定する必要があります。	SW1=A
SW2	MODE選択。VGAのスロープの上昇または下降を選択します。V _{GAIN} に伴ってゲインを増加させる場合にはポジションBを、ゲイン・ローを減少させるためにはポジションAを選択します。	SW2=B
LK1	デバイス・イネーブル。LK1がインストールされるときに、ENBLピンが正電源に接続されてAD8367が動作モードとなります。	SW3=PWUP
R1、R2	入力インターフェース。R1およびR2は、Lパッド・インピーダンス変換ネットワークを構成します。広帯域のマッチング・ネットワークが50 Ωの信号源を200 Ωの負荷に整するように変換し、11.5dBの挿入ロスが発生します。	R1=57.6 (サイズ0603) R2=174 (サイズ0603)
R3、R4、C4	出力インターフェース。R3およびR4により、50 Ωの終端が200 Ωの負荷として扱われるように変換し、11.5dBの挿入ロスが発生します。ACカップリング・コンデンサC4の値を大きくすることによって、ハイパスのコーナー周波数を低くすることができます。	R3=57.6 (サイズ0603) R4=174 (サイズ0603) C4=0.1 μF (サイズ0603)
C1、C2、C3、R5、R6	電源のデカップリング。公称電源デカップリングは、グラウンドに接続された1 μFのコンデンサ、4.7 Ωの直列抵抗、グラウンドに接続された0.1 μFのコンデンサにより構成されます。VPSIおよびVPSOの電源ラインにおいても同一のネットワークを使用する必要があります。	C1=1 μF (サイズ0603) R5=R6=4.7 (サイズ0805) C2=C3=0.1 μF (サイズ0603)
C5	内部電源のデカップリング。コンデンサC5は、電源電圧の中央とのデカップリングを行います。	C5=10nF (サイズ0603)
C _{HPFL}	フィルタ・コンデンサ。HPFLコンデンサは、ハイパスのコーナー周波数を設定します。	C _{HPFL} =0.1 μF (サイズ0805) R _{HP} =0 (サイズ0603)
C _{AGC}	AGCフィルタ・コンデンサ。コンデンサCAGCは、クローズド・ループのAGC応答時間を設定します。	C _{AGC} =0.1 μF (サイズ0805)
R7	MODEのプルアップ抵抗。	R7=10k (サイズ0805)

TDS02/2002/1000

外形寸法

サイズはインチと(mm)で示します。

14ピン(TSSOP)
(RU-14)



PRINTED IN JAPAN

