

特長

3dBカットオフ周波数：2.2GHz ($A_V=12\text{dB}$ 時)

抵抗1本でゲイン設定可能：0dB～26dB

差動インターフェース

低ノイズ入力段： $2.7\text{nV}/\sqrt{\text{Hz}}$ @ $A_V=10\text{dB}$

低歪み

- ・2次高調波歪み： -79dBc @ 70MHz

- ・3次高調波歪み： -81dBc @ 70MHz

IP3等価出力：31dBm@ 70MHz

単電源動作：3V～5.5V

低消費電流：28mA @ 5V

調整可能な出力コモン・モード電圧

高速セトリングおよびオーバドライブ復帰時間

スルーレート：13,000V/ μs

パワーダウン機能

10ピンMSOPパッケージ

アプリケーション

差動ADコンバータ・ドライバ

シングルエンド/差動変換

IFサンプリング・レシーバ

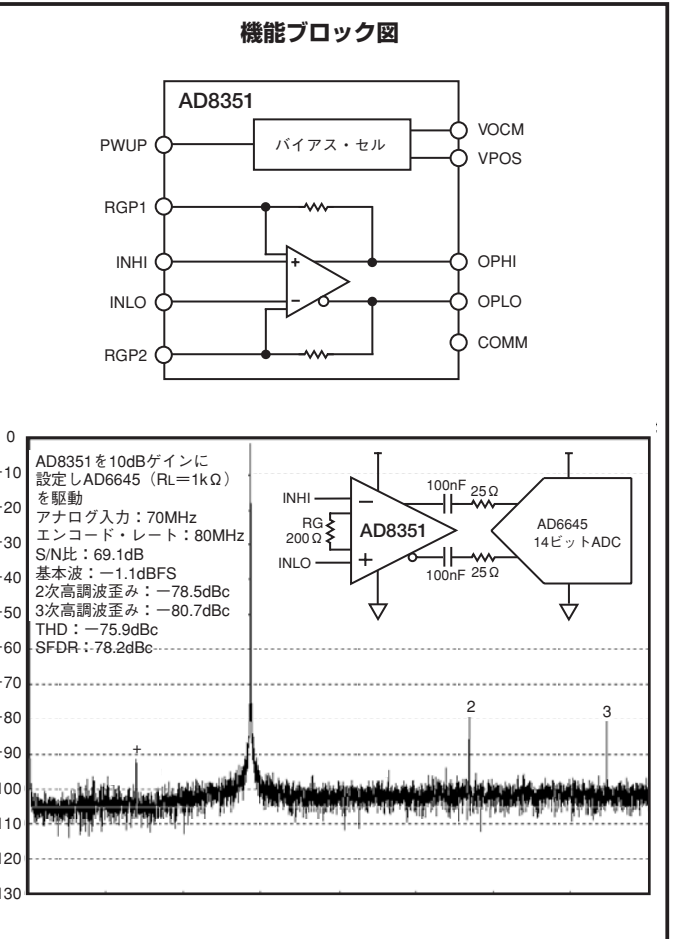
RF/IF増幅段

SAWフィルタ・インターフェース

概要説明

AD8351は、2.2GHzまでのRFおよびIFアプリケーションで使用可能な低価格の差動アンプです。1本のゲイン抵抗を外付けするだけで、電圧ゲインを0dB～26dBまでで設定可能です。AD8351は、150 Ω （標準）の差動出力インピーダンスを備えています。優れた歪み性能と低ノイズ特性により、各種の幅広いアプリケーションに利用できます。

AD8351は、通信用トランシーバ・アプリケーションの高度な性能要求を満たすように設計され、特に汎用の増幅段、ADコンバータ・ドライバ、高速データ・インターフェース・ドライバなどに最適です。さらに、差動構成と同様の歪み性能を備えたシングル



エンド/差動変換アンプとして利用することもできます。AD8351は非常に優れた歪み性能によって、12ビットおよび14ビットのIFサンプリング・レシーバ設計に最適、理想的なソリューションをもたらします。

弊社独自開発の高速XFCBプロセスで製造されるAD8351は、その高帯域幅特性に基づいて、高周波数性能と低歪みを実現しています。無負荷時電源電流は28mA (typ)です。AD8351アンプはコンパクトな10ピンMSOPパッケージを採用し、 -40°C ～ $+85^{\circ}\text{C}$ の温度レンジで動作します。

アナログ・デバイセズ社が提供する情報は正確で信頼できるものを期していますが、その情報の利用または引用したことにより引き起こされる第三者の特許または権利の侵害に関して、当社はいっさいの責任を負いません。さらに、アナログ・デバイセズ社の特許または特許の権利の使用を許諾するものでもありません。
 *日本語データシートは、REVISIONが古い場合があります。最新の内容については英語版をご参照ください。

REV.A

AD8351—仕様

(特に指定のない限り、 $V_S=5V$ 、 $R_L=150\Omega$ 、 $R_G=110\Omega$ ($A_V=10dB$)、 $f=70MHz$ 、 $T=25^\circ C$ 、パラメータを差動で規定)

パラメータ	条件	Min	Typ	Max	単位
ダイナミック性能					
−3dB帯域幅	ゲイン= 6dB、 $V_{OUT} \leq 1.0V_{p-p}$		3,000		MHz
	ゲイン= 12dB、 $V_{OUT} \leq 1.0V_{p-p}$		2,200		MHz
	ゲイン= 18dB、 $V_{OUT} \leq 1.0V_{p-p}$		600		MHz
0.1dB平坦帯域幅	0dB \leq ゲイン \leq 20dB、 $V_{OUT} \leq 1.0V_{p-p}$		200		MHz
0.2dB平性帯域幅	0dB \leq ゲイン \leq 20dB、 $V_{OUT} \leq 1.0V_{p-p}$		400		MHz
ゲイン精度	R_G に1%抵抗を使用、0dB $\leq A_V \leq$ 20dB		± 1		dB
電源変動に対するゲイン安定度	$V_S \pm 5\%$		0.08		dB/V
温度変化に対するゲイン安定度	$-40^\circ C \sim +85^\circ C$		3.9		mdB/ $^\circ C$
スルーレート	$R_L=1k\Omega$ 、 $V_{OUT}=2V$ ステップ		13,000		V/ μs
	$R_L=150\Omega$ 、 $V_S=2V$ ステップ		7,500		V/ μs
セトリング時間	1Vステップ、1%まで		< 3		ns
オーバドライブ復帰時間	$V_{IN}=4V \sim 0V$ ステップ、 $V_{OUT} \leq \pm 10mV$		< 2		ns
逆方向伝達係数(S12)			−67		dB
入力/出力特性					
入力コモン・モード電圧調整レンジ			1.2~3.8		V
最大出力電圧振幅	1dB圧縮		4.75		V _{p-p}
出力コモン・モード・オフセット			40		mV
出力コモン・モード・ドリフト	$-40^\circ C \sim +85^\circ C$		0.24		mV/ $^\circ C$
出力差動オフセット電圧			20		mV
出力差動オフセット・ドリフト	$-40^\circ C \sim +85^\circ C$		0.13		mV/ $^\circ C$
入力バイアス電流			± 15		μA
入力抵抗値 ¹			5		k Ω
入力容量 ¹			0.8		pF
CMRR			43		dB
出力抵抗値 ¹			150		Ω
出力容量 ¹			0.8		pF
電源インターフェース					
電源電圧		3		5.5	V
PWUP閾値			1.3		V
PWUP入力バイアス電流	PWUPピン電圧5V		100		μA
	PWUPピン電圧0V		25		μA
静止電流			28	32	mA

パラメータ	条件	Min	Typ	Max	単位
ノイズ/歪み 10MHz 2次/3次高調波歪み ² 3次IMD 出力3次インターセプト ノイズ・スペクトル密度(RTI) 1dB圧縮ポイント	$R_L = 1k\Omega$ 、 $V_{OUT} = 2Vp-p$ $R_L = 150\Omega$ 、 $V_{OUT} = 2Vp-p$ $R_L = 1k\Omega$ 、 $f_1 = 9.5MHz$ 、 $f_2 = 10.5MHz$ 、 $V_{OUT} = 2Vp-p$ コンポジット $R_L = 150\Omega$ 、 $f_1 = 9.5MHz$ 、 $f_2 = 10.5MHz$ 、 $V_{OUT} = 2Vp-p$ コンポジット $f_1 = 9.5MHz$ 、 $f_2 = 10.5MHz$		-95/-93 -86/-71 -90 -70 33 2.65 13.5		dBc dBc dBc dBc dBm nV/\sqrt{Hz} dBm
70MHz 2次/3次高調波歪み ² 3次IMD 出力3次インターセプト ノイズ・スペクトル密度(RTI) 1dB圧縮ポイント	$R_L = 1k\Omega$ 、 $V_{OUT} = 2Vp-p$ $R_L = 150\Omega$ 、 $V_{OUT} = 2Vp-p$ $R_L = 1k\Omega$ 、 $f_1 = 69.5MHz$ 、 $f_2 = 70.5MHz$ 、 $V_{OUT} = 2Vp-p$ コンポジット $R_L = 150\Omega$ 、 $f_1 = 69.5MHz$ 、 $f_2 = 70.5MHz$ 、 $V_{OUT} = 2Vp-p$ コンポジット $f_1 = 69.5MHz$ 、 $f_2 = 70.5MHz$		-79/-81 -65/-66 -85 -69 31 2.70 13.3		dBc dBc dBc dBc dBm nV/\sqrt{Hz} dBm
140MHz 2次/3次高調波歪み ² 3次IMD 出力3次インターセプト ノイズ・スペクトル密度(RTI) 1dB圧縮ポイント	$R_L = 1k\Omega$ 、 $V_{OUT} = 2Vp-p$ $R_L = 150\Omega$ 、 $V_{OUT} = 2Vp-p$ $R_L = 1k\Omega$ 、 $f_1 = 139.5MHz$ 、 $f_2 = 140.5MHz$ 、 $V_{OUT} = 2Vp-p$ コンポジット $R_L = 150\Omega$ 、 $f_1 = 139.5MHz$ 、 $f_2 = 140.5MHz$ 、 $V_{OUT} = 2Vp-p$ コンポジット $f_1 = 139.5MHz$ 、 $f_2 = 140.5MHz$		-69/-69 -54/-53 -79 -67 29 2.75 13		dBc dBc dBc dBc dBm nV/\sqrt{Hz} dBm
240MHz 2次/3次高調波歪み ² 3次IMD 出力3次インターセプト ノイズ・スペクトル密度(RTI) 1dB圧縮ポイント	$R_L = 1k\Omega$ 、 $V_{OUT} = 2Vp-p$ $R_L = 150\Omega$ 、 $V_{OUT} = 2Vp-p$ $R_L = 1k\Omega$ 、 $f_1 = 239.5MHz$ 、 $f_2 = 240.5MHz$ 、 $V_{OUT} = 2Vp-p$ コンポジット $R_L = 150\Omega$ 、 $f_1 = 239.5MHz$ 、 $f_2 = 240.5MHz$ 、 $V_{OUT} = 2Vp-p$ コンポジット $f_1 = 239.5MHz$ 、 $f_2 = 240.5MHz$		-60/-66 -46/-50 -76 -62 27 2.90 13		dBc dBc dBc dBc dBm nV/\sqrt{Hz} dBm

注

- 値は差動にて定義しています。
- シングルエンド/差動変換性能は、本データシートの「アプリケーション」を参照してください。

AD8351

絶対最大定格*

電源電圧VPOS	6V
PWUP電圧	VPOS
内部消費電力	320mW
θ_{JA}	125°C/W
最大接合部温度	125°C
動作温度範囲	-40°C ~ +85°C
保管温度範囲	-65°C ~ +150°C
ピン温度範囲 (ハンダ付け、60秒)	300°C

*上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この定格はストレス定格の規定のみを目的とするものであり、デバイスの動作、またはこの仕様に記載する動作条件を考慮したものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

ピン配置



オーダー・ガイド

モデル	温度レンジ	パッケージ	パッケージ・オプション	マーキング
AD8351ARM	-40°C ~ +85°C	チューブ、10ピンMSOP	RM-10	JDA
AD8351ARM-REEL7		7インチのテープおよびリール		
AD8351-EVAL		評価ボード		

ピン機能説明

ピン番号	名称	機能
1	PWUP	正の電圧 ($1.3V \leq V_{PWUP} \leq V_{POS}$) を印加して、デバイスを起動します。
2	RGP1	ゲイン抵抗入力1
3	INHI	平衡差動入力。1/2電源電圧にバイアスされ、通常はAC結合されます。
4	INLO	平衡差動入力。1/2電源電圧にバイアスされ、通常はAC結合されます。
5	RGP2	ゲイン抵抗入力2
6	COMM	デバイスのコモン・ピン。低インピーダンスのグラウンドに接続します。
7	OPLO	平衡差動出力。VOVMにバイアスされ、通常はAC結合されます。
8	OPHI	平衡差動出力。VOVMにバイアスされ、通常はAC結合されます。
9	VPOS	正の電源電圧、3V ~ 5.5V。
10	VOVM	このピンに印加される電圧によって、入力と出力の両方のコモン・モード電圧が設定されます。通常は0.1 μ Fのコンデンサでグラウンドにデカップリングします。

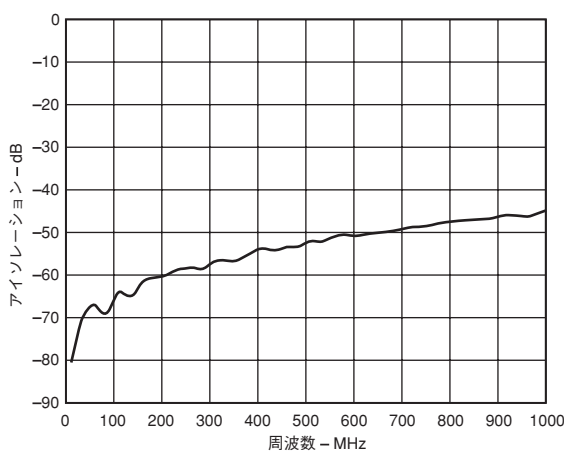
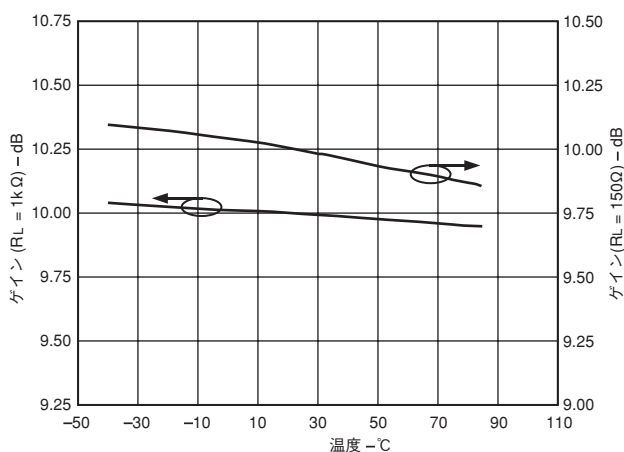
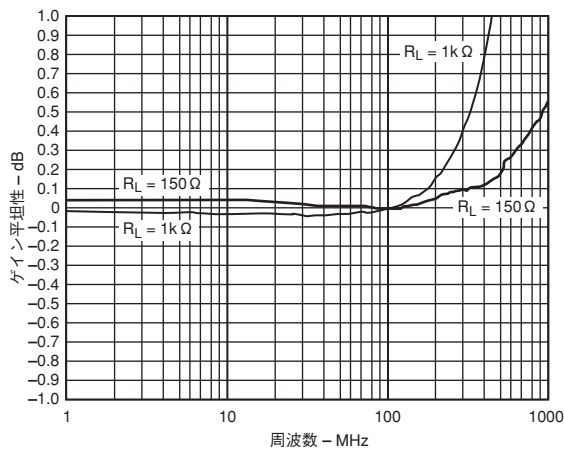
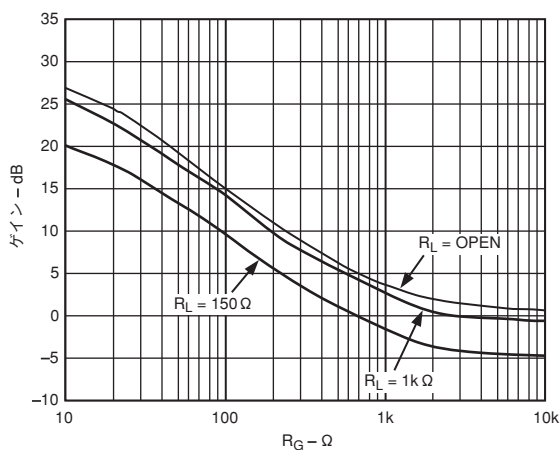
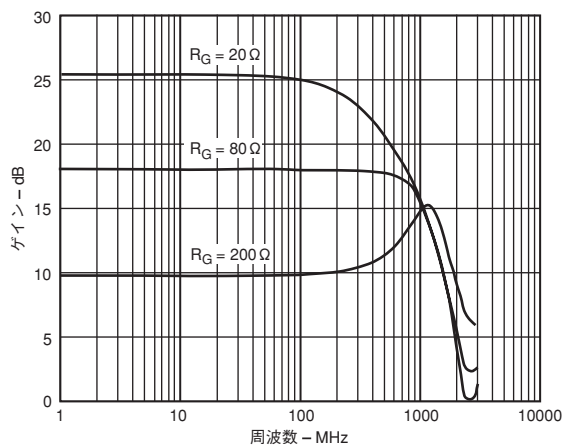
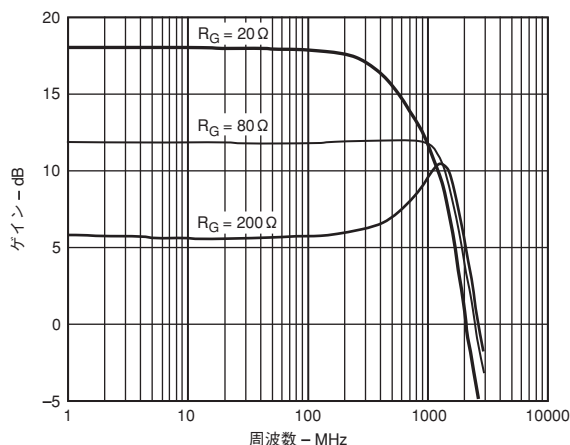
注意

ESD (静電放電) の影響を受けやすいデバイスです。4000Vにおよぶ高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることがあります。本製品には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電を受けたデバイスには回復不可能な損傷が発生することがあります。このため、性能低下や機能喪失を回避するために、適切なESD防止措置をとるようお奨めします。



代表的な性能特性—AD8351

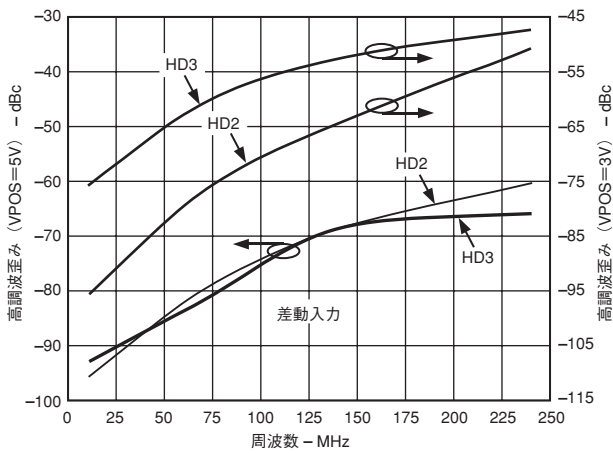
(特に指定のない限り、 $V_s=5V$ 、 $T=25^\circ C$)



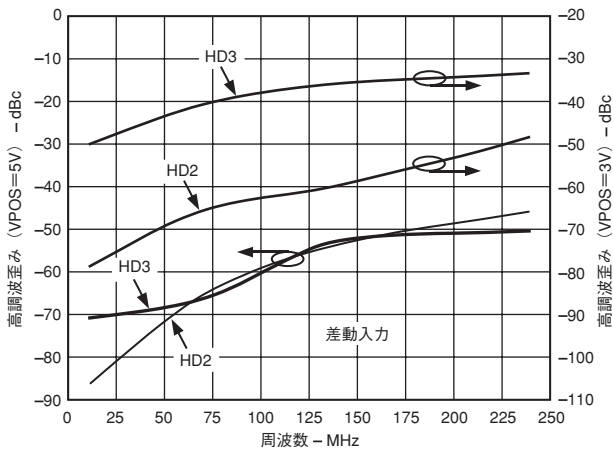
特性3. 温度対ゲイン特性、 $100MHz$ 時 ($A_V=10dB$)

特性6. 周波数対アイソレーション特性 ($A_V=10dB$)

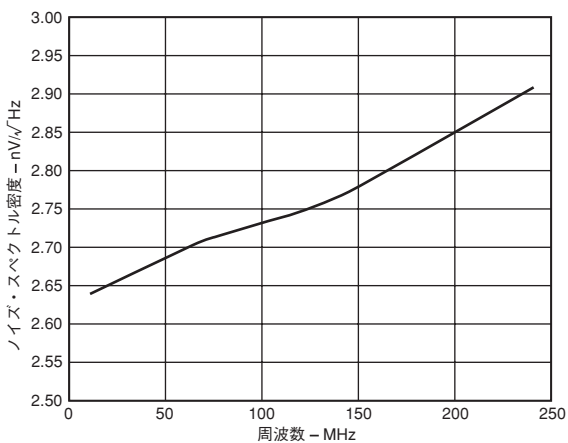
AD8351



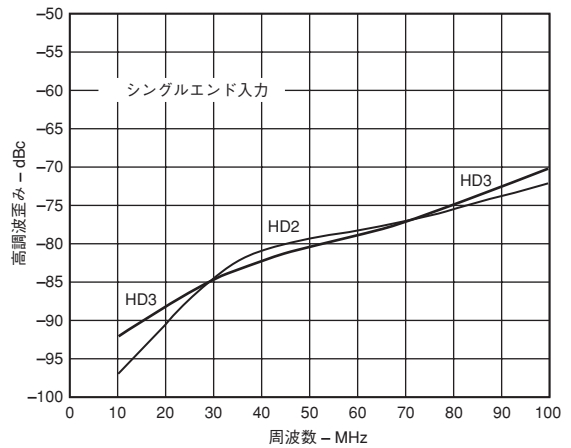
特性 7. 周波数対高調波歪み特性、2Vp-pの出力電圧、 $R_L=1k\Omega$ ($A_V=10dB$ 、3Vおよび5V電源時)



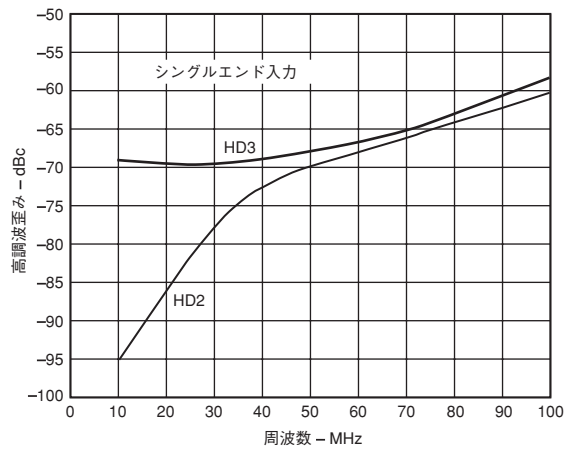
特性 8. 周波数対高調波歪み特性、2Vp-pの出力電圧、 $R_L=150\Omega$ ($A_V=10dB$ 、3Vおよび5V電源時)



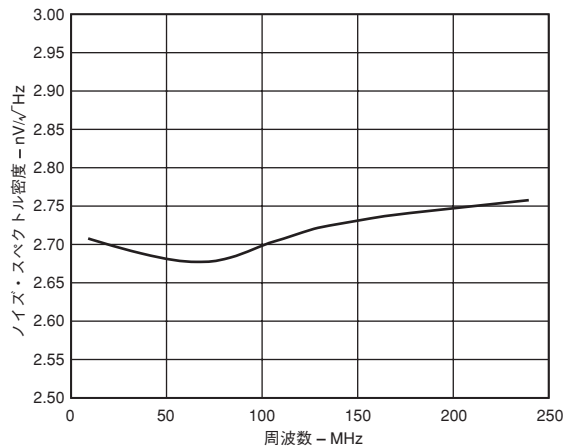
特性 9. 周波数対ノイズ・スペクトル密度(RTI)特性 ($R_L=150\Omega$ 、5V電源、 $A_V=10dB$)



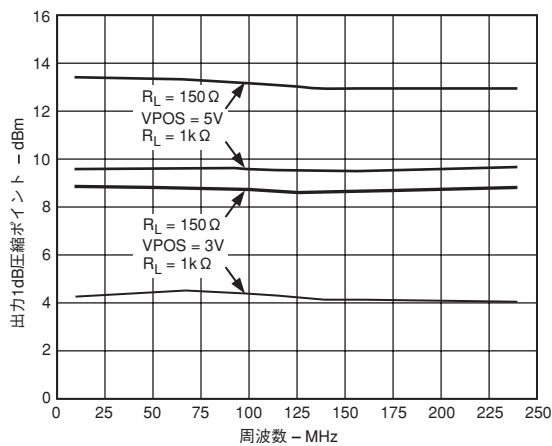
特性 10. シングルエンド入力使用時の周波数対高調波歪み特性、2Vp-pの出力電圧、 $R_L=1k\Omega$ ($A_V=10dB$)



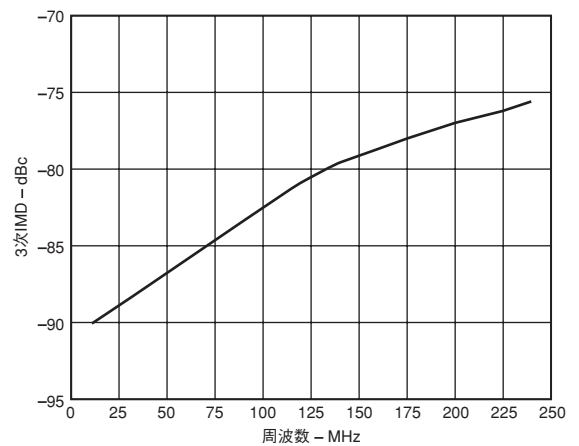
特性 11. シングルエンド入力使用時の周波数対高調波歪み特性、2Vp-pの出力電圧、 $R_L=150\Omega$ ($A_V=10dB$)



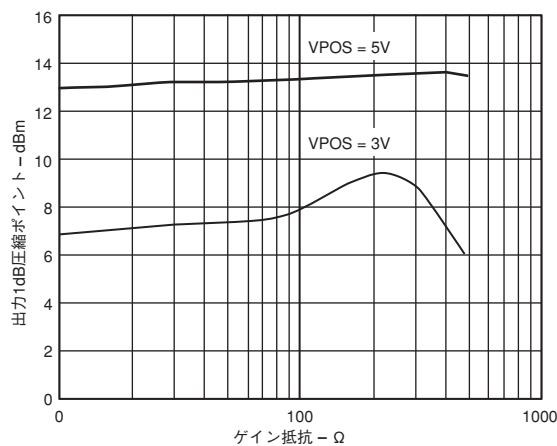
特性 12. 周波数対ノイズ・スペクトル密度(RTI)特性 ($R_L=150\Omega$ 、3V電源、 $A_V=10dB$)



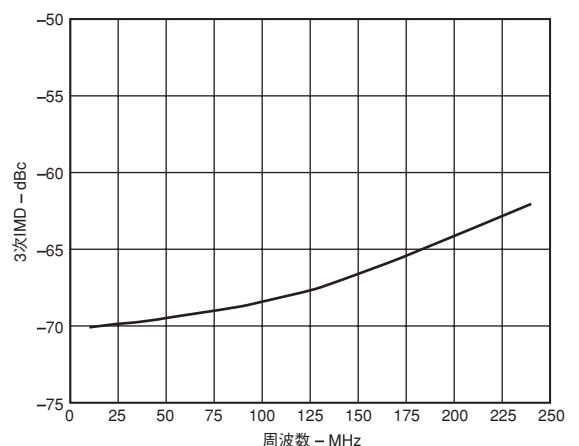
特性 13. 周波数対出力1dB圧縮ポイント特性
($R_L=150\ \Omega$ および $1k\ \Omega$ 、 $A_V=10dB$ 、 $3V$ および $5V$ 電源時)



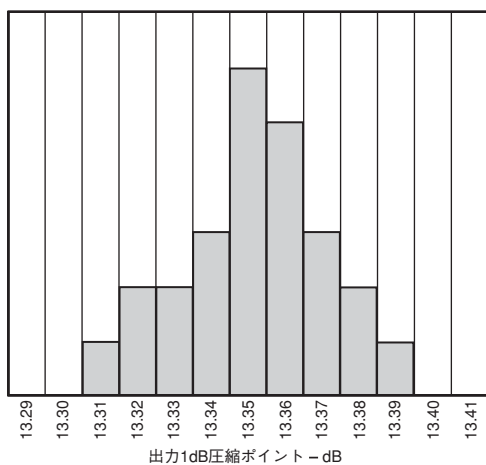
特性 16. 周波数対3次相互変調歪み特性、
 $2V_p$ -pコンポジット信号、 $R_L=1k\ \Omega$ ($A_V=10dB$ 、 $5V$ 電源時)



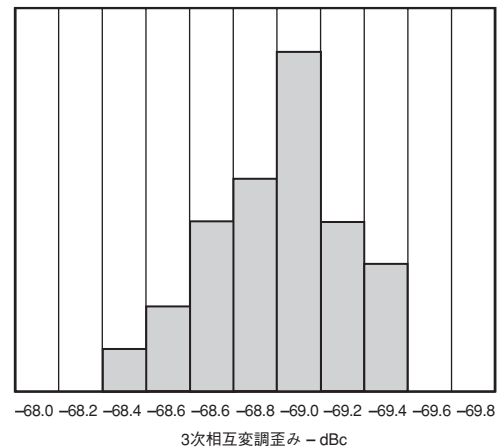
特性 14. R_G 対出力1dB圧縮ポイント特性
($f=100MHz$ 、 $R_L=150\ \Omega$ 、 $A_V=10dB$ 、 $3V$ および $5V$ 電源時)



特性 17. 周波数対3次相互変調歪み特性、
 $2V_p$ -pコンポジット信号、 $R_L=150\ \Omega$ ($A_V=10dB$ 、 $5V$ 電源時)

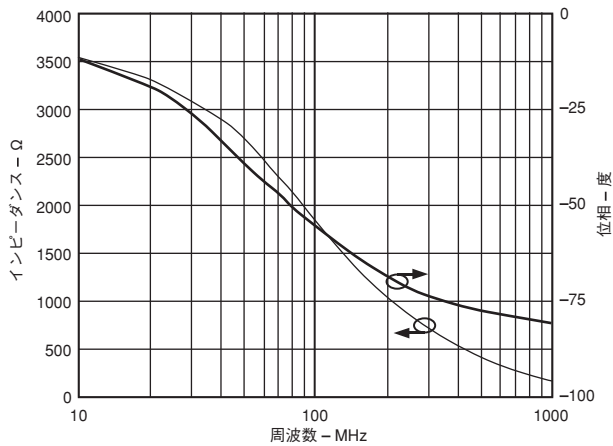


特性 15. 出力圧縮ポイントの分布
($f=70MHz$ 、 $R_L=150\ \Omega$ 、 $A_V=10dB$)

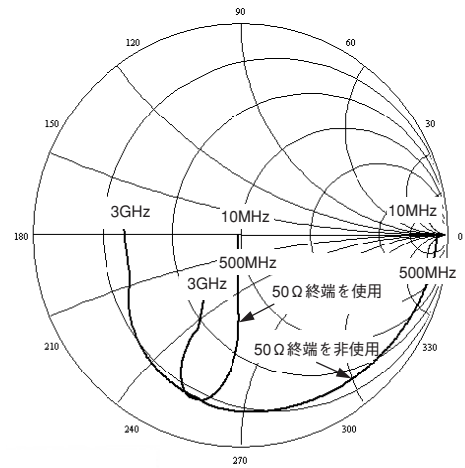


特性 18. 3次相互変調歪みの分布
($f=70MHz$ 、 $R_L=150\ \Omega$ 、 $A_V=10dB$)

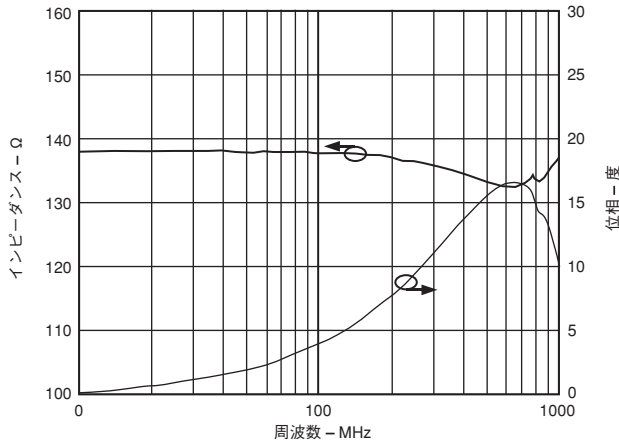
AD8351



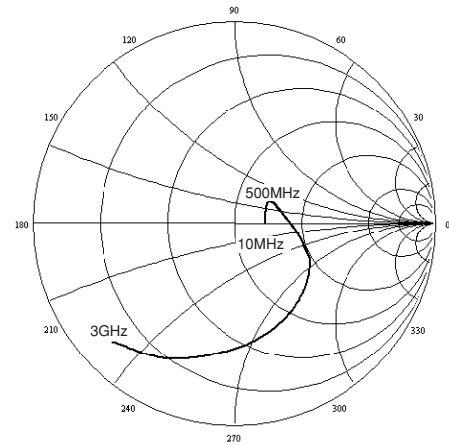
特性 19. 周波数対入力インピーダンス特性



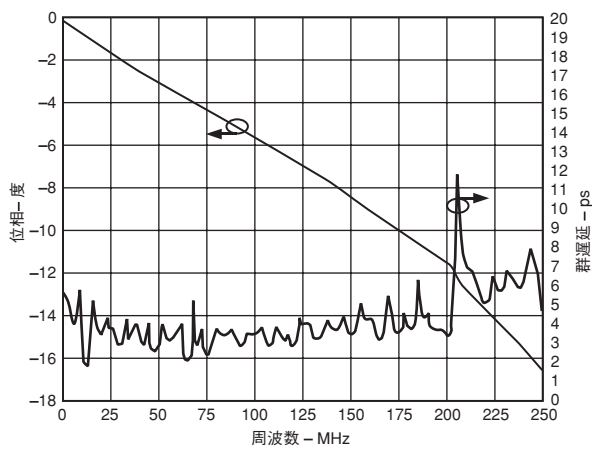
特性 22. 周波数対入力反射係数特性
($R_S=R_L=100\Omega$ 、50 Ω 終端を使用/非使用)



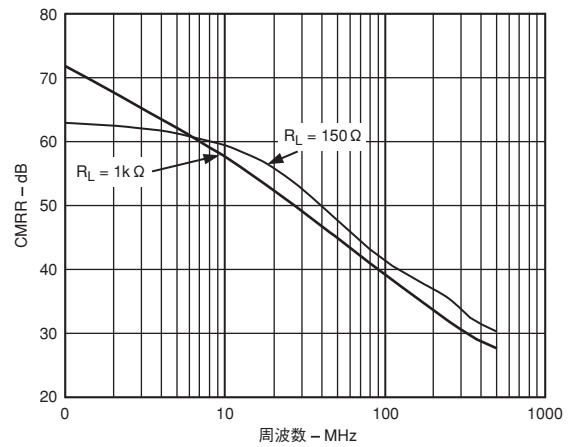
特性 20. 周波数対出力インピーダンス特性



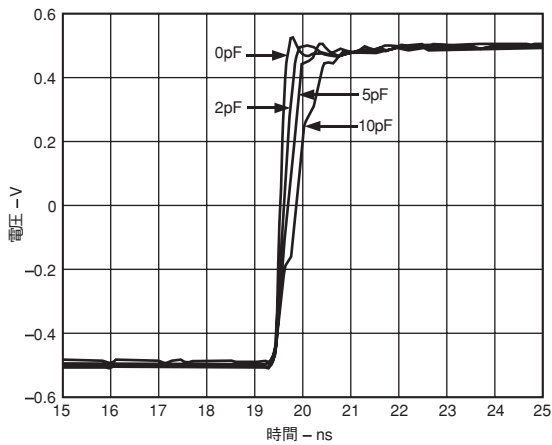
特性 23. 周波数対出力反射係数特性
($R_S=R_L=100\Omega$)



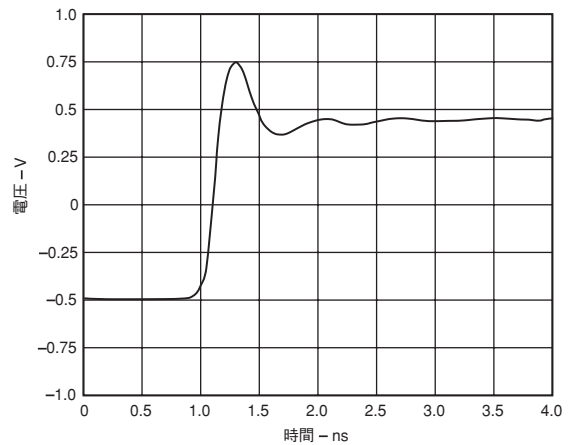
特性 21. フェーズと群遅延 ($A_V=10\text{dB}$ 、5V電源時)



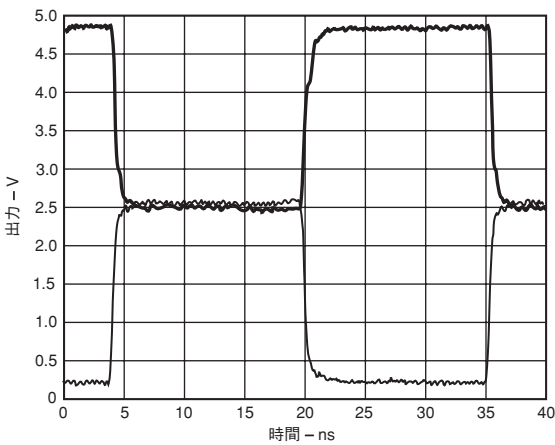
特性 24. コモン・モード除去比CMRR ($R_S=100\Omega$)



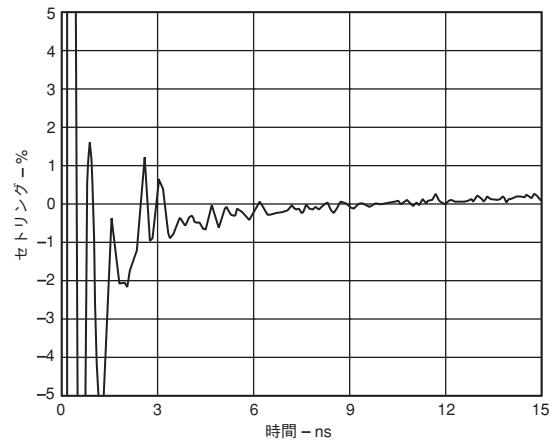
特性 25. 容量性負荷時の過渡応答性
($R_L=150\ \Omega$ 、 $C_L=0\text{pF}$ 、 2pF 、 5pF 、 10pF)



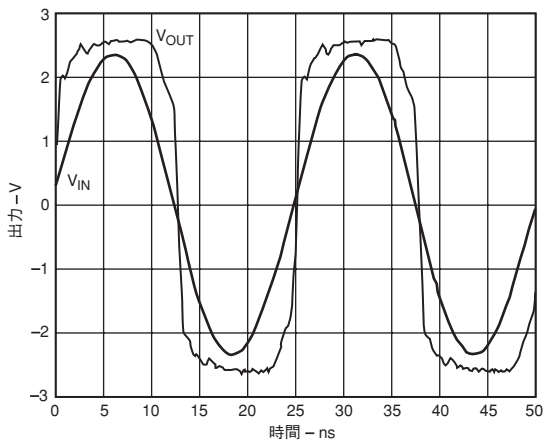
特性 28. 1Vp-p出力ステップに対する
大信号過渡応答性 ($A_V=10\text{dB}$ 、 $R_{IP}=25\ \Omega$)



特性 26. 2倍の出力のオーバドライブ復帰時間
($R_L=150\ \Omega$ 、 $A_V=10\text{dB}$)



特性 29. 2Vp-pステップに対する1%セトリング時間
($A_V=10\text{dB}$ 、 $R_L=150\ \Omega$)



特性 27. 正弦入力波形によるオーバドライブ復帰時間
($R_L=150\ \Omega$ 、 $A_V=10\text{dB}$ 、5V電源時)

AD8351

基本的なコンセプト

歪み性能、信号対ノイズ比、および低消費電力が不可欠とされる高性能信号系では、差動信号方式が使用されます。差動回路はもともとコモン・モード除去比と高調波歪みの改善性を備えており、同時に干渉とグラウンド・ノイズに対する耐性も優れています。

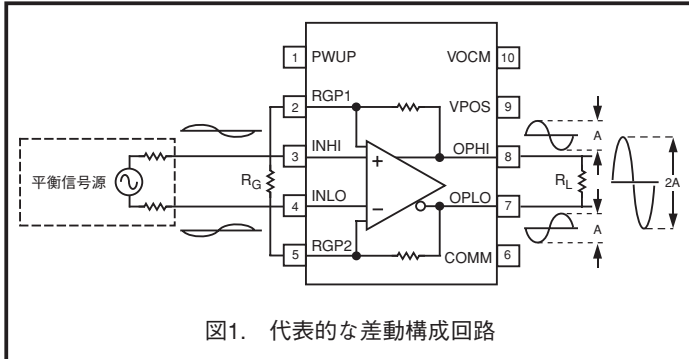


図1. 代表的な差動構成回路

図1には、標準的なアプリケーションで期待される入力および出力信号波形を示しています。一般的に、印加される入力信号波形は平衡化された差動の駆動信号であり、INHIピンとINLOピンに入力される信号は振幅が等しく、位相が180°異なります。一部のアプリケーションでは、バラン(平衡不平衡トランス)を使用して、シングルエンドの駆動信号を差動信号に変換している場合がありますが、AD8351を使用して、シングルエンド信号を差動信号に変換することも可能です。

ゲインの調整

AD8351の差動ゲインは、2番ピンと5番ピンの間に1本の抵抗 R_G を外付けする方法によって設定します。特性 2で規定される抵抗値を使用し、表1の一般的なゲイン値を参考にして、0dBから26dBまでで任意の値にゲインを設定できます。ノイズのピックアップを防止し、ゲインの平衡化と安定性を確実にするために、外部ゲイン抵抗の接続に使用する基板パターン配線は平衡化されたものとし、可能な限り短くしてください。AD8351の低周波数電圧ゲインは、次式でモデル化できます。

$$A_V = \frac{R_L \times R_G (5.6) + 9.2 \times R_{FI} \times R_L}{R_G \times R_L \times 4.6 + 19.5 \times R_G + (R_L + R_{FI}) \times (39 + R_G)} = \left| \frac{V_{OUT}}{V_{IN}} \right|$$

ここで、 R_{FI} は350Ω(内部抵抗)です。

R_L はシングルエンド負荷抵抗値です。

R_G はゲイン設定抵抗値です。

表 1. 一般的なゲイン値を設定するためのゲイン抵抗値の選択 (負荷抵抗値をシングルエンドとして規定)

ゲイン A_V	R_G ($R_L=75\Omega$)	R_G ($R_L=500\Omega$)
0dB	680Ω	2kΩ
6dB	200Ω	470Ω
10dB	100Ω	200Ω
20dB	22Ω	43Ω

コモン・モード調整

出力のコモン・モード電圧レベルは、各差動出力上にDCオフセット電圧として現れます。AC信号は振幅が等しく、位相が180°異なりますが、同じコモン・モード電圧レベルの中心位置に設定されます。図2に示すように、目的の電圧レベルをVOCMピンに印加する方法によって、コモン・モード出力電圧レベルを1.2V~3.8Vの範囲で調整できます。

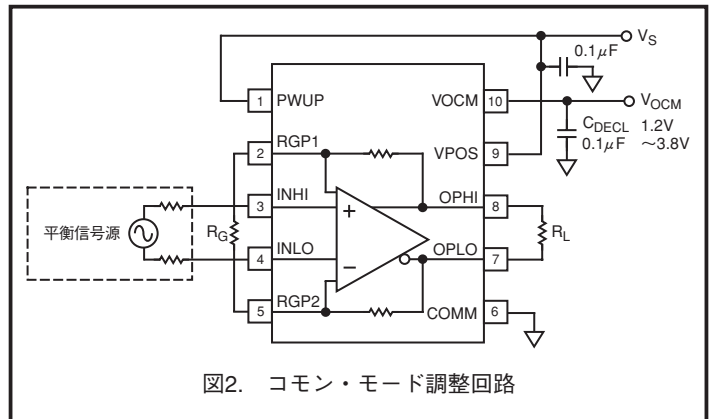


図2. コモン・モード調整回路

入力および出力のマッチング

AD8351は、5kΩの比較的高い差動入力インピーダンスを備えています。実際のアプリケーションでは、AD8351の入力は5kΩよりも低いインピーダンスに終端され、これによって図3に示すように駆動信号源とのインピーダンス・マッチングが行われます。インピーダンスのミスマッチによる反射を最小限に抑えるために、終端抵抗 R_T は入力ピンに可能な限り近接させてください。所与の負荷に対して必要な出力のマッチングを行うために、150Ωの出力インピーダンスを変換しなければならない場合があります。マッチング部品の値は、スミス・チャートまたは共振方式を利用して計算することが可能であり、この方法によって結果的に複素共役のマッチングが得られるマッチング回路が確定されます。入力および出力のインピーダンスと反射係数については、特性 19、20、22、23に示しています。差動の信号源および負荷に対する受動型マッチングに関する詳細は、AD8350データシートの「アプリケーション」を参照してください。

SAW(表面弾性波)フィルタ・インターフェースの回路例を図3に示します。SAWフィルタの多くは本来的に差動であり、低損失の出力マッチングが可能です。この例では、動作に必要なセンター周波数とQを設定するために、SAWフィルタに50Ωの信号源インピーダンスが要求されます。直列のLと並列のCの出力回路が、目的の動作周波数でインピーダンスを150Ωから50Ωに変換します。このインピーダンス変換を図4のスミス・チャートに示しています。

適切な終端抵抗を使用して、未使用の出力をグラウンドに接続するだけで、シングルエンドのSAWフィルタを駆動することが可能です。SAWフィルタの入りに印加できるのは、信号の1/2に限られるため、システム全体のゲインは6dB低減されます。

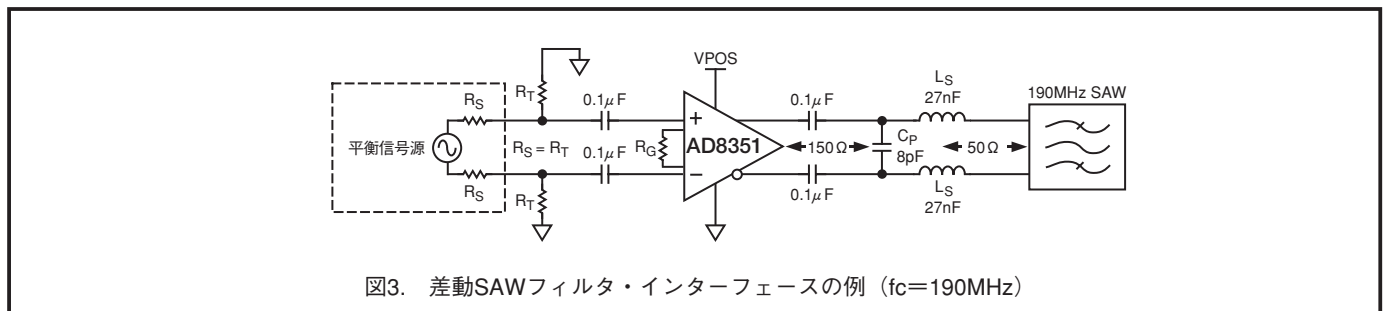


図3. 差動SAWフィルタ・インターフェースの例 ($f_c=190\text{MHz}$)

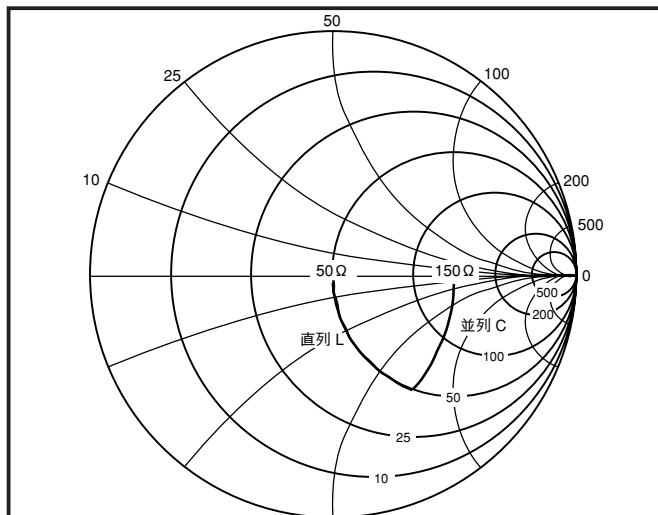


図4. SAWフィルタの出力マッチング回路のスミス・チャート表示

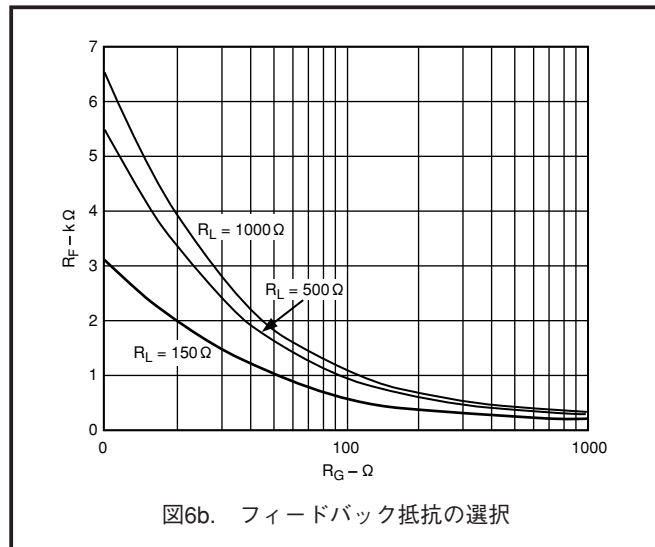


図6b. フィードバック抵抗の選択

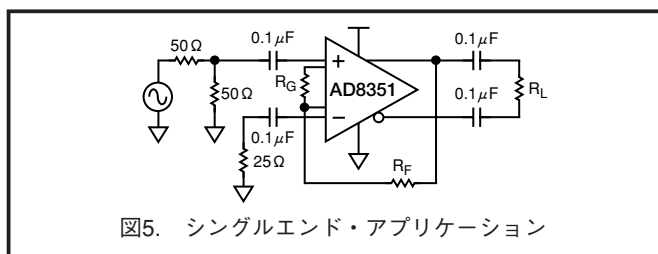


図5. シングルエンド・アプリケーション

シングルエンド／差動変換動作

図5に示すように、AD8351は容易にシングルエンド／差動変換ゲイン・ブロックに設定できます。入力信号はAC結合され、INHI入力に加えられます。使用されない入力、グラウンドにAC結合されます。C1からC4までのコンデンサの値は、目的の動作周波数でそのリアクタンスが無視できるレベルに抑えられるように選択してください。出力を平衡化するのに、外部フィードバック抵抗 R_F が必要です。ゲイン抵抗とフィードバック抵抗の値の選択については、図6aと6bを参照してください。図6aから、所与の負荷時の必要dBゲインに対応する R_G の値を選択します。次に図6bから、選択した R_G 値および負荷に対応する R_F 抵抗の値を選択します。

このような条件下では差動平衡が完全ではないにしても、歪み性能は良好なレベルが維持されます。特性 10および11には、シングルエンドの50 Ω信号源を使用してAD8351の入力を駆動する際の2次および3次高調波歪み性能を示しています。

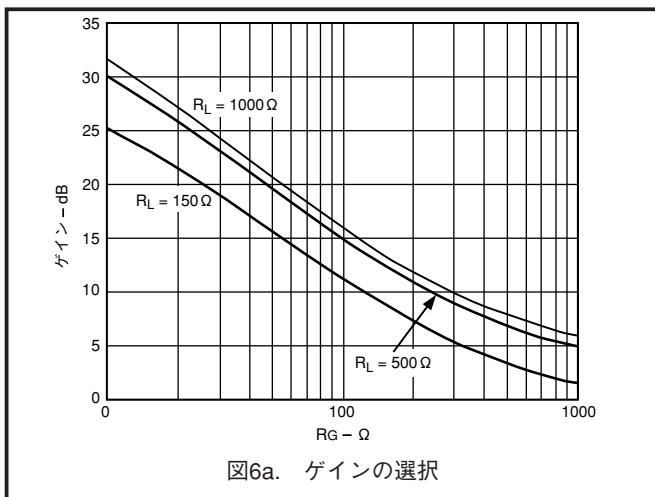


図6a. ゲインの選択

ADコンバータの駆動

図7の回路は、14ビット、105MSPSのA/DコンバータAD6645を駆動するAD8351のフロントエンドを簡略化して表しています。最適な性能を確保するために、AD6645とAD8351は差動で駆動されます。抵抗 R_1 と R_2 は信号源に50 Ωの差動入力インピーダンスをかけ、抵抗 R_3 と R_4 はA/D入力からの絶縁を行います。AD8351用のゲイン設定抵抗は R_G です。AD6645はAD8351に1k Ωの差動負荷をかけますが、フルスケール出力を供給するには、AINとAINピン間に2.2Vp-pの差動信号が必要です。AD8351回路は、AD6645に対してゲインの設定、絶縁、および信号源マッチングを実行します。さらにAD8351は、バランによらない平衡入力をAD6645に供給する動作も行います。平衡入力は、2次高調波歪みのキャンセルに必要不可欠です。信号発生器はバイポーラで、グラウンドを中心とします。AD8351のVOCMピン(10)をAD6645のVREFピンに接続すると、AD8351のコモン・モード出力電圧が2.4Vに設定されます。この電圧は、0.1 μFのコンデンサでバイパスされます。AD8351のゲインを高くすると、システム・ノイズが増加し、これに応じてSNRが低下しますが、歪み性能に大きく影響することはありません。図7の回路は、10dBのゲイン設定で10MHz入力時-90dBc、および70MHz入力時-80dBcよりも優れたSFDR性能を達成することができます。

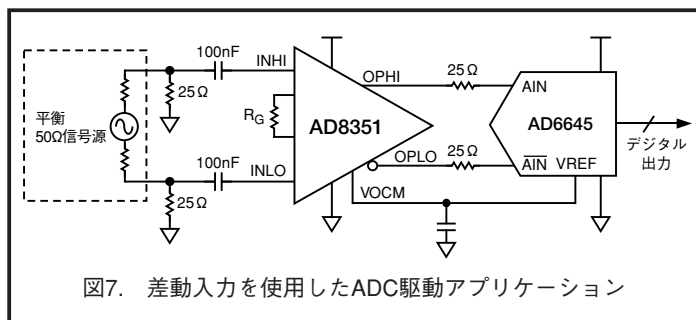


図7. 差動入力を使用したADC駆動アプリケーション

図8の回路は、AD6645を駆動するAD8351のシングルエンド入力の差動出力構成回路です。このケースでは、 R_1 が入力インピーダンスを供給し、 R_G はゲイン設定抵抗です。AD6645による2次高調波歪みのキャンセルに必要な出力電圧を平衡化する目的で、抵抗 R_F が必要になりますが、この値はチャートを利用して選択できます(「シングルエンド／差動変換動作」を参照)。図8に示す回路は、10MHz入力時-90dBc、および70MHz入力時-77dBcよりも優れたSFDR性能を達成することが可能です。

AD8351

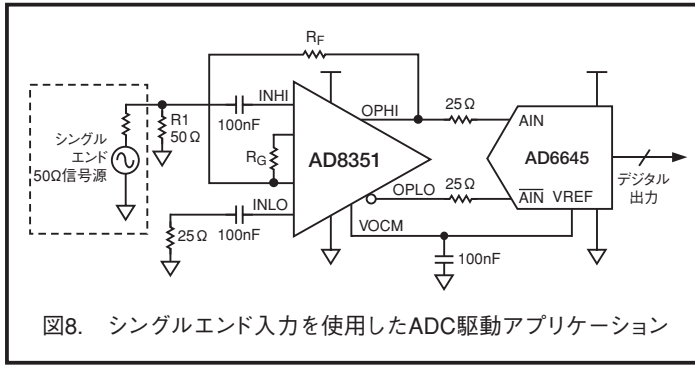


図8. シングルエンド入力を使用したADC駆動アプリケーション

アナログ・マルチプレクシング

複数の高速信号を選択することが必要なアプリケーションで、AD8351をアナログ・マルチプレクサとして使用することが可能です。ディスプレイ状態時(PWUPピンをローに引き込む)の各デバイスのアイソレーションは、100MHzまでの周波数で最大入力レベルが0.5Vp-pのときに約60dBcです。出力ノイズ・スペクトル密度が低いので、図9に示すような簡単な回路構成が可能になります。最も標準的なロジック・インターフェースを使用して、PWUPインターフェースを容易に駆動することができます。Nビットのデジタル・インターフェースを使用して、最大N個までのデバイスを制御可能です。非常に多数の入力信号経路を使用するときには、出力負荷の影響とノイズを考慮に入れる必要があります。ディスプレイ状態の各AD8351は、インエール状態のデバイスの150Ω出力信号源インピーダンスと並列に約700Ωの負荷をかけることになります。N個のデバイスの追加によって負荷が増加すると、負荷がさらに重くなるため、歪み性能が劣化します。最大70MHzまでの信号周波数時に1kΩの負荷に4個のデバイスを多重化接続すると、-70dBcより優れた歪み性能を達成することが可能です。

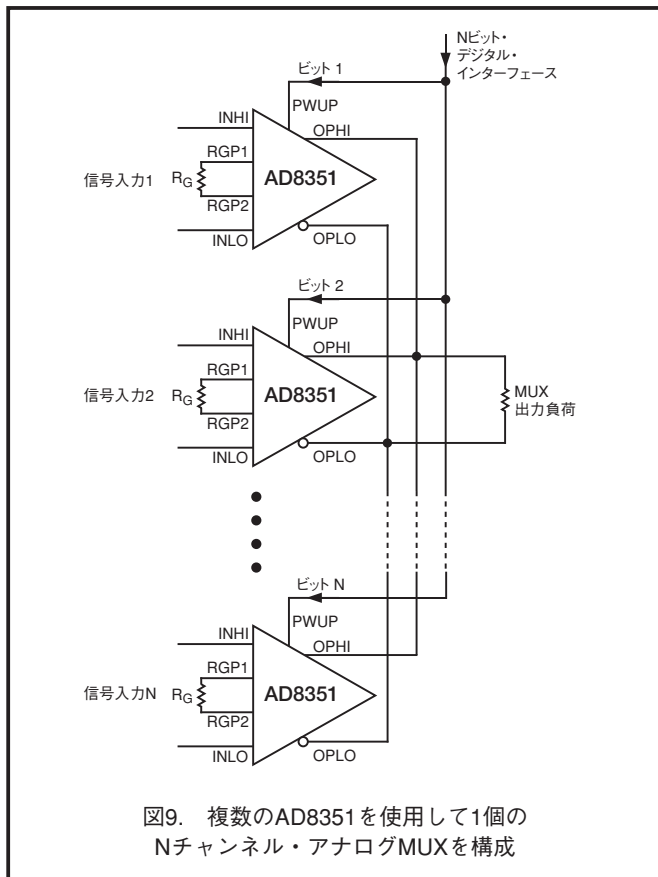


図9. 複数のAD8351を使用して1個のNチャンネル・アナログMUXを構成

I/O容量性負荷

入力または出力の直接的な容量性負荷が数pFを超えると、過度のピーキングや通過帯域外の発振が引き起こされることがあります。これは、デバイスの入力/出力容量と並列に共振するパッケージおよびボンディング・ワイヤのインダクタンス、それに関連してグランド・インダクタンスを通して内部で発生する結合が原因で起こります。抵抗性負荷または信号源抵抗値が低い場合には、Qの実効値が低くなり、発振や過度のピーキングが発生する前に、相対的に高い容量終端が発生する可能性があります。信号源容量が高いときは直列入力抵抗(R_{IP})の追加、また負荷容量が高いときは直列出力抵抗(R_{OP})の追加によって、この悪影響を排除することが可能です。I/O容量性負荷が約2pFを超える場合には、一般的に25Ω以下の抵抗値で十分です。コンデンサの容量を大きくすると、それに応じて寄生除去抵抗の値を小さくする必要があります。これに加えて、特に抵抗性負荷が軽い場合に、 R_{IP} は低ゲイン時の帯域内ピーキングの低減にも効果的です。

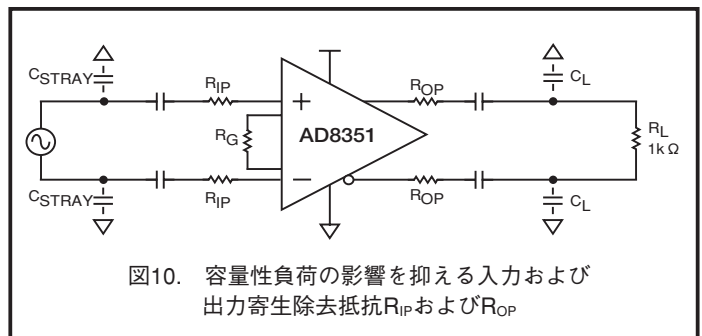


図10. 容量性負荷の影響を抑える入力および出力寄生除去抵抗 R_{IP} および R_{OP}

R_G ポートにかかるパッケージの寄生容量が原因で、 R_G の値を高く(低ゲイン)すると、通過帯域内でACピーキングが高くなり、時間領域のセトリング特性が劣化する結果になります。一例として、1kΩ負荷の駆動時に、 R_{IP} として25Ωを使用すると、 $R_G=200Ω$ で($A_v=10dB$)ピーキングが約7dB低下します(図11を参照)。

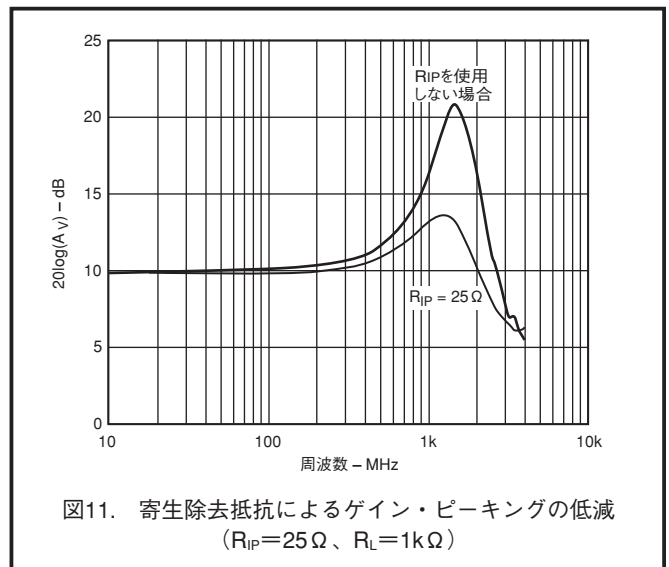
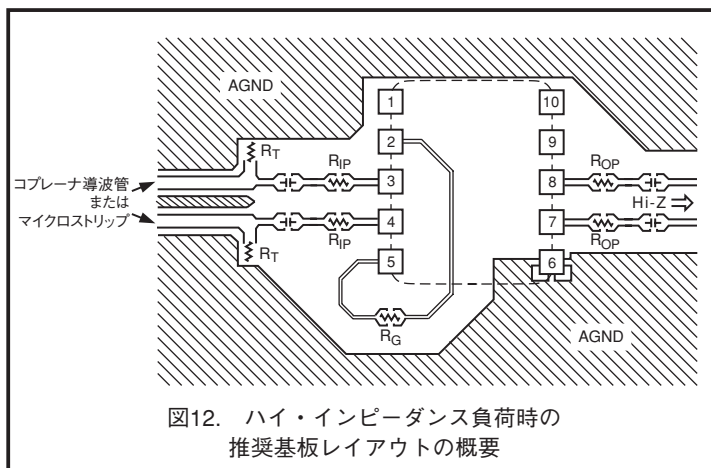


図11. 寄生除去抵抗によるゲイン・ピーキングの低減 ($R_{IP}=25Ω$ 、 $R_L=1kΩ$)

I/O、グラウンド、および R_G ポートのすべてのパターン配線を可能な限り短くすることが重要です。さらに、パッケージの真下にグラウンド・プレーンを配置しないことも要求されます。デバイスのゲインと R_G 抵抗値が反比例するため、 R_G ポート上に寄生容量が存在すると、高周波数時にゲイン・ピーキングが発生することがあります。図12に概略を示した予防措置に従うと、基板の寄生容量が低減され、デバイスの帯域幅が拡張されると同時に、ピーキングまたは発振の可能性が少なくなります。



伝送線の影響

上述のように、伝送線の浮遊容量はパッケージの寄生誘導と結合して、高周波数にて共振回路を形成する可能性があり、過度のゲイン・ピーキングが発生する結果になります。入力および出力回路を接続するRF伝送線は、浮遊容量を最小限に抑えるように設計する必要があります。AD8351の出力のシングルエンド信号源インピーダンスは、75Ω（標準）に動的に設定されます。したがって、マッチングのとれた負荷終端では、出力伝送線の特性インピーダンスを75Ωに設計することが必要です。多くの場合、最終負荷インピーダンスが比較的高くなり、1kΩを超えることがあります。ハイ・インピーダンスの負荷条件下では、図12に示すような基板設計を推奨します。実際の基板設計ではほとんどの場合、この推奨方法に従うためには、プリント回路基板のパターン配線幅を狭くし(5ミル：0.127mm以下)、さらに容量を最小限に抑えるのに十分な距離まで、下層の隣接グラウンド・プレーンを引き離すことが必要です。

一般的にデバイスの駆動信号源インピーダンスは低く、入力の反射を防止するために終端抵抗が使用されます。伝送線は、ロー・インピーダンスの領域で適切な特性インピーダンスが確保されるように設計する必要があります。終端抵抗とデバイスの入力ピンとの間のハイ・インピーダンス領域では、信号パターン配線の真下または近くにグラウンド・プレーンを配置してはいけません。デバイスのボンディング・ワイヤの共振による影響と基板周囲の寄生容量に対する感度を効果的に低減するために、デバイスの入力ピンに値の小さい寄生除去抵抗を接続することが必要になる場

合があります。通常は25Ωの直列抵抗(サイズ0402)を使用すると、AC性能が大幅に低下することなく寄生発振が適切に抑えられます。

図13には、基板の寄生容量による共振の感度を低減するために追加される入力および出力直列抵抗の値を示しています。 R_{IP} と R_{OP} を単に追加するだけで、オーバershootとアンダershootを大幅に低減することが可能です。

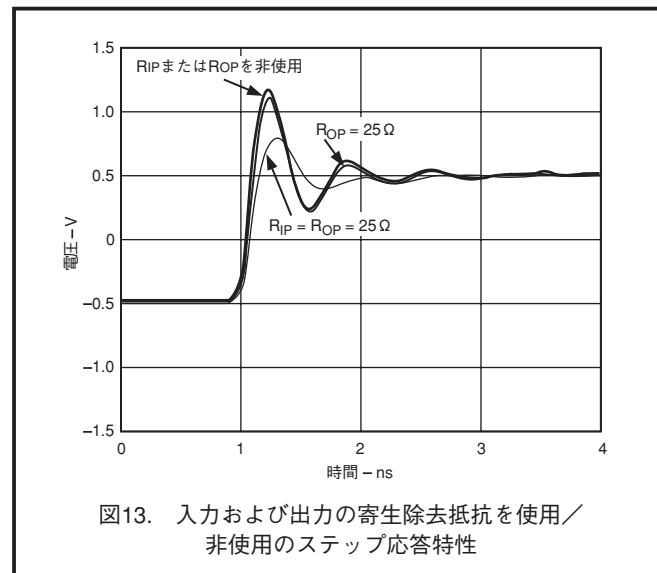


図13. 入力および出力の寄生除去抵抗を使用/非使用のステップ応答特性

特性評価のセットアップ

150Ωおよび1kΩ負荷テストに使用されるテスト回路を図14に示します。評価ボードでは、シングルエンドのテスト装置とのインターフェース接続を簡単にするために、バラン・トランスが使用されます。1GHzを超える周波数でのデバイスの性能を正確に特性評価するには、バランの影響を測定から除く必要があります。

出力のLパッド・マッチング回路は、最小限の挿入損失で広帯域のインピーダンス・マッチング動作を実行します。入力のインピーダンス・マッチングを行うために、入力ラインは50Ωの抵抗で終端されます。デバイスのゲイン測定を実施する際には、これらの回路に関連するパワー損失を考慮に入れることが必要です。必要な抵抗値と該当する挿入損失、電圧ゲインの評価に使用される補正係数を表IIにまとめています。

表 II. 差動で規定される負荷条件

負荷条件	R1	R2	挿入損失の合計値	変換係数 $20 \log(S_{21}) \sim 20 \log(A_V)$
150Ω	43.2Ω	86.6Ω	5.8dB	+7.6dB
1kΩ	475Ω	52.3Ω	15.9dB	+25.9dB

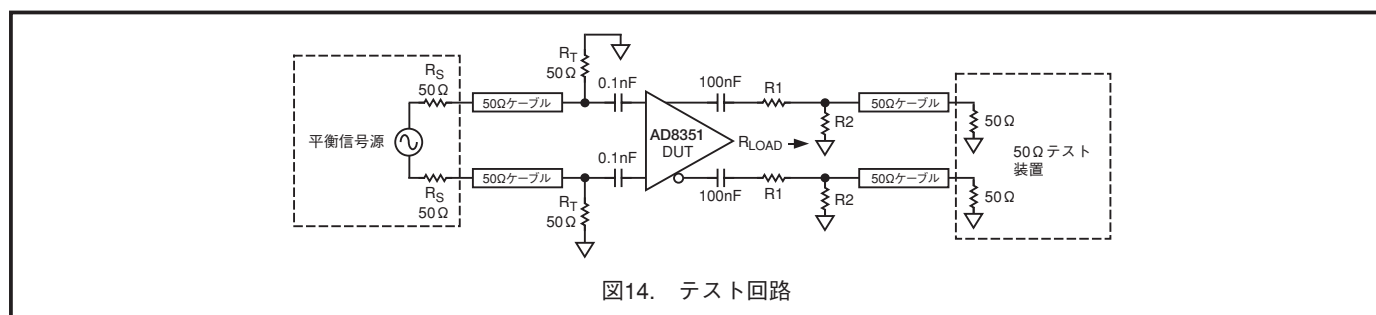


図14. テスト回路

AD8351

評価ボード

実験測定用として、評価ボードが用意されています。わずかな抵抗の変更だけで、ゲインやコモン・モード電圧レベルなどの各

種パラメータ、入力および出力の回路構成を変更することができます。回路図と評価ボードのネットワークを図15、16および17に示します。

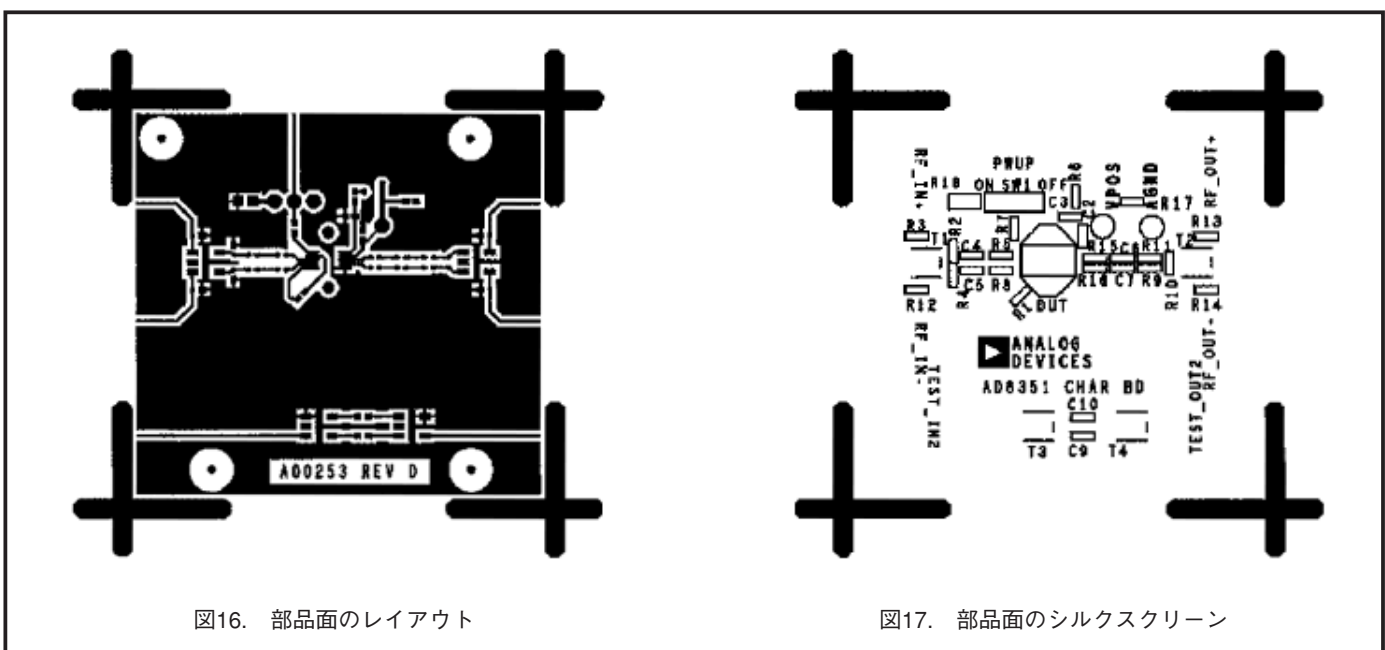
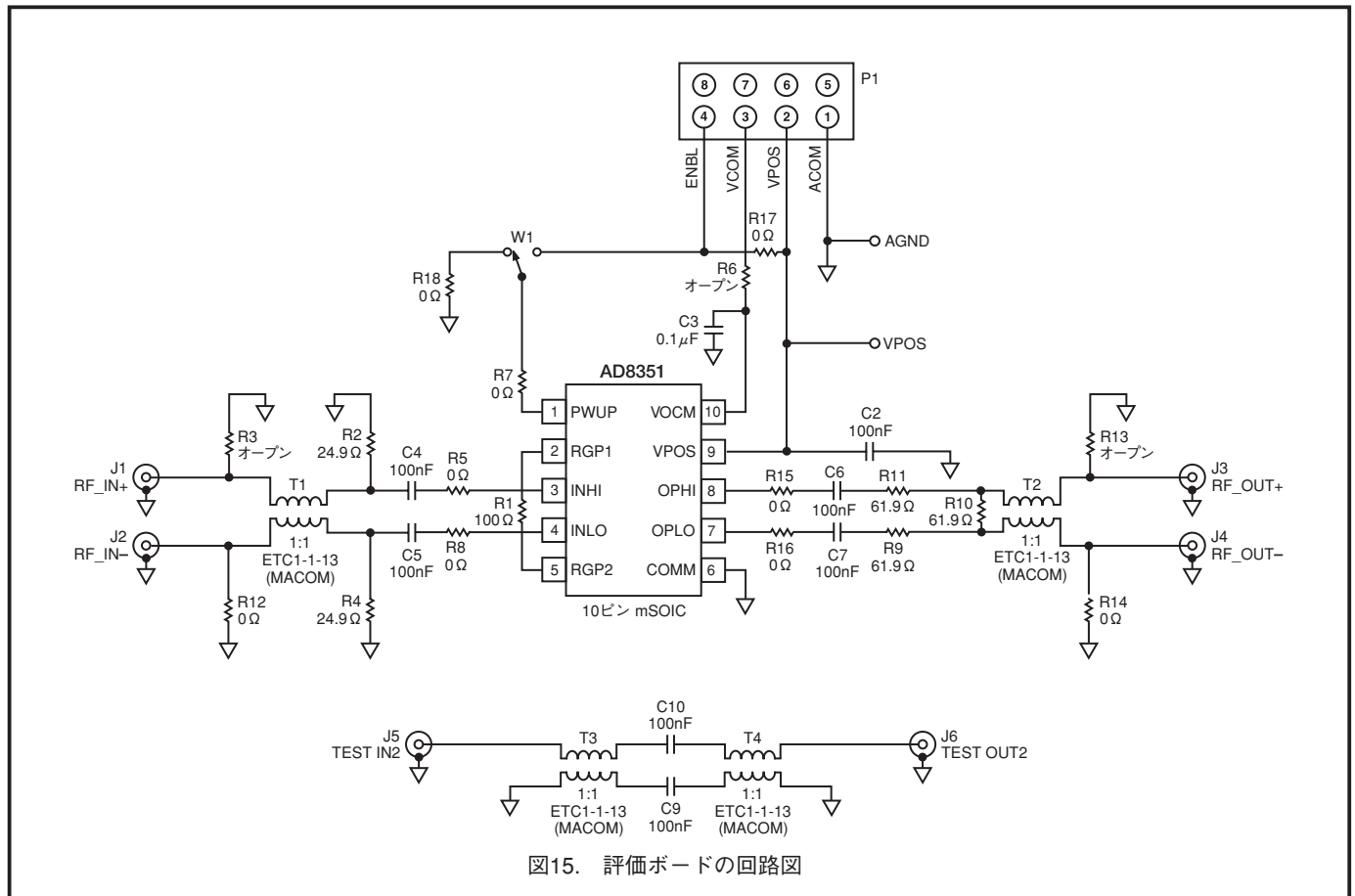


表 III. 評価ボードの設定オプション

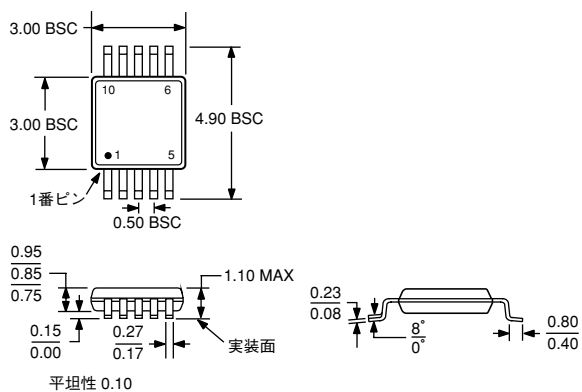
部品	機能	デフォルト値
P1-1、P1-2、VPOS、AGND	電源およびグラウンド・ピン	適用なし
P1-3	コモン・モード・オフセット・ピン。出力コモン・モード電圧のモニタリングまたは調整が可能です。	適用なし
W1、R7、P1-4、R17、R18	デバイス・イネーブル。1番ピンをグラウンドに設定すると、スイッチW1がデバイスをディスエーブルにするように構成されます。ヘッダーP1の4番ピンを使用して、リモートでデバイスをディスエーブルに設定できます。	W1=実装済み、 R7=0Ω (サイズ0603)、 R17=R18=0Ω (サイズ0603)
R2、R3、R4、R5、R8、R12、T1、C4、C5	入力インターフェース。R3とR12は、シングルエンド・アプリケーションで差動駆動インターフェースの片側をグラウンド接続するために使用されます。T1は、シングルエンド入力を平衡差動信号に変換するために使用されるインピーダンス比1:1のバランスです。R2とR4は、差動の50Ω入力終端用として使用されます。R5とR8は、高い信号源インピーダンスからの駆動時にゲイン・ピーキングを低減するために、その値を大きくすることが可能です。50Ω終端によって、挿入損失が6dBとなります。C4とC5は、AC結合用のコンデンサです。	R2=R4=24.9Ω (サイズ0805)、 R3=オープン(サイズ0603)、 R5=R8=R12=0Ω (サイズ0603)、 C4=C5=100nF(サイズ0603)、 T1=Macom™ ETC1-1-13
R9、R10、R11、R13、R14、R15、R16、T2、C4、C5、C6、C7	出力インターフェース。R13とR14は、シングルエンド・アプリケーションで差動出力インターフェースの片側をグラウンド接続するために使用されます。T2は、平衡化された差動信号をシングルエンド信号に変換するために使用されるインピーダンス比1:1のバランスです。R9、R10およびR11は、マッチング部品の一般的な置換えに使用されます。R15とR16は、容量性負荷の駆動時に出力の直列抵抗値を追加するために使用されます。評価ボードは、9.9dBの挿入損失でインピーダンスを150Ωから50Ωに変換するように設定されています。C4~C7は、AC結合用のコンデンサです。	R9=R10=61.9Ω (サイズ0603)、 R11=61.9Ω (サイズ0603)、 R13=オープン(サイズ0603)、 R14=0Ω (サイズ0603)、 R15=R16=0Ω (サイズ0402)、 C4=C5=100nF(サイズ0603)、 C6=C7=100nF(サイズ0603)、 T2=Macom ETC1-1-13
R1	ゲイン設定抵抗。抵抗R1を使用して、デバイスのゲインを設定します。ゲイン抵抗の値を選択するときには、特性2を参照してください。R1が100Ωのときに、評価ボードのシステム全体のゲインは約-6dBになります。	R1=100Ω (サイズ0603)
C2	電源デカップリング用コンデンサです。100nFのコンデンサをグラウンドに接続して、電源のデカップリングを行います。	C2=100nF(サイズ0805)
R6、C3、P1-3	コモン・モード・オフセット調整。コモン・モード出力レベルの調整に使用されます。ヘッダーP1の3番ピンに電圧をかける方法によって、出力コモン・モード電圧を直接的に調整できます。通常は0.1μFのコンデンサを使用して、グラウンドにデカップリングします。	R6=0Ω (サイズ0603)、 C3=0.1μF(サイズ0805)
T3、T4、C9、C10	キャリブレーション回路。バランスの挿入損失と結合コンデンサのリアクタンスの補償を可能にするキャリブレーション・パスが提供されます。	T3=T4=Macom ETC1-1-13、 C9=C10=100nF(サイズ0603)

AD8351

外形寸法

10ピン・ミニSOP[MSOP] (RM-10)

寸法はミリメートルで示します。



JEDEC標準MO-187BAに準拠

改訂履歴

改訂個所

ページ

2003年3月 データシートをREV. 0からREV. Aに変更	
オーダー・ガイドを変更	4
表IIIを変更	15

