

特長

- RF/ベースバンド AGC アンプ内蔵
- 直交位相精度: 1° (typ)
- I/Q 振幅バランス: 0.3 dB (typ)
- 3 次インターセプト (IIP3): +11.5 dBm (最小ゲイン)
- ノイズ指数: 11 dB (最大ゲイン)
- AGC レンジ: 69.5 dB
- ベースバンド・レベル制御回路
- 低 LO 駆動: -8 dBm
- ADC 互換の I/Q 出力
- 単電源: 2.7~5.5 V
- パワーダウン・モード
- 28 ピン TSSOP パッケージ

アプリケーション

- 携帯電話基地局
- 無線リンク
- ワイヤレス・ローカル・ループ
- IF ブロードバンド復調器
- RF 計測器
- 衛星モデム

概要

AD8347¹ は、RF/ベースバンド自動ゲイン制御 (AGC) アンプを備えたブロードバンドのダイレクト・コンバージョン直交復調器です。ベースバンド周波数へ直接直交復調を行い、多くの通信用レーザで使用することができます。入力周波数範囲は 800 MHz~2.7 GHz で、出力は AD9201 や AD9283 などのよく使用されている A/D コンバータ (ADC) に直接接続できます。

RF 入力信号は、2 段の可変ゲインアンプを通過してから、2 つのギルバート・セル・ミキサーに送られます。多相フィルタを使用した LO 直交位相スプリッタにより、動作周波数範囲の全域で高い直交精度と振幅バランスを実現します。ミキサーのベースバンド出力の後に、独立した I チャンネルと Q チャンネルの可変ゲインアンプが続きます。RF アンプとベースバンド・アンプ全体で 69.5 dB のゲイン制御が可能です。高精度の制御回路によって、ゲイン制御電圧に対しデシベル・リニアの RF ゲイン特性が得られます。

¹ 米国特許交付済みおよび申請中。

機能ブロック図

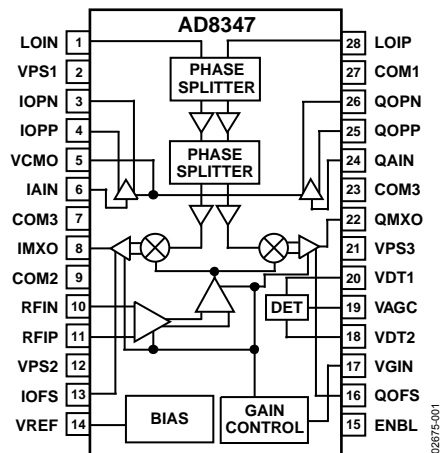


図 1.

出力レベルを維持するために、AGC ループにはベースバンド・レベル検出器が組み込まれています。復調器の DC オフセットは内部ループによって最小化されますが、その時定数は外付けコンデンサの値で制御できます。外部から電圧をオフセットのゼロ調整ピンに印加すれば、オフセット制御を外部から制御することもできます。

このベースバンド可変ゲインアンプからの出力は、いったん外部でフィルタ処理の後に、最終増幅が行われます。各出力アンプの前にチャンネル選択フィルタを挿入することで、高レベルのチャンネル外干渉を除去できます。付加された内部回路により、ベースバンド出力で DC コモンモード・レベルを設定することもできます。

目次

特長.....	1	LO と位相スプリッタ.....	16
アプリケーション.....	1	出力レベル検出器.....	17
機能ブロック図.....	1	バイアス.....	17
概要.....	1	アプリケーション.....	18
改訂履歴.....	2	基本的な接続.....	18
仕様.....	3	RF 入力とマッチング.....	18
絶対最大定格.....	5	LO 駆動のインターフェース.....	18
ESD に関する注意.....	5	VGA の動作.....	19
ピン配置と機能の説明.....	6	ミキサーの出力レベルと駆動能力.....	19
代表的な性能特性.....	8	AGC モードでの VGA の動作.....	19
RF アンプと復調器.....	8	AGC 動作点の変更.....	20
ベースバンド出力アンプ.....	11	ベースバンド・アンプ.....	20
RF アンプ/復調器とベースバンド出力アンプ.....	12	容量性負荷の駆動.....	21
等価回路.....	14	外部ベースバンド増幅.....	21
動作原理.....	16	フィルタ設計の留意点.....	21
RF 可変ゲインアンプ (VGA).....	16	DC オフセット補償.....	22
ミキサー.....	16	評価用ボード.....	23
ベースバンド可変ゲインアンプ.....	16	外形寸法.....	26
出力アンプ.....	16	オーダー・ガイド.....	26

改訂履歴

10/05—Rev. 0 to Rev. A

Updated Format.....	Universal
Change V_{GIN} to V_{VGIN}	Universal
Changes to Figure 46.....	19
Changes to Figure 48.....	21
Changes to Figure 49 and Figure 50.....	22
Changes to Ordering Guide.....	27

10/01—Revision 0: Initial Version

仕様

$V_S=5\text{ V}$ 、 $T_A=25^\circ\text{C}$ 、 $F_{LO}=1.9\text{ GHz}$ 、 $V_{VCMO}=1\text{ V}$ 、 $F_{RF}=1.905\text{ GHz}$ 。特に指定のない限り、 $P_{LO}=-8\text{ dBm}$ 、 $R_{LOAD}=10\text{ k}\Omega$ 、dBm は $50\text{ }\Omega$ 基準。

表 1.

Parameter	Conditions	Min	Typ	Max	Unit
OPERATING CONDITIONS					
LO/RF Frequency Range		0.8		2.7	GHz
LO Input Level		-10		0	dBm
VGIN Input Level		0.2		1.2	V
V_{SUPPLY} (V_S)		2.7		5.5	V
Temperature Range		-40		+85	$^\circ\text{C}$
RF AMPLIFIER/DEMODULATOR					
AGC Gain Range	From RFIP/RFIN to IMXO and QMXO (IMXO/QMXO load > 1 k Ω)		69.5		dB
Conversion Gain (Max)	$V_{VGIN}=0.2\text{ V}$ (max gain)		39.5		dB
Conversion Gain (Min)	$V_{VGIN}=1.2\text{ V}$ (min gain)		-30		dB
Gain Linearity	$V_{VGIN}=0.3\text{ V}$ to 1 V		± 2		dB
Gain Flatness	$F_{LO}=0.8\text{ GHz}$ to 2.7 GHz, $F_{BB}=1\text{ MHz}$		+0.7		dB p-p
Input P1 dB	$V_{VGIN}=0.2\text{ V}$		-30		dBm
	$V_{VGIN}=1.2\text{ V}$		-2		dBm
Third-Order Input Intercept (IIP3)	$F_{RF1}=1.905\text{ GHz}$, $F_{RF2}=1.906\text{ GHz}$, -10 dBm each tone, (min gain)		+11.5		dBm
Second-Order Input Intercept (IIP2)	$F_{RF1}=1.905\text{ GHz}$, $F_{RF2}=1.906\text{ GHz}$, -10 dBm each tone, (min gain)		+25.5		dBm
LO Leakage (RF)	At RFIP		-60		dBm
LO Leakage (MXO)	At IMXO/QMXO		-42		dBm
Demodulation Bandwidth	-3 dB		+90		MHz
Quadrature Phase Error	$F_{RF}=1.9\text{ GHz}$	-3	± 1	+3	degree
I/Q Amplitude Imbalance	$F_{RF}=1.9\text{ GHz}$		+0.3		dB
Noise Figure	Max Gain		11		dB
Mixer AGC Output Level	See Figure 34		24		mV p-p
Baseband DC Offset	At IMXO/QMXO, max gain (corrected, REF to VREF)		2		mV
Mixer Output Swing	Level at which $IMD3=45\text{ dBc}$ $R_{LOAD}=200\text{ }\Omega$		65		mV p-p
	$R_{LOAD}=1\text{ k}\Omega$		65		mV p-p
Mixer Output Impedance			3		Ω
BASEBAND OUTPUT AMPLIFIER					
Gain	From IAIN to IOPP/IOPN and QAIN to QOPP/QOPN $R_{LOAD}=10\text{ k}\Omega$		30		dB
Bandwidth	-3 dB (see Figure 22)		65		MHz
Output DC Offset (Differential)	$(V_{IOPP} - V_{IOPN})$	-200	± 50	+200	mV
Common-Mode Offset	$(V_{IOPP} + V_{IOPN})/2 - V_{VCMO}$	-40	± 5	+40	mV
Group Delay Flatness	0 MHz to 50 MHz		+1.8		ns p-p
Second-Order Intermod. Distortion	$F_{IN1}=5\text{ MHz}$, $F_{IN2}=6\text{ MHz}$, $V_{IN1}=V_{IN2}=8\text{ mV p-p}$		-49		dBc
Third-Order Intermod. Distortion	$F_{IN1}=5\text{ MHz}$, $F_{IN2}=6\text{ MHz}$, $V_{IN1}=V_{IN2}=8\text{ mV p-p}$		-67		dBc
Input Bias Current			+2		μA
Input Impedance			1 3		$\text{M}\Omega \text{pF}$
Output Swing Limit (Upper)		$V_S - 1.3$			V
Output Swing Limit (Lower)				0.4	V

Parameter	Conditions	Min	Typ	Max	Unit
CONTROL INPUT/OUTPUTS					
VCMO Input	@ $V_S=2.7$ V		1		V
	@ $V_S=5$ V	0.5	1	2.5	V
Gain Control Input Bias Current	VGIN		<1		μ A
Offset Input Overriding Current	IOFS, QOFS		10		μ A
VREF Output	$R_{LOAD}=10$ k Ω	0.95	1.00	1.05	V
RESPONSE FROM RF INPUT TO FINAL BB AMP					
	IMXO and QMXO connected directly to IAIN and QAIN, respectively				
Gain @ $V_{VGIN}=0.2$ V		65.5	69.5	72.5	dB
Gain @ $V_{VGIN}=1.2$ V		-3	+0.5	+4	dB
Gain Slope		-96.5	-89	-82.5	dB/V
Gain Intercept	Linear extrapolation back to theoretical value at $V_{VGIN}=0$	88	94	101	dB
LO/RF INPUT					
	(See Figure 30 through Figure 33 for more detail)				
LOIP Input Return Loss	Measuring LOIP LOIN, ac-coupled to ground with 100 pF.		-4		dB
	Measuring through evaluation board balun with termination		-9.5		dB
RFIP Input Return Loss	RFIP input pin		-10		dB
ENABLE					
Power-Up Control	Low=standby	0		0.5	V
Power-Up Control	High=enabled	$+V_S - 1$		$+V_S$	V
Power-Up Time	Time for final BB amps to be within 90% of final amplitude				
	@ $V_S=5$ V		20		μ s
	@ $V_S=2.7$ V		10		μ s
Power-Down Time	Time for supply current to be <4 mA				
	@ $V_S=5$ V		30		μ s
	@ $V_S=2.7$ V		1.5		ms
POWER SUPPLIES					
	VPS1, VPS2, VPS3				
Voltage		2.7		5.5	V
Current (Enabled)	@ 5 V	48	64	80	mA
Current (Standby)	@ 5 V		400		μ A
Current (Standby)	@ 3.3 V		80		μ A

絶対最大定格

表 2.

Parameter	Rating
Supply Voltage VPS1, VPS2, VPS3	5.5 V
LO and RF Input Power	10 dBm
Internal Power Dissipation	500 mW
θ_{JA}	68°C/W
Maximum Junction Temperature	150°C
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering 60 sec)	300°C

左記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

ESDに関する注意

ESD（静電放電）の影響を受けやすいデバイスです。人体や試験機器には 4,000V もの高圧の静電気が容易に蓄積され、検知されないまま放電されることがあります。本製品は当社独自の ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。



ピン配置と機能の説明

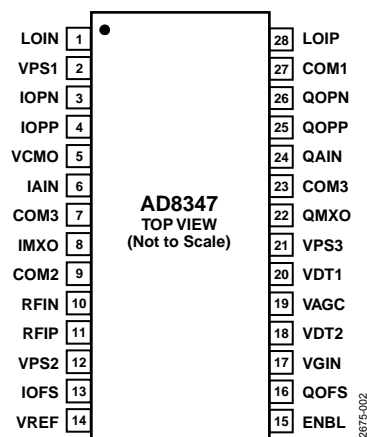


図 2. 28 ピン TSSOP のピン配置

表 3. ピン機能の説明

ピン番号	記号	等価回路	説明
1, 28	LOIN, LOIP	A	LO 入力。最適な性能を得るため、これらの入力は差動駆動してください。代表的な入力駆動レベルは-8 dBm です。50 Ω 信号源へのマッチングを改善するには、LOIP と LOIN の間に 200 Ω のシャント抵抗を接続してください。シングルエンド駆動も可能ですが、LO リークが若干増加します。
2	VPS1		LO 部の正側電源。0.1 μF と 100 pF のコンデンサで VPS1 をデカップリングしてください。
3, 4	IOPN, IOPP	B	I チャンネルの差動ベースバンド出力。出力差動振幅公称値は、AGC モードで 760 mV p-p になります。これらのピンの共通モード・レベルは、VCMO の電圧によって設定します。
5	VCMO	C	ベースバンド・アンプの共通モード電圧。ベースバンド・アンプの出力共通モード・レベルは、このピンに印加される電圧によって設定されます。このピンは、VREF (14 番ピン) や他のデバイス (一般に ADC) のリファレンス電圧端子に接続することができます。
6	IAIN	D	I チャンネルのベースバンド・アンプ入力。高い入力インピーダンスを持つこのピンは、VREF (約 1 V) にバイアスしてください。IAIN を IMXO に直接接続する場合、バイアスは IMXO が行います。IMXO と IAIN の間に AC 結合のフィルタを挿入する場合、VREF から 1 k Ω の抵抗を通してこのピンをバイアスできます。IAIN から差動出力 IOPN/IOPP までのゲインは 30 dB です。
7, 23	COM3		バイアス部とベースバンド部のグラウンド。
8, 22	IMXO, QMXO	B	I チャンネルと Q チャンネルのベースバンド・ミキサー/VGA 出力。VREF と同じバイアス・レベルを持つ低インピーダンス出力です。一般に IMXO と QMXO は、直接またはフィルタ経由で、それぞれ IAIN と QAIN に接続します。これらの出力は、最大約 1.5 mA で電流制限されます。これによって 200 Ω 負荷に対する 600 mV p-p の振幅が可能になります。これは、39.5 dB の最大ゲインにおける -40 dBm の入力レベルに相当します。さらに低い出力レベルでは、同じ電流制限であっても、IMXO と QMXO はもっと小さな負荷抵抗でも駆動できます。
9	COM2		RF 部のグラウンド。
10, 11	RFIN, RFIP	E	RF 入力。RFIN はグラウンドに AC 結合する必要があります。RF 入力信号は、RFIP に AC 結合してください。ブロードバンドの 50 Ω 入力インピーダンスの場合、RFIP カップリング・コンデンサの信号源側とグラウンドの間に 200 Ω の抵抗を接続します。なお、RFIN と RFIP は入れ替えできる差動入力ではありません。RFIN は、この入力系のグラウンド・リファレンスになります。
12	VPS2		RF 部の正側電源。0.1 μF と 100 pF のコンデンサで VPS2 をデカップリングしてください。
13, 16	IOFS, QOFS	F	I チャンネルと Q チャンネルのオフセットのゼロ調整入力。I チャンネルと Q チャンネルのミキサー出力 (IMXO、QMXO) の DC オフセットをゼロ調整するには、これらのピンとグラウンドの間に 0.1 μF コンデンサを接続してください。あるいは、これらのピンに約 1 V の電圧を印加すると、オフセット補償回路が無効になります。
14	VREF	G	リファレンス電圧出力。この出力電圧 (1 V) はデバイスのメイン・バイアス・レベルで、これを使ってベースバンド・アンプの入力と出力を外部的にバイアスすることができます。VREF ピンは、0.1 μF コンデンサでグラウンドにデカップリングします。
15	ENBL	H	チップ・イネーブル入力。アクティブ・ハイ。
17	VGIN	C	ゲイン制御入力。RF VGA とベースバンド VGA のゲインは、このピンの電圧によって制御されます。ゲイン制御は、すべての VGA に同時に適用されます。ゲイン制御電圧範囲は 0.2~1.2 V であり、+39.5~-30 dB のゲイン・レンジに対応します。これはベースバンド VGA の出力 (つまり、QMXO と IMXO) へのゲインです。ベースバンド・アンプには、さらに 30 dB のゲインがあります。なお、ゲイン制御機能は電圧と逆の制御になっています (つまり、制御電圧が増大するとゲインが減少します)。AGC モードでは、このピンを VAGC に直接接続してください。

ピン番号	記号	等価回路	説明
18, 20	VDT2, VDT1	D	検出器入力。これらのピンは内蔵の検出器への入力です。高い入力インピーダンスを持つ VDT2 と VDT1 は、通常それぞれ IMXO と QMXO に接続します。
19	VAGC	I	AGC 出力。このピンは内蔵検出器からの電圧を出力します。AGC モードでは、このピンを VGIN に直接接続してください。
21	VPS3		バイアス部とベースバンド部の正側電源。0.1 μ F と 100 pF のコンデンサで VPS3 をデカップリングしてください。
24	QAIN	D	Q チャンネルのベースバンド・アンプ入力。この高入力インピーダンス・ピンは、VREF (約 1 V) にバイアスしてください。QAIN を QMXO に直接接続する場合、バイアスは QMXO が行います。QMXO と QAIN の間に AC 結合のフィルタを挿入する場合、VREF から 1 k Ω の抵抗を通してこのピンをバイアスできます。QAIN から差動出力 QOPN/QOPP までのゲインは 30 dB です。
25, 26	QOPP, QOPN	B	Q チャンネルの差動ベースバンド出力。代表的な出力振幅は、760 mV p-p 差動になります。これらのピンのコモンモード・レベルは、VCMO の電圧によって設定されます。
27	COM1		LO 部のグラウンド。

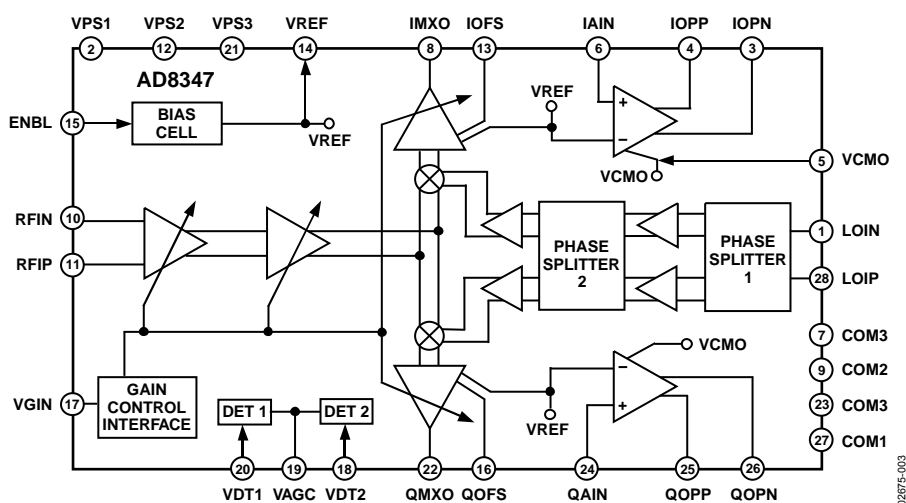


図 3. ブロック図

代表的な性能特性

RFアンプと復調器

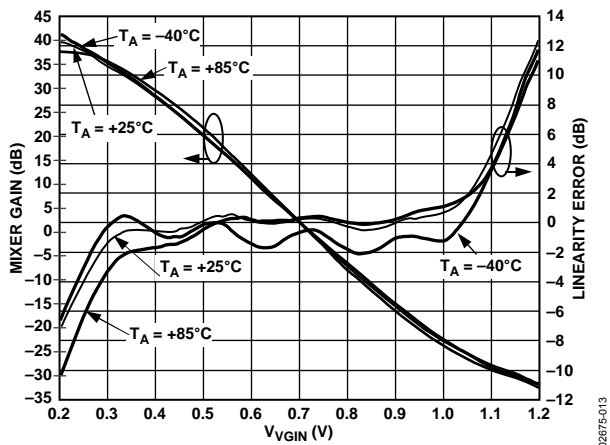


図 4. V_{VGIN} 対 ゲインおよび直線性誤差 ($V_S=5V$ 、 $F_{LO}=1900MHz$ 、 $F_{BB}=1MHz$)

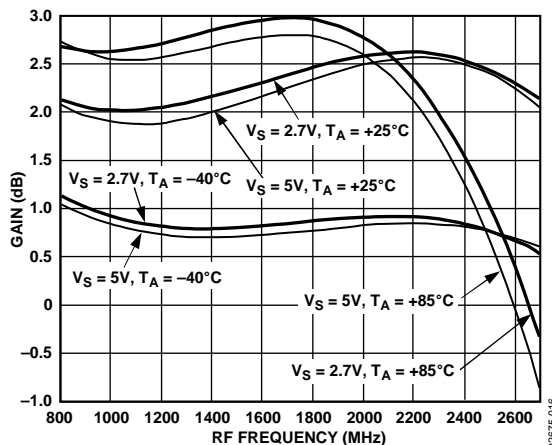


図 7. F_{LO} 対 ゲイン ($V_{VGIN}=0.7V$ 、 $F_{BB}=1MHz$)

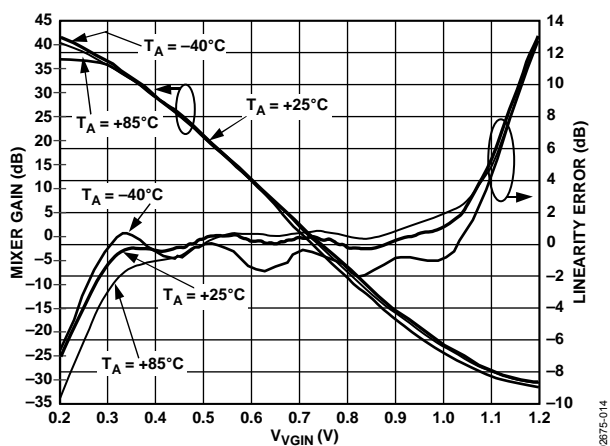


図 5. V_{VGIN} 対 ゲインおよび直線性誤差 ($V_S=2.7V$ 、 $F_{LO}=1900MHz$ 、 $F_{BB}=1MHz$)

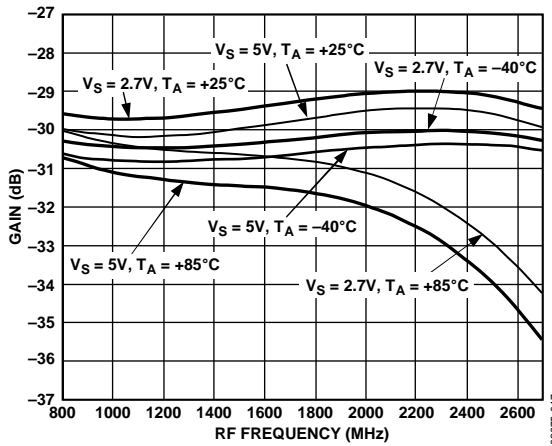


図 8. F_{LO} 対 ゲイン ($V_{VGIN}=1.2V$ 、 $F_{BB}=1MHz$)

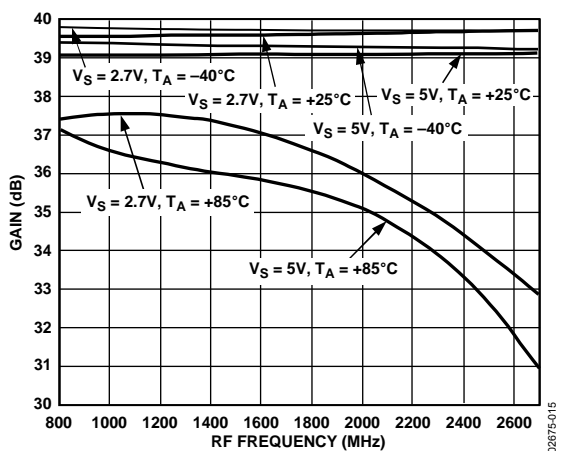


図 6. F_{LO} 対 ゲイン ($V_{VGIN}=0.2V$ 、 $F_{BB}=1MHz$)

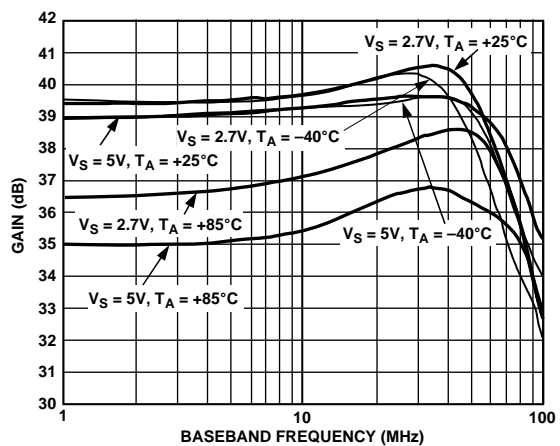


図 9. F_{BB} 対 ゲイン ($V_{VGIN}=0.2V$ 、 $F_{LO}=1900MHz$)

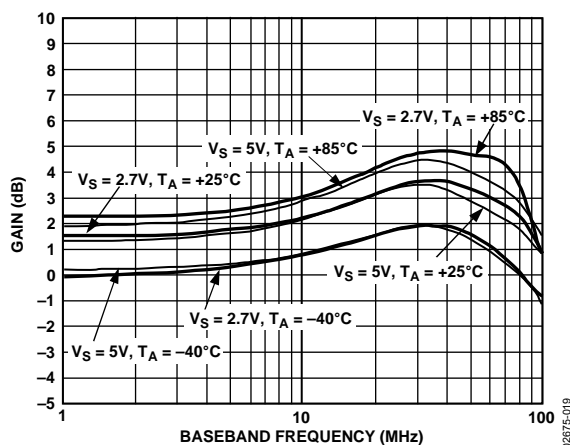


図 10. F_{BB} 対 ゲイン (V_{VGIN}=0.7 V、F_{LO}=1900 MHz)

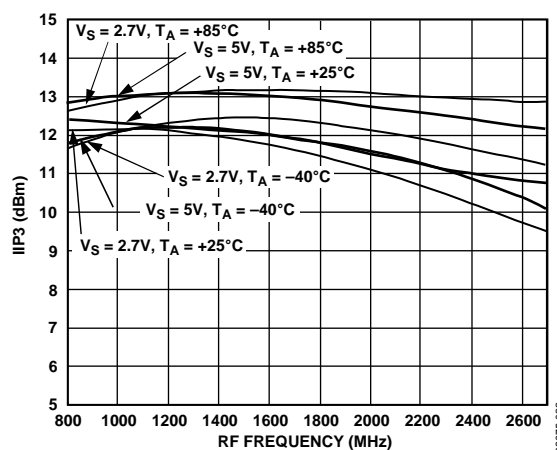


図 13. F_{LO} 対 IIP3 (V_{VGIN}=1.2 V、F_{BB}=1 MHz)

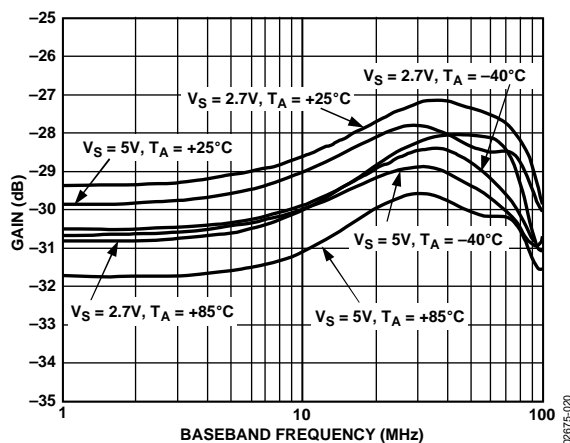


図 11. F_{BB} 対 ゲイン (V_{VGIN}=1.2 V、F_{LO}=1900 MHz)

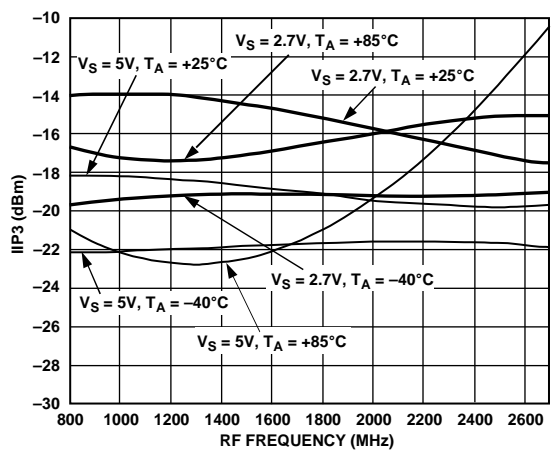


図 14. F_{LO} 対 IIP3 (V_{VGIN}=0.2 V、F_{BB}=1 MHz)

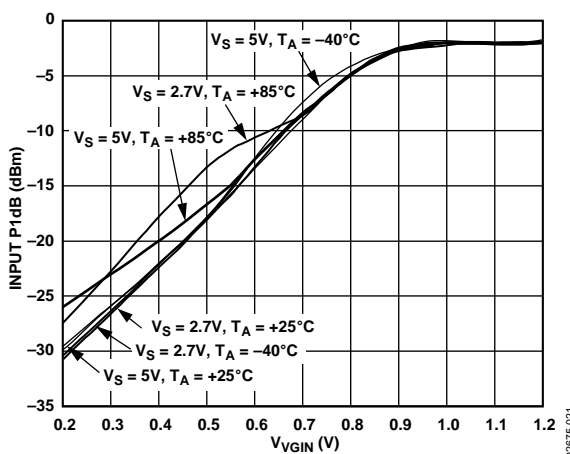


図 12. V_{VGIN} 対 入力 1 dB 圧縮ポイント (OP1 dB) (F_{LO}=1900 MHz、F_{BB}=1 MHz)

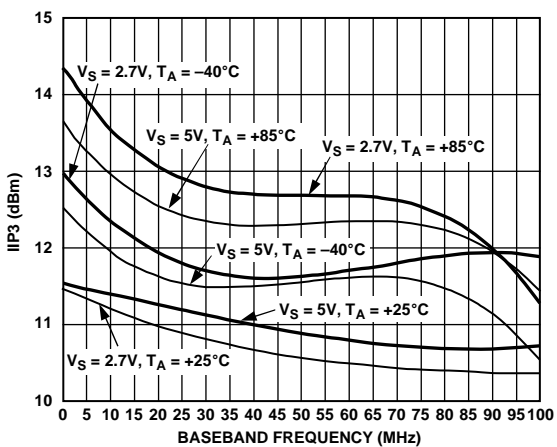


図 15. F_{BB} 対 IIP3 (V_{VGIN}=1.2 V、F_{LO}=1900 MHz)

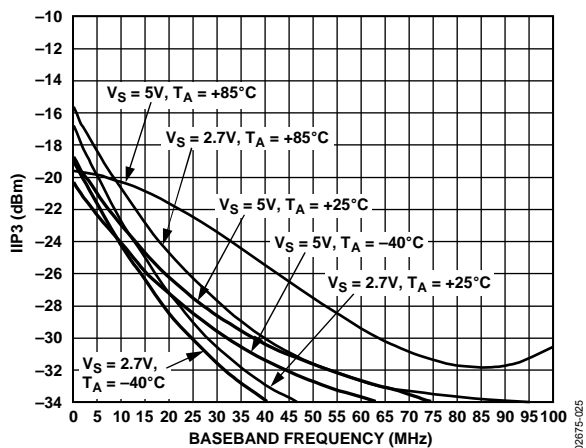


図 16. F_{BB} 対 IIP3 (V_{VGIN}=0.2 V、F_{LO}=1900 MHz)

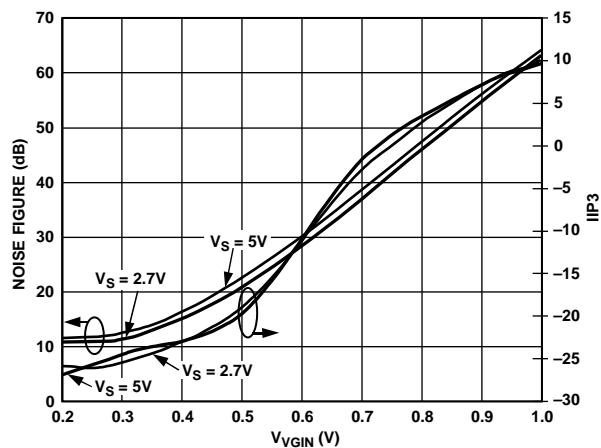


図 19. V_{VGIN} 対 ノイズ指数および IIP3 (温度=25°C、F_{LO}=1900 MHz、F_{BB}=1 MHz)

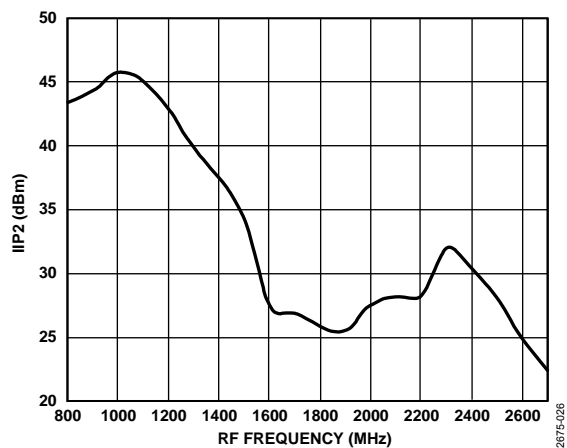


図 17. F_{LO} 対 IIP2 (V_{VGIN}=1.2 V、ベースバンド・トーン 1 =5 MHz、-10 dBm、ベースバンド・トーン 2=6 MHz、-10 dBm、温度=25°C、V_S=5 V)

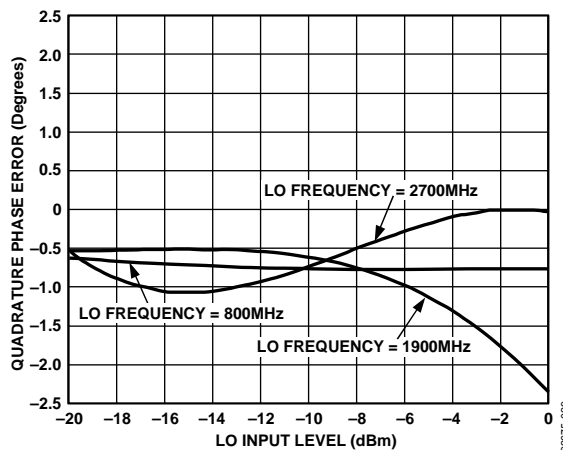


図 20. LO パワー・レベル 対 直交誤差 (温度=25°C、V_{VGIN}=0.2 V、V_S=5 V)

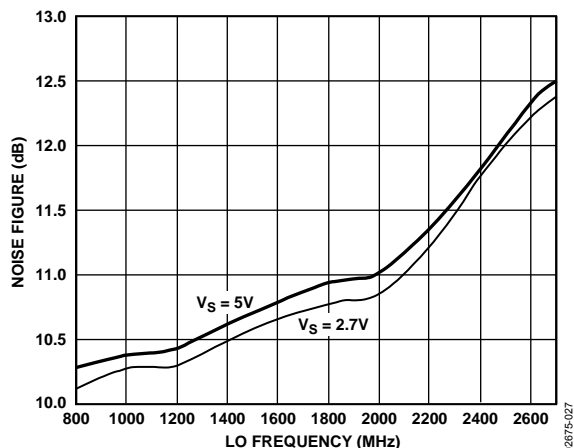


図 18. LO 周波数 (F_{LO}) 対 ノイズ指数 (温度=25°C、V_{VGIN}=0.2 V、F_{BB}=1 MHz)

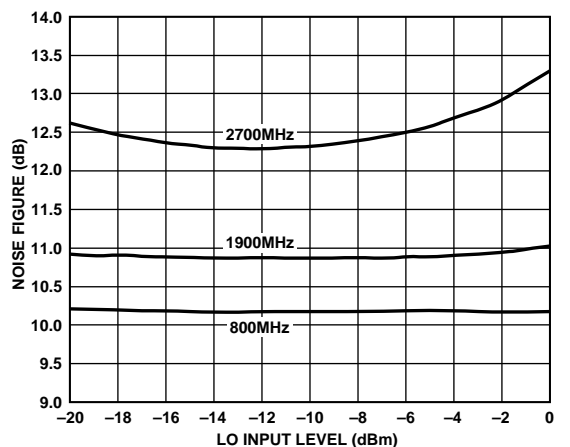


図 21. LO 入力レベル 対 ノイズ指数 (温度=25°C、V_{VGIN}=0.2 V、V_S=5 V)

ベースバンド出カアンプ

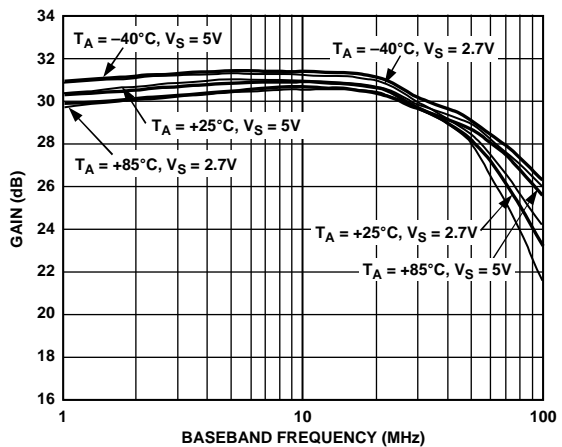


図 22. F_{BB} 対 ゲイン ($V_{VCMO}=1V$)

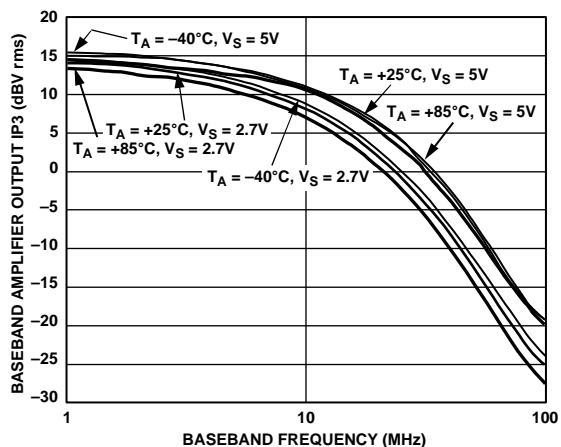


図 24. F_{BB} 対 OIP3 ($V_{VCMO}=1V$)

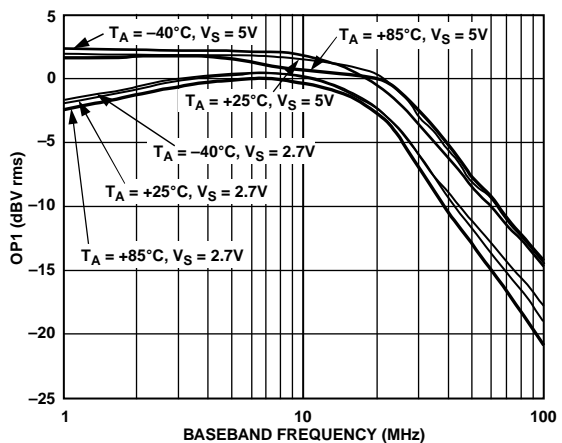


図 23. F_{BB} 対 OP1 ($V_{VCMO}=1V$)

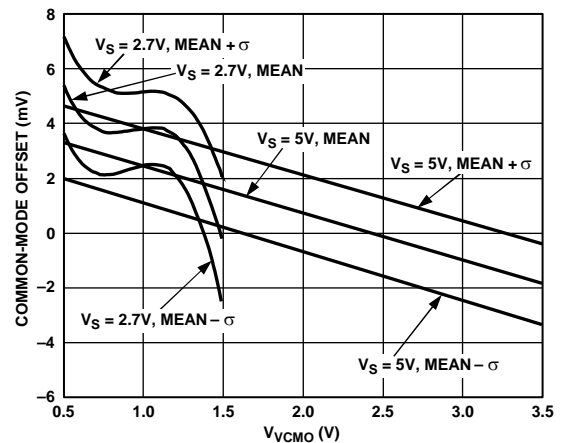


図 25. V_{VCMO} 対 コモンモード出力オフセット電圧 (温度=25°C、 $\sigma=1$ 標準偏差)

RFアンプ／復調器とベースバンド出力アンプ

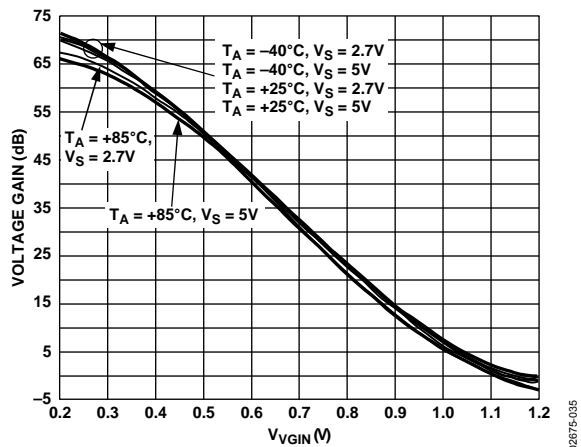


図 26. V_{VGIN} 対 電圧ゲイン ($F_{LO}=1900\text{ MHz}$ 、 $F_{BB}=1\text{ MHz}$)

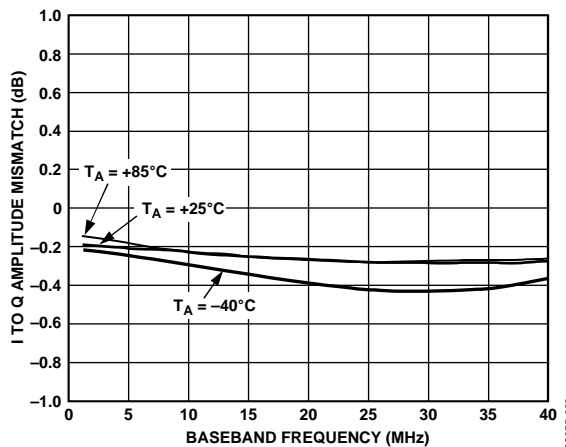


図 29. F_{BB} 対 I/Q 振幅不平衡 (温度= 25°C 、 $V_S=5\text{ V}$)

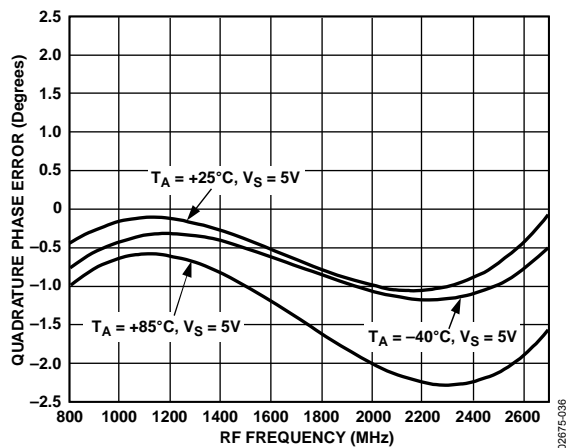


図 27. F_{LO} 対 直交位相誤差 ($V_{VGIN}=0.7\text{ V}$ 、 $V_S=5\text{ V}$)

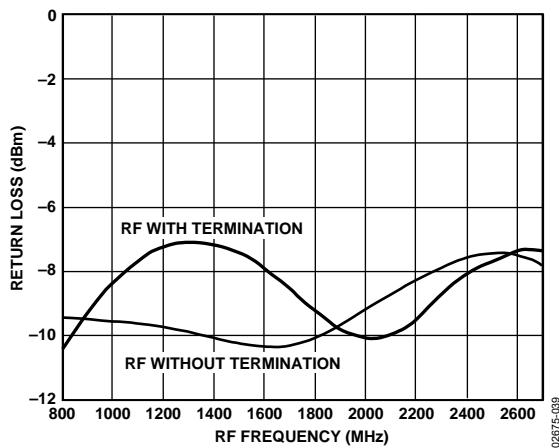


図 30. F_{RF} 対 RFIP のリターン・ロス ($V_{VGIN}=0.7\text{ V}$ 、 $V_S=5\text{ V}$)

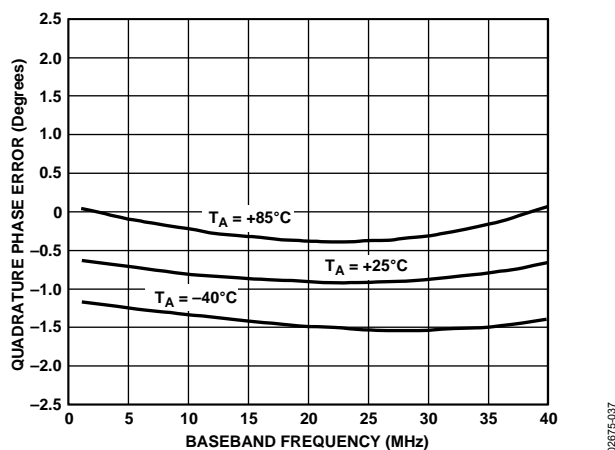


図 28. F_{BB} 対 直交位相誤差 ($V_{VGIN}=0.7\text{ V}$ 、 $V_S=5\text{ V}$)

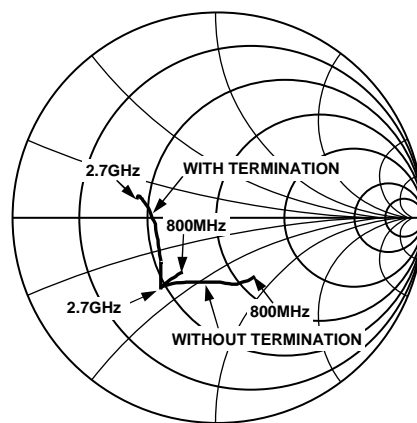


図 31. F_{RF} 対 RFIN の S_{11} ($V_{VGIN}=0.7\text{ V}$ 、 $V_S=5\text{ V}$)

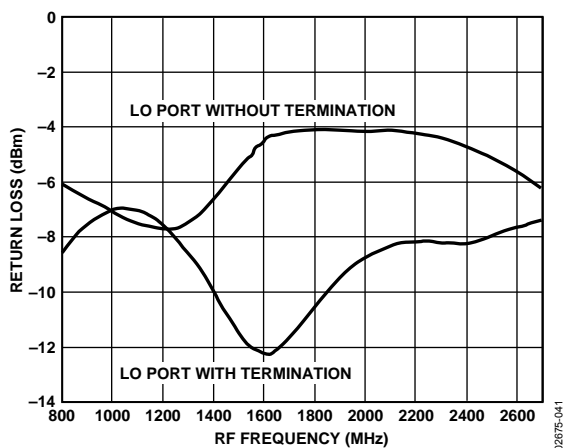


図 32. F_{LO} 対 LOIP のリターン・ロス ($V_{VGIN}=0.7\text{ V}$ 、 $V_P=5\text{ V}$)

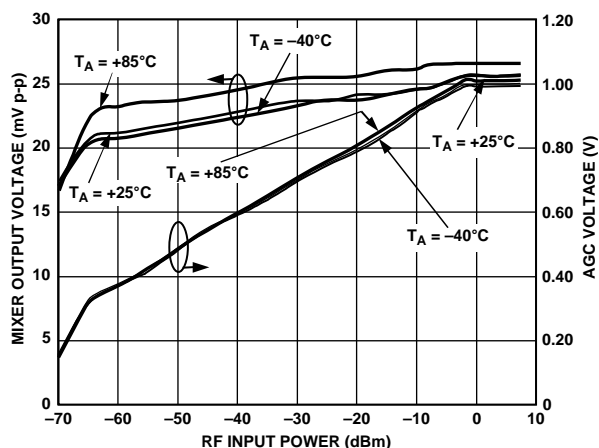


図 34. RF 入力パワー 対 AGC 電圧およびミキサー出力レベル ($F_{LO}=1900\text{ MHz}$ 、 $F_{BB}=1\text{ MHz}$ 、 $V_S=5\text{ V}$)

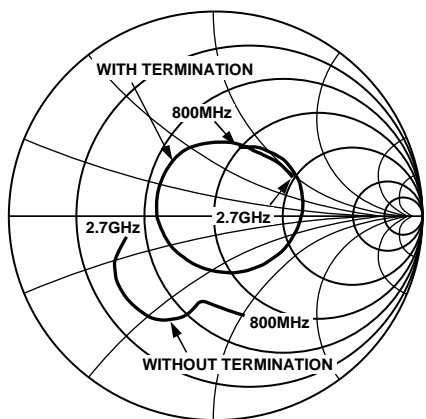


図 33. F_{LO} 対 LOIN の S11 ($V_{VGIN}=0.7\text{ V}$ 、 $V_S=5\text{ V}$)

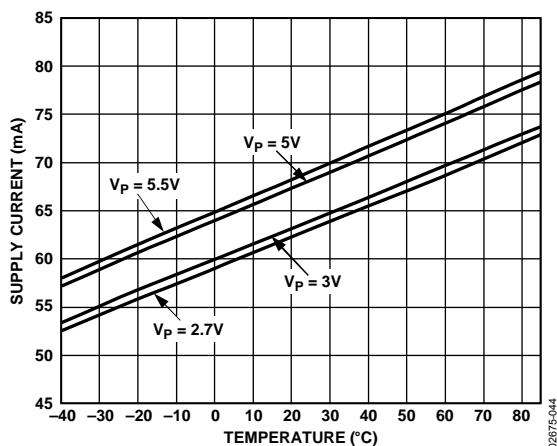


図 35. 電源電流の温度特性 ($V_{VGIN}=0.7\text{ V}$ 、 $V_{VCMO}=1\text{ V}$)

等価回路

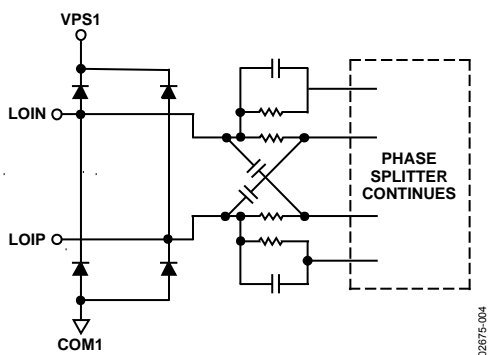


図 36. 回路 A

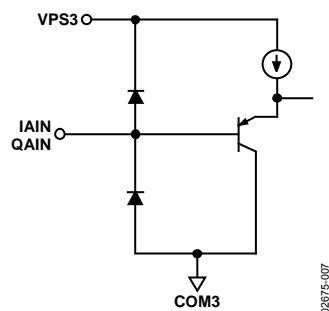


図 39. 回路 D

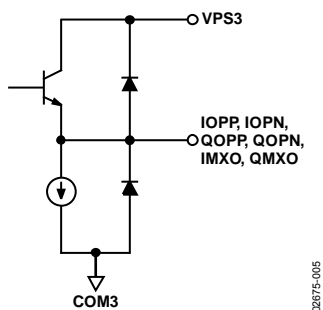


図 37. 回路 B

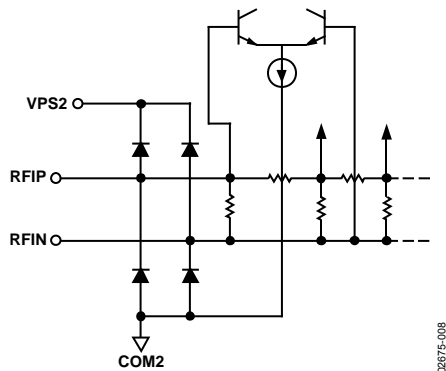


図 40. 回路 E

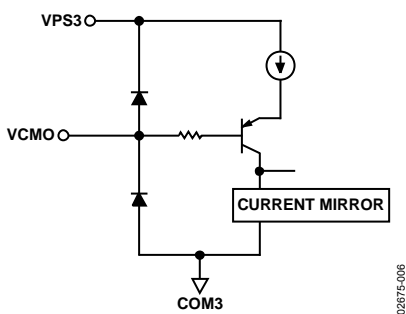


図 38. 回路 C

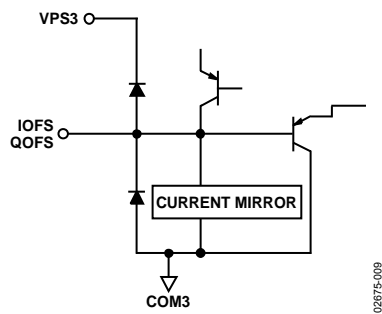
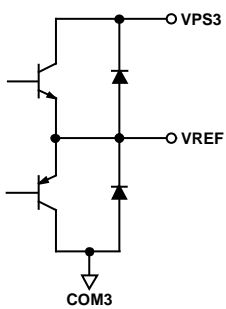
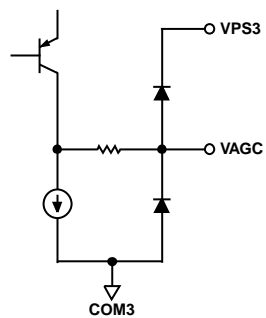


図 41. 回路 F



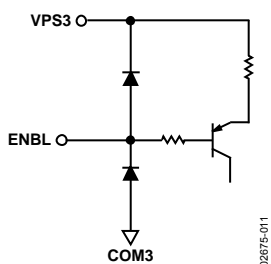
02875-010

图 42. 回路 G



02875-012

图 44. 回路 I



02875-011

图 43. 回路 H

動作原理

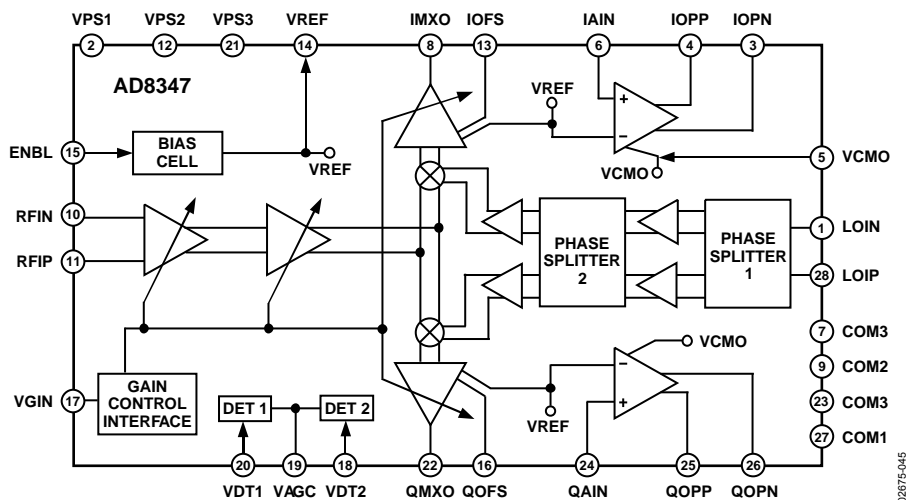


図 45. ブロック図

AD8347 は、携帯電話、PCS、デジタル・ビデオ・レシーバなどのデジタル無線通信システムに使用できるダイレクト I/Q 復調器です。RF 信号と同じ周波数の局部発振器 (LO) 信号を使用し、800~2,700 MHz の周波数範囲の RF 信号をベースバンドの I 成分と Q 成分に直接ダウンコンバートします。

RF 入力信号は、2 段の可変ゲインアンプを通過してから、分割されて 2 つのギルバート・セル・ミキサーに送られます。ミキサーは、直交する (90 度の位相差) 2 つの LO 信号で駆動されます。ミキサー出力は、I チャンネルと Q チャンネルのベースバンド可変ゲインアンプに入力されます。このベースバンド可変ゲインアンプからの出力をピンから取り出し、外部でフィルタ処理を行います。そのフィルタ出力はオンチップの 2 個の固定ゲイン・ベースバンド・アンプに入力されます。これらのアンプは、外部フィルタからの出力を、多くの ADC で対応できるレベルにまで振幅を増幅します。自動ゲイン制御 (AGC) ループでは、2 乗和検出器を使用して出力レベルを制御できます。RF アンプとベースバンド・アンプは、約 69.5 dB のゲイン制御範囲をもっています。オンチップの付加回路を使えば、I チャンネルと Q チャンネルのベースバンド出力で DC レベルを設定できるだけでなく、各チャンネルの DC オフセットをゼロ調整できます。

RF 可変ゲインアンプ (VGA)

これらのアンプは、各 NPN 差動ペアが抵抗減衰部で分離された特許取得済みの X-AMP[®]方式を使用しています。ゲイン制御を行うガウス・インターポレータは、制御電圧による所望のゲイン設定に基づき、各差動ペアに供給されるそれぞれのテール電流量を調整します。最初のアンプでは、相互コンダクタンス・セルからの合成出力電流がカスコード段を通して誘導性ピーキングを持つ抵抗性負荷に導かれます。2 番目のアンプでは、差動電流が分割され、別々のカスコード段を通して 2 つのギルバート・セル・ミキサーに導かれます。

ミキサー

各チャンネルに 1 つずつ用意されている、合計 2 個のダブル・バランスド・ギルバート・セル・ミキサーは、同相 (I) と直交 (Q) のダウン・コンバージョンを行います。各ミキサーにはたすき掛け接続された 4 つのトランジスタ・ペアがあり、抵抗性負荷で終端され、チャンネルごとに差動ベースバンド可変ゲインアンプに

接続されています。ミキサー用トランジスタのベースが直交 LO 信号で駆動されます。

ベースバンド可変ゲインアンプ

ベースバンド VGA も、各 NPN 差動ペアが抵抗減衰部で分離された X-AMP 方式を使用しています。RF アンプを制御している同じインターポレータが、この各差動ペアのテール電流も制御します。これらのアンプ出力はチップから引き出されて、外部フィルタ処理が行われます。オフセットの自動ゼロ調整により、I チャンネルと Q チャンネルの DC オフセットが抑えられます。共通モード出力電圧は、バイアス・セルで生成されるリファレンス電圧 (1.0 V) と同じレベルに設定され、VREF ピンからも取り出すことができます (図 45 を参照)。

出力アンプ

出力アンプは、各外部フィルタから戻ってきた信号を、多くの高速 ADC で対応できるレベルまで振幅を増幅させます。これらのアンプは、能動帰還の設計により、低歪みで広いゲイン帯域幅を実現します。

LO と位相スプリッタ

LO 入力信号は多相位相スプリッタに印加され、I チャンネルと Q チャンネルのミキサーの LO 信号が生成されます。多相位相スプリッタは、周期的接続された RC ネットワークになっており、ゲイン・バランスと直交位相を実現しています。定数差のある RC 定数を配置した回路の複数セクションがカスケードに接続されることで、位相スプリッタは広い動作周波数範囲を実現しています。各ブランチがバッファを通ることで損失と高い周波数でのロールオフ特性が補正されます。さらに位相の直交精度を高めるために、バッファ出力はもう 1 つの多相位相スプリッタに送られます。各 LO 信号が再びバッファされ、ミキサーを駆動します。

出力レベル検出器

AGC 電圧 (VAGC) を生成するため、各出力チャンネルの 2 乗に比例する 2 信号を加算し、内蔵のスレッシュホールド・レベルと比較します。この RMS 検出器への入力は、VREF のレベルを基準としています。

バイアス

正確なリファレンス回路によって生成されるリファレンス電流は、さまざまなセクションで使用されます。このリファレンス回路は、外部パワーアップ (ENBL) ロジック信号によって制御

されます。この信号がローレベルに設定されると、チップ全体がスリープ・モードに入って、消費される電源電流は 400 μA (typ) 未満になります。ベースバンド回路のコモンモード・リファレンス電圧として用いられる 1.0 V のリファレンス電圧 (VREF) は、外部で使用することができます。VREF ピンは、0.1 μF コンデンサでグラウンドにデカップリングしてください。

アプリケーション

基本的な接続

図 46 は AD8347 を動作させるための基本的な接続です。VPS1、VPS2、VPS3 の 3 本の電源ピンが AD8347 に電源を供給し、回路全体のさまざまな部分に電流を提供します。VPS1 は局部発振器 (LO)、VPS2 は RF 部、VPS3 はベースバンド・アンプに電源を供給します。これらのピンは、すべて同じ電源電圧に接続してください。ただし 2 本のコンデンサを使用して、各ピンを別々にデカップリングします。100 pF と 0.1 μ F のコンデンサを推奨しますが、近い値のコンデンサも使用できます。

電源電圧は 2.7~5.5 V を使用してください。5 V 電源の動作では、静的な電流は 64 mA になります。ENBL ピンをローレベルにすることで、デバイスはパワーダウン・モードに入ります。パワーダウン時の電流は、5 V 動作時に 400 μ A、2.7 V 動作時に 80 μ A になります。

電源ピンと同様、回路の個々のセクションはそれぞれ別々に接地します。COM1 は LO、COM2 は RF、COM3 はベースバンド部の接地に使用します。これらのピンは、すべて同じ低インピーダンスのグラウンドに接続してください。

RF入力とマッチング

RF 信号は RFIP ピンに AC 結合で入力し、RFIN はグラウンドに AC 結合します。RFIP カップリング・コンデンサの信号源側からグラウンドに 200 Ω の抵抗を接続すれば、50 Ω 信号源への広帯域マッチング特性を改善できます。

LO駆動のインターフェース

最適な性能を得るには、LOIN と LOIP の LO 入力を差動で駆動します。M/A-COM のバラン (ETC1-1-13) を推奨します。差動 LO 信号の生成には、AC 結合のトランスを使用する場合を除き、図 46 に示すように、入力は AC 結合する必要があります。LOIP と LOIN の間に 200 Ω のシャント抵抗を接続すれば、50 Ω 信号源への広帯域マッチング特性を改善できます。

LO 駆動レベルは -8 dBm を推奨します。図 20 にデバイスの LO 駆動レベル、LO 周波数、直交誤差の代表値を示します。

図 47 に示すように、シングルエンド駆動も可能ですが、LO リークが若干増加します。カップリング・コンデンサを介して LO 信号を LOIP に印加し、LOIN をグラウンドに AC 結合します。入力は完全差動であるため、駆動の極性を反転できます。差動駆動の場合と同様に、LOIP と LOIN の間に 200 Ω 抵抗を接続すれば、50 Ω 信号源へのマッチングを改善できます。

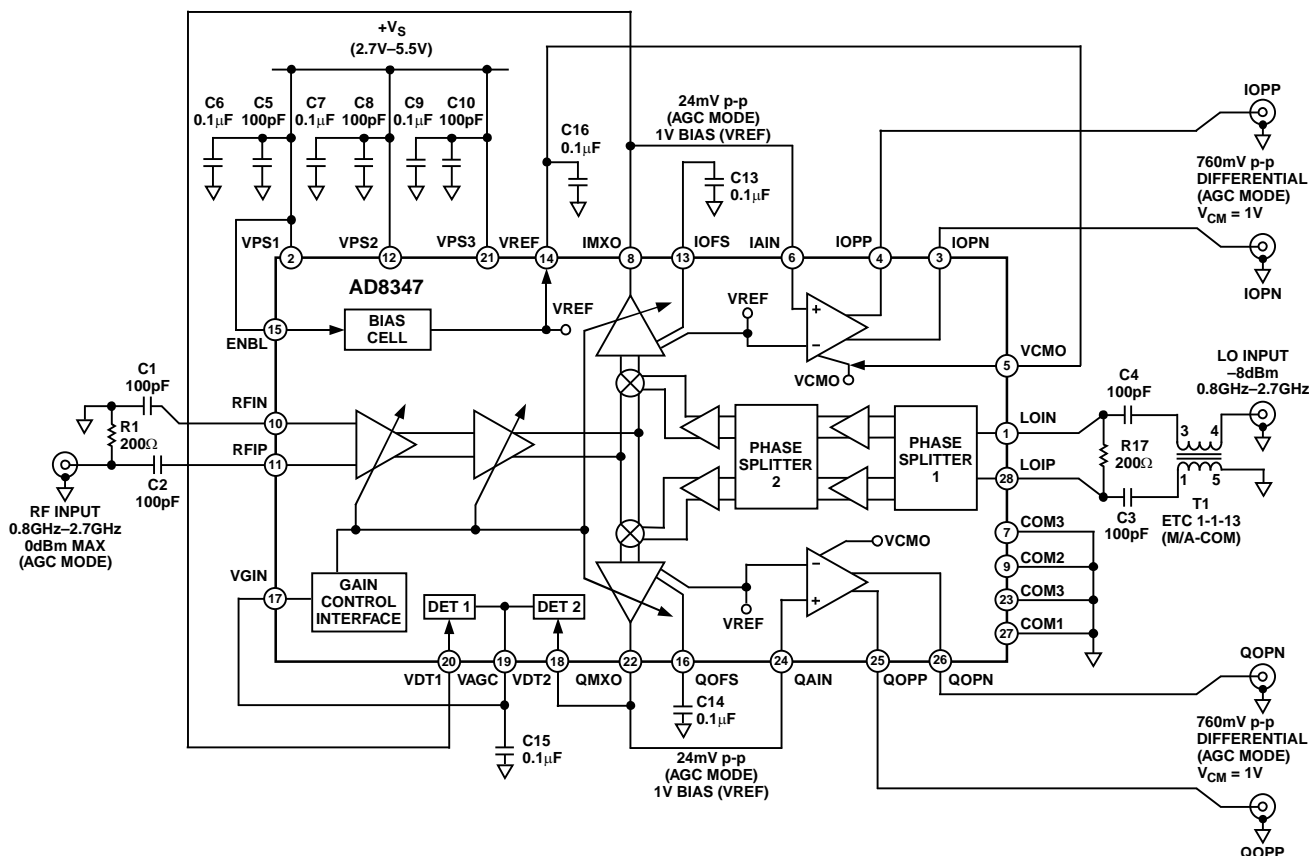


図 46. 基本的な接続

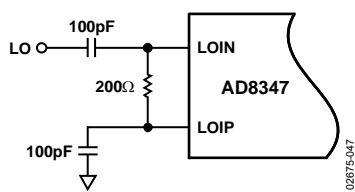


図 47. シングルエンドの LO 駆動

VGAの動作

RF 部のゲインは 3 段の VGA によって設定されます。3 つの段のうち 2 つはミキサの前段に置かれ、3 番目の段がミキサ出力を増幅します。3 つの段はすべて同時に駆動されます。最初の RF VGA のゲイン・レンジと 2 番目の RF VGA のゲイン・レンジ（ミキサと組み合わせて）は、いずれも $-13 \sim +10$ dB です。ベースバンド VGA のゲイン・レンジは $-4 \sim +19.5$ dB です。したがって RF 入力から IMXO/QMXO ピンまでの全体のゲイン・レンジは、 -30 dB から約 $+39.5$ dB になります。

VGA のゲインは、高インピーダンス入力である VGIN ピンの電圧によって設定されます。図 4 と図 5 に、 1.9 GHz でのゲイン制御機能（デシベル・リニア）と直線性を示します。ゲイン制御電圧が 0.2 V から 1.2 V に増加するとゲインは $+39.5$ dB から -30 dB に減少するため、ゲイン制御電圧と実際のゲインは逆の関係になっています。

ミキサの出力レベルと駆動能力

I チャンネルと Q チャンネルのベースバンド出力（IMXO と QMXO）は、低インピーダンス出力（ $R_{OUT} @ 3 \Omega$ ）であり、バイアス・レベルは 14 番ピンの電圧 V_{VREF} に等しくなります。IMXO/QMXO で出力可能な電圧レベルは、 1.5 mA (max) の電流駆動能力によって制限されています。これにより、 200Ω 負荷に

対する 600 mV p-p の振幅が可能になります。さらに低い出力レベルでは、同じ電流制限であっても、IMXO と QMXO が駆動できる負荷抵抗を小さくできます。しかし、これらの出力段は 50Ω 負荷を直接駆動するには設計されていません。

AGCモードでのVGAの動作

VGA は DAC などの外部信号源によって駆動できますが、AD8347 は 2 乗和検出器を内蔵しているため、自動レベル設定モードで動作させることができます。高いピーク対平均レベル比の入力信号では、この検出器の原理によって、ミキサ出力が高めのピーク to ピーク電圧になるところに AGC ループが収束します。このデータシートの AGC 動作でのピーク to ピーク計算はサイン波入力を想定しています。

図 46 に、このモードで動作させる接続を示します。2 つのミキサ出力は、それぞれ検出器入力 VDT1 と VDT2 に接続されています。加算された検出器出力により内部積分器が駆動され、この内部積分器が VAGC ピンのゲイン補正電圧を設定します。積分器回路の時定数は、VAGC からグラウンドの間の $0.1 \mu\text{F}$ コンデンサによって設定されます。VAGC は VGIN に接続され、内部スレッショルド・レベルに到達するまでゲインが調整されます。このレベルは IMXO/QMXO ピンのレベルに換算すると約 8.5 mV rms になります。このレベルは RF 入力パワーの関数として若干変化します（図 34 を参照）。CW（サイン波）入力では約 24 mV p-p になります。この信号が後続のベースバンド・アンプ段に直接印加されると、最終的なベースバンド出力は 760 mV p-p 差動になります。このことは「ベースバンド・アンプ」を参照してください。

VGA ゲインを外部信号源から設定する場合、VDT1 と VDT2（内蔵検出器入力）は使用せず、それらを V_{VREF} に接続します。

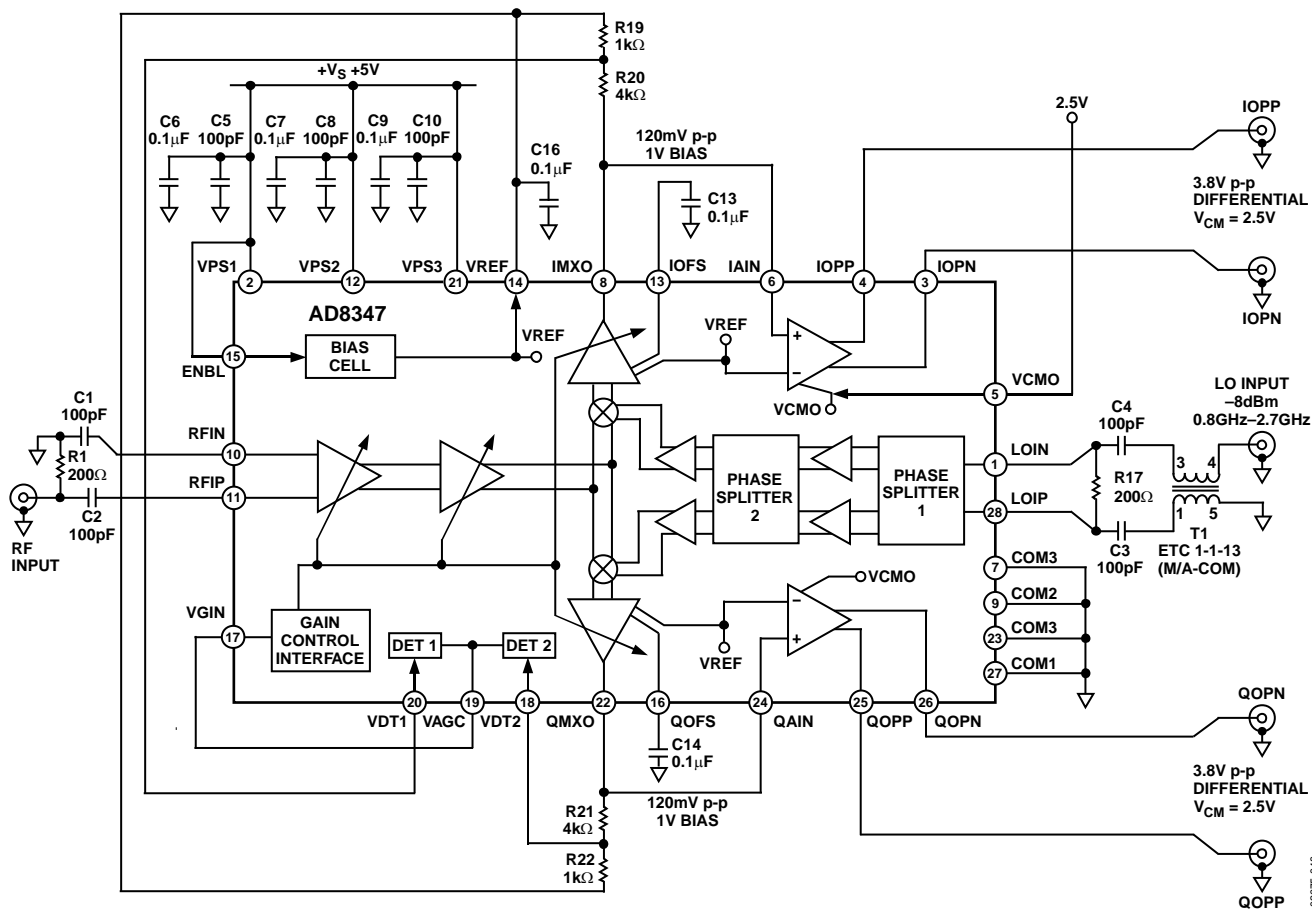


図 48. ベースバンド・アンプの出力振幅を増やすための AGC レベルの調整

AGC動作点の変更

図 48 に示すように、AGC回路を公称の 24 mV p-p より高い電圧レベルに容易に設定できます。IMXOピンとQMXOピンの電圧を減衰させてから検出器入力に印加します。ここに示す例では、IMXO/QMXOと検出器入力間の減衰係数を 0.2 (-14 dB) とすることで、VGA出力が約 120 mV p-p で平準化されます (なお、抵抗分圧回路は V_{REF} を基準にする必要があります)。その結果ベースバンド・アンプ出力のピークtoピーク出力振幅は 3.8 V 差動 (すなわち、それぞれの側で 1.6~3.4 V) になります。なお V_{VCMO} を 2.5 V に高めれば、ベースバンド出力の信号クリッピングを防止できます。ミキサー出力と検出器入力間で減衰させることによって、AGCが収束したときのRF入力パワーに対するミキサー出力レベルの変動は、図 34 に示す変動より大きくなります。この変動は、減衰係数の逆数倍になります。

ベースバンド・アンプ

最終段のベースバンド・アンプ段では、IMXO と QMXO から信号を受け取り、それを 30 dB (つまり、31.6 倍) に増幅します。その結果、全体の最大ゲインは 69.5 dB になります。VGA が AGC モードのとき、ベースバンドの I 出力と Q 出力 (IOPN、IOPP、QOPN、QOPP) からは約 760 mV p-p の差動電圧 (それぞれの側で 380 mV p-p) が得られます。

このベースバンド・アンプに対するシングルエンド入力信号は、高インピーダンス入力の IAIN と QAIN に印加します。図 46 に示すように、ベースバンド・アンプは内部的に差動アンプとして動作し、もう一方の入力は V_{VREF} によって駆動されます。したがっ

て、ベースバンド・アンプに入力される信号を V_{VREF} にバイアスしてください。

ベースバンド・アンプの出力共通モード・レベルは、5 番ピン (V_{CMO}) の電圧によって設定されます。このピンは、 V_{REF} (14 番ピン) か、ADC などのデバイスの外部リファレンス電圧に接続します。 V_{VCMO} の公称範囲は 0.5~2.5 V です。ただし、ベースバンド・アンプは 0.4 V までの下限振幅しか可能でないため、下限での信号クリッピングを避けるために一般に高めの V_{VCMO} が必要になります。一方で各出力の正方向の振幅は電源電圧より 1.3 V 低い値までに制限されていますので、最大の p-p 振幅は差動で、 $2 \times (V_{PS} - 1.3 - 0.4) V$ になります。

たとえば、ベースバンド出力アンプが 2 V p-p (それぞれの側で 1 V pp) の出力振幅を実現するには、 V_{VCMO} を 0.9~2.5 V の範囲に設定する必要があります。

ベースバンド・アンプの差動出力オフセット電圧は、 ± 50 mV (typ) です。このオフセット電圧は、入力と出力からの双方の影響によるものです。

全体的な S/N 比を改善するには、外部電圧により駆動するか、AGC 回路の動作点を変更することによって、VGA ゲインを増やします。これらは「AGC 動作点の変更」を参照してください。

容量性負荷の駆動

ベースバンド・アンプが不平衡の容量性負荷を駆動するアプリケーションでは、アンプと容量性負荷の間に、直列にいくらかの大きさの抵抗を挿入します。たとえば 10 pF 負荷の場合は、各ベースバンド出力に 1 本ずつ、合計 4 本の 200 Ω 直列抵抗を使用します。

外部ベースバンド増幅

ベースバンド出力のオフセット電圧とノイズを減らすには、内部ベースバンド・アンプをバイパスし、高品質の差動アンプを用いてミキサー出力信号を増幅します。図 49 に示す例では、2 個の AD8132 差動アンプを使用して、ミキサー出力信号を 20 dB 増幅しています。この例では、AGC 回路の動作点を上げて、外部アンプに約 72 mV p-p を入力しています。これによって、最終的なベースバンド出力信号は 720 mV p-p になります。

図 49 のアンプのクロズド・ループ帯域幅は、約 20 MHz になります。帯域幅をさらに広くすることも可能ですが、クロズド・ループ・ゲインが低下します。図 49 では、AD8132 の 2 番ピン (V_{OCM} ピン) の出力コモンモード・レベルは、AD8347 の VREF (約 1 V) によって設定されています。出力コモンモード・レベルは、たとえば ADC のリファレンス電圧などを使用して外部で設定することもできます。

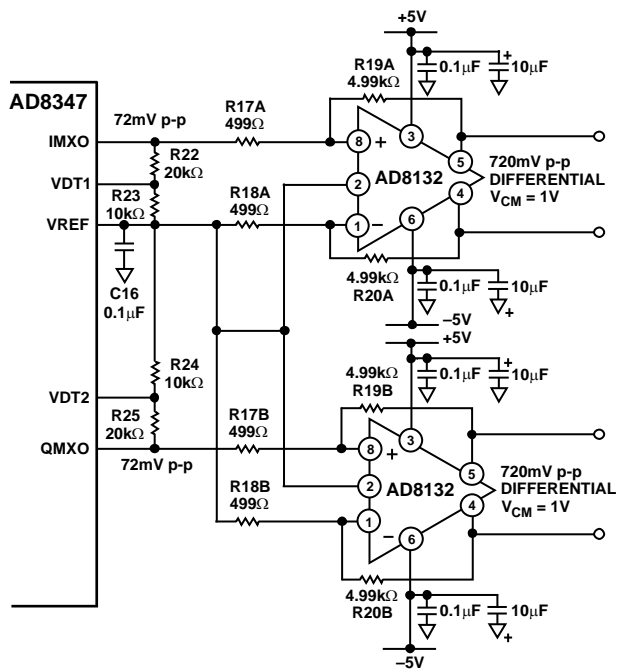


図 49. 外部ベースバンド増幅の例

フィルタ設計の留意点

ミキサー出力 (IMXO/QMXO) とベースバンド・アンプへの入力の間で、ベースバンドのローパス・フィルタ処理やバンドパス・フィルタ処理が可能です。ミキサーの出力インピーダンスは低く (約 3 Ω)、ベースバンド・アンプの入力インピーダンスは高いため、これらのインピーダンスに特性を合わせるフィルタを設計することは実用的ではありません。LC フィルタで整合するには、ミキサー出力に直列に抵抗を挿入し、ベースバンド・アンプへの入力にシャント抵抗 (V_{VREF} に終端) を挿入します。

ミキサー出力の駆動レベルは最大 1.5 mA までの電流に制限されるため、特に大きな信号振幅を実現するには、フィルタの特性インピーダンスを 50 Ω より大きくします。

図 50 は、3 dB カットオフ周波数が 20 MHz である 100 Ω の 4 次楕円ローパス・フィルタの回路図です。約 100 Ω のソース・インピーダンスと負荷インピーダンスによって、フィルタはソースと負荷がマッチングされるようになります。これによってミキサー出力では全体の負荷 200 Ω を駆動することになります。なお、シャント終端抵抗はグラウンドではなく、VREF に接続してください。図 51 と図 52 にこのフィルタの周波数応答と群遅延を示します。

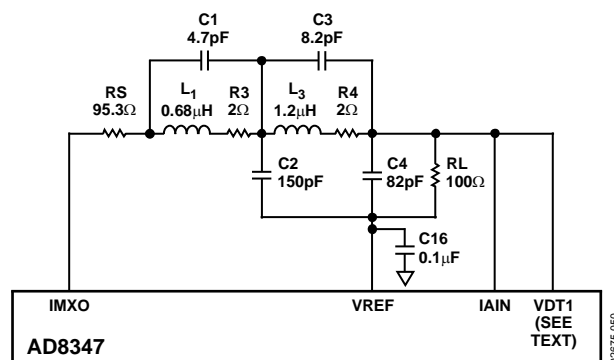


図 50. 代表的なベースバンド・ローパス・フィルタ

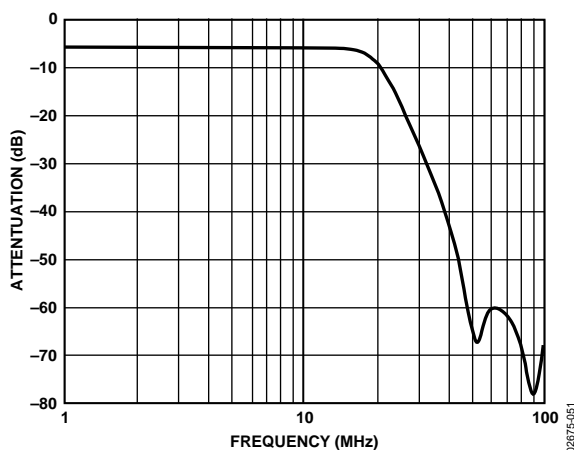


図 51. 20 MHz のベースバンド・ローパス・フィルタの周波数応答

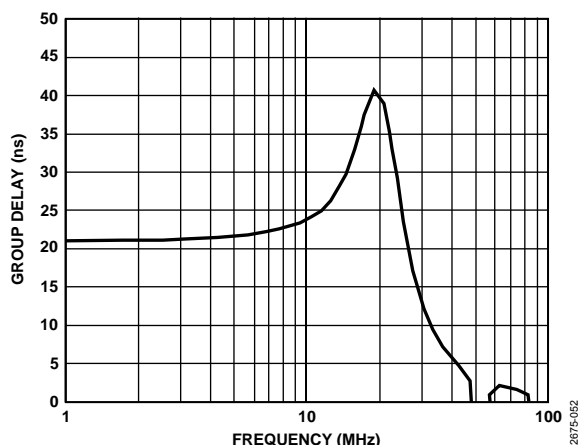


図 52. 20 MHz のベースバンド・ローパス・フィルタの群遅延

VGA が AGC モードで動作する場合、検出器入力 (VDT1 と VDT2) はフィルタの入力か出力に接続できます。検出器入力をフィルタの入力 (IMXO と QMXO) に接続すると、VGA の動作点は、希望波とフィルタ処理なしの成分 (大入力妨害波や信号の高調波など) の合成によって決定されます。それとは逆に、VDT1 と VDT2 をフィルタ出力に接続することで、AGC 回路の動作点をフィルタ処理済みの出力振幅のみを基にしたものにすることができます。後者のほうが、一定のベースバンド出力を得やすいことから望ましい方法といえますが、この方法を使用するときは、帯域外の大入力妨害波がミキサー出力をオーバー・ドライブしないように AGC 動作点を設定してください。

DC オフセット補償

RF 入力ポートへの LO 信号のフィードスルーによって、LO 信号がセルフ・ミキシングされます。これによって、周波数に依存する DC 成分がミキサー出力に生じます。

AD8347 には、ミキサー出力に現れる DC オフセットを能動的にゼロ調整する内部回路があります。ミキサー出力の DC バイアス・レベル (理想的にはチップのベースバンド部のバイアス・レベルである V_{VREF} に等しくなります) は、つねに V_{VREF} と比較されます。ミキサー出力レベルと V_{VREF} の間に差異があると、ミキサー出力へ補償電圧が加えられます。この補正ループの時定数は、IOFS ピンと QOFS ピンに接続するコンデンサによって設定されます (ピンの出力は個別に補償できます)。通常動作の場合、0.1 μF コンデンサを推奨します。補償ループのコーナー周波数は、おおよそ次の式で求めることができます。

$$f_{3dB} = \frac{40}{C_{OFS}} (C_{OFS} \text{ in } \mu\text{F})$$

コーナー周波数は、復調されたデータのシンボル・レートより十分に低い周波数に設定する必要があります。これによって補償ループが、データ・ストリームを変動するオフセット電圧だと、誤って認識しないようにすることができます。

オフセット補償回路を無効にするには、IOFS と QOFS を V_{REF} に接続してください。

評価用ボード

図 53 は、AD8347 評価用ボードの回路図です。なお、未実装部品は「OPEN」としてあります。このボードは 2.7~5.5 V 単電源で動作します。表 4 に評価用ボードのさまざまな設定オプションを示します。

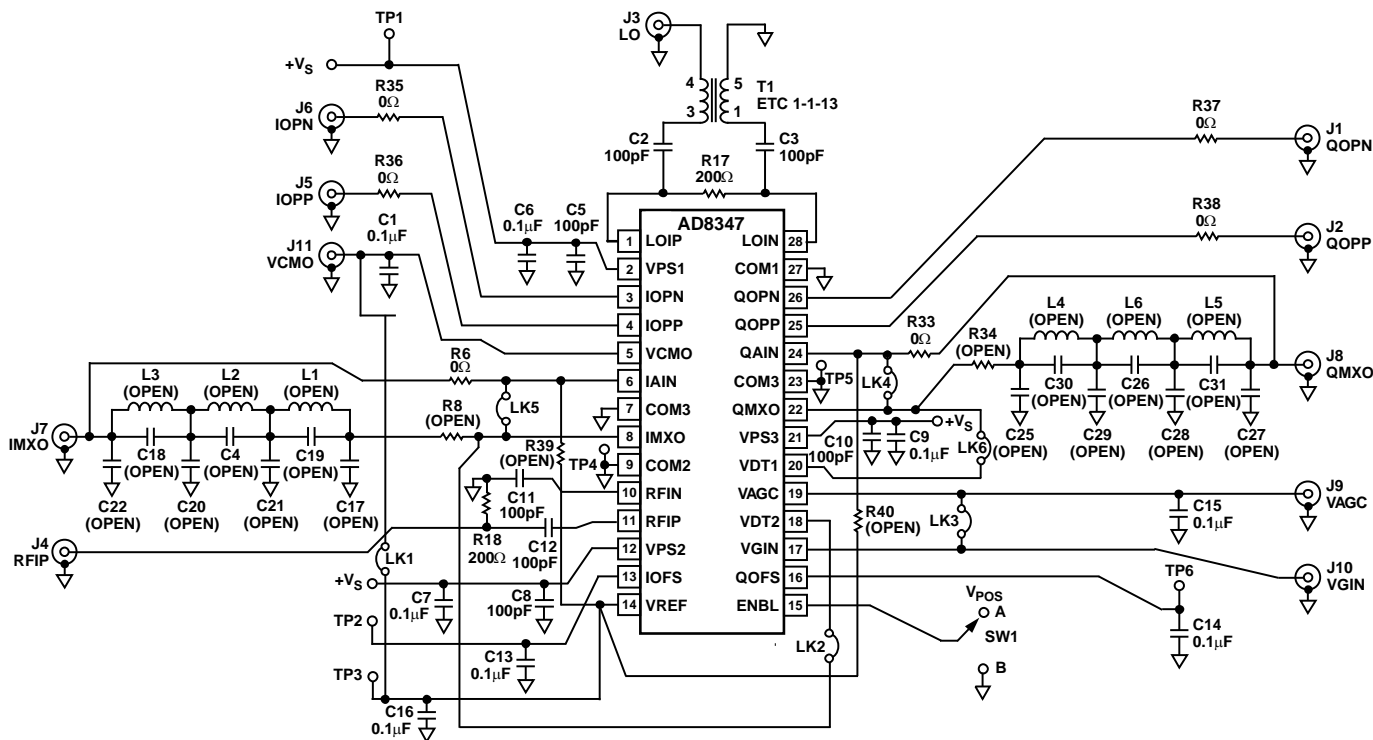


図 53. 評価用ボードの回路図

02875-063

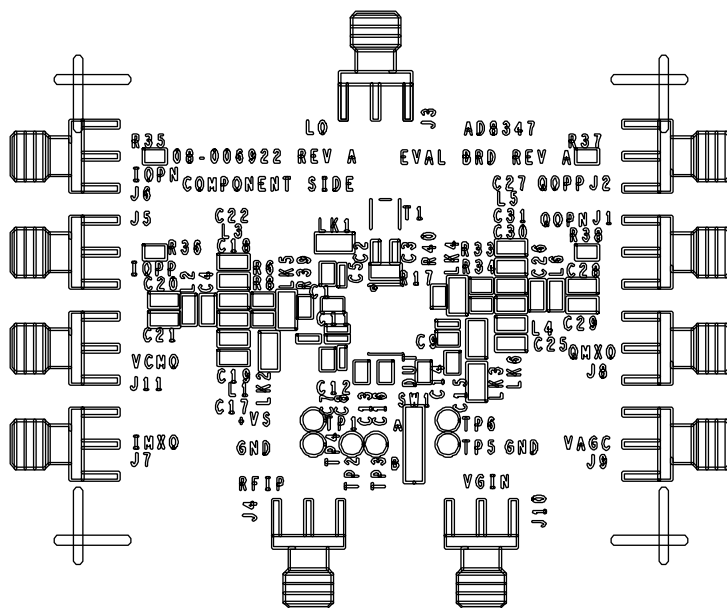


図 54. 部品面のシルクスクリーン

02875-054

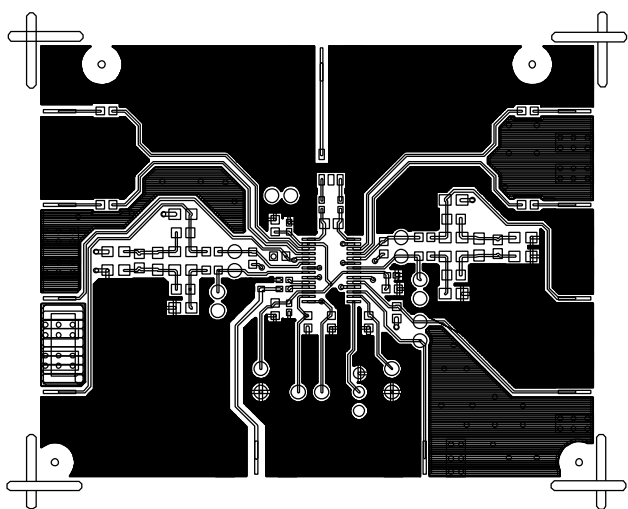


図 55. 部品面のレイアウト

02875-055

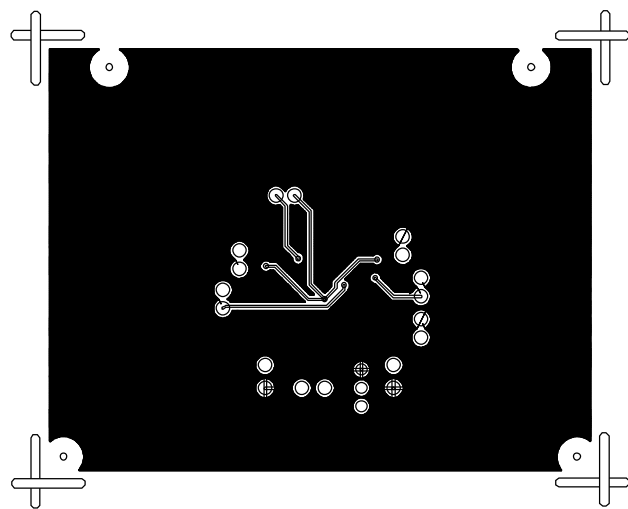


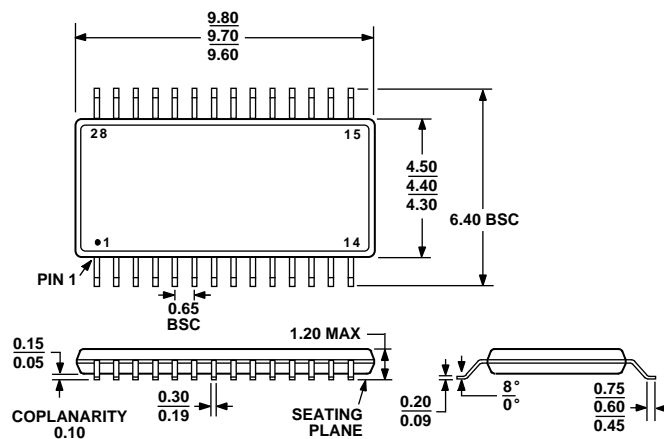
図 56. 回路側のレイアウト

02875-056

表 4. 評価用ボードの設定オプション

部品	機能	デフォルト状態
TP1, TP4, TP5	電源およびグラウンド・ベクトル・ピン。	該当せず
TP2, TP6	IOFS および QOFS プローブ・ポイント。	該当せず
TP3	VREF プローブ・ポイント。	該当せず
LK1, J11	ベースバンド・アンプの出力バイアス。このリンクを実装すると、VREF が VCMO に接続され、ベースバンド・アンプのバイアス・レベルが VREF (約 1 V) に設定されます。あるいは、SMA コネクタ J11 に外部電圧を印加して、ベースバンド・アンプのバイアス・レベルを設定することも可能です。	LK1 を実装
LK2, LK6, LK3, J9, J10	AGC モード。LK2 と LK6 を実装すると、IMXO と QMXO (ミキサー出力) が VDT2 と VDT1 (検出器入力) に接続されます。LK3 を実装すると、VGIN が VAGC に接続されて AGC モードがアクティブになります。AGC 電圧は、SMA コネクタ J9 で確認できます。LK3 を取り除いたときは、内部可変ゲインアンプのゲイン制御信号を SMA コネクタ J10 に印加してください。	LK2, LK6, LK3 を実装
LK4, LK5, J7, J8 R6, R33, L1 to L5 C4, C17 to C22, C25 to C31 R8, R34, R39, R40	ベースバンド・フィルタ処理。LK4 と LK5 を実装すると、IMXO と QMXO (ミキサー出力) が IAIN と QAIN (ベースバンド・アンプ入力) に直接接続されます。R6 と R33 を実装すると (0 Ω)、IAIN と QAIN は SMA コネクタ J7 と SMA コネクタ J8 で確認できます。LK4 と LK5 を取り除き、R8 と R34 を実装することによって、ミキサー出力とベースバンド・アンプ入力に間に LC フィルタを挿入できます。R8 と R34 を使用すれば、IMXO と QMXO (これらの出力は低出力インピーダンスです) の実効出力インピーダンスを増やすことができます。R39 と R40 を使用すれば、IAIN と QAIN (高インピーダンス入力) のところでフィルタを終端できます。R39 と R40 は VREF に終端してください。	LK4, LK5 を実装 R6=R33=0 Ω (サイズ 0603) L1~L5=open (サイズ 0805)、C4、 C17~C22、C25~C31=open (サイズ 0805)、R8=R34=open (サイズ 0603)、R39=R40=open (サイズ 0603)
R35, R36, R37, R38	ベースバンド・アンプの出力直列抵抗。	R35=R36=R37=R38=0 Ω (サイズ 0603)
SW1	デバイス・イネーブル。位置 A のとき、ENBL ピンが +V _S に接続され、AD8347 は動作モードになります。位置 B では、ENBL ピンは接地され、デバイスはパワーダウン・モードになります。	SW1=A

外形寸法



COMPLIANT TO JEDEC STANDARDS MO-153-AE

図 57. 28 ピン薄型シュリンク・スモール・アウトライン・パッケージ [TSSOP]
(RU-28)
寸法単位：mm

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option
AD8347ARU	-40°C to +85°C	28-Lead TSSOP	RU-28
AD8347ARU-REEL7	-40°C to +85°C	28-Lead TSSOP, 7" Tape and Reel	RU-28
AD8347ARUZ ¹	-40°C to +85°C	28-Lead TSSOP	RU-28
AD8347ARUZ-REEL7 ¹	-40°C to +85°C	28-Lead TSSOP, 7" Tape and Reel	RU-28
AD8347-EVAL		Evaluation Board	

¹ Z = 鉛フリー製品。