

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。  
この正誤表は、2010年3月18日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。

なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2010年3月18日

製品名：AD8310

対象となるデータシートのリビジョン(Rev)：Rev.E

訂正箇所：

P.14

英文データシートの USING THE AD8310 の部分で、 $f_{HP} = 1/(\bar{U}_{\Pi} \times 50 \times C_C)$ と記述があります。このうち“ $\bar{U}$ ”はタイプミスにより混入してしまっているもので、正しくは $f_{HP} = 1/(2\pi \times 50 \times C_C)$ となります。

本件は明らかな間違いですので、日本語データシートの当該部分 (P.14) 「AD8310 の使い方」では、不要な混乱を生じさせないためにも「 $f_{HP} = 1/(2\pi \times 50 \times C_C)$ 」と修正しております。

### 特長

- マルチステージ復調用ログ・アンプ
- 電圧出力、立ち上がり時間 15 ns 以下
- 高い電流駆動能力: グラウンドへ接続した  $R_L$  を 25 mA で駆動
- 95 dB のダイナミック・レンジ: -91 dBV~+4 dBV
- 最小 2.7 V、8 mA (typ) の単電源
- DC~440 MHz 動作で、直線性:  $\pm 0.4$  dB
- スロープ: +24 mV/dB、インターセプト: -108 dBV
- 温度に対して安定なスケールリング
- フル差動 DC 結合の信号パス
- パワーアップ時間: 100 ns、スリープ電流: 1 mA

### アプリケーション

- 信号レベルからデシベル値への変換
- トランスミッタ・アンテナ電力計測
- レシーバ信号強度表示(RSSI)
- 低価格のレーダおよびソナーの信号処理
- ネットワーク・アナライザおよびスペクトル・アナライザ
- 20 Hz までの信号レベル計測
- マルチメーター用の真のデシベル AC モード

### 概要

AD8310 は DC~440 MHz の自己完結型復調用ログ・アンプであり、非常に高速な電圧モード出力で、グラウンド接続の負荷を最大 25 mA (15 ns 以下) で駆動することができます。プログレッシブ圧縮(連続検出)技術を採用して、 $\pm 3$  dB 対数適合度で最大 95 dB または 100 MHz まで  $\pm 1$  dB 誤差で 90 dB のダイナミック・レンジを提供します。極めて安定で使い易く、外付け部品は少なく済みます。2.7 V~5.5 V で 8 mA の単電源が必要で、3 V で僅か 24 mW の消費電力に対応します。高速動作の CMOS 互換イネーブル・ピンが設けてあります。

6 個の各カスケード接続されたアンプ/リミッタ・セルは 14.3 dB の小信号ゲインを持ち、-3 dB 帯域幅は 900 MHz です。合計 9 個の検出器セルを使って、-91 dBV (= 約  $\pm 40 \mu\text{V}$ 、0 dBV は 1 V rms 正弦波の振幅) から +4 dBV (=  $\pm 2.2$  V) までのダイナミック・レンジを提供します。復調出力は、24 mV/dB の対数スロープと -108 dBV のインターセプトで正確にスケールされます。スケールリング・パラメータは、電源と温度に依存しません。

### 機能ブロック図

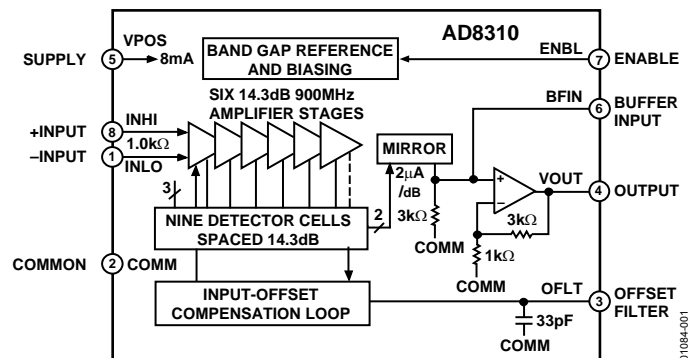


図 1.

フル差動入力は、中程度に高いインピーダンス(1 k $\Omega$  と約 1 pF の並列接続)を提供します。シンプルな回路により入力を 50  $\Omega$  に整合させ、-78 dBm~+17 dBm の電力感度を提供します。対数直線性はレンジ中央部から 100 MHz まで  $\pm 0.4$  dB (typ) ですが、440 MHz では少し大きくなります。AD8310 には最小周波数の制限がないため、下側はオーディオ周波数まで使うことができます。この広いレンジをサポートするため特別なフィルタ機能が用意されています。

出力電圧範囲は、ノイズにより制限される下限 400 mV から高負荷で電源電圧の内側 200 mV の上限まで延びています。スロープとインターセプトは、外付け抵抗を使って容易に変更することができます。出力は広範囲な負荷条件に対応でき、100 pF の容量負荷で安定です。

AD8310 は、低価格、小型サイズ、低消費電力、高精度、高安定性、広いダイナミック・レンジ、オーディオから UHF までの周波数範囲、高速応答時間、優れた負荷駆動能力の独自の組み合わせを持つため、信号をデシベル値に圧縮する必要のある多くのアプリケーションで役立ちます。

AD8310 は工業用温度範囲 -40°C~+85°C で動作し、8 ピン MSOP パッケージを採用しています。

## 目次

特長.....	1	AD8310 の使い方.....	14
アプリケーション.....	1	基本接続.....	14
概要.....	1	スロープとインターセプトを使った伝達関数.....	15
機能ブロック図.....	1	dBV 対 dBm.....	15
改訂履歴.....	2	入力のマッチング.....	15
仕様.....	3	狭帯域マッチング.....	16
絶対最大定格.....	4	マッチングの一般的な手順.....	16
ESD に関する注意.....	4	スロープとインターセプトの調整.....	17
ピン配置およびピン機能説明.....	5	スロープを固定値に増加.....	17
代表的な性能特性.....	6	出力フィルタ.....	18
動作原理.....	9	オフセット補償ループのハイパス・コーナー周波数の下方移動.....	18
プログレッシブ圧縮.....	9	アプリケーション.....	19
スロープとインターセプトのキャリブレーション.....	10	ケーブルの駆動.....	19
オフセットの制御.....	10	DC 結合入力.....	19
製品概要.....	11	評価ボード.....	20
インターフェースのイネーブル.....	11	外形寸法.....	22
入力インターフェース.....	11	オーダー・ガイド.....	22
オフセット・インターフェース.....	12		
出力インターフェース.....	12		

## 改訂履歴

<b>6/05—Rev. D to Rev. E</b>		<b>2/03—Rev. A to Rev. B</b>	
Changes to Figure 6.....	6	Change to Evaluation Board Section.....	15
Change to Basic Connections Section.....	14	Change to Table III.....	16
Changes to Equation 10.....	17	Updated Outline Dimensions.....	16
Changes to Ordering Guide.....	22	<b>1/00—Rev. 0 to Rev. A</b>	
<b>10/04—Rev. C to Rev. D</b>		<b>10/99—Revision 0: Initial Version</b>	
Format Updated.....	Universal		
Typical Performance Characteristics Reordered.....	6		
Changes to Figures 41 and 42.....	20		
<b>7/03—Rev. B to Rev. C</b>			
Replaced TPC 12.....	5		
Change to DC-Coupled Input Section.....	14		
Replaced Figure 20.....	15		
Updated Outline Dimensions.....	16		

## 仕様

特に指定がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = 5\text{ V}$ 。

表 1.

Parameter	Conditions	Min	Typ	Max	Unit
INPUT STAGE	Inputs INHI, INLO				
Maximum Input <sup>1</sup>	Single-ended, p-p	±2.0	±2.2		V
Equivalent Power in 50 Ω	Termination resistor of 52.3 Ω		4		dBV
	Differential drive, p-p		17		dBm
Noise Floor	Terminated 50 Ω source		20		dBm
Equivalent Power in 50 Ω	440 MHz bandwidth		1.28		nV/√Hz
Input Resistance	From INHI to INLO	800	1000	1200	Ω
Input Capacitance	From INHI to INLO		1.4		pF
DC Bias Voltage	Either input		3.2		V
LOGARITHMIC AMPLIFIER	Output VOUT				
±3 dB Error Dynamic Range	From noise floor to maximum input		95		dB
Transfer Slope	10 MHz ≤ f ≤ 200 MHz	22	24	26	mV/dB
	Overtemperature, -40°C < T <sub>A</sub> < +85°C	20		26	mV/dB
Intercept (Log Offset) <sup>2</sup>	10 MHz ≤ f ≤ 200 MHz	-115	-108	-99	dBV
	Equivalent dBm (re 50 Ω)	-102	-95	-86	dBm
	Overtemperature, -40°C ≤ T <sub>A</sub> ≤ +85°C	-120		-96	dBV
	Equivalent dBm (re 50 Ω)	-107		-83	dBm
	Temperature sensitivity		-0.04		dB/°C
Linearity Error (Ripple)	Input from -88 dBV (-75 dBm) to +2 dBV (+15 dBm)		±0.4		dB
Output Voltage	Input = -91 dBV (-78 dBm)		0.4		V
	Input = 9 dBV (22 dBm)		2.6		V
Minimum Load Resistance, R <sub>L</sub>			100		Ω
Maximum Sink Current			0.5		mA
Output Resistance			0.05		Ω
Video Bandwidth			25		MHz
Rise Time (10% to 90%)	Input Level = -43 dBV (-30 dBm), R <sub>L</sub> ≥ 402 Ω, C <sub>L</sub> ≤ 68 pF		15		ns
	Input Level = -3 dBV (+10 dBm), R <sub>L</sub> ≥ 402 Ω, C <sub>L</sub> ≤ 68 pF		20		ns
Fall Time (90% to 10%)	Input Level = -43 dBV (-30 dBm), R <sub>L</sub> ≥ 402 Ω, C <sub>L</sub> ≤ 68 pF		30		ns
	Input Level = -3 dBV (+10 dBm), R <sub>L</sub> ≥ 402 Ω, C <sub>L</sub> ≤ 68 pF		40		ns
Output Settling Time to 1%	Input Level = -13 dBV (0 dBm), R <sub>L</sub> ≥ 402 Ω, C <sub>L</sub> ≤ 68 pF		40		ns
POWER INTERFACES					
Supply Voltage, VPOS		2.7		5.5	V
Quiescent Current	Zero-signal	6.5	8.0	9.5	mA
Overtemperature	-40°C < T <sub>A</sub> < +85°C	5.5	8.5	10	mA
Disable Current			0.05		μA
Logic Level to Enable Power	High condition, -40°C < T <sub>A</sub> < +85°C		2.3		V
Input Current when High	3 V at ENBL		35		μA
Logic Level to Disable Power	Low condition, -40°C < T <sub>A</sub> < +85°C		0.8		V

<sup>1</sup> ログ・アンプは厳密には、電力ではなく電圧にตอบสนองするため、入力レベルを dBV で規定します。0 dBV は、1 V rms の単一周波数正弦波に対応します。50 Ω 終端で 0 dBm (1 mW) の電力レベルは、0.2236 V rms の入力に対応します。このため、dBV と dBm との関係は、50 Ω 終端の特別なケースでは 13 dBm の固定オフセットになります。

<sup>2</sup> 保証しますが、テストしません。規定値は 6 シグマ・レベルで規定します。

## 絶対最大定格

表 2.

Parameter	Value
Supply Voltage, $V_s$	7.5 V
Input Power (re 50 $\Omega$ ), Single-Ended	18 dBm
Differential Drive	22 dBm
Internal Power Dissipation	200 mW
$\theta_{JA}$	200°C/W
Maximum Junction Temperature	125°C
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering 60 sec)	300°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

## ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能説明



図 2. ピン配置

表 3. ピン機能の説明

ピン番号	記号	機能
1	INLO	2本の平衡入力の中の片方。約 $VPOS/2$ にバイアス。
2	COMM	コモン・ピン。通常グラウンドに接続。
3	OFLT	オフセット・フィルタ・アクセス。公称約 1.75 V。
4	VOUT	低インピーダンス出力電圧。最大負荷 25 mA。
5	VPOS	正電源。2.7 V～5.5 V で 8 mA の静止電流。
6	BFIN	バッファ入力。ポスト検出帯域幅を小さくするときに使用。
7	ENBL	CMOS 互換のチップ・イネーブル。アクティブ・ハイ。
8	INHI	2本の平衡入力の中の片方。

## 代表的な性能特性

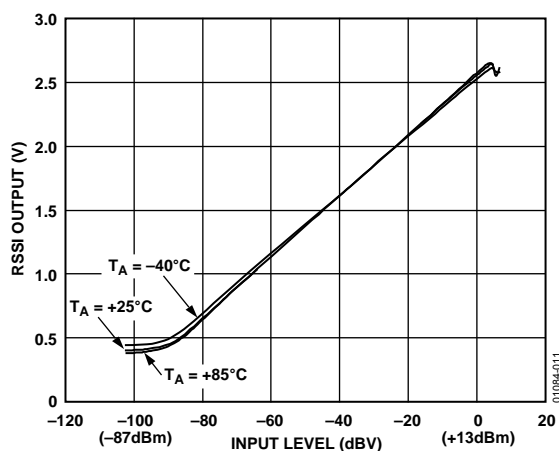


図 3. 入力レベル対 RSSI 出力、100 MHz 正弦波入力  
 $T_A = -40^\circ\text{C}$ 、 $+25^\circ\text{C}$ 、 $+85^\circ\text{C}$ 、シングルエンド入力

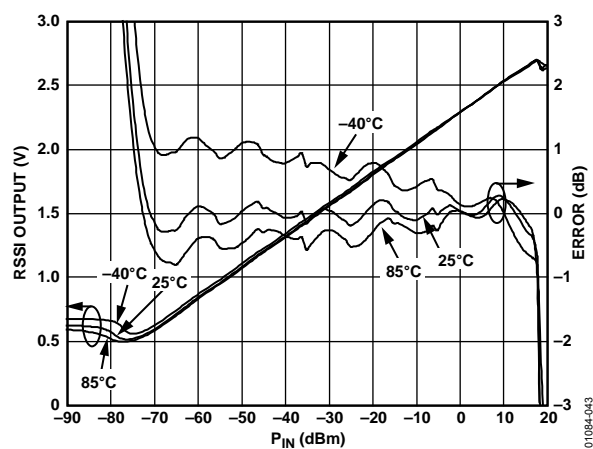


図 6. 入力レベル対 RSSI 出力の対数直線性、100 MHz 正弦波入力、  
 $T_A = -40^\circ\text{C}$ 、 $+25^\circ\text{C}$ 、 $+85^\circ\text{C}$

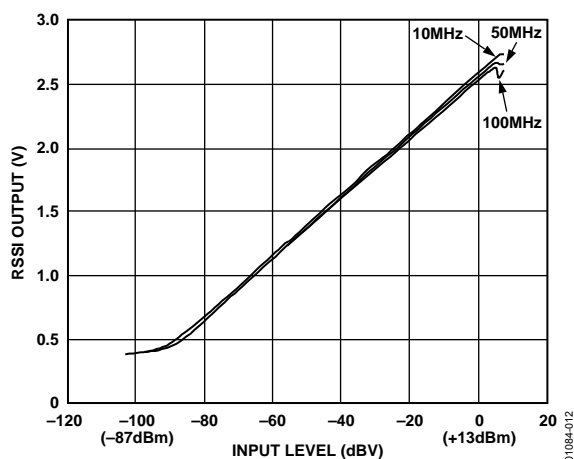


図 4. 入力レベル対 RSSI 出力、 $T_A = 25^\circ\text{C}$   
 周波数 = 10 MHz、50 MHz、100 MHz

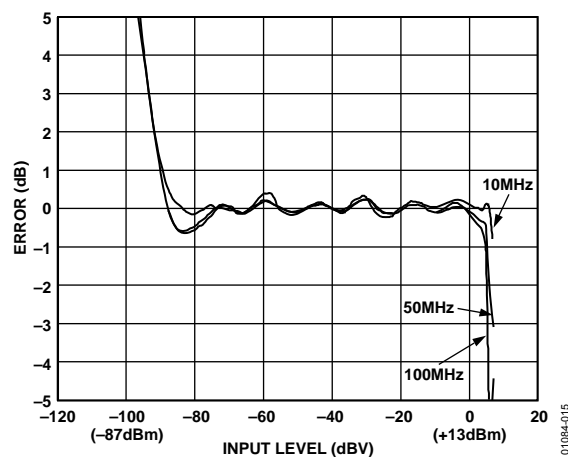


図 7. 入力レベル対 RSSI 出力の対数直線性、 $T_A = 25^\circ\text{C}$   
 周波数 = 10 MHz、50 MHz、100 MHz

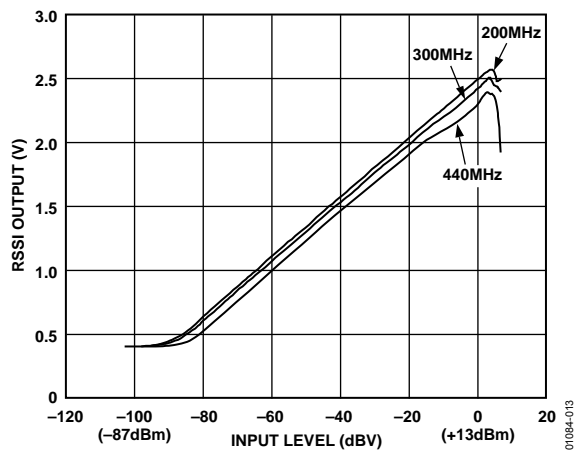


図 5. 入力レベル対 RSSI 出力、 $T_A = 25^\circ\text{C}$   
 周波数 = 200 MHz、300 MHz、440 MHz

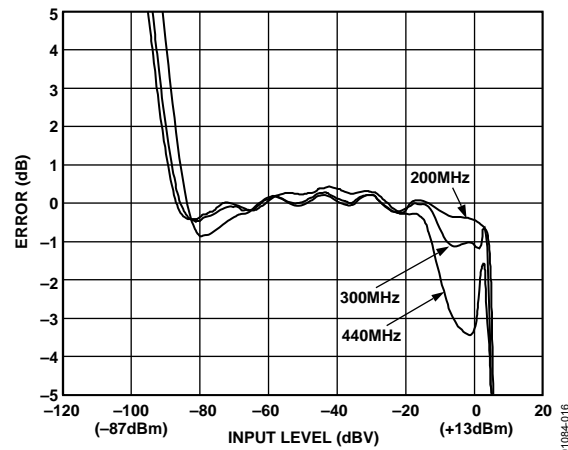


図 8. 入力レベル対 RSSI 出力の対数直線性、 $T_A = 25^\circ\text{C}$   
 周波数 = 200 MHz、300 MHz、440 MHz

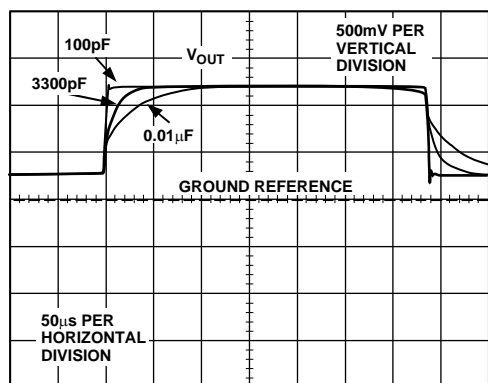


図 9.RSSI 出力の小信号 AC 応答、  
外付け BFIN 容量 = 100 pF、3300 pF、0.01 µF

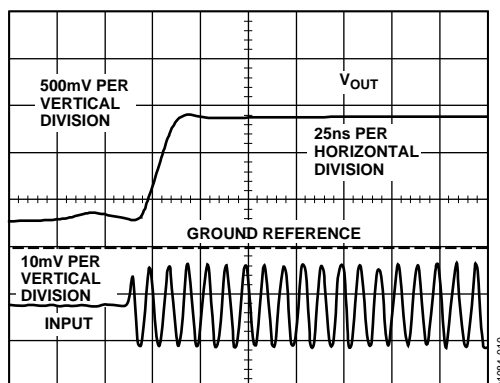


図 12.小信号 RSSI パルス応答、 $R_L = 402 \Omega$ 、 $C_L = 68 \text{ pF}$

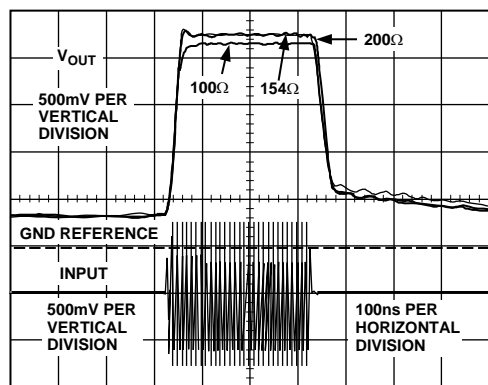


図 10.大信号 RSSI パルス応答  
 $C_L = 100 \text{ pF}$ 、 $R_L = 100 \Omega$ 、 $154 \Omega$ 、 $200 \Omega$

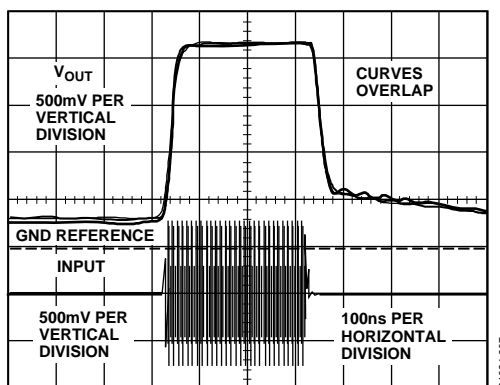


図 13.大信号 RSSI パルス応答  
 $R_L = 100 \Omega$ 、 $C_L = 33 \text{ pF}$ 、 $68 \text{ pF}$ 、 $100 \text{ pF}$

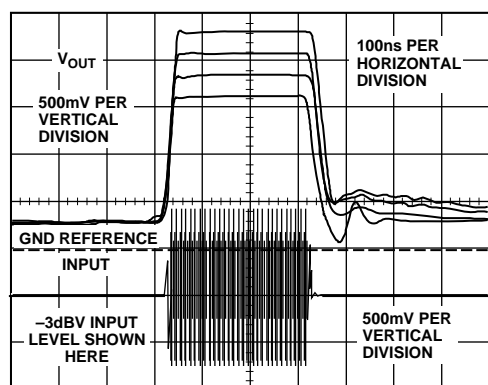


図 11.RSSI パルス応答、 $R_L = 402 \Omega$ 、 $C_L = 68 \text{ pF}$   
入力を 0 dBV から -33 dBV、-23 dBV、-13 dBV、-3 dBV へ変化

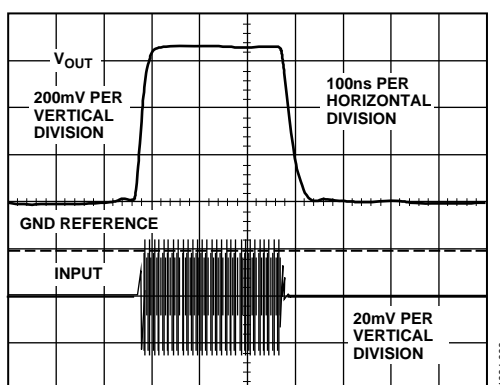


図 14.小信号 RSSI パルス応答、 $R_L = 50 \Omega$   
バック・ターミネーション =  $50 \Omega$  (合計負荷 =  $100 \Omega$ )



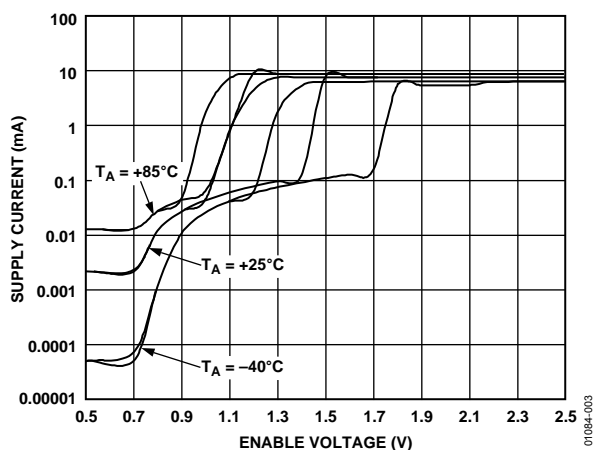


図 15.イネーブル電圧対電源電流  
 $T_A = -40^\circ\text{C}$ 、 $+25^\circ\text{C}$ 、 $+85^\circ\text{C}$

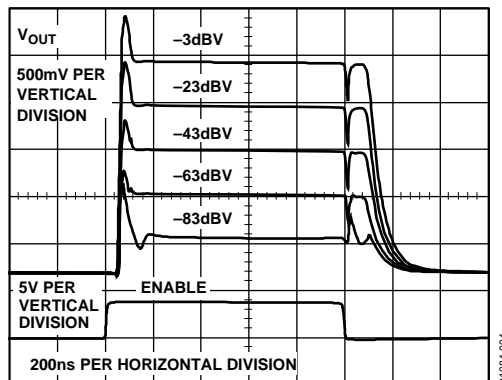


図 18.パワーオン/パワーオフ応答時間  
RF 入力 =  $-83\text{dBV}$  ~  $-3\text{dBV}$

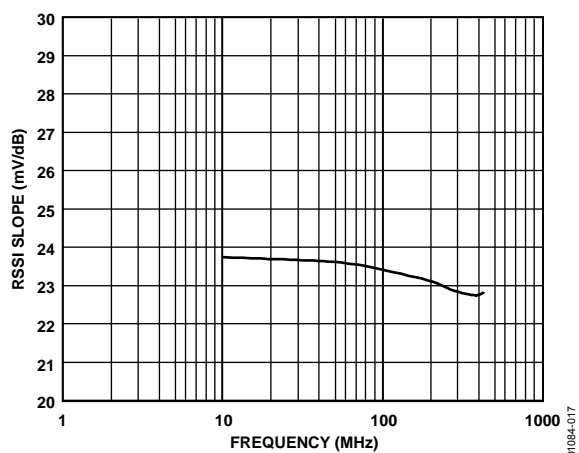


図 16.RSSI スロープの周波数特性

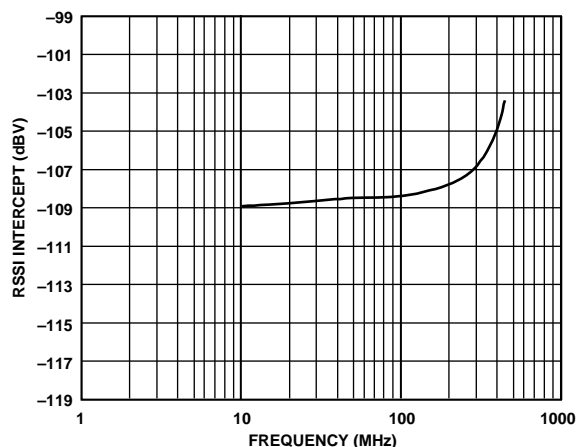


図 19.RSSI インターセプトの周波数特性

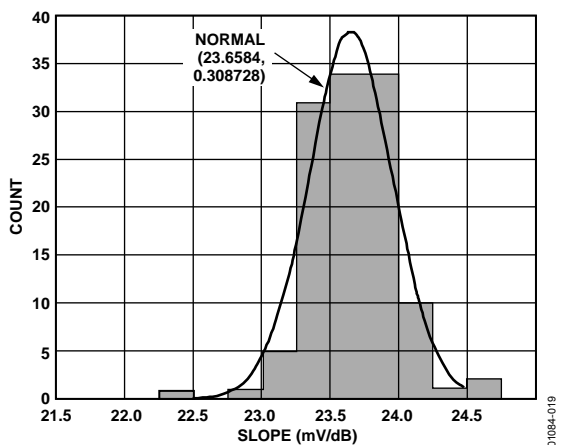


図 17.スロープの分布  
 $V_S = 5\text{V}$ 、周波数 =  $100\text{MHz}$ 、 $25^\circ\text{C}$

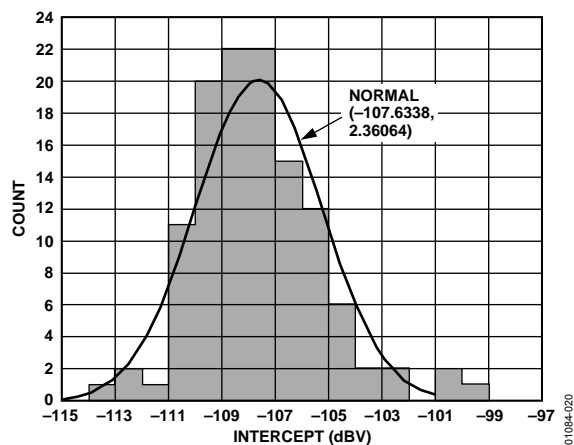


図 20.インターセプトの分布  
 $V_S = 5\text{V}$ 、周波数 =  $100\text{MHz}$ 、 $25^\circ\text{C}$

## 動作原理

ログ・アンプは従来型リニア・アンプより複雑な動作を行うため、回路は大幅に異なっています。ログ・アンプの動作概要の理解は、アプリケーションでの多くの落とし穴を回避するために役立ちます。理論の詳細については、AD8307 データシートを参照してください。

ログ・アンプの基本的な目的は、増幅ではなく(増幅は内部で必要ですが)、広いダイナミック・レンジの信号をデシベル値に圧縮することです。したがって、これは計測デバイスになります。より適切な用語はログ・コンバータです。これは、次式で示すように高精度の非線形変換を使って信号を 1 つの表現領域から別の表現領域へ変換する機能であるためです。

$$V_{OUT} = V_Y \log \left( \frac{V_{IN}}{V_X} \right) \quad (1)$$

ここで、

$V_{OUT}$ は出力電圧。

$V_Y$ はスロープ電圧。対数の底は通常 10 です。この場合、 $V_Y$ もディケードあたりの電圧になります。

$V_{IN}$ は入力電圧。

$V_X$ はインターセプト電圧。

ログ・アンプには、回路のスケールを決定する 2 つのリファレンス( $V_X$ と  $V_Y$ )が必要です。ログ・アンプの精度は、スケール・リファレンスの精度より良くなることはありません。AD8310 では、これらをバンド・ギャップ・リファレンスを使って提供しています。

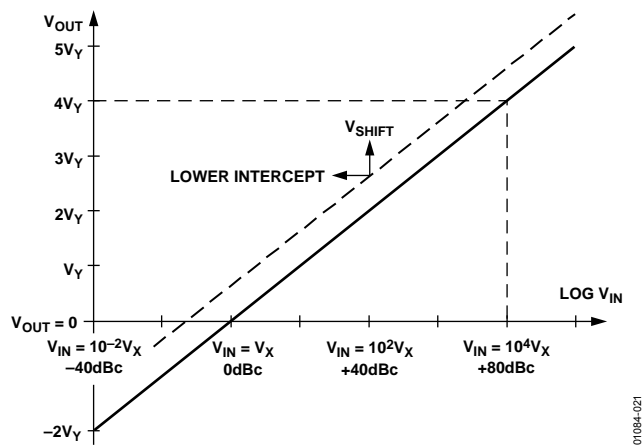


図 21. 対数関数の一般的な形式

図 21に示す式 1 は、基本的には正しいのですが、キャリブレーション属性または正弦波入力 RF アプリケーションで動作する AD8310 のような復調用ログ・アンプの規定には、別の式の方が適しています。

$$V_{OUT} = V_{SLOPE} (P_{IN} - P_O) \quad (2)$$

ここで、

$V_{OUT}$ は復調およびフィルタ処理されたベースバンド(ビデオまたは RSSI)出力。

$V_{SLOPE}$ は V/dB で表示した対数スロープ(AD8310 の場合 25 mV/dB)。 $P_{IN}$ は入力電力で、あるリファレンス電力レベルを基準として表した dB 値。

$P_O$ は対数インターセプトで、同じリファレンス・レベルを基準として表した dB 値。

RF システムで広く採用されているリファレンスは、50 Ω での 1 mW (=0 dBm)を基準とする dB 値です。量( $P_{IN} - P_O$ )は dB 値であることに注意してください。対数関数は式から消えています。これは、デシベル値を入力とすることにより、変換が既に暗黙のうちに行われているためです。厳密にはこの一般的な表記法に従うことにします。ログ・アンプは明確には電力にตอบสนองするのではなく(電力は入力で吸収されます)、入力電圧にตอบสนองします。入力は、このデータシートでは dBV (1 V rms を基準とするデシベル)で規定します。信号波形も関係するため、この方が不完全ではありますがより正確です。RF 信号は電力で規定することもあります(通常 dBm/50 Ω)、AD8310 の性能を規定するときは、このデータシートではこの表記法を使います。

## プログレッシブ圧縮

高速な広いダイナミック・レンジのログ・アンプでは、非線形アンプ・セルのカスケード接続を使って一連の連続セグメントとして対数関数を発生します(区分的線形技術の一種)。AD8310 ではメイン信号パスに 6 個のセルを使い、各々は小信号ゲイン = 14.3 dB (×5.2)で、-3 dB 帯域幅 = 約 900 MHz です。全体ゲインは約 20,000 (86 dB)で、チェーンの全体帯域幅は約 500 MHz です。得られるゲイン帯域幅積(GBW)は 10,000 GHz になり、一般的なオペアンプの約 100 万倍です。この非常に大きな GBW は、小信号条件と高い周波数での正確な動作に不可欠です。AD8310 は、440 MHz で 40 μV までの小さい入力に対して対数応答を示します。

プログレッシブ圧縮ログ・アンプは、ベースバンド・ビデオ応答を提供するか、あるいは RF を入力してこれを復調し、対数スケールまたはデシベル・スケールで表された入力の包絡線に一致する出力を発生します。AD8310 は後者に属します。復調は、合計 9 個の検出器セル内で実行されます。6 個はアンプ・ステージに、3 個はフル入力をプログレッシブに減衰させた信号を受信する受動検出器に、それぞれ使います。最大信号周波数は 440 MHz ですが、すべてのゲイン・ステージが DC 結合されているため、非常に低い周波数での動作も可能です。

## スロープとインターセプトのキャリブレーション

アナログ・デバイセズのすべてのモノリシック・ログ・アンプでは、高精度デザイン技術を使って対数スロープとインターセプトを制御しています。このキャリブレーションのプライマリ電源は、電源と温度に依存しないスケールリングを提供する 1 対の正確なリファレンス電圧です。スロープは、検出器セルとポスト検出器出力インターフェースの後続のゲイン用に選択されたバイアスにより、24 mV/dB に設定されます。このスロープを使うと、2.7 V 電源で動作した場合、出力振幅能力内で 95 dB のダイナミック・レンジを容易に実現できます。インターセプト位置 -108 dBV (-95 dBm、50 Ω) も同様に選択され、有効電圧レンジ内に中心を置く出力を提供します。

スロープとインターセプトの精確な制御により、安定なスケールリング・パラメータを持つログ・アンプが得られるため、例えばキャリブレーション済みの受信信号強度インジケータ (RSSI) のような真の計測デバイスになっています。このアプリケーションでは、入力波形はいつも正弦波です。入力レベルは dBV で規定されます。あるいは、等価な電力 (dBm) で規定することもできますが、この場合、電力を測定するインピーダンスを指定することが必要です。RF では、リファレンス・インピーダンス 50 Ω を使うことが一般的で、0 dBm (1 mW) は 316.2 mV (223.6 mV rms) の正弦波振幅に対応します。ただし、電力測定値は、INHI と INLO の間に終端抵抗を接続するか、あるいは狭帯域の整合回路を使うことにより、入力インピーダンスを 50 Ω に下げたときにのみ正しくなります。

ログ・アンプは元々電力にตอบสนองせず、入力に加えられた電圧にตอบสนองすることに注意してください。AD8310 は、50 Ω より大きい公称入力インピーダンスを持っています (低周波で 1 kΩ (typ))。シンプルな入力整合回路により、このタイプのログ・アンプの電力感度を大幅に上げることができます。これにより入力に加えられる電圧が大きくなるので、インターセプトが変わります。50 Ω のリアクティブ整合の場合、電圧ゲインは約 4.8 で、ダイナミック・レンジ全体が 13.6 dB だけ下に移動します。実効インターセプトは波形の関数になります。例えば、方形波入力と同じ振幅の正弦波より 6 dB 高い測定値になり、ガウス・ノイズ入力は、同じ rms 値の正弦波より 0.5 dB 高い測定値になります。

## オフセットの制御

モノリシック・ログ・アンプでは、幾つかの理由のためにステージ間で DC 結合が使われます。1 つ目は、結合コンデンサを不要にするためです。結合コンデンサは一般に基本ゲイン・セルと同じ大きさのチップ面積を必要とし、チップ・サイズを大幅に大きくします。2 つ目は、コンデンサ値によりログ・アンプが動作できる最小周波数が決定されるためです。中程度の値の場合、この値は 30 MHz までに高くなって、アプリケーション範囲が制限されます。3 つ目は、寄生バックプレート容量によりセルの帯域幅が狭くなるため、アプリケーションの適用範囲がさらに狭くなります。

ただし、DC 結合アンプの非常に高い DC ゲインにより実用上の問題が生じます。チェーンの前のステージのオフセット電圧は、実際の信号から区別することはできません。この電圧が 400 μV と高い場合、最小 AC 信号 (50 μV) より 18 dB も高くなり、この分だけダイナミック・レンジが狭くなる可能性があります。この問題は、最終ステージから最初のステージへのグローバル帰還パスを使うことにより回避することができます。この帰還パスは、オペアンプで使用される DC 負帰還と同じ方法で、このオフセットを補正します。もちろん、帰還信号の高周波成分を除去して順方向パスの HF ゲインの低下を防止する必要があります。

33 pF の内蔵フィルタ・コンデンサは、HF 帰還の十分な減衰を提供して 1 MHz 以上の動作を可能にします。ハイパス応答での -3 dB ポイントは 2 MHz ですが、有効レンジはこの周波数より下側へ伸びます。周波数レンジをさらに下げるときは、外付けコンデンサを OFLT (ピン 3) に接続することができます。例えば、300 pF により 1/10 に下げることができます。

低いオーディオ周波数での動作には、約 1 μF のコンデンサが必要です。このフィルタ・オフセット電圧は、十分高い入力レベルに対しては影響を与えないことに注意してください。この場合、周波数レンジは DC まで伸びます (入力ピンに DC 結合した信号の場合)。DC オフセットは必要に応じて、OFLT ピンの電圧を調節することにより除去することができます (アプリケーションのセクション参照)。

## 製品概要

AD8310 は 6 個のメイン・アンプ/リミッタ・ステージを持っています。これらの 6 個のセルと対応する  $g_m$  型の全波検出器が、ダイナミック・レンジの下側 2/3 を処理しています。3 個の上端検出器 (受動減衰器の 14.3 dB タップに配置) が、95 dB レンジの上側 1/3 を処理しています。最初のアンプ・ステージは、小さいノイズ・スペクトル密度 (1.28 nV/√Hz) を提供します。これらのセルのバイアスは、2 つのリファレンス電圧から提供されます。1 つはゲインを決定し、もう 1 つは対数スロープを決定し、かつ電源と温度の変動に対して安定化しているバンド・ギャップ回路です。AD8310 は、ENBL (ピン 7) の CMOS 互換レベルによりイネーブル/ディスエーブルすることができます。

9 個の検出器の差動電流モード出力が加算されて、シングル・サイド信号形式に変換されます (公称スケール  $2 \mu\text{A}/\text{dB}$ )。この電流を  $3 \text{ k}\Omega$  の負荷抵抗に流して出力電圧に変換し、その後ろにゲイン 4 の高速バッファ・アンプが続き、VOUT (ピン 4) で  $24 \text{ mV}/\text{dB}$  ( $480 \text{ mV}/\text{ディケド}$ ) の対数スロープが得られます。バッファなしの電圧が BFIN (ピン 6) から出力されるため、外付けポスト復調フィルタ・コンデンサの追加やスロープとインターセプトの変更などの機能的な変更が可能です。

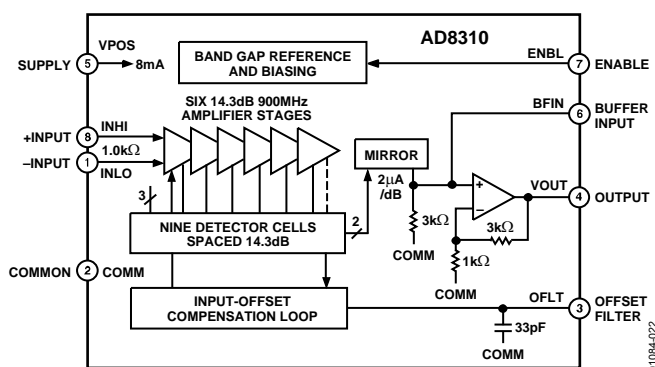


図 22. AD8310 の主な機能

最終ゲイン・ステージにもオフセット検出セルが含まれています。このステージは、DC オフセットの累積によりメイン信号パスが不平衡になると、二極性の出力電流を発生します。この電流は内蔵コンデンサにより積分されます。この内蔵コンデンサ値は OFLT (ピン 3) に接続する外付け部品により大きくすることができます。得られた電圧を使って、最初のステージの出力オフセットをゼロにします。この方法には信号入力接続が含まれていないので、AC 結合コンデンサが帰還パスに 2 つ目の極を導入することがなく、オフセット補正ループの安定性が保証されます。

AD8310 は、最新のダイレクト・アイソレーション相補バイポーラ・プロセスにより製造されています。図 23~ 図 26 のインターフェース図で R と表示した抵抗は、低い抵抗温度係数 (TCR) と大信号条件で優れた直線性を持つ薄膜抵抗です。絶対偏差は  $\pm 20\%$  (typ) です。同様に、C と表示されたコンデンサは、 $\pm 15\%$  (typ) の偏差を持ち、温度または電圧の影響が本質的にゼロです。多くのインターフェースには、それに含まれているアクティブ・デバイスまたは ESD 保護機能に起因して小さい接合容量が加わるため、この値は不正確または不安定です。これらのインターフェース図内の部品番号はローカルなものです。

## インターフェースのイネーブル

インターフェースのチップ・イネーブルを図 23 に示します。トランジスタに接続されたダイオードの電流が、バンド・ギャップ・リファレンスとバイアス・ジェネレータのターンオン/ターンオフ状態を制御します。これらの電流は、ENBL を  $5 \text{ V}$  にしたとき、ワーストケース条件で最大  $100 \mu\text{A}$  です。  $1 \text{ V}$  より低い電圧では、AD8310 がディスエーブルされるため、消費電流はスリープ電流の  $1 \mu\text{A}$  以下になります。電源または  $2 \text{ V}$  を超える電圧に接続すると、フル・イネーブルされます。内部バイアス回路は非常に高速です (オン/オフは  $100 \text{ ns}$  以下)。ただし、実際には、ログ・アンプがフル・ダイナミック・レンジになるまでのレイテンシ時間は、入力の AC 結合に関する要因またはオフセット制御ループのセットリングにより制限されるものと考えられます (次のセクション参照)。

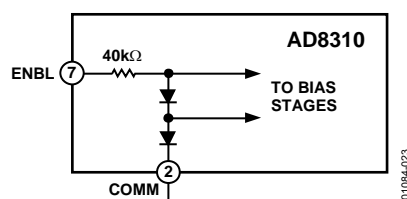


図 23. インターフェースのイネーブル

## 入力インターフェース

図 24 に、入力インターフェースの主要部分を示します。  $C_p$  と  $C_m$  は寄生容量で、  $C_p$  は差動入力容量、これらは主に Q1 と Q2 に起因します。大部分のアプリケーションでは、両入力ピンが AC 結合されます。イネーブルがアサートされると、S スイッチが閉じます。ディスエーブルされると、バイアス電流  $I_E$  がシャットオフし、入力がフローティングになるため、結合コンデンサは充電されたままになります。ログ・アンプが長時間ディスエーブルされると、小さいリーク電流によりこれらのコンデンサが放電します。その後、コンデンサ値が一致しない場合、パワーアップ時の充電電流により、過渡入力電圧が発生することがあり、この過渡入力電圧は、ダイナミック・レンジ下端に到達するのを阻害することがあります。これは、この過渡入力電圧が信号より小さくなるまで続きます。

阻止コンデンサを介してシングル・サイド信号をピン 1 またはピン 8 に加え、他のピンをグラウンドへ AC 結合することができます。これらの条件で、最大許容入力信号は、  $3 \text{ V}$  電源使用のとき  $0 \text{ dBV}$  (正弦波振幅  $1.4 \text{ V}$ ) に、  $5 \text{ V}$  電源使用のときは  $5 \text{ dBV}$  ( $2.5 \text{ V}$  振幅) に、それぞれなります。フル平衡の駆動を使用すると、この最大入力レベルは  $2.7 \text{ V}$  の低い電源電圧まで許容できます。  $10 \text{ MHz}$  より上では、これを LC 整合回路を使って容易に実現できます。入りにインダクタを持つこのような回路は、上記の入力過渡電圧をなくするのに役立ちます。

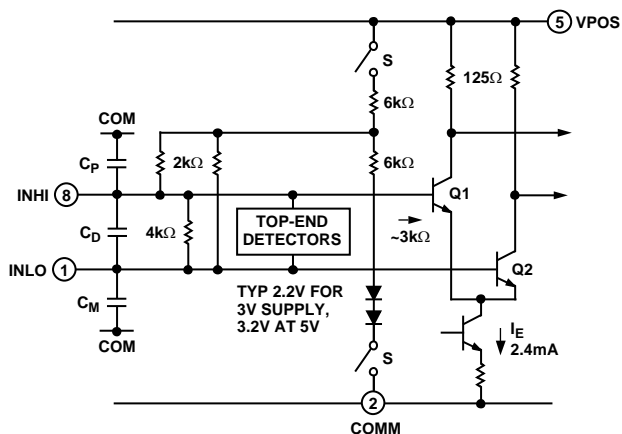


図 24.信号入力インターフェース

ベースバンド・アプリケーションでは、AD8310のDC結合された電位を使うことが望ましい場合があります。この場合の主な問題は、持ち上げた同相モード入力レベルで信号を加えることです。このためには、低ノイズで低オフセットのバッファ・アンプの使用が必要になります。場合によっては、 $\pm 3\text{ V}$ の両電源を使うことができます。この場合、入力ピンはグラウンド電位で動作することができます。内部で COMM ピンを基準としている出力(この場合 $-3\text{ V}$ )は、グラウンド・レベルに戻ることができるため、負電源の特定の値に本質的に影響されなくなります。

### オフセット・インターフェース

信号パス内の入力換算DCオフセットは、ピン 3 に接続されているインターフェースを使ってゼロにされます(図 25参照)。Q1 と Q2 は初段ステージの入力トランジスタで、その負荷抵抗が少し不平衡であるため、入力ピンに対して  $1.5\text{ mV}$ の意図的なオフセット電圧を発生します。Q3 は、OFLTピンの電圧に応じて小さい電流を発生してこの誤差を打ち消します。Q1 と Q2 が一致している場合は、この電圧は約  $1.75\text{ V}$ になります。実際には、 $\pm 1.5\text{ mV}$ の入力換算オフセットに対して約  $1\text{ V}\sim 2.5\text{ V}$ の範囲になります。

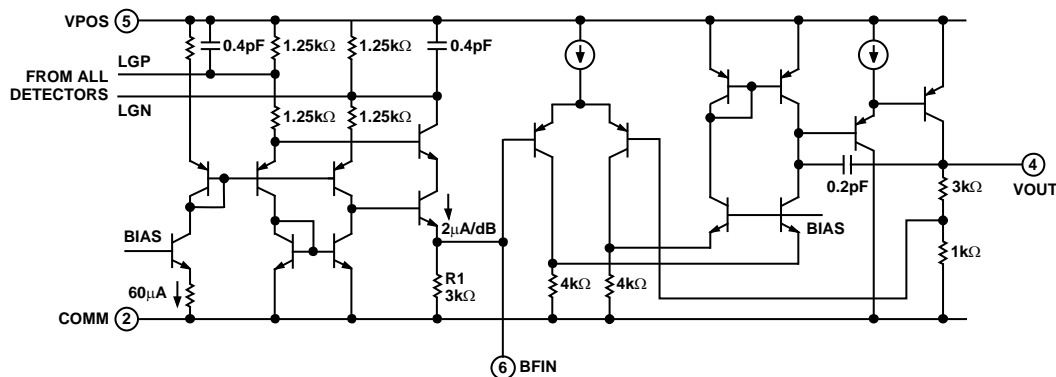


図 26.簡略化した出力インターフェース

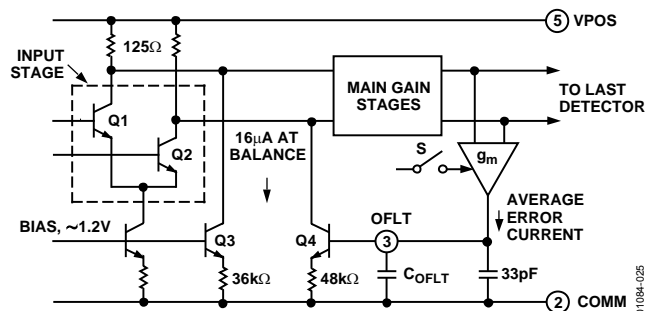


図 25.オフセット・インターフェースとオフセット相殺パス

AC結合入力信号を使う通常の動作では、OFLTピンを未接続のままにしておく必要があります。チップのディスエーブル時はゲート・オフされる  $g_m$ セルは、残留オフセット(アンプのカスケード接続の端の近くのポイントで検出)を電流に変換します。この電流は、内蔵コンデンサ  $C_{HP}$ と接続された外部容量  $C_{OFLT}$ の和の容量により積分されて、出力オフセットの相殺に必要な極性で入力ステージに加えられる電圧を発生します。小信号の観点からは、この帰還によりアンプ応答が変わって(AC伝達関数内にゼロ点が発生)クロズド・ループになりハイパス $-3\text{ dB}$ コーナーが約  $2\text{ MHz}$ になります。外付けコンデンサにより、ハイパス・コーナーを任意の周波数に下げることができます。  $1\text{ }\mu\text{F}$ を使うと、 $3\text{ dB}$ コーナーは  $60\text{ Hz}$ になります。

### 出力インターフェース

9個の検出器は差動電流を発生し、これらの電流は信号入力レベルと、入力周波数の2倍の成分の和に依存する平均値を持ちます。これらの電流はLGPノードとLGNノードで加算されます(図 26参照)。インターセプト位置を移動してゼロ入力に対する出力を少し持ち上げるため、さらに温度補償を提供するために、これらのノードではさらに電流が加算されます。

ゼロ信号状態の場合は、すべての検出器出力電流が等しくなります。いずれかの極性を持つ有限入力の場合、これらの差が出力インターフェースによりシングル・サイド・ユニポーラ電流に変換されます。公称スケールは出力ピン BFIN で  $2 \mu\text{A}/\text{dB}$  ( $40 \mu\text{A}/\text{ディケード}$ )です。約  $3 \text{k}\Omega$  の内蔵抵抗 R1 により、この電流は  $6 \text{mV}/\text{dB}$  の電圧に変換されます。この電圧が出力バッファで 4 倍に増幅されて、グラウンドに接続された負荷抵抗に最大  $25 \text{mA}$  の電流を供給することができるようになります。AD8310 の全体の立ち上がり時間は  $15 \text{ns}$  以下です。ログ・アンプがゼロ振幅から開始される RF パーストから駆動される場合には、約  $6 \text{ns}$  の遅延時間も発生します。

容量負荷を駆動する場合、小さい値の負荷抵抗を追加してベースラインへ戻る速度を加速することが望まれます。バッファは最小  $100 \text{pF}$  の負荷に対して安定です。出力帯域幅は、グラウンドへ接続したコンデンサを BFIN に追加することにより狭くすることができます。得られる単極フィルタの時定数は、 $3 \text{k}\Omega$  の内部負荷抵抗(偏差 20%)から構成されます。このため、 $-3 \text{dB}$  周波数を  $20 \text{kHz}$  に設定するときは、 $2.7 \text{nF}$  のコンデンサを使います。 $2.7 \mu\text{F}$  を使うと、フィルタ・コーナーは  $20 \text{Hz}$  になります。

## AD8310の使い方

AD8310 は非常に大きなゲインと帯域幅を持っています。したがって、非常に広い周波数範囲で入力ピンに現れるすべての信号の影響を受けます。フィルタの使用なしには、これらの影響を信号から区別することができなく、実質的にノイズ・フロアが上に移動してしまいます(すなわち、有効ダイナミック・レンジが狭くなります)。例えば、注目する信号が 50 MHz の IF を持つとすると、次に示すノイズはダイナミック・レンジの下端で IF 信号より容易に大きくなります。これらのノイズとしては、グラウンディングが不適切なために混入する数百 mV の 60 Hz ハム、同じ PC ボード上のデジタル・クロック・ソースからのスプリアス混入、ローカル無線局などがあります。したがって、注意深いシールドと電源デカップリングが不可欠です。グラウンド・プレーンを使って、COMM ピンへの低インピーダンス接続を設けて、VPOS で使用するデカップリング・コンデンサと、出力グラウンドに使用する必要があります。

### 基本接続

図 27 に、大部分のアプリケーションに必要な接続を示します。2.7 V~5.5 V の電源電圧を VPOS に加えて、0.01  $\mu$ F のコンデンサをピンの近くに接続してデカップリングします。必要に応じて小さい直列抵抗を電力ラインに接続して、電源ノイズのフィルタリング機能を追加します。約 1.3 V のスレッシュホールドを持つ ENBL 入力(図 15 参照)は、この機能を使わない場合、VPOS に接続する必要があります。

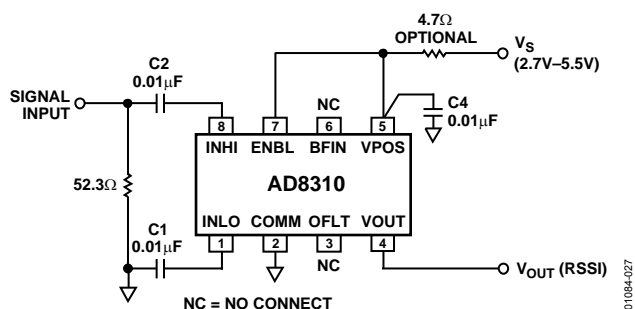


図 27. 基本接続

AD8310 の入力は差動駆動することができますが、入力信号は一般にシングルエンドです。C1 はグラウンドに接続し、入力信号は C2 を介して接続します。イネーブル機能を使う場合には、コンデンサ C1 とコンデンサ C2 を同じ値にして、スタートアップ過渡電圧を小さくする必要があります。イネーブル機能を使わない場合は、等しい値にする必要はありません。

52.3  $\Omega$  の抵抗と AD8310 の 1.1 k $\Omega$  入力インピーダンスの組み合わせにより、シンプルな広帯域 50  $\Omega$  入力整合が得られます。入力整合回路を使うこともできます(入力のマッチングのセクション参照)。

結合時定数  $50 \times C_C/2$  により、 $f_{HP} = 1/(2\pi \times 50 \times C_C)$  で 3 dB 減衰のハイパス・コーナーが形成されます。ここで、 $C1 = C2 = C_C$ 。高周波アプリケーションでは、 $f_{HP}$  をできるだけ大きくして、低周波信号の不要な結合を小さくする必要があります。低周波アプリケーションでは、ローパス・フィルタを構成する簡単な RC 回路を、同じ理由で入力に接続する必要があります。このローパス・フィルタは一般に結合コンデンサのジェネレータ側に配置して、与えられたハイパス・コーナー周波数に対して必要な容量値を小さくする必要があります。

グラウンド・プレーンの電位が一致しないアプリケーションでは(原因としてはグラウンド・プレーンのノイズが考えられます)、不平衡ソースのロー入力は、一般にローをソースに接続した別々の接続を使って AC 結合する必要があります。さらに、このような場合には、入力コネクタのロー側のグラウンドに小さい抵抗を挿入してグラウンド・ループを切断することが行われます(図 28 参照)。

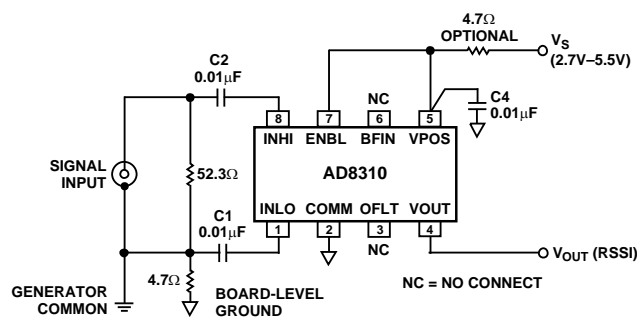


図 28. デバイス・グラウンドからソース・グラウンドをアイソレーションする接続

図 29 に、10 MHz、50 MHz、100 MHz の正弦波入力での入力レベル対出力を示します。図 30 に、同じ条件での対数適合度を示します。

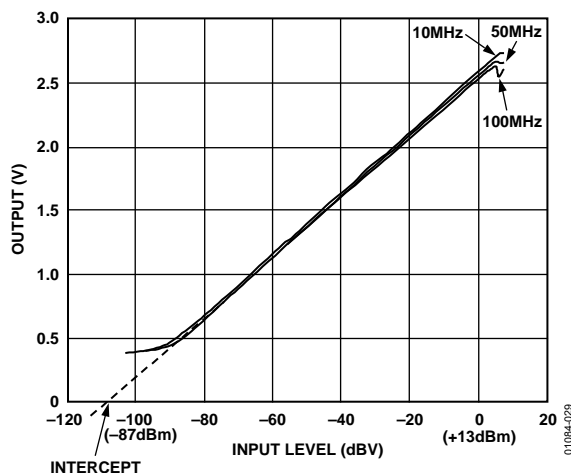


図 29. 10 MHz、50 MHz、100 MHz での入力レベル対出力

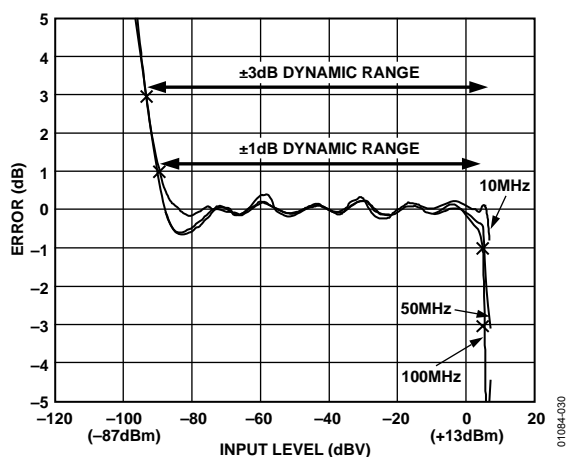


図 30. 10 MHz、50 MHz、100 MHz での入力レベル対対数適合度誤差

## スロープとインターセプトを使った伝達関数

AD8310 の伝達関数は、スロープとインターセプトを使ってキャラクタライズされています。対数スロープは、入力での 1 dB 変化に対する RSSI 出力電圧の変化として定義されます。AD8310 の場合、スロープは公称 24 mV/dB です。したがって、入力での 10 dB 変化は、出力での約 240 mV の変化になります。対数適合度のプロットでは、デバイスが一定のスロープを示す範囲を表します。ログ・アンプのダイナミック・レンジは、スロープが一定の誤差範囲内に留まる範囲として定義され、通常この範囲は  $\pm 1$  dB または  $\pm 3$  dB です。例えば、図 30 で、 $\pm 1$  dB ダイナミック・レンジは約 95 dB (+4 dBV ~ -91 dBV) です。

インターセプトは、外挿されたリニア応答が横軸と交わるポイントです(図 29 参照)。AD8310 の場合、インターセプトは -108 dBV (-95 dBm) にキャリブレーションされます。スロープとインターセプトを使うと、規定入力範囲内の入力レベルに対する出力電圧を次式を使って計算することができます。

$$V_{OUT} = V_{SLOPE} \times (P_{IN} - P_O) \quad (3)$$

ここで、

$V_{OUT}$  は、復調/フィルタ処理された RSSI 出力。

$V_{SLOPE}$  は、V/dB で表した対数スロープ。

$P_{IN}$  は、あるリファレンス・レベル(この場合 dBm または dBV)を基準として dB で表した入力信号。

$P_O$  は、対数インターセプトで、同じリファレンス・レベルを基準として表した dB 値。

例えば、入力レベル -33 dBV (-20 dBm) に対して、出力電圧は、

$$V_{OUT} = 0.024 \text{ V/dB} \times (-33 \text{ dBV} - (-108 \text{ dBV})) = 1.8 \text{ V} \quad (4)$$

## dBV 対 dBm

RF システムで最も広く使用されている表記法は、電力を dBm (1 mW / 50  $\Omega$  を基準とするデシベル) で規定する方法です。ログ・アンプ入力レベルの電力による規定は一般に広く使用されています。前述のように、ログ・アンプは電力にตอบสนองするのではなく(電力は入力で吸収されます)、入力電圧にตอบสนองします。1 V rms 正弦波を基準とするデシベル値として定義される dBV を使用する方が、実用的ですが、これには紛らわしい点があります。これは、ログ・アンプの応答に波形も関係し、CDMA 信号のような複素入力の場合、正確に rms 値に追従しないためです。RF 信号は多くの場合電力で規定されるため(特に dBm/50  $\Omega$ )、AD8310 の性能を規定するときは dBV と dBm を使い、50  $\Omega$  環境の特別なケースに対して等価な dBm レベルも示します。dBV の値は、13 dB を加算することにより dBm / 50  $\Omega$  に変換されます。

表 4. 異なる波高率を持つ信号に対する補正

Signal Type	Correction Factor <sup>1</sup> (dB)
Sine wave	0
Square wave or dc	-3.01
Triangular wave	0.9
GSM channel (all time slots on)	0.55
CDMA channel (forward link, nine channels on)	3.55
CDMA channel (reverse link)	0.5
PDC channel (all time slots on)	0.58

<sup>1</sup> 測定入力レベルに加算。

## 入力のマッチング

高い感度が必要な場合、入力整合回路が有効です。トランスを使ってインピーダンス変換を行うと、結合コンデンサが不要になり、入力で直接発生するオフセット電圧が小さくなり、INLO と INHI を駆動する振幅も平衡させることができます。

巻数比の選択はある程度周波数に依存します。50 MHz より低い周波数では、入力容量のリアクタンスが入力インピーダンスの実数部より大きくなります。この周波数範囲では、約 1:4.8 の巻数比により入力インピーダンスが 50  $\Omega$  に下がります。これに対して、入力電圧を上げると、短絡ノイズ電圧の影響が同じ係数だけ小さくなります。インターセプトも巻数比だけ小さくなります。50  $\Omega$  整合の場合、 $20 \log_{10}(4.8)$  すなわち 13.6 dB だけ小さくなります。総合ノイズの低下は、これよりやや少なくなります。これは、入力ノイズ電流の小さい成分があるためです。



## 狭帯域マッチング

トランス結合は広帯域幅アプリケーションで有効ですが、磁気的に結合されるトランスは状況によっては不都合なことがあります。表 5 に狭帯域整合値の一覧を示します。

表 5. 狭帯域マッチング値

$f_c$ (MHz)	$Z_{IN}$ ( $\Omega$ )	$C_1$ (pF)	$C_2$ (pF)	$L_M$ (nH)	Voltage Gain (dB)
10	45	160	150	3300	13.3
20	44	82	75	1600	13.4
50	46	30	27	680	13.4
100	50	15	13	270	13.4
150	57	10	8.2	220	13.2
200	57	7.5	6.8	150	12.8
250	50	6.2	5.6	100	12.3
500	54	3.9	3.3	39	10.9
10	103	100	91	5600	10.4
20	102	51	43	2700	10.4
50	99	22	18	1000	10.6
100	98	11	9.1	430	10.5
150	101	7.5	6.2	260	10.3
200	95	5.6	4.7	180	10.3
250	92	4.3	3.9	130	9.9
500	114	2.2	2.0	47	6.8

高い周波数では、図 31 に示す狭帯域整合回路の使用が望ましいことがあります。これには幾つかの利点があります。同じ電圧ゲインが実現でき、感度が上がりますが、選択性を表す指標も導入されます。部品数が少なくなり、2 個のコンデンサと安価なチップ・インダクタで済みます。さらに、これらのコンデンサを異なる値にすることにより、シングル・サイド・ソースから駆動する際に INP と INM での振幅を等しくすることができます。すなわち、この回路はバランとしても機能します。図 32 に、中心周波数 100 MHz に対する応答を示します。低い周波数での非常に大きな減衰に注意してください。高周波減衰は、ログ・アンプの入力容量によって発生します。

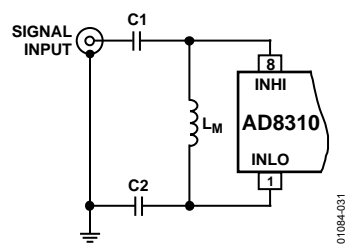


図 31. リアクティブ・マッチング回路

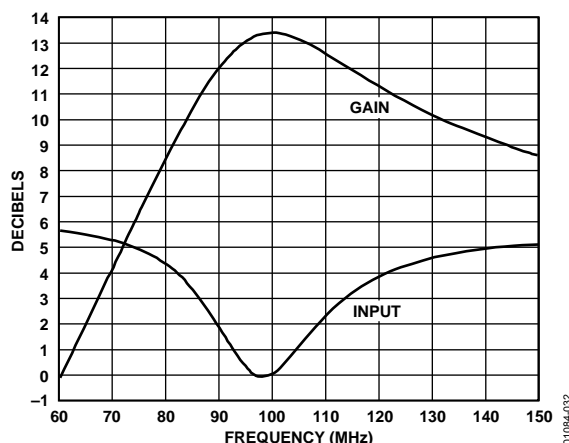


図 32. 100 MHz マッチング回路の応答

## マッチングの一般的な手順

他の中心周波数とソース・インピーダンスの場合は、次のステップを使って基本整合パラメータを計算することができます。

### ステップ 1: $C_{IN}$ の除去

中心周波数  $f_c$  で、入力容量  $C_{IN}$  のシャント・インピーダンスを一時インダクタ  $L_{IN}$  と共振させることにより消去することができます。 $L_{IN}$  の値は次式で与えられます。

$$L_{IN} = \frac{1}{\omega^2 C_{IN}} \quad (5)$$

ここで、 $C_{IN} = 1.4$  pF。例えば、 $f_c = 100$  MHz で、 $L_{IN} = 1.8$   $\mu$ H。

### ステップ 2: $C_0$ と $L_0$ の計算

純抵抗入力インピーダンスを持つようになったので、公称結合エレメント  $C_0$  と  $L_0$  を次式から計算します。

$$C_0 = \frac{1}{2\pi f_c \sqrt{R_{IN} R_M}}; \quad L_0 = \frac{\sqrt{(R_{IN} R_M)}}{2\pi f_c} \quad (6)$$

AD8310 の場合、 $R_{IN} = 1$  k $\Omega$ 。したがって、50  $\Omega$  へマッチングさせるときは、 $f_c = 100$  MHz で、 $C_0 = 7.12$  pF、 $L_0 = 356$  nH とする必要があります。

### ステップ 3: $C_0$ を 2 分割

図 31 に示す回路に必要なとされる平衡度を与えるため、2 つのコンデンサ  $C_1$  と  $C_2$  (各々の公称値は  $C_0$  の 2 倍) を使うことができます。これには、この例では値 14.24 pF が必要です。これらの条件で、INHI と INLO での電圧振幅は一致します。  $C_1$  を  $C_2$  より少し大きくすると 2 つの駆動で平衡度を改善することができます。これにより、標準値から選択するとき選択肢が広くなります。

例えば、コンデンサ  $C_1 = 15$  pF と  $C_2 = 13$  pF を使うことができ、 $C_0 = 6.96$  pF とすることができます。

#### ステップ4: $L_M$ の計算

$L_{IN}$ と $L_O$ に必要な整合インダクタは、次の並列組み合わせです。

$$L_M = \frac{L_{IN}L_O}{L_{IN} + L_O} \quad (7)$$

$L_{IN} = 1.8 \mu\text{H}$ 、かつ $L_O = 356 \text{ nH}$ のとき、100 MHzでの $50 \Omega$ 整合のこの例での $L_M$ 値は297.2 nHになります。

整合精度が少し損なわれますが、最寄りの標準値270 nHを使うことができます。共振での電圧ゲインは、次式で与えられるインピーダンス比にのみ依存します。

$$GAIN = 20 \log \left( \sqrt{\frac{R_{IN}}{R_S}} \right) = 10 \log \left( \frac{R_{IN}}{R_S} \right) \quad (8)$$

#### スロープとインターセプトの調整

システム(すなわちソフトウェア)キャリブレーションがない場合、図33に示す調整を単独または組み合わせて使って、AD8310の絶対精度を調整することができます。VR1を使って対数スロープを上下に移動することができます。図示の値は、 $\pm 10\%$  (22.6 mV/dB ~ 27.4 mV/dB)のキャリブレーションレンジを提供し、内部抵抗値を変化させることができます。この調整は交互に2つの固定入力レベルを与えることにより行うことができます。ただし、ダイナミック・レンジの中心部分で間隔を持つ正確な信号ジェネレータ、例えば-60 dBVと-20 dBVが必要です。

あるいは、ダイナミック・レンジのほぼ中心でAM変調された信号を使用することもできます。変調度M(小数値)の場合、変調周期の1サイクル間での山と谷との間のデシベル範囲は、次式で与えられます。

$$\Delta\text{dB} = 20 \log_{10} \frac{1+M}{1-M} \quad (9)$$

例えば、変調度70% ( $M = 0.7$ )で-40 dBmのジェネレータ出力を使うと、デシベル範囲は15 dBになります。これは、信号が-47.5 dBm ~ -32.5 dBmで変化するためです。

対数インターセプトは、図示の部品値を使って-3 dB範囲でVR2を使い調整可能です。正確な既知のCW信号(望ましくはダイナミック・レンジの下端近く)を加えてVR2を調整して、スロープの残留不確定性の影響を小さくします。例えば、インターセプトを-80 dBmに移動するときは、-65 dBmのテスト・レベルを加えて、VR2を調節して24 mV/dBの0より15 dB上のDC出力(= 360 mV)を発生させるようにすることができます。

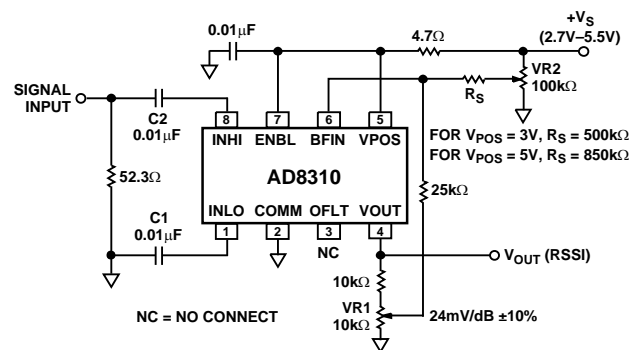


図33.スロープとインターセプトの調整

#### スロープを固定値に増加

スロープを新しい固定値に増加させて、入力変化の各デシベルに対して出力変化を大きくすることもできます。この一般的な例は、AD8310の出力振幅をレールtoレール入力振幅を持つA/Dコンバータ(ADC)の入力レンジに合わせることです。あるいは、公称入力レベルの制限が厳しく、レベル変化に対して高い感度が必要とされるアプリケーションで全ダイナミック・レンジの一部のみ必要な場合(例えば20 dBだけ)にもこのような状況が発生します。もちろん、最大出力は負荷抵抗または25 mAの最大出力電流定格または電源電圧により制限されます(仕様のセクション参照)。

スロープは、VOUTとBFINの間に抵抗を追加することにより容易に持ち上げることができます(図34参照)。これにより、出力バッファのゲインが安定な正帰還を使って、100 mV/dBのスロープに対応して通常値の4から実効値16まで変わります。

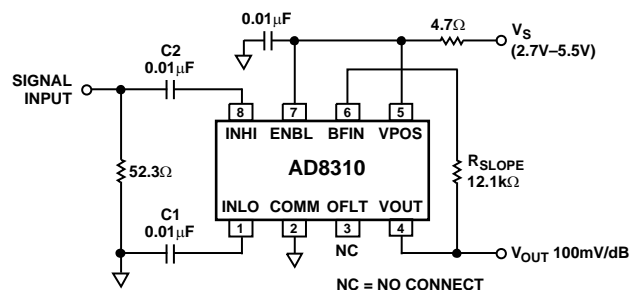


図34.スロープを100 mV/dBへ増加

抵抗 $R_{SLOPE}$ は次式に従って設定します。

$$R_{SLOPE} = \frac{9.22 \text{ k}\Omega}{1 - \frac{24 \text{ mV/dB}}{\text{Slope}}} \quad (10)$$

## 出力フィルタ

最大のビデオ帯域幅すなわち高速な立ち上がり時間が要求されるアプリケーションの場合、BFIN ピンを未接続のままにして、漂遊容量をなくすることが重要です。

公称出力ビデオ帯域幅 25 MHzは、グラウンド基準のコンデンサ ( $C_{FILT}$ )をBFINピンに接続することにより狭くすることができます(図 35参照)。これは一般に出力リップル(正弦波信号のような対称入力波形の入力周波数の2倍)を抑えるときに使われます。

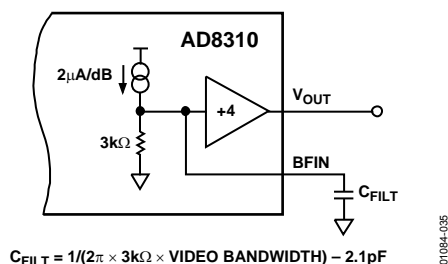


図 35.ポスト復調ビデオ帯域幅の削減

$C_{FILT}$ は次式を使って選択します。

$$C_{FILT} = \frac{1}{(2\pi \times 3 \text{ k}\Omega \times \text{VideoBandwidth})} - 2.1 \text{ pF} \quad (11)$$

ビデオ帯域幅は一般に、最小入力周波数の約 1/10 の周波数に設定します。これにより、復調後の対数出力の出力リップル(入力周波数の2倍)を確実に除去されます。

多くのログ・アンプ・アプリケーションでは、ポスト復調フィルタのコーナー周波数を下げて、出力リップルを小さくすると同時に信号レベル変化に対して高速な応答時間を維持することが必要になります。4 極アクティブ・フィルタの例は、AD8307 データシートに記載してあります。

## オフセット補償ループのハイパス・コーナー周波数の下方移動

AC結合入力信号を使う通常の動作では、OFLTピンを未接続のままにしておく必要があります。信号パス内の約 1.5 mVの入力換算 DCオフセットは、内部オフセット制御ループを使ってゼロにすることができます。このループには、約 2 MHzのハイパス-3 dBコーナーがあります。低周波AC結合アプリケーションでは、このコーナー周波数を下げて、入力信号がオフセットと誤認されることを防止する必要があります。OFLTにコンデンサを外付けすると、ハイパス・コーナーを任意の周波数に下げることができます(図 36参照)。例えば、1 µFのコンデンサを使うと、3 dBコーナーは 60 Hzに下がります。

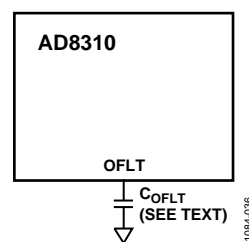


図 36.オフセット制御ループのハイパス・コーナー周波数の下方移動

コーナー周波数は、次式で設定されます。

$$f_{CORNER} = \frac{1}{(2\pi \times 2625 \times C_{OFLT})} \quad (12)$$

ここで、 $C_{OFLT}$ は OFLT に接続するコンデンサ。

## アプリケーション

AD8310 は多機能の使い易いデバイスです。外付け部品は少なくて済み、その多くはAD8310 の使い方のセクションに示すシンプルな接続を使って直ちに実現することができます。

やや特化したアプリケーションの幾つかの例を次のセクションに示します。その他のアプリケーションについては、AD8307 データシートを参照してください(ピン配置は少し異なります)。

### ケーブルの駆動

3 V以上の電源電圧の場合、AD8310 はグラウンド接続の 100  $\Omega$  負荷を 2.5 Vまで駆動することができます。50  $\Omega$  ケーブルを駆動するときバック・ターミネーションが必要な場合、バック・ターミネーションは出力に直列に接続する必要があります(図 37)。したがって、負荷でのスロープは 12 mV/dBになります。場合によっては、遠端に終端のないケーブルで動作することも可能です。この場合にはスロープは小さくなりません。スロープをさらに大きくする必要がある場合は、図 34に示す方式を使用することができます。

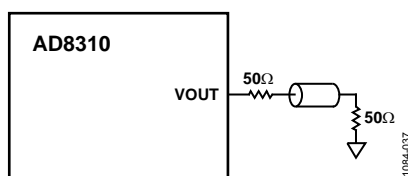


図 37. ケーブル・ドライバ・アプリケーションの出力応答

### DC結合入力

DC 入力に対する応答を提供することが必要な場合もあります。AD8310 は内部で DC 結合されているため、これを行えない理由はありません。ただし、差動入力は最初のステージを正しくバイアスするため COM 電位より少なくとも 2 V 上に位置する必要があります。通常、ソースはシングル・サイドのグラウンド基準信号であるため、AD8310 の入力を正しく駆動するためにレベル・シフトとシングルエンドから差動への変換が必要です。

図 38 に、電源中心(この例では 2.5 V)へのレベル・シフトとシングルエンドから差動への、AD8138 差動アンプを使った変換方法を示します。4本の 499  $\Omega$  抵抗でゲイン=1を設定しています。2.5 V の出力同相モード(またはバイアス)電圧が、電源基準の抵抗分圧器からAD8138のV<sub>OCM</sub>ピンへ 2.5 Vを加えることにより実現されています。AD8138の差動出力は、AD8310の1.1 k $\Omega$ 入力インピーダンスを直接駆動しています。

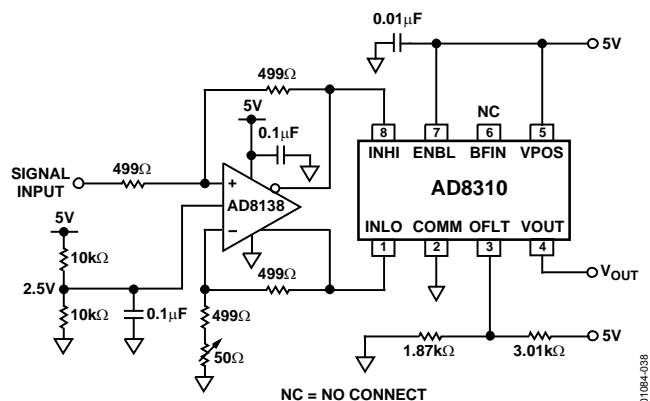


図 38. DC 結合のログ・アンプ

このアプリケーションでは、AD8138 のオフセット電圧を調節する必要があります。AD8310 の内部オフセット補償回路は、公称電圧約 1.9 V を OFLT ピンに加えることによりディスエーブルされているため、AD8138 上の調整機能が両デバイスのオフセットを実質的に調整しています。回路の入力をグラウンドに接続して調整が行われるため、AD8138 の反転入力にゲイン抵抗(この例では 50  $\Omega$  ポテンショメータを使用)を AD8310 の出力電圧が最小になるように少し変えます。

調整の後、ダイナミック・レンジの下端が AD8138 の出力の広帯域幅ノイズ(約 425  $\mu$ V p-p)により制限されます。回路の非常に高速なパルス応答が必要ない場合には、差動ローパス・フィルタを AD8138 と AD8310 の間に挿入することができます。

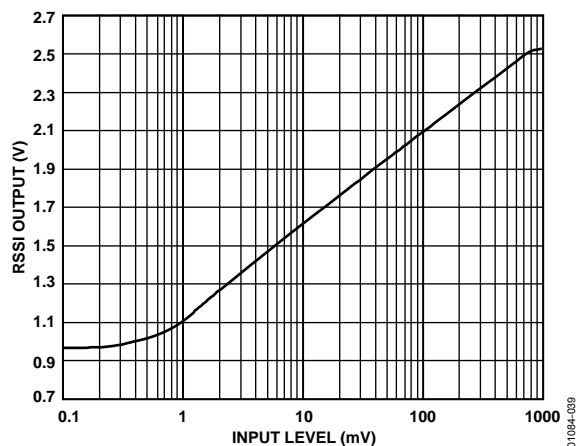


図 39. DC 結合ログ・アンプ・アプリケーションの伝達関数

## 評価ボード

AD8310 の規定の高速性能をデモンストレーションするために、注意深くレイアウトされテストされた評価ボードを提供しています。図 40 に、評価ボードの回路図を示します。これは、図 27 の基本接続回路図に従っています。

コネクタ INHI、INLO、VOUT は、SMA タイプです。電源とグラウンドは、TP1 と TP2 のベクタ・ピンに接続されています。部品面のレイアウトとシルクスクリーンを図 41 と図 42 に示します。様々なセットアップに対するスイッチと部品の設定を表 6 に示します。詳細については、オーダー・ガイドを参照してください。

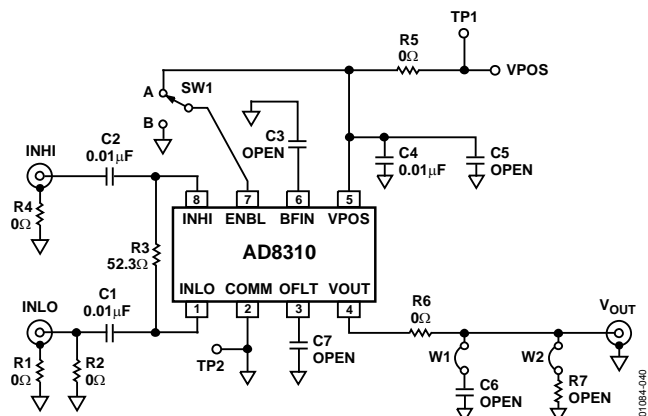


図 40. 評価ボードの回路図

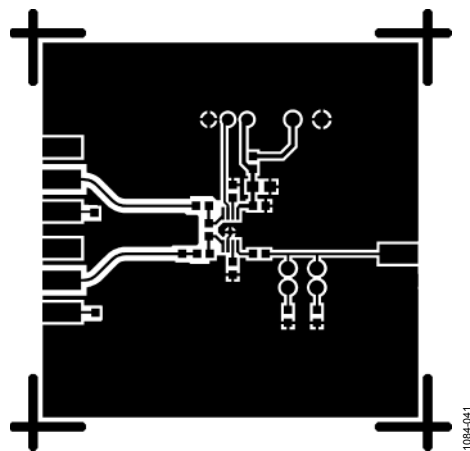


図 41. 評価ボード部品面のレイアウト

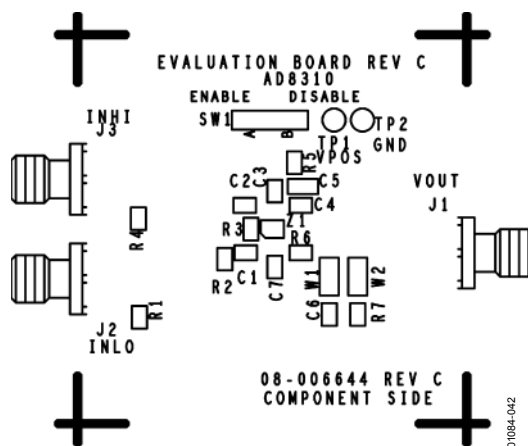
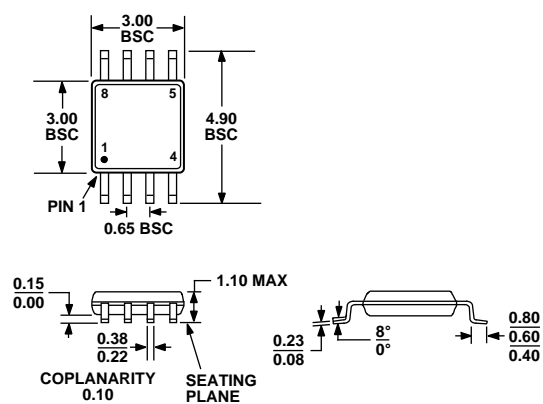


図 42. 評価ボード部品面のシルクスクリーン

表 6. 評価ボードのセットアップ・オプション

Component	Function	Default Condition
TP1, TP2	Supply and Ground Vector Pins.	Not applicable
SW1	Device Enable. When in Position A, the ENBL pin is connected to +V <sub>s</sub> , and the AD8310 is in normal operating mode. When in Position B, the ENBL pin is connected to ground, putting the device into sleep mode.	SW1 = A
R1/R4	SMA Connector Grounds. Connects common of INHI and INLO SMA connectors to ground. They can be used to isolate the generator ground from the evaluation board ground. See Figure 28.	R1 = R4 = 0 Ω
C1, C2, R3	Input Interface. R3 (52.3 Ω) combines with the AD8310's 1 kΩ input impedance to give an overall broadband input impedance of 50 Ω. C1, C2, and the AD8310's input impedance combine to set a high-pass input corner of 32 kHz. Alternatively, R3, C1, and C2 can be replaced by an inductor and matching capacitors to form an input matching network. See the Input Matching section for details.	R3 = 52.3 Ω, C1 = C2 = 0.01 μF
C3	RSSI (Video) Bandwidth Adjust. The addition of C3 (farads) lowers the RSSI bandwidth of the VLOG output according to the following equation: $C_{FLT} = 1/(2\pi \times 3 \text{ k}\Omega \text{ Video Bandwidth}) - 2.1 \text{ pF}$	C3 = open
C4, C5, R5	Supply Decoupling. The normal supply decoupling of 0.01 μF (C4) can be augmented by a larger capacitor in C5. An inductor or small resistor can be placed in R5 for additional decoupling.	C4 = 0.01 μF, C5 = open, R5 = 0
R6	Output Source Impedance. In cable-driving applications, a resistor (typically 50 Ω or 75 Ω) can be placed in R6 to give the circuit a back-terminated output impedance.	R6 = 0 Ω
W1, W2, C6, R7	Output Loading. Resistors and capacitors can be placed in C6 and R7 to load-test VOUT. Jumper W1 and W2 are used to connect or disconnect the loads.	C6 = R7 = open, W1 = W2 = installed
C7	Offset Compensation Loop. A capacitor in C7 reduces the corner frequency of the offset control loop in low frequency applications.	C7 = open

## 外形寸法



COMPLIANT TO JEDEC STANDARDS MO-187-AA

図 43.8 ピン・ミニ・スモール・アウトライン・パッケージ[MSOP]  
(RM-8)  
寸法: mm

## オーダー・ガイド

Model	Temperature Range	Package Description	Package Option	Branding
AD8310ARM	-40°C to +85°C	8-Lead MSOP, Tube	RM-8	J6A
AD8310ARM-REEL7	-40°C to +85°C	8-Lead MSOP, 7 Tape and Reel	RM-8	J6A
AD8310ARMZ <sup>1</sup>	-40°C to +85°C	8-Lead MSOP, Tube	RM-8	J6A
AD8310ARMZ-REEL7 <sup>1</sup>	-40°C to +85°C	8-Lead MSOP, 7 Tape and Reel	RM-8	J6A
AD8310-EVAL		Evaluation Board		

<sup>1</sup>Z = 鉛フリー・デバイス。