

## AD824

### 特長

単電源動作：+3~+30V  
非常に低い入力バイアス電流：2pA  
幅広い入力電圧範囲  
電源電圧範囲の出力振幅  
低い消費電流：500μA(アンプ1個当たり)  
広い帯域幅：2MHz  
スルーレート：2V/μs  
位相反転なし

### アプリケーション

フォト・ダイオードのプリアンプ  
バッテリー駆動の計装機器  
電源の制御および保護  
医療用計装  
リモート・センサ  
低電圧ストレイン・ゲージ・アンプ  
DACの出力アンプ

### 概要

AD824は電源電圧範囲の振幅出力(レールtoレール)を特長としたクワッド・タイプのFET入力、単電源動作オペアンプです。AD824FET入力そしてレールtoレール出力という2つの特長を備えているので、低い入力電流が第一条件の低電圧応用回路で幅広く使用することが可能です。

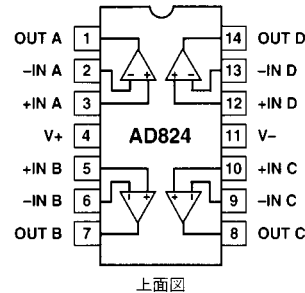
AD824では+3Vの単電源から+15Vのデュアル電源までの動作が保証されています。

AD824は弊社独自開発のコンプリメンタリ・バイポーラ・プロセスで製造されており、独自の入力段を備えているので、負の電源電位を超え、また正の電源電位まで安全に拡張された入力電圧範囲が可能で、位相の反転やラッチアップ現象がまったく生じません。電源の15mV以内までの出力電圧振幅が可能です。350pFまでの容量性負荷を共振なしに処理することができます。

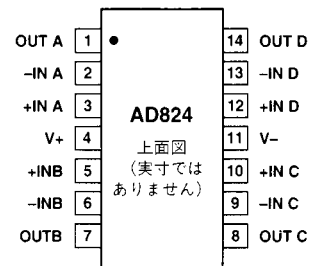
レーザ・トリミング技術の採用とFET入力特性によって、300μV(保証値)以下のオフセット電圧とともに非常に低い入力バイアス電流を実現しています。したがって、信号源インピーダンスが高い場合でも高精度な回路設計が可能です。AD824は高精度性能とともに低ノイズ特性を備えているので、バッテリー駆動の医療用機器での使用に理想的です。

### ピン配置

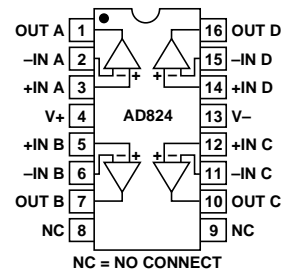
14ピン・プラスチックDIP  
(Nサフィックス)



14ピン・プラスチックSO  
(Rサフィックス)



16ピンプラスチックSO  
(Rサフィックス)



AD824の応用には携帯型医療用機器、フォト・ダイオードのプリアンプそして高インピーダンスのトランスデューサ・アンプがあります。

AD824はレールtoレール能力を備えているので、回路設計において単電源システムで多段フィルタを構成することができ、高いIS/N比性能の維持が可能です。

AD824は拡張産業用温度範囲(-40~+85)で仕様が規定され、パッケージは14ピンDIPと14ピンナロー幅と16ピンSOパッケージが用意されています。

# AD824 仕様

電氣的仕様(特に指定のない限り、 $V_S = +5.0\text{V}$ 、 $V_{CM} = 0\text{V}$ 、 $V_{OUT} = 0.2\text{V}$ 、 $T_A = +25$  )

パラメータ	記号	条件	Min	Typ	Max	単位
<b>入力特性</b>						
オフセット電圧 AD824A	$V_{OS}$	$T_{MIN} \sim T_{MAX}$		0.1	1.0	mV
オフセット電圧 AD824B	$V_{OS}$	$T_{MIN} \sim T_{MAX}$			1.5	mV
入力バイアス電流	$I_B$	$T_{MIN} \sim T_{MAX}$		2	12	pA
入力オフセット電流	$I_{OS}$	$T_{MIN} \sim T_{MAX}$		300	4000	pA
入力電圧範囲		$T_{MIN} \sim T_{MAX}$		300		pA
同相除去比	CMRR	$V_{CM} = 0 \sim 2\text{V}$	- 0.2	80	3.0	V
		$V_{CM} = 0 \sim 3\text{V}$	66	74		dB
		$T_{MIN} \sim T_{MAX}$	60			dB
入力インピーダンス 大信号電圧ゲイン	$A_{VO}$	$V_O = 0.2 \sim 4.0\text{V}$		$10^{13}$	3.3	pF
		$R_L = 2\text{k}$	20	40		V/mV
		$R_L = 10\text{k}$	50	100		V/mV
		$R_L = 100\text{k}$	250	1000		V/mV
		$T_{MIN} \sim T_{MAX}$ 、 $R_L = 100\text{k}$	180	400		V/mV
オフセット電圧ドリフト	$V_{OS}/T$			2		$\mu\text{V}/$
<b>出力特性</b>						
出力電圧HI	$V_{OH}$	$I_{SOURCE} = 20\mu\text{A}$	4.975	4.988		V
		$T_{MIN} \sim T_{MAX}$	4.97	4.985		V
		$I_{SOURCE} = 2.5\text{mA}$	4.80	4.85		V
		$T_{MIN} \sim T_{MAX}$	4.75	4.82		V
出力電圧LOW	$V_{OL}$	$I_{SINK} = 20\mu\text{A}$		15	25	mV
		$T_{MIN} \sim T_{MAX}$		20	30	mV
		$I_{SINK} = 2.5\text{mA}$		120	150	mV
		$T_{MIN} \sim T_{MAX}$		140	200	mV
短絡リミット値	$I_{SC}$	<b>シンク電流/ソース電流</b>		$\pm 12$		mA
		$T_{MIN} \sim T_{MAX}$		$\pm 10$		mA
オープン・ループ・インピーダンス	$Z_{OUT}$	$f = 1\text{MHz}$ 、 $A_V = 1$		100		
<b>電源</b>						
電源変動除去比	PSRR	$V_S = 2.7 \sim 12\text{V}$	70	80		dB
		$T_{MIN} \sim T_{MAX}$	66			dB
電源電流(アンプ1個当たり)	$I_{SY}$	$T_{MIN} \sim T_{MAX}$		500	600	$\mu\text{A}$
<b>ダイナミック性能</b>						
スルー・レート	SR	$R_L = 10\text{k}$ 、 $A_V = 1$		2		$\text{V}/\mu\text{s}$
フルパワー帯域幅	$BW_P$	<b>1%の歪み</b> 、 $V_O = 4V_{P-P}$		150		kHz
セトリング時間	$t_s$	$V_{OUT} = 0.2 \sim 4.5\text{V}$ 、 <b>0.01%に対して</b>		2.5		$\mu\text{s}$
ゲイン帯域幅積	GBP			2		MHz
位相マージン	$\phi$	<b>無負荷</b>		50		Degrees
チャンネル・セパレーション	CS	$f = 1\text{kHz}$ 、 $R_L = 2\text{k}$		- 123		dB
<b>ノイズ性能</b>						
電圧ノイズ	$e_{n,p-p}$	0.1 ~ 10 Hz		2		$\mu\text{Vp-p}$
電圧ノイズ密度	$e_n$	$f = 1\text{kHz}$		16		$\text{nV}/\sqrt{\text{Hz}}$
電流ノイズ密度	$i_n$	$f = 1\text{kHz}$		0.8		$\text{fA}/\sqrt{\text{Hz}}$
全高調波歪み	THD	$f = 10\text{kHz}$ 、 $R_L = 0$ 、 $A_V = +1$		0.005		%

電氣的仕様(特に指定のない限り、 $V_S = \pm 15.0\text{ V}$ 、 $V_{OUT} = 0\text{ V}$ 、 $T_A = +25$  )

パラメータ	記号	条件	Min	Typ	Max	単位
<b>入力特性</b>						
オフセット電圧 AD824A	$V_{OS}$	$T_{MIN} \sim T_{MAX}$		0.5	2.5	mV
オフセット電圧 AD824B	$V_{OS}$	$T_{MIN} \sim T_{MAX}$		0.6	4.0	mV
入力バイアス電流	$I_B$	$V_{CM} = 0\text{ V}$		4	35	pA
入力バイアス電流	$I_B$	$T_{MIN} \sim T_{MAX}$		500	4000	pA
入力オフセット電流	$I_{OS}$	$V_{CM} = -10\text{ V}$		25		pA
入力電圧範囲		$T_{MIN} \sim T_{MAX}$		3	20	pA
同相除去比	CMRR	$V_{CM} = -15 \sim 13\text{ V}$	-15		13	V
		$T_{MIN} \sim T_{MAX}$	70	80		dB
			66			dB
入カインピーダンス				$10^{13}$	3.3	pF
大信号電圧ゲイン	$A_{VO}$	$V_O = -10 \sim +10\text{ V}$				
		$R_L = 2\text{ k}$	12	50		V/mV
		$R_L = 10\text{ k}$	50	200		V/mV
		$R_L = 100\text{ k}$	300	2000		V/mV
		$T_{MIN} \sim T_{MAX}$ , $R_L = 100\text{ k}$	200	1000		V/mV
オフセット電圧ドリフト	$V_{OS}/T$			2		$\mu\text{ V/}$
<b>出力特性</b>						
出力電圧HI	$V_{OH}$	$I_{SOURCE} = 20\text{ }\mu\text{ A}$	14.975	14.988		V
		$T_{MIN} \sim T_{MAX}$	14.970	14.985		V
		$I_{SOURCE} = 2.5\text{ mA}$	14.80	14.85		V
		$T_{MIN} \sim T_{MAX}$	14.75	14.82		V
出力電圧LOW	$V_{OL}$	$I_{SINK} = 20\text{ }\mu\text{ A}$		-14.985	-14.975	V
		$T_{MIN} \sim T_{MAX}$		-14.98	-14.97	V
		$I_{SINK} = 2.5\text{ mA}$		-14.88	-14.85	V
		$T_{MIN} \sim T_{MAX}$		-14.86	-14.8	V
短絡リミット値	$I_{SC}$	シンク電流/ソース電流、 $T_{MIN} \sim T_{MAX}$	$\pm 8$	$\pm 20$		mA
オープン・ループ・インピーダンス	$Z_{OUT}$	$f = 1\text{ MHz}$ , $A_V = 1$		100		
<b>電源</b>						
電源変動除去比	PSRR	$V_S = 2.7 \sim 15\text{ V}$	70	80		dB
		$T_{MIN} \sim T_{MAX}$	68			dB
電源電流(アンプ1個当たり)	$I_{SY}$	$V_O = 0\text{ V}$		560	625	$\mu\text{ A}$
		$T_{MIN} \sim T_{MAX}$			675	$\mu\text{ A}$
<b>ダイナミック性能</b>						
スルー・レート	SR	$R_L = 10\text{ k}$ 、 $A_V = 1$		2		V/ $\mu\text{ s}$
フルパワー帯域幅	$BW_p$	1%の歪み、 $V_O = 20\text{ V}_p - p$		33		kHz
セトリング時間	$t_s$	$V_{OUT} = 0 \sim +10\text{ V}$ 、0.01%に対して		6		$\mu\text{ s}$
ゲイン帯域幅積	GBP			2		MHz
位相マージン	$\phi$			50		Degrees
チャンネル・セパレーション	CS	$f = 1\text{ kHz}$ , $R_L = 2\text{ k}$		-123		dB
<b>ノイズ性能</b>						
電圧ノイズ	$e_n$ , p-p	0.1 ~ 10 Hz		2		$\mu\text{ V}_p - p$
電圧ノイズ密度	$e_n$	$f = 1\text{ kHz}$		16		nV/ $\sqrt{\text{Hz}}$
電流ノイズ密度	$i_n$	$f = 1\text{ kHz}$		1.1		fA/ $\sqrt{\text{Hz}}$
全高調波歪み	THD	$f = 10\text{ kHz}$ , $V_O = 3\text{ V}_{rms}$ , $R_L = 10\text{ k}$		0.005		%

# AD824 仕様

電氣的仕様(特に指定のない限り、 $V_S = +3.0\text{ V}$ 、 $V_{CM} = 0\text{ V}$ 、 $V_{OUT} = 0.2\text{ V}$ 、 $T_A = +25\text{ }^\circ\text{C}$ )

パラメータ	記号	条件	Min	Typ	Max	単位
<b>入力特性</b>						
オフセット電圧 AD824A-3 V	$V_{OS}$	$T_{MIN} \sim T_{MAX}$		0.2	1.0	mV
入力バイアス電流	$I_B$	$T_{MIN} \sim T_{MAX}$		2	12	pA
入力オフセット電流	$I_{OS}$	$T_{MIN} \sim T_{MAX}$		250	4000	pA
入力電圧範囲			0		1	V
同相除去比	CMRR	$V_{CM} = 0 \sim 1\text{ V}$ $T_{MIN} \sim T_{MAX}$	58	74		dB
入力インピーダンス				$10^{13}$	3.3	pF
大信号電圧ゲイン	$A_{VO}$	$V_O = 0.2 \sim 2.0\text{ V}$ $R_L = 2\text{ k}$ $R_L = 10\text{ k}$ $R_L = 100\text{ k}$ $T_{MIN} \sim T_{MAX}$ , $R_L = 100\text{ k}$	10	20		V/mV
オフセット電圧ドリフト	$V_{OS}/T$				2	$\mu\text{ V}/^\circ\text{C}$
<b>出力特性</b>						
出力電圧HI	$V_{OH}$	$I_{SOURCE} = 20\text{ }\mu\text{ A}$ $T_{MIN} \sim T_{MAX}$ $I_{SOURCE} = 2.5\text{ mA}$ $T_{MIN} \sim T_{MAX}$	2.975	2.988		V
出力電圧LOW	$V_{OL}$	$I_{SINK} = 20\text{ }\mu\text{ A}$ $T_{MIN} \sim T_{MAX}$ $I_{SINK} = 2.5\text{ mA}$ $T_{MIN} \sim T_{MAX}$		15	25	mV
短絡リミット値	$I_{SC}$	シンク電流/ソース電流		$\pm 8$		mA
短絡リミット値	$I_{SC}$	シンク電流/ソース電流、 $T_{MIN} \sim T_{MAX}$		$\pm 6$		mA
オープン・ループ・インピーダンス	$Z_{OUT}$	$f = 1\text{ MHz}$ , $A_V = 1$		100		
<b>電源</b>						
電源変動除去比	PSRR	$V_S = 2.7 \sim 12\text{ V}$ $T_{MIN} \sim T_{MAX}$	70			dB
電源電流(アンプ1個当たり)	$I_{SY}$	$V_O = 0.2\text{ V}$ , $T_{MIN} \sim T_{MAX}$		500	600	$\mu\text{ A}$
<b>ダイナミック性能</b>						
スルー・レート	SR	$R_L = 10\text{ k}$ 、 $A_V = 1$		2		V/ $\mu\text{ s}$
フルパワー帯域幅	$BW_P$	1%の歪み、 $V_O = 2\text{ V}_{p-p}$		300		kHz
セトリング時間	$t_s$	$V_{OUT} = 0.2 \sim 2.5\text{ V}$ 、0.01%に対して		2		$\mu\text{ s}$
ゲイン帯域幅積	GBP			2		MHz
位相マージン	$\phi$			50		Degrees
チャンネル・セパレーション	CS	$f = 1\text{ kHz}$ , $R_L = 2\text{ k}$		- 123		dB
<b>ノイズ性能</b>						
電圧ノイズ	$e_{n,p-p}$	0.1 ~ 10 Hz		2		$\mu\text{ V}_{p-p}$
電圧ノイズ密度	$e_n$	$f = 1\text{ kHz}$		16		$\text{nV}/\sqrt{\text{Hz}}$
電流ノイズ密度	$i_n$			0.8		$\text{fA}/\sqrt{\text{Hz}}$
全高調波歪み	THD	$f = 10\text{ kHz}$ , $R_L = 0$ , $A_V = +1$		0.01		%

ウェハ・テスト・リミット値(特に指定のない限り、 $V_S = +5.0V$ 、 $V_{CM} = 0V$ 、 $T_A = +25$  )

パラメータ	記号	条件	リミット値	単位
オフセット電圧	$V_{OS}$		1.0	mV max
入力バイアス電流	$I_B$		12	pA max
入力オフセット電流	$I_{OS}$		20	pA
入力電圧範囲	$V_{CM}$		-0.2 ~ +3.0	V min
同相除去比	CMRR	$V_{CM} = 0 \sim 2V$	66	dB min
電源変動除去比	PSRR	$V = +2.7 \sim +12V$	70	$\mu V/V$
大信号電圧ゲイン	$A_{VO}$	$R_L = 2k$	15	V/mV min
出力電圧HI	$V_{OH}$	$I_{SOURCE} = 20 \mu A$	4.975	V min
出力電圧LOW	$V_{OL}$	$I_{SINK} = 20 \mu A$	25	mV max
電源電流(アンプ1個当たり)	$I_{SY}$	$V_0 = 0V$ 、 $R_L =$	600	$\mu A$ max

注  
電氣的テストはウェハ・プローブで上記のリミット値に対して行なわれず、パッケージング後の歩留まりは、アセンブリの方法と通常の歩留まり損失の変動により、標準製品のダイスでは保証されません。サンプル・ロットのアセンブリおよびテストを通してのダイスのロット評価に基づく仕様に関してはお問い合わせください。

### 絶対最大定格<sup>1</sup>

電源電圧 .....  $\pm 18V$   
 入力電圧 .....  $-V_S - 0.2V \sim +V_S$   
 差動入力電圧 .....  $\pm 30V$   
 GNDへの出力短絡時間 ..... 無制限

### 保管温度範囲

N、Rパッケージ .....  $-65 \sim +150$

### 動作温度範囲

AD824A、B .....  $-40 \sim +85$

### 接合温度範囲

N、Rパッケージ .....  $-65 \sim +150$

リード温度(ハンダ付け、60秒) .....  $+300$

パッケージ・タイプ	JA <sup>2</sup>	JC	単位
14ピン・プラスチックDIP(N)	76	33	/W
14ピンSOIC(R)	120	36	/W
16ピンSOIC(R)	92	27	/W

注  
<sup>1</sup> 特に指定のない限り、絶対最大定格はダイスおよびパッケージ製品の両方に適用されず。

<sup>2</sup> JAは最悪の条件に対して規定されています。すなわち、プラスチックDIPパッケージではデバイスをソケットに実装した状態、SOICパッケージではデバイスを回路基板にハンダ付けした状態が規定されています。

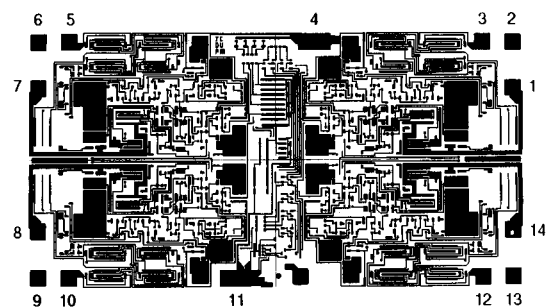
### オーダー・ガイド

型名	温度範囲	パッケージ・オプション
AD824AN	-40 ~ +85	14ピン・プラスチックDIP
AD824BN	-40 ~ +85	14ピン・プラスチックDIP
AD824AR	-40 ~ +85	14ピンSOIC
AD824AR-3V	-40 ~ +85	14ピンSOIC
AD824AN-3V	-40 ~ +85	14ピン・プラスチックDIP
AD824AN-14	-40 ~ +85	14ピンSOIC
AD824AR-14-3V	-40 ~ +85	14ピンSOIC
AD824AR-16	-40 ~ +85	16ピンSOIC
AD824A Chips	+25	ダイス

### 注意

ESD(静電放電)の影響を受けやすいデバイスです。4000Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されことなく放電されることもあります。このAD824には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電にさらされたデバイスには回復不能な損傷が残ることもあります。したがって、性能低下や機能喪失を避けるために、適切なESD予防措置をとるようお奨めします。

### ダイス仕様



AD824のダイ・サイズ:  $0.70 \times 0.130$ インチ、9,100平方ミル。サブストレート(ダイの背面)は $V_{\downarrow}$ に接続されています。

トランジスタ数: 143

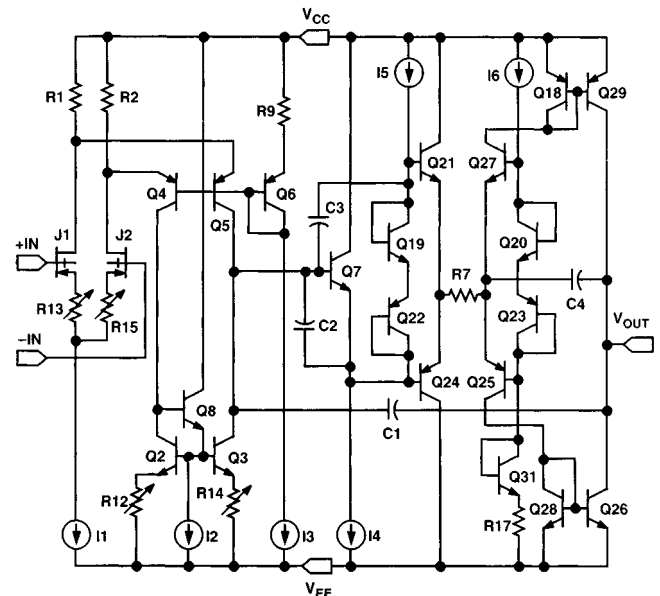


図1. AD824の簡略回路図(4回路のうちの1回路を示す)



# AD824 代表的な特性

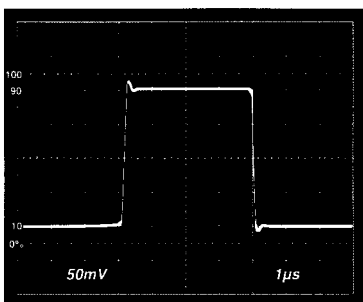
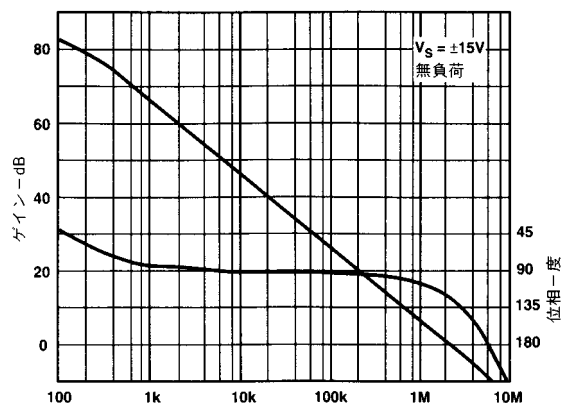


図2. オープン・ループ・ゲイン/位相と小信号応答、  
 $V_S = \pm 15V$ 、無負荷

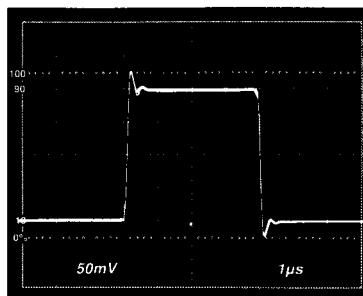
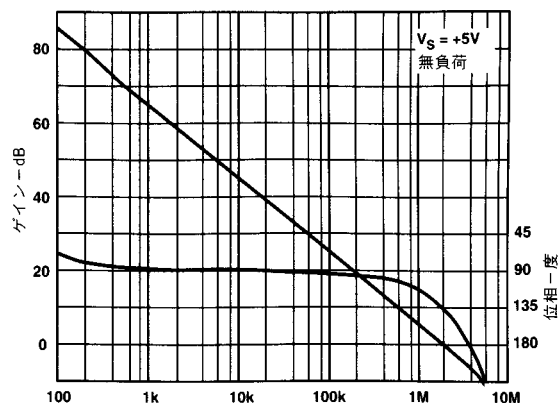


図4. オープン・ループ・ゲイン/位相と小信号応答、  
 $V_S = +5V$ 、無負荷

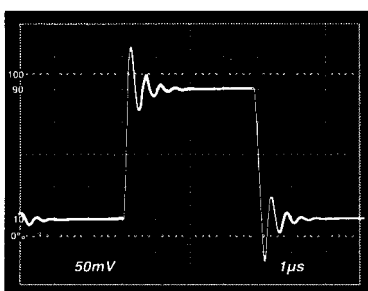
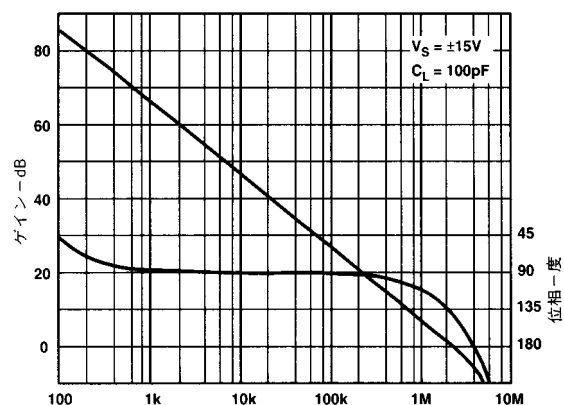


図3. オープン・ループ・ゲイン/位相と小信号応答、  
 $V_S = \pm 15V$ 、 $C_L = 100pF$

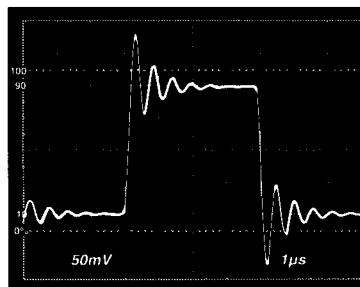
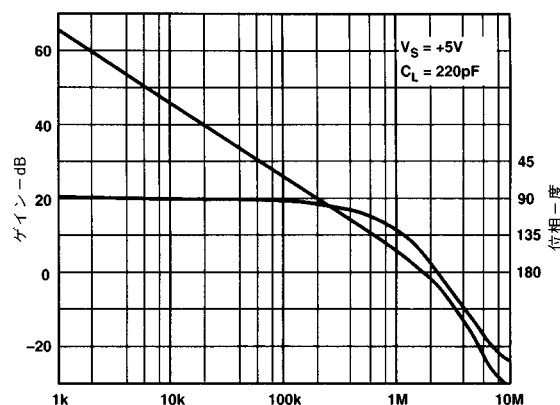


図5. オープン・ループ・ゲイン/位相と小信号応答、  
 $V_S = +5V$ 、 $C_L = 220pF$

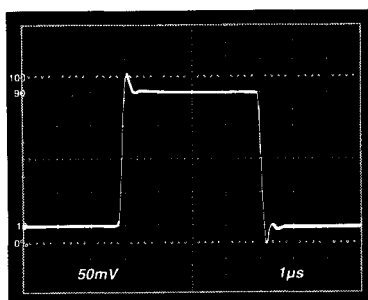
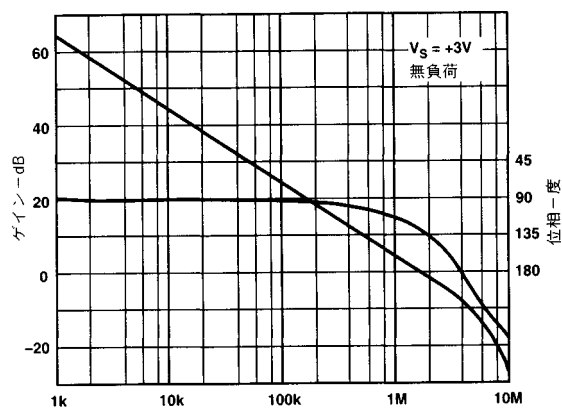


図6. オープン・ループ・ゲイン/位相と小信号応答、  
 $V_S = +3V$ 、無負荷

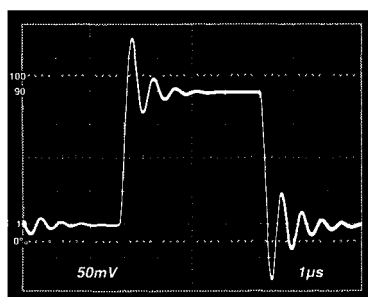
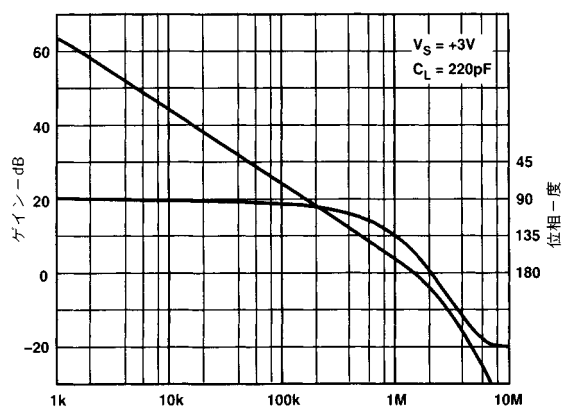


図7. オープン・ループ・ゲイン/位相と小信号応答、  
 $V_S = +3V$ 、 $C_L = 220pF$

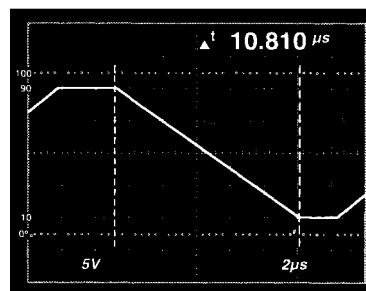
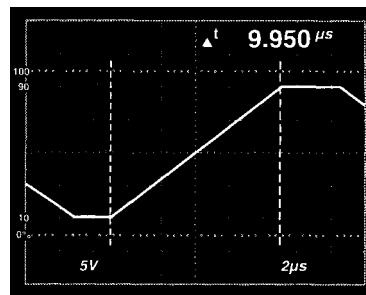


図8. スルー・レート、 $R_L = 10k$

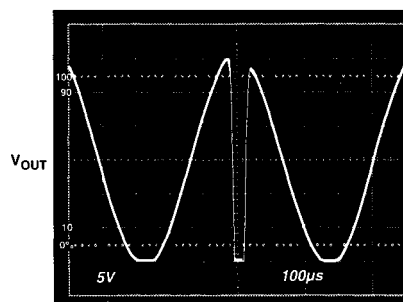


図9. 入力電圧が電源電圧を1V超える場合の位相反転

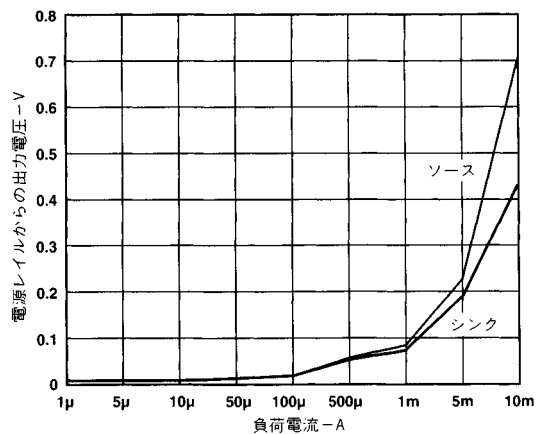


図10. 電源レールからの出力電圧とシンク  
およびソース負荷電流の関係

# AD824 代表的な特性

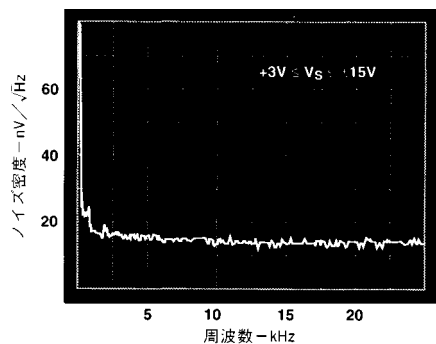


図11. 電圧ノイズ密度

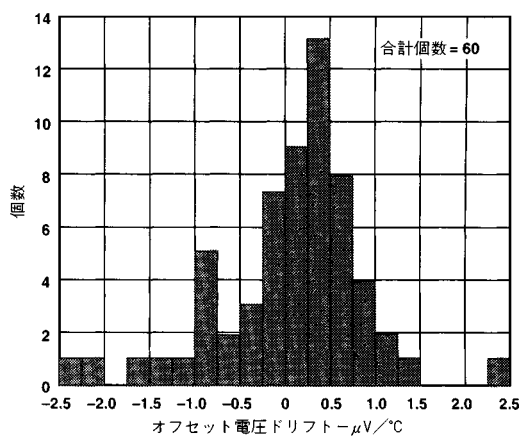


図14. オフセット電圧ドリフトの分布、  
-55 ~ +125、 $V_S = 5V, 0V$

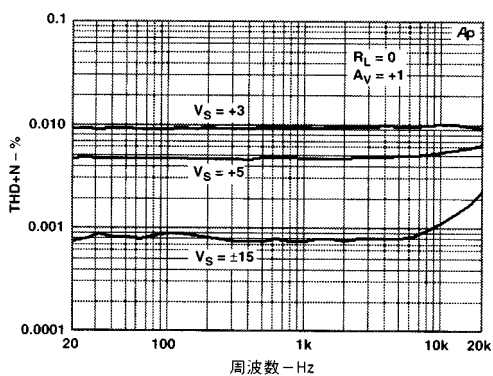


図12. 全高調波歪み

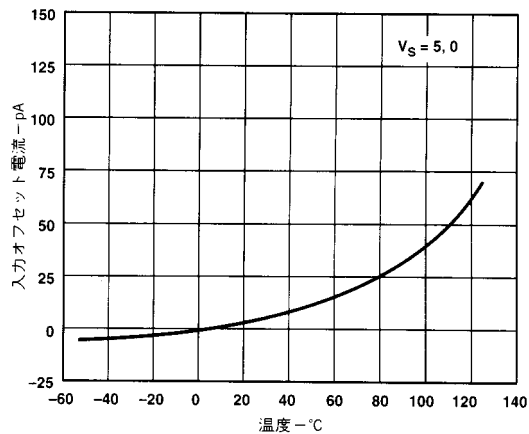


図15. 入力オフセット電流の温度特性

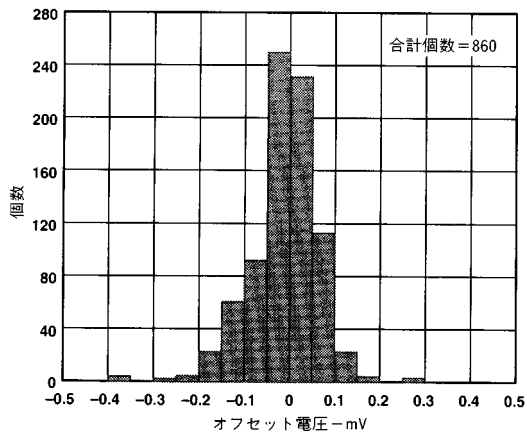


図13. 入力オフセットの分布、 $V_S = 5V, 0V$

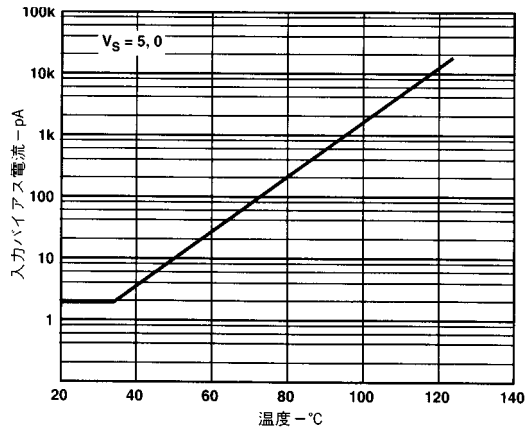


図16. 入力バイアス電流の温度特性



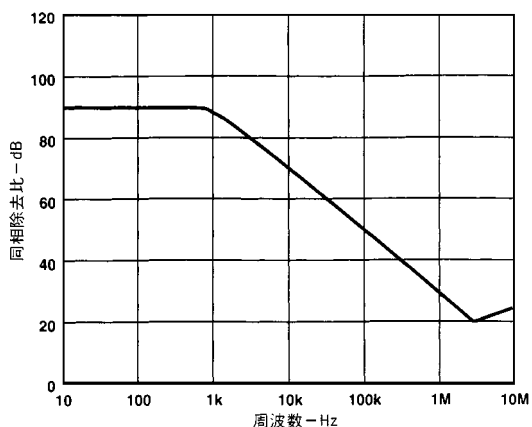


図17．同相除去比の周波数特性

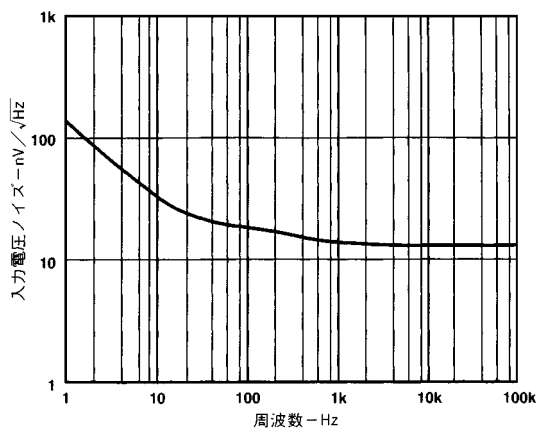


図20．入力電圧ノイズ・スペクトル密度の周波数特性

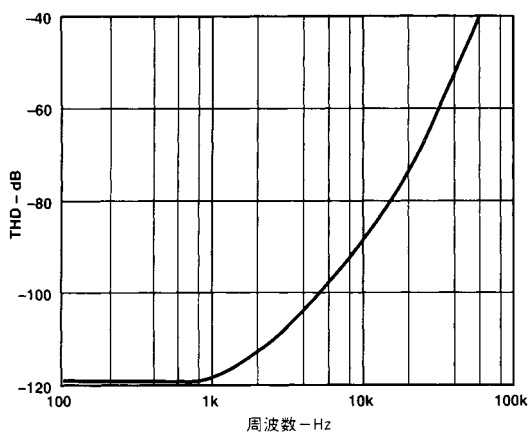


図18．THDの周波数特性、3 Vrms

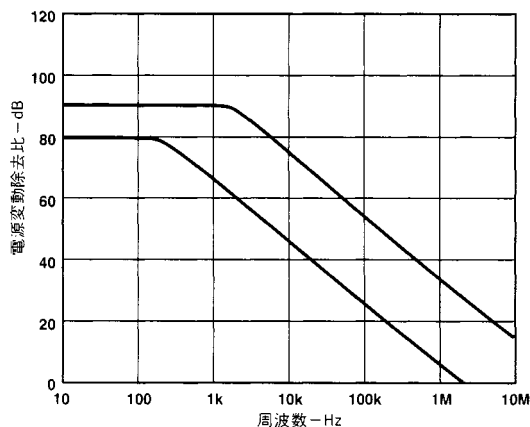


図21．電源変動除去比の周波数特性

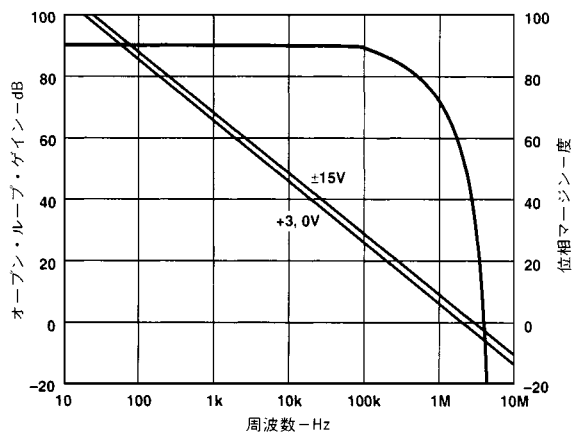


図19．オープン・ループ・ゲインと位相の周波数特性

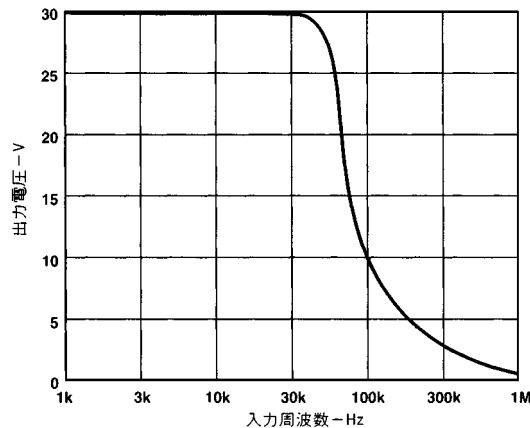


図22．大信号周波数応答

# AD824

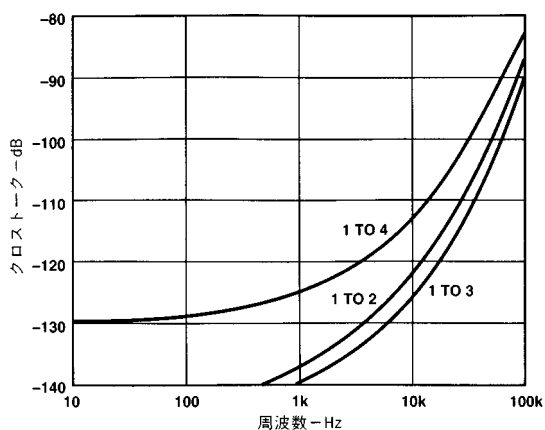


図23. クロストークの周波数特性

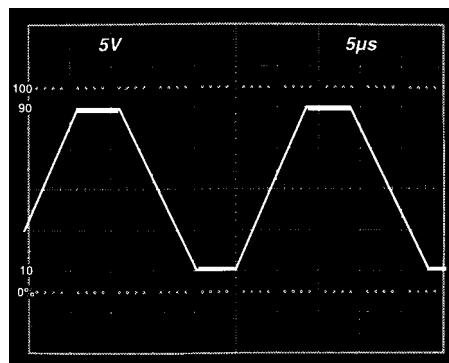


図26. 大信号応答

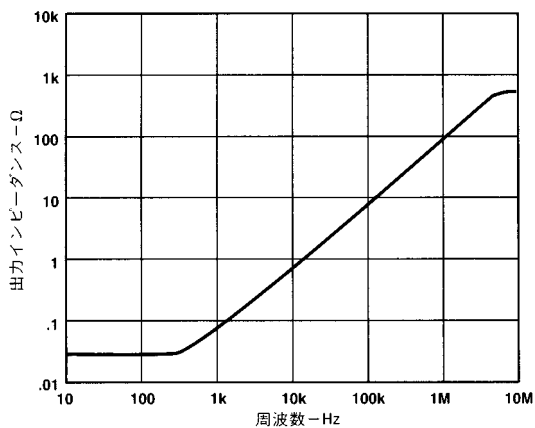


図24. 出力インピーダンスの周波数特性、ゲイン = +1

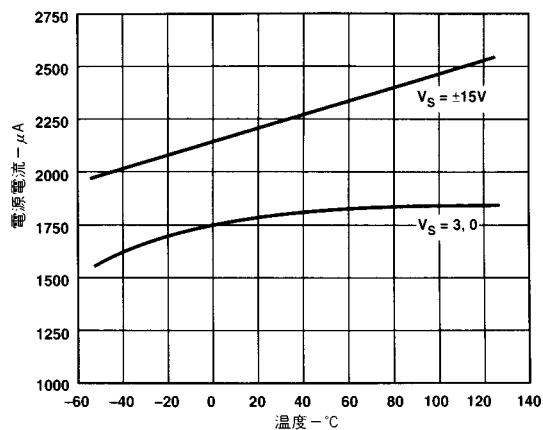


図27. 電源電流の温度特性

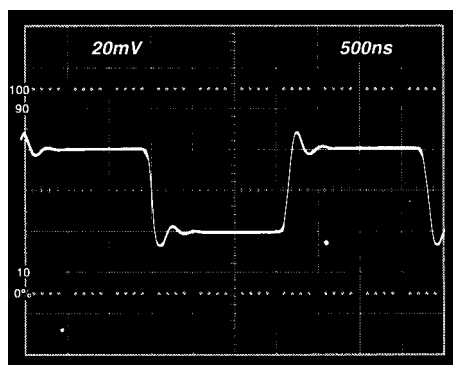


図25. 小信号応答、ユニティ・ゲイン・フォロア、  
10 k 100 pF負荷

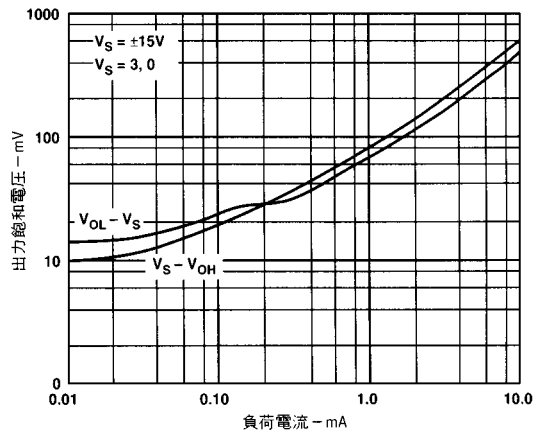


図28. 出力飽和電圧

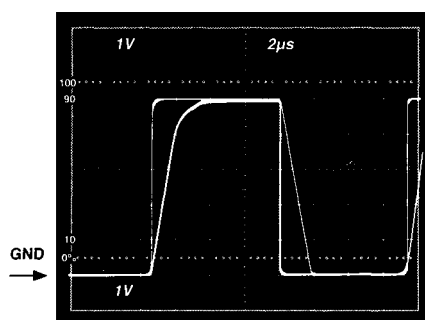
## アプリケーション・ノート

## 入力特性

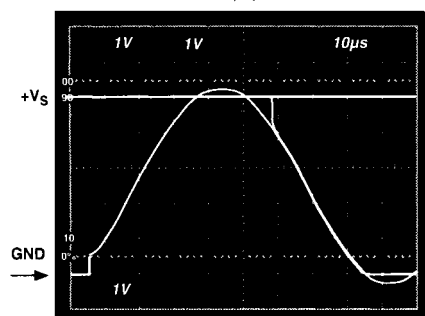
AD824ではnチャンネルJFETを使用して低オフセット、低ノイズ、高インピーダンスの入力段を実現しています。入力同相電圧の最小値は負電源電圧の0.2V以下から正の電源電圧の1V以下まで拡張されています。入力電圧を正の電源電圧範囲にこの値より近づけて駆動すると、アンプの帯域幅が減少する原因になります。

AD824では正の電源電圧まで、あるいは正の電源電圧を含む入力電圧に対して位相の反転を起こしません。0 ~ +5V (+V<sub>S</sub>) の方形波入力に対するAD824の電圧フォロア応答を図29aに示します。入力と出力は重畳されています。出力は位相の反転なしに+V<sub>S</sub>までの入力をトラッキングします。入力が4Vを超えると帯域幅が落ちると、出力波形が丸みを帯びる原因になります。入力電圧が+V<sub>S</sub>を超える場合には、AD824の非反転入力に抵抗を直列に接続することで位相の反転を防止できますが、この際入力電圧ノイズが増加します。

以上の様子を図29図bに示します。



(a)



(b)

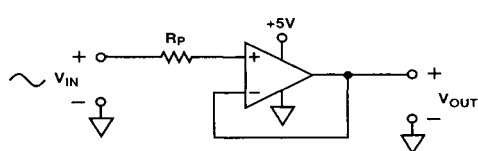


図29. (a)  $R_p$  : 0、入力電圧 : 0 ~ +V<sub>S</sub> のときの応答

(b) 入力電圧 : 0 ~ +V<sub>S</sub> + 200 mV

出力電圧 : 0 ~ +V<sub>S</sub>

$R_p$  : 49.9 k

入力段にnチャンネルJFETを使用しているため、通常動作の入力電流は正方向で、入力端子から電流が流れ出します。入力電圧を+V<sub>S</sub> - 0.4Vよりも正の電位に駆動すると、チップ内部のデバイス・ジャンクションがフォワード・バイアスされるので、入力電流の方向が反転します。この様子を図9に示しています。

入力電圧が正の電源電圧を300 mV以上超える可能性がある場合、または±V<sub>S</sub> = 0VのときAD824に入力電圧が加わる場合には、電流制限抵抗をAD824の入力に直列に接続することが必要です。10秒以上この状態に放置すると、デバイスが損傷を受けることになります。1k の抵抗を使用することで10Vまでの連続した過電圧に耐えられる能力をデバイスにもたせることができ、入力電圧ノイズの増加量も無視できる程度です。

入力電圧が -V<sub>S</sub> を下回る場合には、状況はまったく異なります。正電源から入力端子までのトータル電圧値が36V以下である限り、AD824は負の電源電圧の20V以下の入力電圧に安全に対応することが可能です。その上、入力段ではその入力電圧範囲でpAレベルの低い入力電流が通常、維持されます。

## 出力特性

AD824独自のバイポーラレールtoレール出力段は正および負電源電圧の15 mV以内の振幅出力が可能で、AD824の近似出力飽和抵抗値はソースおよびシンクの両方共に100 Ωです。このことを利用して、より大きい電流負荷を駆動する場合の出力飽和電圧の概算が可能です。例えば、5 mAの電流負荷では飽和電圧は各電源から0.5 Vとなります。

負荷抵抗値が20 k Ωを超える場合、出力電圧が各電源の180 mVに駆動されるまでAD824の入力誤差電圧は事実上、変動しません。

各出力デバイスに飽和させるためにAD824の出力をオーバドライブすると、入力とそのリニア動作領域に戻った後2 μs以内の時間でAD824は復帰します。

直接容量性負荷はAD824の実効出力インピーダンスと相互作用を起こし、AD824のフィードバック・ループにさらに極が形成され、これがパルス応答の過度のピーキングや安定性の損失発生の原因になります。AD824をユニティ・ゲイン・フォロアとして使用する場合が最悪のケースです。ユニティ・ゲイン・フォロアとして220 pFの負荷を駆動するときのAD824のパルス応答特性を図5と図7に示します。ループ・ゲインを小さくし、その結果ループの帯域幅を落とすような回路構成にすれば、容量性負荷の影響に対する感度はかなり緩和されます。ノイズ・ゲインは使用するフィードバック回路のフィードバック減衰ファクタの逆数です。

ユニティ・ゲイン・フォロアの容量性負荷駆動能力を拡大させる方法を図30の回路に示します。図に示す値の部分を使用すれば、この回路で5,000 pFの負荷を駆動し、オーバシュート量は10%です。

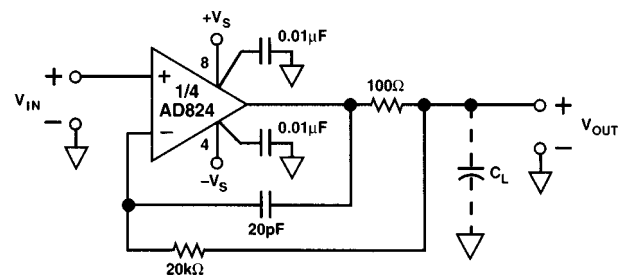


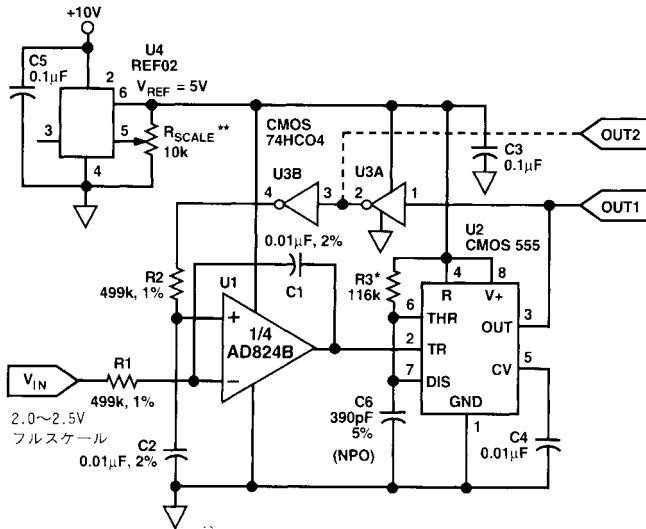
図30. ユニティ・ゲイン・フォロアの容量性負荷駆動能力を350 pF以上に拡大する回路

# AD824

## 応用

### 単電源動作のV/Fコンバータ

図31に示す回路ではAD824を使用して、幅が $t_i$ の安定パルスを生成するローパワー・タイマを駆動しています。正方向の出力パルスをR1-C1で積分し、これを差動積分器として接続されているAD824への1入力として使用します。もう一方の入力(無負荷)は未知の電圧 $V_{IN}$ です。AD824の出力でタイマのトリガー入力を駆動し、フィードバック・ループ全体を閉じます。



注  
 $f_{OUT} = V_{IN} / (V_{REF} * t_i)$ ,  $t_i = 1.1 * R3 * C6$   
 $= 25 \text{ kHz fs}$   
 $*$  = 1% 金属被膜抵抗, < 50ppm/°C TC  
 $**$  = 10%, 20T被膜抵抗, < 100ppm/°C TC  
 $t_i = 33 \mu\text{s}$  ( $f_{OUT} = 20 \text{ kHz}$  @  $V_{IN} = 2.0 \text{ V}$ )

図31 . 単電源動作のV/Fコンバータ

AD824のバイアス電流は2pA(代表値)なので、Mレンジの信号源インピーダンスが可能で、DC誤差は無視できるほど低レベルです。この回路構成で0.01%フルスケール・オードの直線性誤差の達成が可能です。この性能は5V単電源動作で得られ、回路全体の消費電流は3mA以下です。

### 単電源動作のプログラマブル・ゲイン計装アンプ

+3Vまでの単電源または±15Vまでのデュアル電源で動作可能な単電源計装アンプとしてAD824を構成することが可能です。AD824のFET入力バイアス電流は2pAと非常に低いため、高い不平衡の信号源インピーダンスによって生じるオフセット誤差は最小限に抑えられます。

高精度の薄膜抵抗アレイによって計装アンプのゲインは10または100のどちらかに設定されます。この抵抗アレイはレーザ・トリミングが施され、マッチング比が0.01%で、差動温度係数の最大値が5ppm/°Cです。

表1 . AD824を使用した計装アンプの性能

パラメータ	$V_S = 3 \text{ V}, 0 \text{ V}$	$V_S = \pm 5 \text{ V}$
CMRR	74 dB	80 dB
同相電圧範囲	-0.2 ~ +2 V	-5.2 ~ +4 V
3 dB帯域幅, G = 10	180 kHz	180 kHz
G = 100	18 kHz	18 kHz
セトリング時間		
2Vステップ( $V_S = 0 \text{ V}, 3 \text{ V}$ )	2 $\mu\text{s}$	
5V( $V_S = \pm 5 \text{ V}$ )		5 $\mu\text{s}$
ノイズ@f = 1 kHz, G = 10	270 nV/ $\sqrt{\text{Hz}}$	270 nV/ $\sqrt{\text{Hz}}$
G = 100	2.2 $\mu\text{V}/\sqrt{\text{Hz}}$	2.2 $\mu\text{V}/\sqrt{\text{Hz}}$

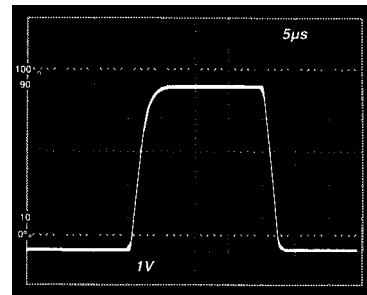
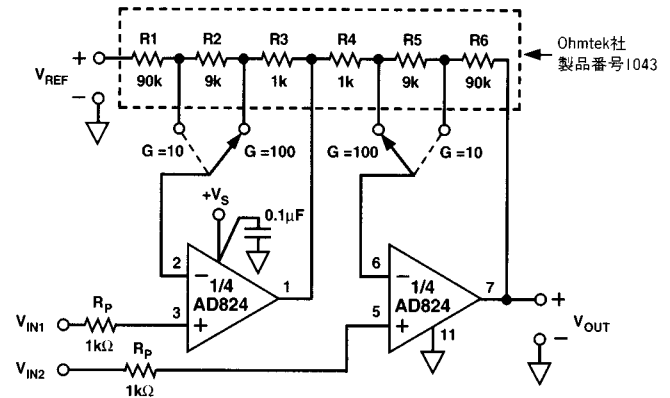


図32a .500 mVp - pの入力信号に対する計装アンプのパルス応答、 $V_S = +5 \text{ V}$ 、ゲイン = 10



$$(G = 10) \quad V_{OUT} = (V_{IN1} - V_{IN2}) \left(1 + \frac{R6}{R4 + R5}\right) + V_{REF}$$

$$(G = 100) \quad V_{OUT} = (V_{IN1} - V_{IN2}) \left(1 + \frac{R5 + R6}{R4}\right) + V_{REF}$$

$R1 = R6, R2 = R5, R3 = R4$ の場合

図32b . 単電源動作のプログラマブル計装アンプ

## 3V単電源動作のステレオ・ヘッドフォン・ドライバ

AD824は3Vの単電源でも優れた電流駆動特性とTHD+N性能を發揮します。1kHz時で、300mVppの出力信号に対する全高調波歪み+ノイズ性能(THD+N)は-62dB(0.079%)に等しい値です。この性能は、消費電力がより高く、3V電源での動作が不可能な他の単電源オペアンプに匹敵するものです。

図33では各チャンネルの入力信号を1μFのマイラ・コンデンサでカプリングします。出力電圧が電源電圧の中間の値(+1.5V)になるように、抵抗分圧器によって非反転入力にDC電圧を設定します。ゲインは1.5倍です。こうすることでAD824の各2個のオペアンプを使用してヘッドフォン・チャンネルを駆動できます。500μFのコンデンサとグラウンドに対して32Ωの負荷抵抗としてのモデル化が可能なヘッドフォンによって5Hzのハイパス・フィルタが構成されます。これによって、オーディオ周波数範囲(20Hz-20kHz)の信号すべてをヘッドフォンに送ることが保証されます。

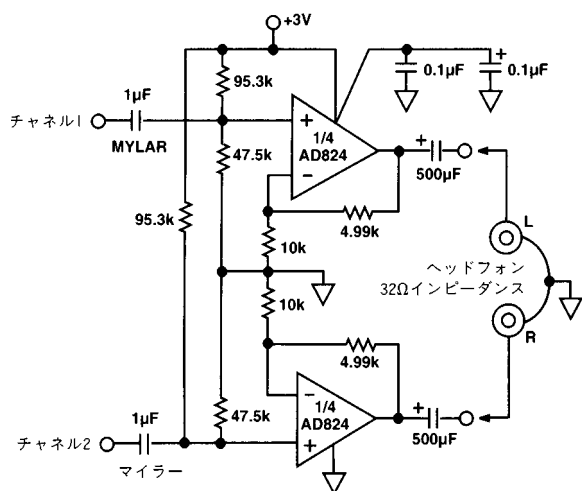


図33. 3V単電源動作のステレオ・ヘッドフォン・ドライバ

## 低ドロップアウトのバイポーラ・ブリッジ・ドライバ

350Ωのホワイトストーン・ブリッジの駆動にAD824を使用できます。AD824のオペアンプのうち2個のオペアンプを使用して1.235V出力のローパワー・リファレンスAD589をバッファする図34に示します。

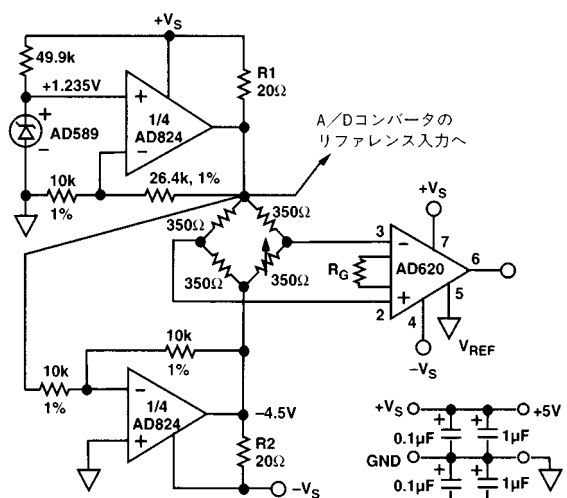


図34. 低ドロップアウトのバイポーラ・ブリッジ・ドライバ

+4.5Vの出力を使用してA/Dコンバータのフロント・エンドの駆動が可能です。AD824のオペアンプのうち残りの2個をユニティ・ゲイン・インバータとして構成し、もう一方のブリッジ入力-4.5Vを生成します。抵抗R1とR2によってブリッジ励起用の一定電流が得られます。ローパワー計装オペアンプAD620を使用してブリッジの差動出力電圧を調整します。外付け抵抗RGを使用してAD620のゲインのプログラミング設定を行ない、下式によってゲインを決定します。

$$G = \frac{49.4k}{R_G} + 1$$

## 3.3V/5V電源動作の高精度サンプル・ホールド・アンプ

バッテリー駆動機器の応用では、低消費電力の維持に電源電圧の低いオペアンプが必要とされます。その上、低い電源電圧が必要な応用では高精度アナログ回路の信号範囲が制限されます。図35に示すサンプル・ホールド回路のような回路を使用して低い電源電圧応用で高精度アナログ回路を設計する手法があります。低い電源電圧応用で高いS/N比性能を維持するには、電源電圧範囲の振幅の入力と出力が可能なレールtoレールオペアンプの使用が必要になります。単一の+3V/+5V電源で動作し、電源電圧範囲の振幅出力が可能で、しかも高い入力インピーダンスという利点をもつAD824の動作能力がこのような回路設計にマッチします。JFET入力のクワッド・オペアンプAD824は入力バイアス電流が低く(3pA typ)しかも入力インピーダンスが高い(3×10<sup>13</sup> typ)ので、サンプル・ホールド・アンプ回路应用到最適です。さらにAD824の電源電流は非常に低いので、このS/H回路の電源電流のトータル値は2.5mA以下です。

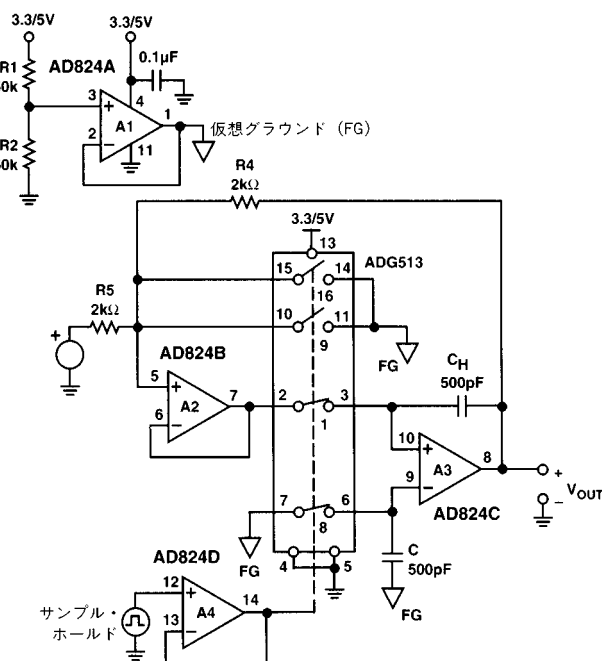


図35. 3.3V/5.5V電源動作の高精度サンプル・ホールド回路

多くの単電源応用では、仮想グラウンド発生器の使用が必要とされます。この回路ではR1とR2によって電源電圧を対称的に分圧し、電源電圧の1/2の仮想グラウンド電圧を生成します。次にオペアンプA1でこの電圧をバッファし、インピーダンスの低い出力駆動を行ないます。S/H回路はこの仮想グラウンド・レベル周辺を中心とする反転位相方式で構成されます。

# AD824

サンプル・ホールド回路の設計では、オペアンプのバイアス電流とスイッチの漏れ電流が原因で発生する出力の電圧ドループについての考慮が必要です。この回路では、JFETオペアンプと漏れ電流の低いCMOSスイッチを選択することでドループ・レート誤差を最小限に抑えており、その値は $0.1 \mu\text{V} / \mu\text{s}$ です。 $C_H$ の値をさらに高くすればドループ・レートはさらに下がります。最良の性能を得るには、 $C_H$ と $C_2$ にポリスチレン、ポリプロピレンまたはテフロン製のコンデンサを使用することが必要です。このタイプのコンデンサは低い漏れ電流および低い誘電体吸収特性を備えています。さらに、この設計回路全体に1%の金属被膜抵抗を使用しました。

サンプル・モードで $SW_1$ と $SW_4$ が閉となり、出力は $V_{OUT} = -V_{IN}$ です。 $SW_1$ と並列動作を行なう $SW_4$ の使用目的は、 $SW_1$ によって $A_3$ の反転入力に注入される電荷量と同じ量の電荷を $A_3$ の非反転入力に注入することでペDESTAL誤差またはホールド・ステップ誤差を低減することです。これによって、 $A_3$ の入力間に同相電圧が生成され、 $A_3$ のCMRによって誤差が除去されます。このような方法をとらないと、 $SW_1$ からの電荷注入によって差動電圧ステップ誤差が発生

し、これが $V_{OUT}$ に現れます。この回路のペDESTAL誤差は $0\text{V} \sim 3.3\text{V} / 5\text{V}$ の信号範囲全域で $2\text{mV}$ 以下です。ペDESTAL誤差を低減させるもう1つの方法は制御ピンに加えられるパルスの振幅を小さくする方法です。ADG513の制御には、“オン”状態でわずか $2.4\text{V}$ 、“オフ”状態で $0.8\text{V}$ が必要なだけです。可能であれば、 $0\text{V} \sim 3.3\text{V} / 5\text{V}$ の全範囲ではなく、振幅範囲が $0.8\text{V} \sim 2.4\text{V}$ の入力制御信号を使用してペDESTAL誤差を最小限に抑えるようにします。

この回路の他の特長として、高速アキュイジション時間(1%に対して $3\mu\text{s}$ 以下)があります。 $C_H$ と $C_2$ の値を下げればアキュイジション時間をさらに高速化できますが、ペDESTAL誤差が増加してしまいます。セトリング時間は $300\text{ns}$ 以下(1%)、そしてサンプル・モードの信号帯域幅は $80\text{kHz}$ です。

ADG513を選択した理由は、 $3\text{V} / 5\text{V}$ 電源動作が可能で、誘電体絶縁プロセスで製造されたノーマル・オープン/ノーマル・クローズの高精度CMOSスイッチのためです。この回路では $SW_2$ は不要ですが、 $SW_2$ を $SW_3$ と並列に使用して、 $R_{ON}$ 抵抗のより低いアナログ・スイッチを構成しました。

\* AD824 SPICEマクロ・モデル9/94,Rev.A\*

ARG/ADI

\*

\* 著作権 1994、Analog Devices, Inc.所有

\*

\* ライセンス・ステートメントに関しては“ README.DOC ”ファイルを参照。本モデルの使用に際しては、ライセンス・ステートメントの規定条件の承認を前提としています。

\* ノードの指定

```

*
*           非反転入力
*           | 反転入力
*           | | 正電源
*           | | | 負電源
*           | | | | 出力
*           | | | | |
.SUBCKT AD824      1 2 995025

```

\* 入力段&ポール3.1 MHz

\*

```

R3      5      99      1.193E3
R4      6      99      1.193E3
CIN     1      2      4E-12
C2      5      6      19.229E-12
I1      4      50      108E-6
IOS     1      2      1E-12
EOS     7      1      POLY(1)(12,98)100E-6
J1      4      2      5      JX
J2      4      7      6      JX

```

\* ゲイン段&主要ポール

\*

```

EREF   98      0      (30,0)1
R5      9      98      2.205E6
C3      9      25      54E-12
G1      98      9      (6,5)0.838E-3
V1      8      98      -1
V2      98     10      -1
D1      9      10      DX
D2      8      9      DX

```

\* ゼロが1 kHzの同相ゲイン・ネットワーク

```

R21     11     12     1E6
R22     12     98     100
C14     11     12     159E-12
E13     11     98     POLY(2)(2,98)(1,98)0.05

```

\* ポール10 MHz

\*

```

R23     18     98     1E6
C15     18     98     15.9E-15
G15     98     18     (9,98)1E-6

```

\* 出力段

\*

```

ES      26     98     (18,98)1
RS      26     22     500
IB1     98     21     2.404E-3
IB2     23     98     2.404E-3
D10     21     98     DY
D11     98     23     DY
C16     20     25     2E-12
C17     24     25     2E-12
DQ1     97     20     DQ
Q2      20     21     22 NPN
Q3      24     23     22 PNP
DQ2     24     51     DQ
Q5      25     20     97 PNP 20
Q6      25     24     51 NPN 20
VP      96     97     0
VN      51     52     0
EP      96     0      (99,0)1
EN      52     0      (50,0)1
R25     30     99     5E6
R26     30     50     5E6

```

```

FSY1    99     0      VP 1
FSY2    0      50     VN 1
DC1     25     99     DX
DC2     50     25     DX

```

\* 使用モデル

\*

```

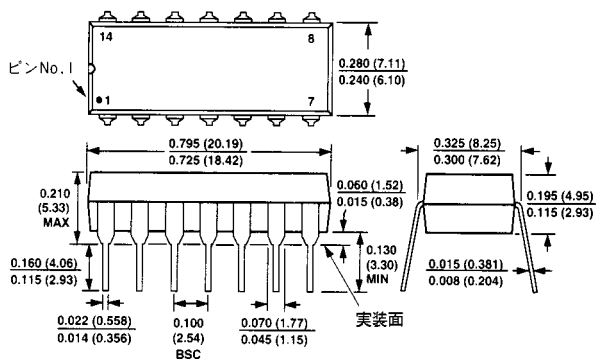
.MODEL JX NJF(BETA = 3.2526E-3 VTO = - 2.000 IS = 2E - 12)
.MODEL NPN NPN(BF = 120 VAF = 150 VAR = 15 RB = 2E3
+ RE = 4 RC = 550 IS = 1E - 16)
.MODEL PNP PNP(BF = 120 VAF = 150 VAR = 15 RB = 2E3 + RE = 4
RC = 750 IS = 1E - 16)
.MODEL DX D( IS = 1E - 15)
.MODEL DY D( )
.MODEL DQ D( IS = 1E - 16)
.ENDS AD824

```

## 外形寸法

サイズはインチと(mm)で示します。

### 14ピン・プラスチック(N)パッケージ (N-14)



### 14ピン・SOIC(R)パッケージ (R-14)

