

特長

使い易い

ゲインを 10 または 100 にピン設定可能

広い電源範囲: $\pm 2.3\text{ V} \sim \pm 18\text{ V}$

DC 仕様 (B グレード、G = 10)

ゲイン・ドリフト: $2\text{ ppm}/^\circ\text{C}$

ゲイン誤差: $\pm 0.02\%$

最大入力オフセット電圧: $50\text{ }\mu\text{V}$

最大入力オフセット・ドリフト: $0.8\text{ }\mu\text{V}/^\circ\text{C}$

最大入力バイアス電流: 0.6 nA

CMRR: 100 dB

AC 仕様

-3 dB 帯域幅: 650 kHz (G = 10)

スルー・レート: $2\text{ V}/\mu\text{s}$

低ノイズ

1 kHz で $8\text{ nV}/\sqrt{\text{Hz}}$ (G = 100)

0.1 Hz ~ 10 Hz で $0.3\text{ }\mu\text{V p-p}$ (G = 100)

アプリケーション

重量計

工業用プロセス制御

ブリッジ・アンプ

高精度データ・アキュジション・システム

医療計測機器

ストレイン・ゲージ

トランスジューサ・インターフェース

概要

AD8228 は、非常に高いゲイン精度を持つ高性能計装アンプです。すべてのゲイン設定抵抗が内蔵されていてレーザー・トリムされているため、ゲイン精度とゲイン・ドリフトは、一般的な計装アンプより優れています。

このデバイスは、低い電圧オフセット、低いオフセット・ドリフト、低いゲイン・ドリフト、高精度ゲイン、高い CMRR を持つため、ブリッジ・シグナル・コンデショニングなどのような最高の DC 性能を必要とするアプリケーションの最適な選択肢になっています。

接続図

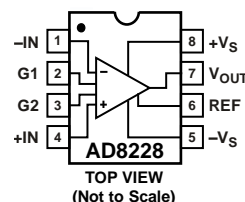


図 1.

表 1. 計装アンプの分類

General Purpose	Zero Drift	Military Grade	Low Power	High Speed PGA
AD8220 ¹	AD8231 ¹	AD620	AD627 ¹	AD8250
AD8221	AD8553 ¹	AD621	AD623 ¹	AD8251
AD8222	AD8555 ¹	AD524		AD8253
AD8224 ¹	AD8556 ¹	AD526		
AD8228	AD8557 ¹	AD624		

¹ レール to レール出力。

AD8228 動作は単電源と両電源で動作します。このデバイスは最大 $\pm 18\text{ V}$ の電源で動作できるため、高い同相モード入力電圧が存在するアプリケーションに適しています。AD8228 は、8 ピンの MSOP パッケージまたは SOIC パッケージを採用しています。

性能は、全グレードが工業用温度範囲 $-40 \sim +85^\circ\text{C}$ で規定されています。さらに、AD8228 は $-40^\circ\text{C} \sim +125^\circ\text{C}$ で動作します。ゲイン範囲が 1 ~ 1000 の同様な仕様を持つピン・コンパチブル・アンプについては AD8221 を参照してください。

目次

特長.....	1	アーキテクチャ.....	16
アプリケーション.....	1	ゲインの設定.....	16
概要.....	1	同相モード入力電圧範囲.....	16
接続図.....	1	レイアウト.....	17
改訂履歴.....	2	入力保護.....	18
仕様.....	3	無線周波の干渉(RFI).....	18
Gain = 10.....	3	アプリケーション情報.....	19
Gain = 100.....	5	差動駆動.....	19
絶対最大定格.....	7	高精度ストレイン・ゲージ.....	19
熱抵抗.....	7	差動 ADC の駆動.....	19
ESD の注意.....	7	外形寸法.....	20
ピン配置およびピン機能説明.....	8	オーダー・ガイド.....	21
代表的な性能特性.....	9		
動作原理.....	16		

改訂履歴

7/08—Revision 0: Initial Version

仕様

Gain = 10

特に指定のない限り、 $V_S = \pm 15\text{ V}$ 、 $V_{REF} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $R_L = 2\text{ k}\Omega$ 、入力を基準とする仕様。

表 2.

Parameter	Conditions (Gain = 10)	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
COMMON-MODE REJECTION RATIO								
CMRR DC to 60 Hz with 1 k Ω Source Imbalance	$V_{CM} = -10\text{ V to }+10\text{ V}$	94			100			dB
CMRR at 2 kHz	$V_{CM} = -10\text{ V to }+10\text{ V}$	90			100			dB
NOISE	$V_{IN+} = V_{IN-} = V_{REF} = 0\text{ V}$							
Voltage Noise	$f = 1\text{ kHz}$			15			15	nV/ $\sqrt{\text{Hz}}$
	$f = 0.1\text{ Hz to }10\text{ Hz}$		0.5		0.5			$\mu\text{V p-p}$
Current Noise	$f = 1\text{ kHz}$		40		40			fA/ $\sqrt{\text{Hz}}$
	$f = 0.1\text{ Hz to }10\text{ Hz}$		6		6			pA p-p
VOLTAGE OFFSET	Referred to input, $V_S = \pm 5\text{ V to } \pm 15\text{ V}$							
Offset				90			50	μV
Over Temperature	$T = -40^\circ\text{C to }+85^\circ\text{C}$			180			100	μV
Average TC	$T = -40^\circ\text{C to }+85^\circ\text{C}$			1.5			0.8	$\mu\text{V}/^\circ\text{C}$
Offset vs. Supply (PSR)		104	120		106	120		dB
INPUT CURRENT								
Input Bias Current			0.5	1.5		0.4	0.6	nA
Over Temperature	$T = -40^\circ\text{C to }+85^\circ\text{C}$			2.0			1	nA
Average TC	$T = -40^\circ\text{C to }+85^\circ\text{C}$		1		1			pA/ $^\circ\text{C}$
Input Offset Current			0.2	0.6		0.1	0.4	nA
Over Temperature	$T = -40^\circ\text{C to }+85^\circ\text{C}$			0.8			0.6	nA
Average TC	$T = -40^\circ\text{C to }+85^\circ\text{C}$		1		1			pA/ $^\circ\text{C}$
REFERENCE INPUT								
R_{IN}			20		20			k Ω
I_{IN}	$V_{IN+} = V_{IN-} = V_{REF} = 0\text{ V}$		50	60		50	60	μA
Voltage Range		$-V_S$		$+V_S$	$-V_S$		$+V_S$	V
Gain to Output			1 ± 0.0001			1 ± 0.0001		V/V
DYNAMIC RESPONSE								
Small Signal -3 dB Bandwidth			650		650			kHz
Settling Time 0.01%	10 V step		6		6			μs
Settling Time 0.001%	10 V step		9		9			μs
Slew Rate		2	2.5		2	2.5		V/ μs
GAIN	$V_{OUT} = -10\text{ V to }+10\text{ V}$							
Gain Error				0.07			0.02	%
Gain Nonlinearity								
$R_L = 10\text{ k}\Omega$			3	10	3	10		ppm
$R_L = 2\text{ k}\Omega$			3	10	3	10		ppm
Gain vs. Temperature			1	10	1	2		ppm/ $^\circ\text{C}$
INPUT								
Input Impedance								
Differential			100 2		100 2			G Ω pF
Common Mode			100 2		100 2			G Ω pF
Input Operating Voltage Range ¹	$V_S = \pm 2.3\text{ V to } \pm 5\text{ V}$	$-V_S + 1.9$		$+V_S - 1.1$	$-V_S + 1.9$		$+V_S - 1.1$	V
Over Temperature	$T = -40^\circ\text{C to }+85^\circ\text{C}$	$-V_S + 2.0$		$+V_S - 1.2$	$-V_S + 2.0$		$+V_S - 1.2$	V
Input Operating Voltage Range ¹	$V_S = \pm 5\text{ V to } \pm 18\text{ V}$	$-V_S +$		$+V_S -$	$-V_S +$		$+V_S - 1.2$	V

Parameter	Conditions (Gain = 10)	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
Over Temperature	$T = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$	1.9 $-V_S + 2.0$		1.2 $+V_S - 1.2$	1.9 $-V_S + 2.0$		$+V_S - 1.2$	V
OUTPUT	$R_L = 10\text{ k}\Omega$							
Output Swing	$V_S = \pm 2.3\text{ V}$ to $\pm 5\text{ V}$	$-V_S + 1.1$		$+V_S - 1.2$	$-V_S + 1.1$		$+V_S - 1.2$	V
Over Temperature	$T = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$	$-V_S + 1.4$		$+V_S - 1.3$	$-V_S + 1.4$		$+V_S - 1.3$	V
Output Swing	$V_S = \pm 5\text{ V}$ to $\pm 18\text{ V}$	$-V_S + 1.2$		$+V_S - 1.4$	$-V_S + 1.2$		$+V_S - 1.4$	V
Over Temperature	$T = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$	$-V_S + 1.6$		$+V_S - 1.5$	$-V_S + 1.6$		$+V_S - 1.5$	V
Short-Circuit Current			18			18		mA
POWER SUPPLY								
Operating Range	$V_S = \pm 2.3\text{ V}$ to $\pm 18\text{ V}$	± 2.3		± 18	± 2.3		± 18	V
Quiescent Current			0.85	1		0.85	1	mA
Over Temperature	$T = -40^{\circ}\text{C}$ to $+85^{\circ}\text{C}$		1	1.2		1	1.2	mA
TEMPERATURE RANGE								
Specified Performance		-40		+85	-40		+85	$^{\circ}\text{C}$
Operating Range ²		-40		+125	-40		+125	$^{\circ}\text{C}$

¹ 入力電圧範囲リミット値近くで動作させると、有効出力範囲が小さくなります。入力同相モード範囲対出力電圧については、図 10 と図 11 を参照してください。

² 85°C ~ 125°C での予測動作については代表的な性能特性のセクションを参照してください。

Gain = 100

特に指定のない限り、 $V_S = \pm 15\text{ V}$ 、 $V_{REF} = 0\text{ V}$ 、 $T_A = 25^\circ\text{C}$ 、 $R_L = 2\text{ k}\Omega$ 、入力を基準とする仕様。

表 3.

Parameter	Conditions (Gain = 100)	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
COMMON-MODE REJECTION RATIO								
CMRR DC to 60 Hz with 1 k Ω Source Imbalance	$V_{CM} = -10\text{ V to }+10\text{ V}$	114			120			dB
CMRR at 2 kHz	$V_{CM} = -10\text{ V to }+10\text{ V}$	100			105			dB
NOISE	$V_{IN+} = V_{IN-} = V_{REF} = 0\text{ V}$							
Voltage Noise	$f = 1\text{ kHz}$			8			8	nV/ $\sqrt{\text{Hz}}$
	$f = 0.1\text{ Hz to }10\text{ Hz}$		0.3		0.3			$\mu\text{V p-p}$
Current Noise	$f = 1\text{ kHz}$		40		40			fA/ $\sqrt{\text{Hz}}$
	$f = 0.1\text{ Hz to }10\text{ Hz}$		6		6			pA p-p
VOLTAGE OFFSET	Referred to input, $V_S = \pm 5\text{ V to } \pm 15\text{ V}$							
Offset				90			50	μV
Over Temperature	$T = -40^\circ\text{C to }+85^\circ\text{C}$			140			80	μV
Average TC	$T = -40^\circ\text{C to }+85^\circ\text{C}$			0.9			0.5	$\mu\text{V}/^\circ\text{C}$
Offset vs. Supply (PSR)		118	140		124	140		dB
INPUT CURRENT								
Input Bias Current			0.5	1.5	0.4	0.6		nA
Over Temperature	$T = -40^\circ\text{C to }+85^\circ\text{C}$			2.0		1		nA
Average TC	$T = -40^\circ\text{C to }+85^\circ\text{C}$		1		1			pA/ $^\circ\text{C}$
Input Offset Current			0.2	0.6	0.1	0.4		nA
Over Temperature	$T = -40^\circ\text{C to }+85^\circ\text{C}$			0.8		0.6		nA
Average TC	$T = -40^\circ\text{C to }+85^\circ\text{C}$		1		1			pA/ $^\circ\text{C}$
REFERENCE INPUT								
R_{IN}			20		20			k Ω
I_{IN}	$V_{IN+} = V_{IN-} = V_{REF} = 0\text{ V}$		50	60	50	60		μA
Voltage Range		$-V_S$		$+V_S$	$-V_S$	$+V_S$		V
Gain to Output			1 ± 0.0001		1 ± 0.0001			V/V
DYNAMIC RESPONSE								
Small Signal -3 dB Bandwidth			110		110			kHz
Settling Time 0.01%	10 V step		13		13			μs
Settling Time 0.001%	10 V step		15		15			μs
Slew Rate		2	2.5		2	2.5		V/ μs
GAIN	$V_{OUT} = -10\text{ V to }+10\text{ V}$			0.1		0.05		%
Gain Error								
Gain Nonlinearity								
$R_L = 10\text{ k}\Omega$			5	15	5	15		ppm
$R_L = 2\text{ k}\Omega$			15	45	15	45		ppm
Gain vs. Temperature			1	10	1	2		ppm/ $^\circ\text{C}$
INPUT								
Input Impedance								
Differential			100 2		100 2			G Ω pF
Common Mode			100 2		100 2			G Ω pF
Input Operating Voltage Range ¹	$V_S = \pm 2.3\text{ V to } \pm 5\text{ V}$	$-V_S + 1.9$		$+V_S - 1.1$	$-V_S + 1.9$	$+V_S - 1.1$		V
Over Temperature	$T = -40^\circ\text{C to }+85^\circ\text{C}$	$-V_S + 2.0$		$+V_S - 1.2$	$-V_S + 2.0$	$+V_S - 1.2$		V
Input Operating Voltage Range	$V_S = \pm 5\text{ V to } \pm 18\text{ V}$	$-V_S + 1.9$		$+V_S - 1.2$	$-V_S + 1.9$	$+V_S - 1.2$		V
Over Temperature	$T = -40^\circ\text{C to }+85^\circ\text{C}$	$-V_S +$		$+V_S -$	$-V_S + 2.0$	$+V_S - 1.2$		V

Parameter	Conditions (Gain = 100)	A Grade			B Grade			Unit
		Min	Typ	Max	Min	Typ	Max	
		2.0		1.2				
OUTPUT	$R_L = 10\text{ k}\Omega$							
Output Swing	$V_S = \pm 2.3\text{ V to } \pm 5\text{ V}$	$-V_S + 1.1$		$+V_S - 1.2$	$-V_S + 1.1$		$+V_S - 1.2$	V
Over Temperature	$T = -40^\circ\text{C to } +85^\circ\text{C}$	$-V_S + 1.4$		$+V_S - 1.3$	$-V_S + 1.4$		$+V_S - 1.3$	V
Output Swing	$V_S = \pm 5\text{ V to } \pm 18\text{ V}$	$-V_S + 1.2$		$+V_S - 1.4$	$-V_S + 1.2$		$+V_S - 1.4$	V
Over Temperature	$T = -40^\circ\text{C to } +85^\circ\text{C}$	$-V_S + 1.6$		$+V_S - 1.5$	$-V_S + 1.6$		$+V_S - 1.5$	V
Short-Circuit Current			18			18		mA
POWER SUPPLY								
Operating Range	$V_S = \pm 2.3\text{ V to } \pm 18\text{ V}$	± 2.3		± 18	± 2.3		± 18	V
Quiescent Current			0.85	1		0.85	1	mA
Over Temperature	$T = -40^\circ\text{C to } +85^\circ\text{C}$		1	1.2		1	1.2	mA
TEMPERATURE RANGE								
Specified Performance		-40		+85	-40		+85	$^\circ\text{C}$
Operating Range ²		-40		+125	-40		+125	$^\circ\text{C}$

¹ 入力電圧範囲リミット値近くで動作させると、有効出力範囲が小さくなります。入力同相モード範囲対出力電圧については、図 12 と図 13 を参照してください。

² 85 $^\circ\text{C}$ ~125 $^\circ\text{C}$ での予測動作については 代表的な性能特性のセクションを参照してください。

絶対最大定格

表 4.

Parameter	Rating
Supply Voltage	±18 V
Output Short-Circuit Current	Indefinite
Input Voltage (Common Mode)	±V _S
Differential Input Voltage	±V _S
Storage Temperature Range	-65°C to +150°C
Operating Temperature Range ¹	-40°C to +125°C
Maximum Junction Temperature	140°C
ESD	
Human Body Model	2 kV
Charge Device Model	1 kV

¹仕様性能の温度範囲は-40°C~+85°C。85°C~125°Cでの予測動作については代表的な性能特性のセクションを参照してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作の節に記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱抵抗

θ_{JA}は、自然空冷のデバイスで規定。

表 5.

Package	θ _{JA}	Unit
8-Lead MSOP, 4-Layer JEDEC Board	135	°C/W
8-Lead SOIC, 4-Layer JEDEC Board	121	°C/W

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

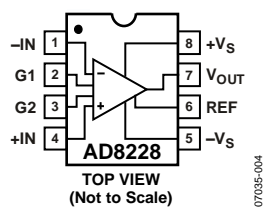


図 2. ピン配置

表 6. ピン機能の説明

ピン番号	記号	説明
1	-IN	負入力。
2、3	G1、G2	ゲイン・ピン。両ピン短絡: ゲイン=100、両ピン解放: ゲイン=10。
4	+IN	正入力。
5	-Vs	負電源。
6	REF	基準電圧。
7	V _{OUT}	出力。
8	+Vs	正電源。

代表的な性能特性

特に指定のない限り、 $T = 25^{\circ}\text{C}$ 、 $V_S = \pm 15\text{ V}$ 、 $R_L = 10\text{ k}\Omega$ 。

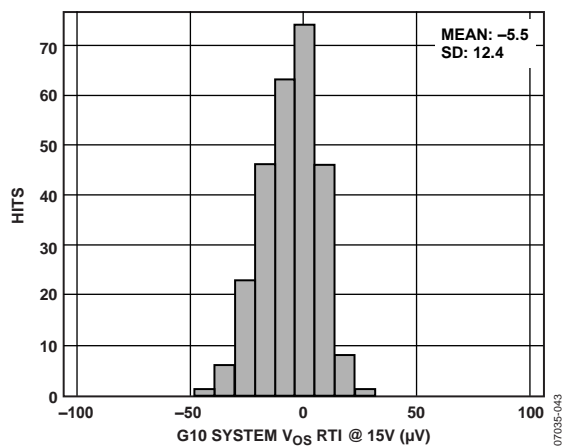


図 3. 入力オフセット電圧(Typ)の分布(G = 10)

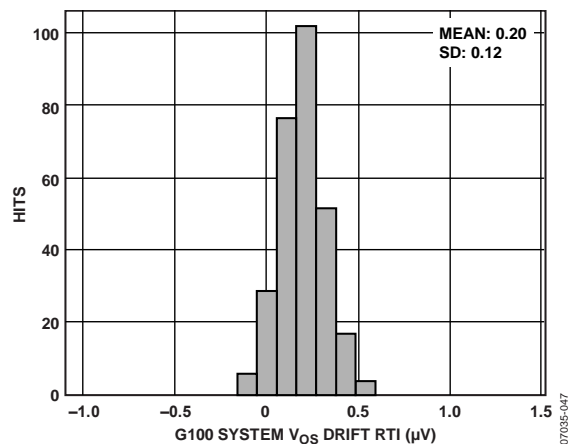


図 6. 入力電圧オフセット・ドリフト(Typ)の分布(G = 100)

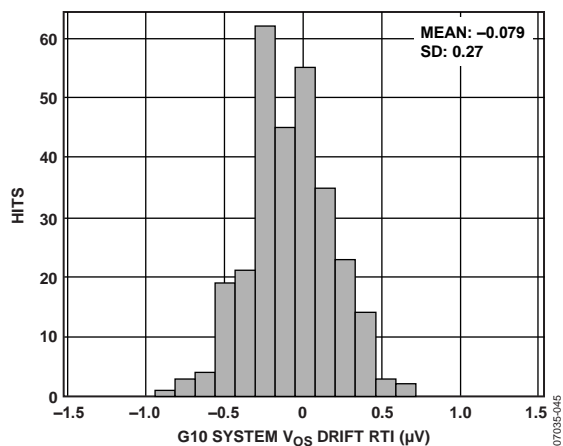


図 4. 入力電圧オフセット・ドリフト(Typ)の分布(G = 10)

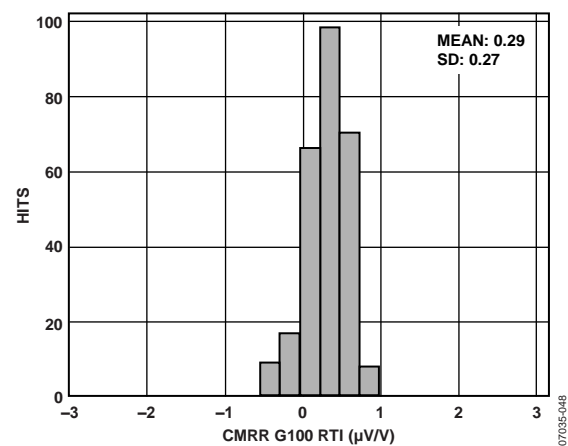


図 7. CMRR(Typ)の分布(G = 100)

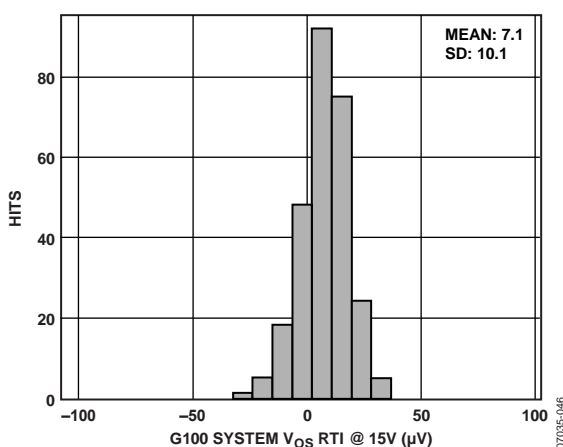


図 5. 入力オフセット電圧(Typ)の分布(G = 100)

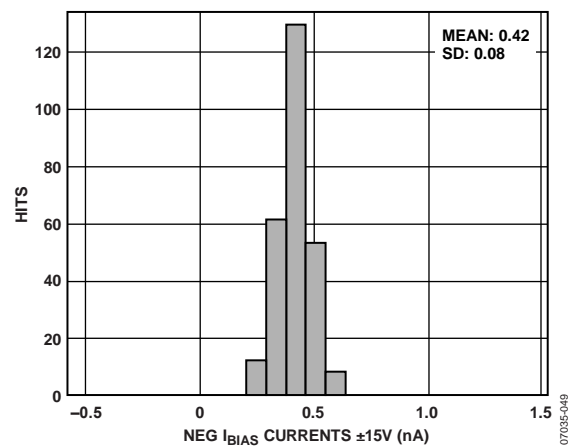


図 8. 入力バイアス電流(Typ)の分布

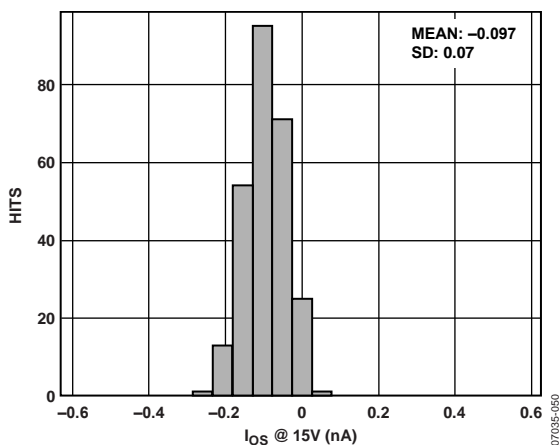


図 9.入力オフセット電流(Typ)の分布

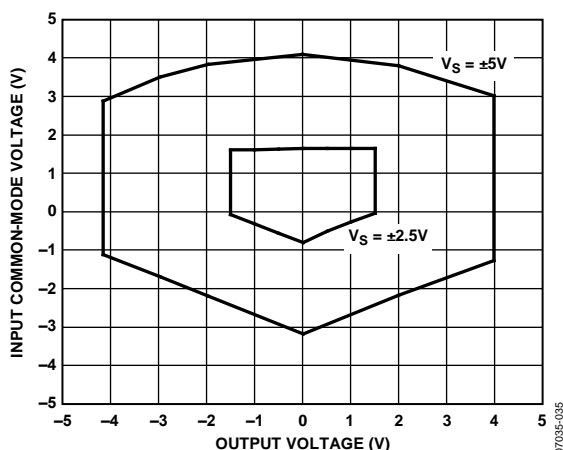


図 12.入力同相モード電圧対出力電圧
 $V_S = \pm 2.5\text{ V}$ 、 $\pm 5\text{ V}$; $G = 100$

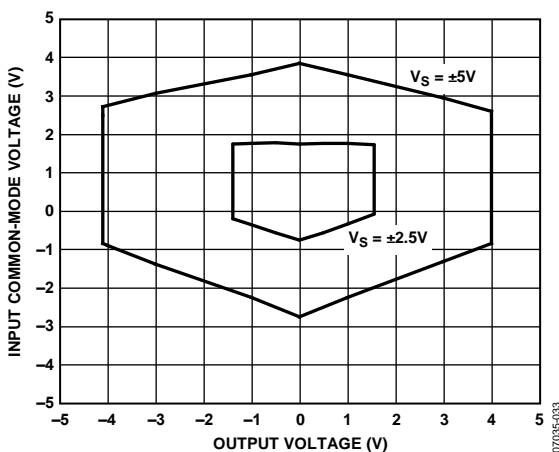


図 10.入力同相モード電圧対出力電圧
 $V_S = \pm 2.5\text{ V}$ 、 $\pm 5\text{ V}$; $G = 10$

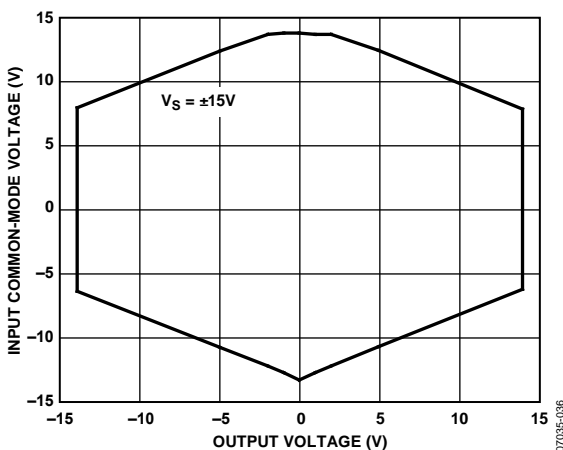


図 13.入力同相モード電圧対出力電圧
 $V_S = \pm 15\text{ V}$ 、 $G = 100$

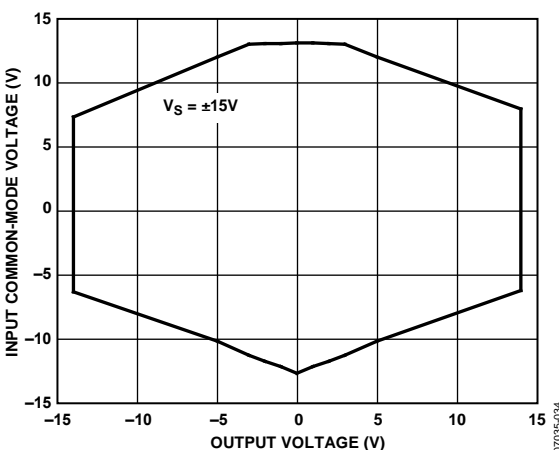


図 11.入力同相モード電圧対出力電圧
 $V_S = \pm 15\text{ V}$ 、 $G = 10$

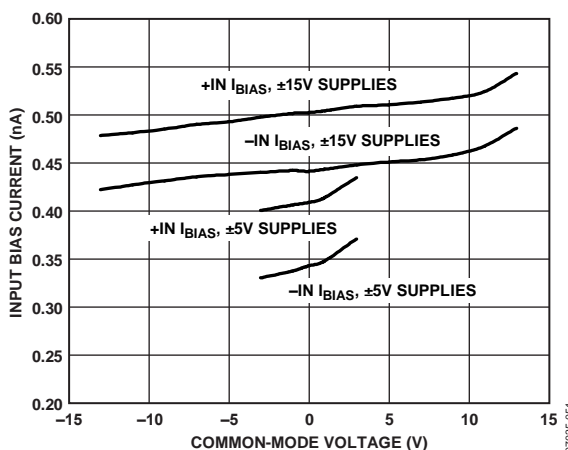


図 14.入力バイアス電流対同相モード電圧

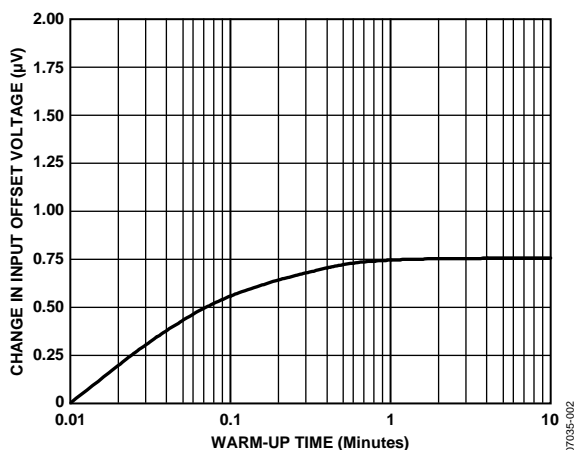


図 15. 入力オフセット電圧変化対ウォームアップ時間

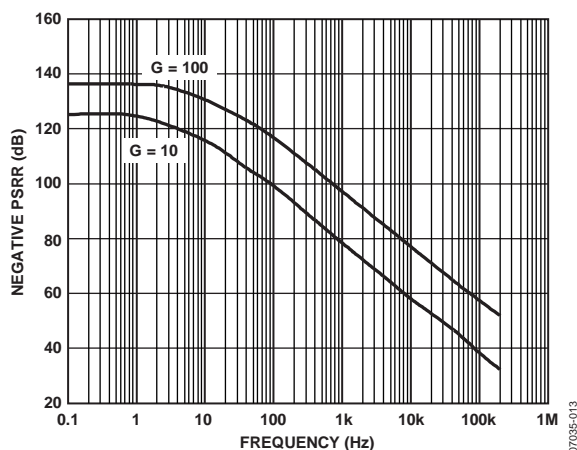


図 18. 負 PSRR の周波数特性

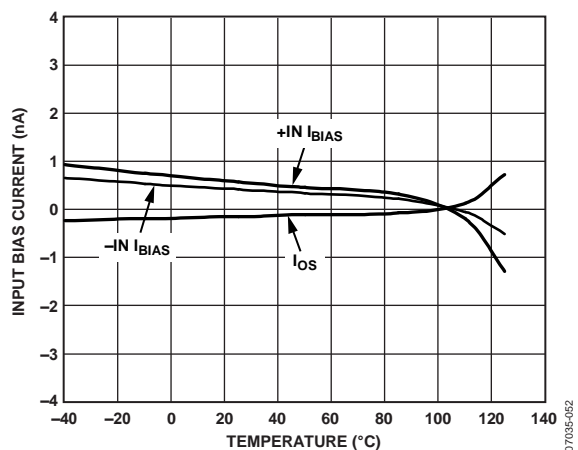


図 16. 入力バイアス電流とオフセット電流の温度特性

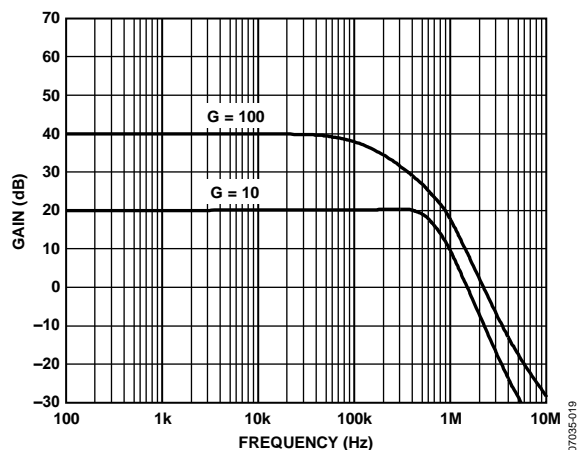


図 19. ゲインの周波数特性

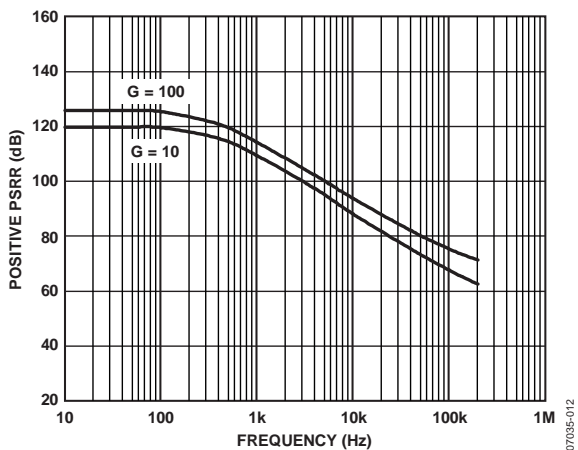


図 17. 正 PSRR の周波数特性、RTI

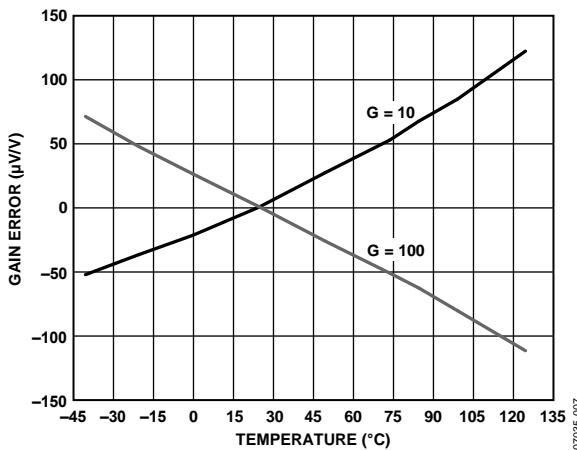


図 20. ゲイン誤差の温度特性

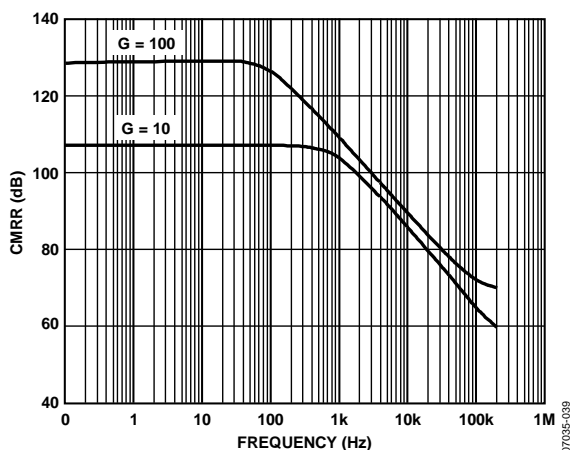


図 21. CMRR の周波数特性、RTI

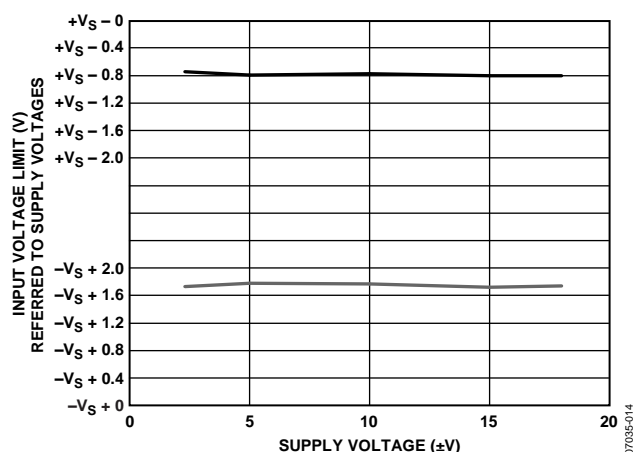


図 24. 入力電圧リミット値対電源電圧

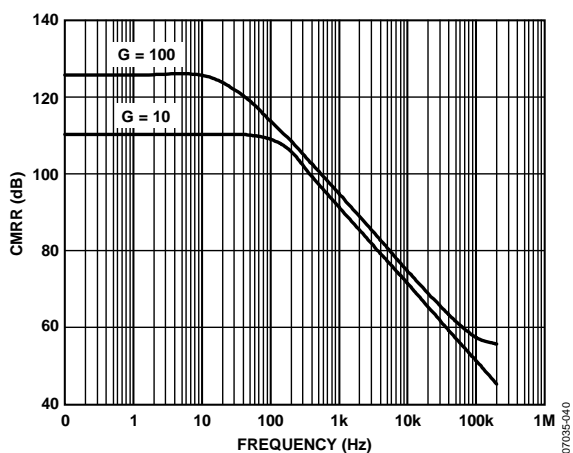


図 22. CMRR の周波数特性、RTI、1 kΩ ソース不平衡

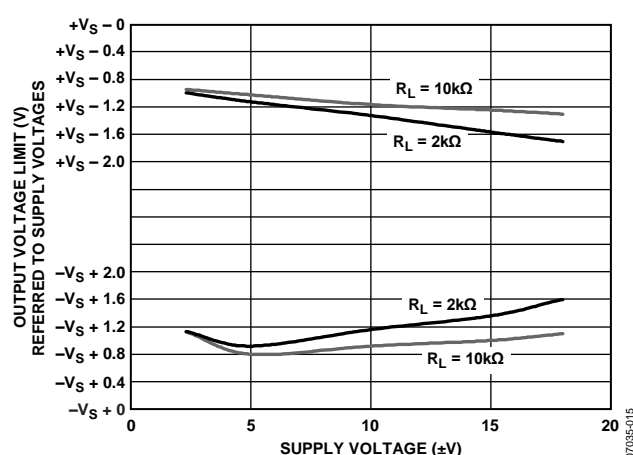


図 25. 出力電圧振幅対電源電圧

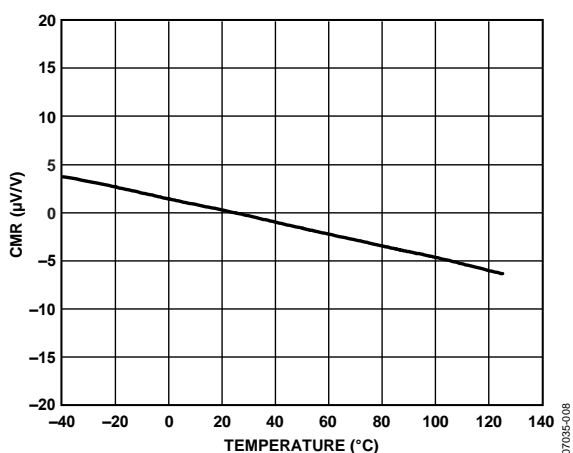


図 23. CMR の温度特性

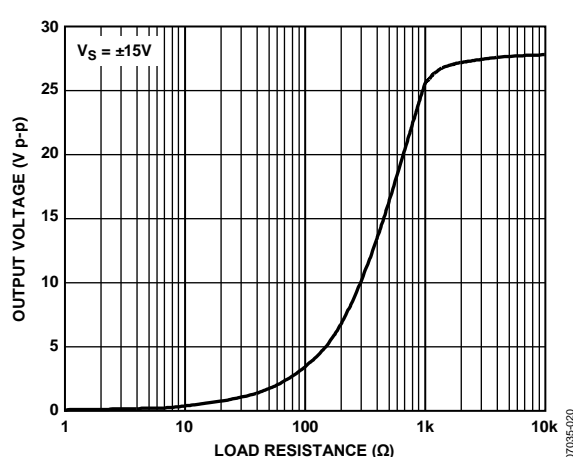


図 26. 出力電圧振幅対負荷抵抗

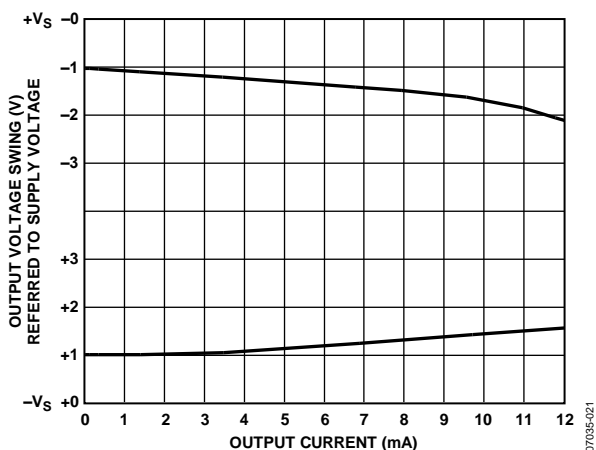


図 27.出力電圧振幅対出力電流、G = 1

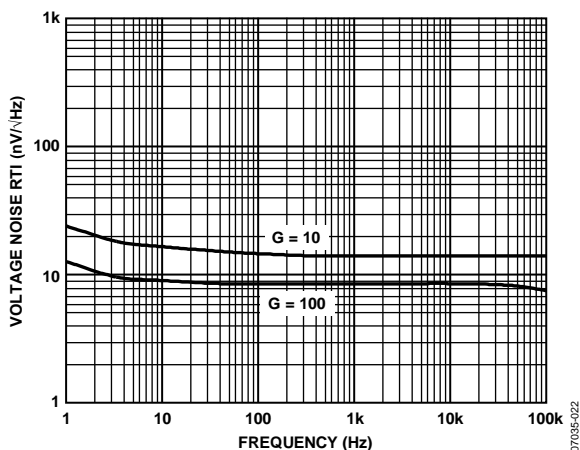


図 30.電圧ノイズ・スペクトル密度の周波数特性

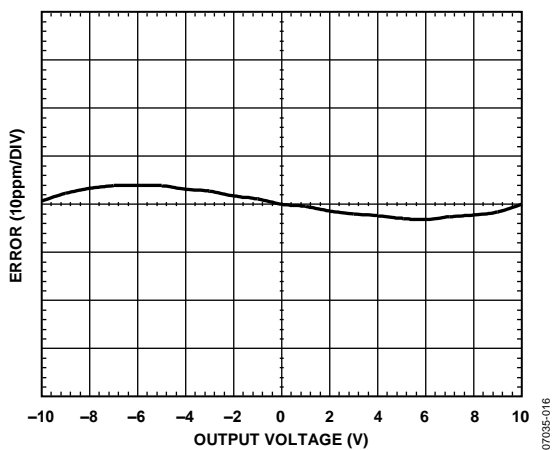


図 28.ゲインの非直線性、G = 10、 $R_L = 10\text{ k}\Omega$

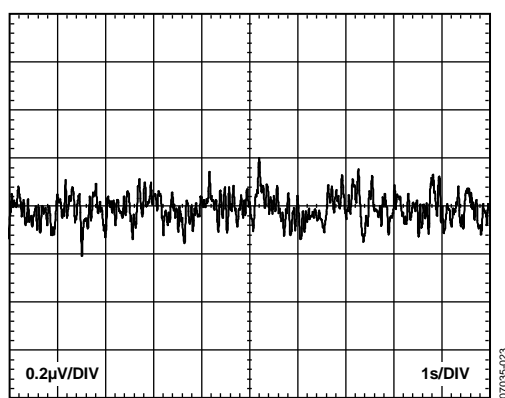


図 31.0.1 Hz~10 Hz の RTI 電圧ノイズ、G=10

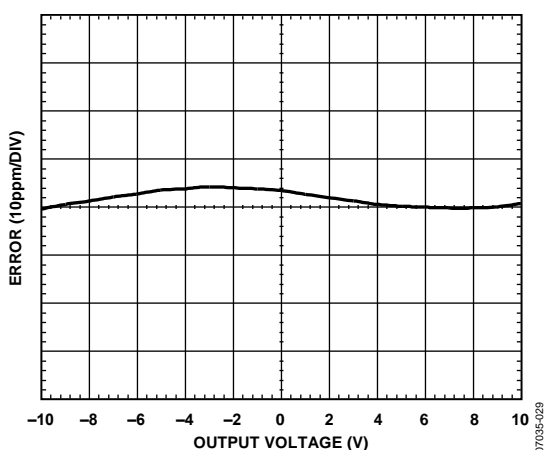


図 29.ゲインの非直線性、G = 100、 $R_L = 10\text{ k}\Omega$

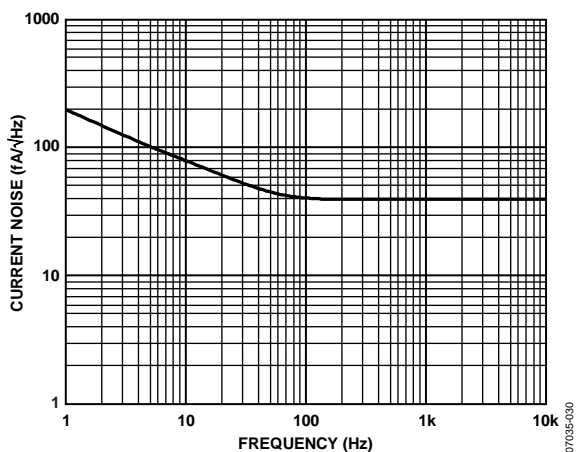


図 32.電流ノイズ・スペクトル密度の周波数特性

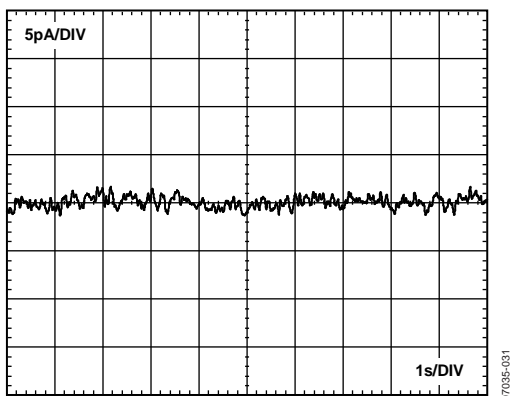


図 33.0.1 Hz~10 Hz の電流ノイズ

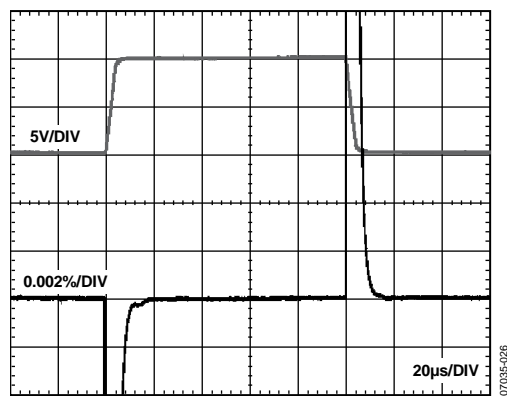


図 36.大信号パルス応答とセトリング・タイム(G = 100)

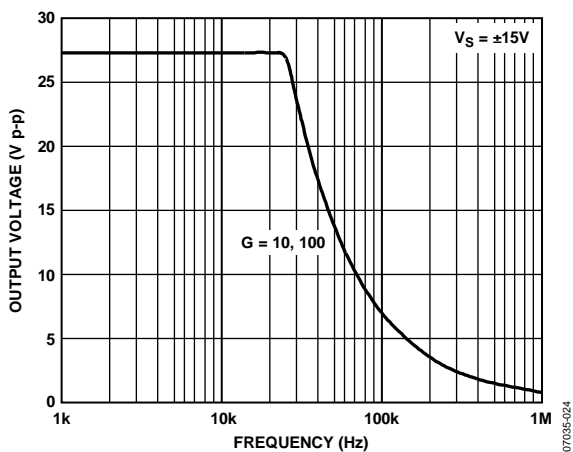


図 34.大信号周波数応答

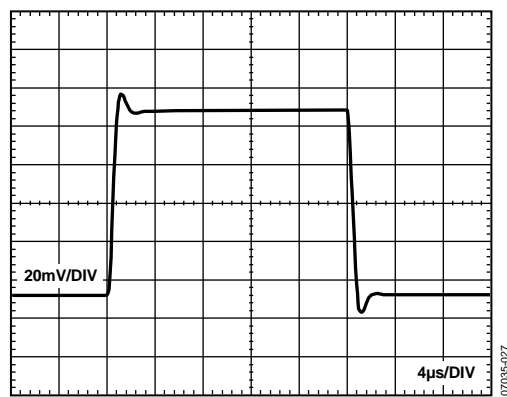


図 37.小信号応答、G = 10、 $R_L = 2\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$

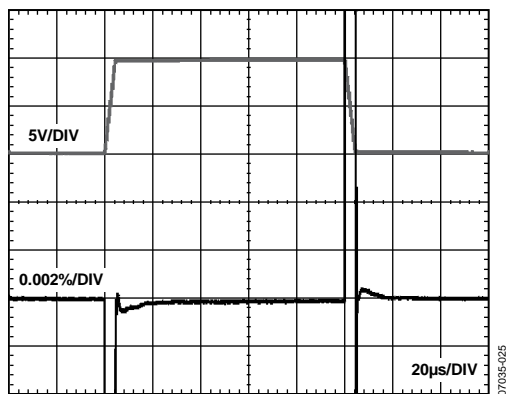


図 35.大信号パルス応答とセトリング・タイム(G = 10)

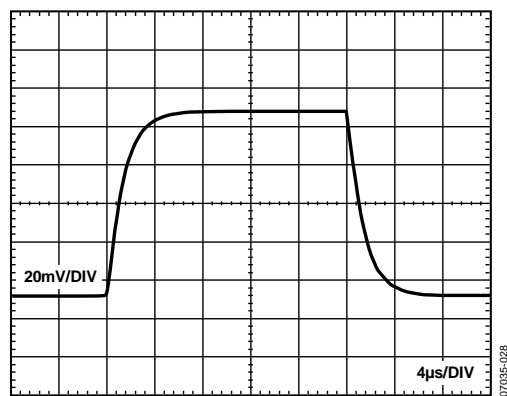


図 38.小信号応答、G = 100、 $R_L = 2\text{ k}\Omega$ 、 $C_L = 100\text{ pF}$

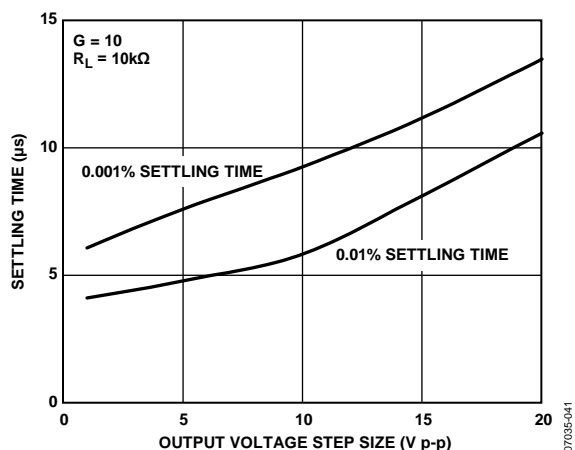


図 39.セトリング・タイム対ステップ・サイズ、 $G = 10$

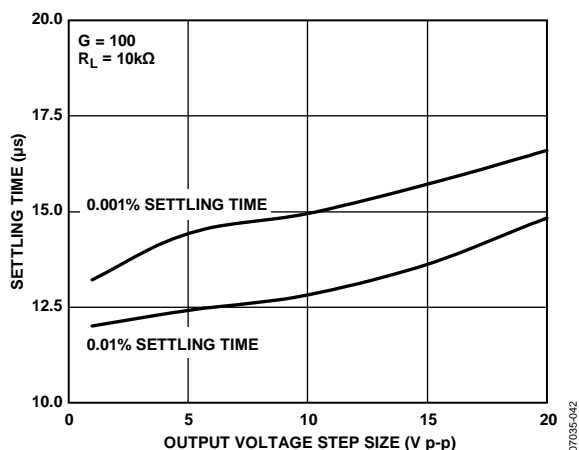


図 40.セトリング・タイム対ステップ・サイズ、 $G = 100$

動作原理

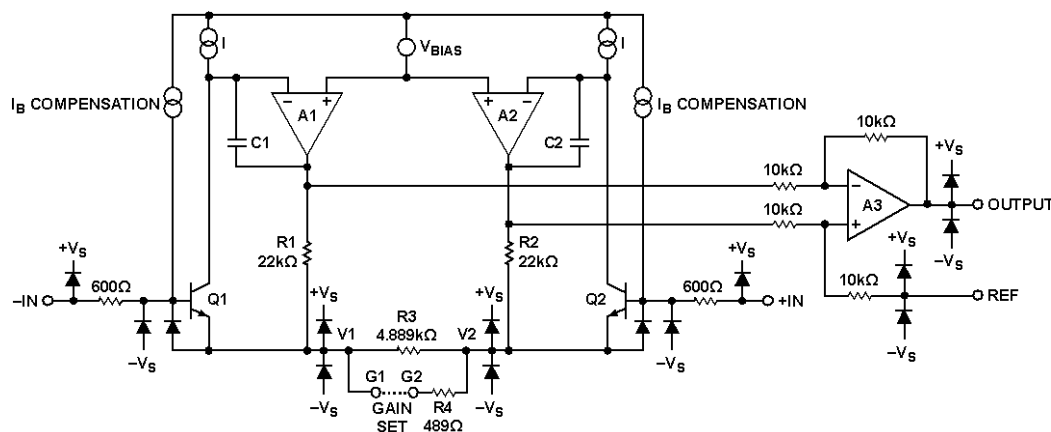


図 41.簡略化した回路図

アーキテクチャ

AD8228 は、従来型の 3 個のオペアンプ回路を採用しています。この回路には、差動増幅を行うプリアンプと、それに続く同相モード電圧を除去するディファレンス・アンプの 2 つのステージがあります。図 41 に AD8228 の簡略化した回路図を示します。

最初のステージは、A1 アンプと A2 アンプ、Q1 入力トランジスタと Q2 入力トランジスタ、R1～R4 の抵抗から構成されています。A1、R1、Q1 から構成される帰還ループにより、負入力電圧で確実に V1 電圧が固定のダイオード電圧降下だけ低くなるようになっています。同様に、V2 は正入力より固定のダイオード電圧降下だけ低く維持されます。このため、差動入力電圧の増幅結果が R3 (ゲイン・ピン解放時)または R3||R4 (ゲイン・ピン短絡時)に加えられます。この抵抗を流れる電流は R1 抵抗と R2 抵抗にも流れるため、A2 出力と A1 出力との間に増幅された差動信号が発生します。増幅された差動信号に加えて、ダイオード電圧降下分だけシフトした元の同相モード信号も存在することに注意してください。

2 番目のステージは、A3 と 4 本の 10 kΩ 抵抗から構成されるディファレンス・アンプになっています。このステージは、増幅差動信号から同相モード信号を除去するために設けてあります。

AD8228 は外付け抵抗に依存しません。高精度回路の DC 性能の多くは、抵抗のマッチング精度に依存します。AD8228 の抵抗は、厳密に一致するようにデザインされています。各デバイスの抵抗はレーザー・トリムされ、マッチング精度がテストされています。AD8228 ではこのトリムとテストを行っているため、ゲイン・ドリフト、同相モード除去比、ゲイン誤差などの仕様の高精度を保証することができます。

ゲインの設定

AD8228 は、外付け部品なしでゲイン= 10 またはゲイン= 100 に設定することができます。ピン 2 とピン 3 を解放にするとゲイン= 10 が、ピン 2 とピン 3 を接続すると、ゲイン= 100 が、それぞれ設定されます(図 42 参照)。

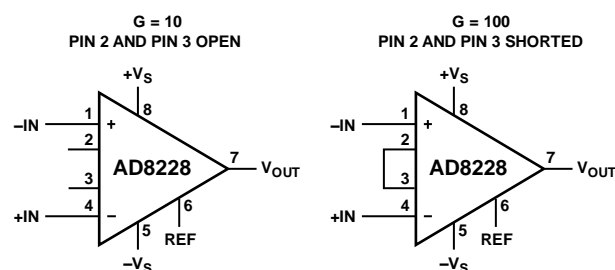


図 42.ゲインの設定

ピン 2 とピン 3 を解放したときの伝達関数は、

$$V_{OUT} = 10 \times (V_{IN+} - V_{IN-}) + V_{REF}$$

ピン 2 とピン 3 を接続したときの伝達関数は、

$$V_{OUT} = 100 \times (V_{IN+} - V_{IN-}) + V_{REF}$$

同相モード入力電圧範囲

AD8228 の 3 オペアンプ・アーキテクチャをゲインに使用して、同相モード電圧を除去しています。このため、AD8228 の内部ノードを増幅された信号と同相モード信号の組み合わせが通過します。この組み合わせ信号は、各々の入力信号と出力信号が存在しない場合でも、電圧電源により制限することができます。図 10 ～ 図 13 に、種々の出力電圧と電源電圧に対する許容同相モード入力電圧範囲を示します。

リファレンス・ピン

AD8228 の出力電圧は、リファレンス・ピンの電位を基準にして発生されます。これは、出力信号を正確に電源の中央レベルにオフセットさせるときには便利です。例えば、電圧源を REF ピンに接続して、AD8228 が単電源の ADC とインターフェースできるように、出力をレベル・シフトさせることができます。REF ピンは、ESD ダイオードにより保護されているため、 $+V_S$ または $-V_S$ を 0.3 V 以上超えることはできません。

最適性能を得るためには、REF ピンのソース・インピーダンスは $1\ \Omega$ 以下にする必要があります。図 41 に示すように、リファレンス・ピン REF に $10\ \text{k}\Omega$ 抵抗の片端を接続します。REF ピンのこの $10\ \text{k}\Omega$ 抵抗にさらにインピーダンスを追加すると、正入力に接続された信号が増幅されることになります。 R_{REF} を大きくしたときの増幅率は次式で計算されます。

$$\frac{2 \times (10\ \text{k}\Omega + R_{REF})}{20\ \text{k}\Omega + R_{REF}}$$

正信号パスだけが増幅され、負信号パスは影響を受けません。この不均衡な増幅により、アンプの CMRR 性能が低下します。

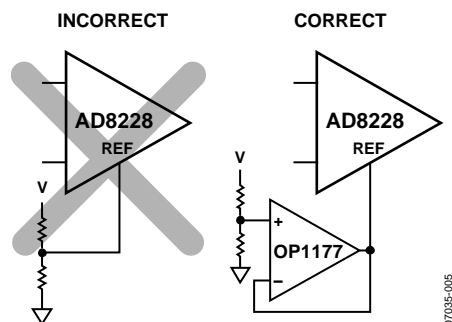


図 43. Driving the リファレンス電圧

レイアウト

AD8228 は高精度デバイスです。PCB レベルで最適性能を確実にするため、ボード・レイアウトのデザインは注意深く行う必要があります。AD8228 のピンは、この作業に役立つため論理的に配置されています。

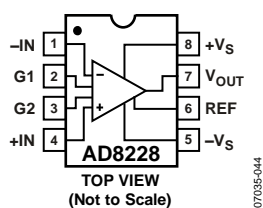


図 44. ピン配置図

同相モード除去比の周波数特性

広い範囲の周波数に対して高い CMRR を持つ AD8228 の利点の 1 つは、電源ノイズとその高調波のような外乱に対する耐性が一般的な計装アンプより優れていることです。AD8228 のピン配置は、ボード・デザインで優れたレイアウトによるこの性能の利点を利用できるようにデザインされています。

レイアウトが良くないと、差動信号が計装アンプに到達する前に、同相モード信号が差動信号に変換されてしまうことがあります。このような変換は、一方の入力パスの周波数応答が他方の入力パスの周波数応答と異なる場合に発生します。CMRR を全周波数で高く維持するためには、各パスの入力ソース・インピーダンスと容量を一致させる必要があります。入力パスのその他のソース抵抗(たとえば入力保護機能)は計装アンプ入力に近い位置に配置して、PCB パターンからの寄生容量の影響を小さくする必要があります。

ゲイン設定ピンでの寄生容量も、CMRR の周波数特性に影響を与えます。ゲイン設定ピンに部品を使用する場合(たとえば、スイッチまたはジャンパ線)、寄生容量をできるだけ小さくするように部品を選ぶ必要があります。

電源

安定な DC 電圧を使って、計装アンプに電源を供給する必要があります。電源ピンのノイズは性能に悪影響を与えることがあります。PSRR 性能カーブの詳細については、図 17 と図 18 のセクションを参照してください。

$0.1\ \mu\text{F}$ のコンデンサは、各電源ピンのできるだけ近くに配置する必要があります。図 45 に示すように、 $10\ \mu\text{F}$ のタンタル・コンデンサはデバイスから離れたところに接続することができます。多くの場合、このコンデンサは他の高精度 IC と共用することができます。

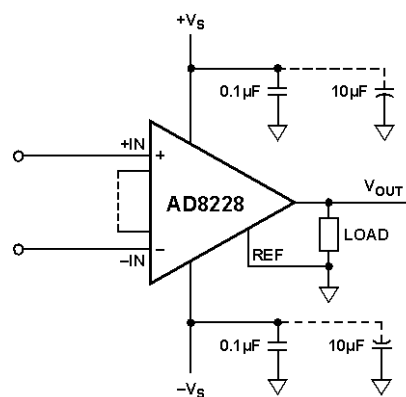


図 45. 近くのグラウンドを基準とする電源デカップリング、REF、出力

リファレンス

AD8228 の出力電圧は、リファレンス・ピンの電位を基準にして発生されます。REF を適切な近くのグラウンドに接続するように注意してください。

入力バイアス電流のリターン・パス

AD8228 の入力バイアス電流には、グラウンドへのリターン・パスが必要です。熱電対のように信号源がリターン電流パスを持っていない場合には、図 46 に示すように設けてやる必要があります。

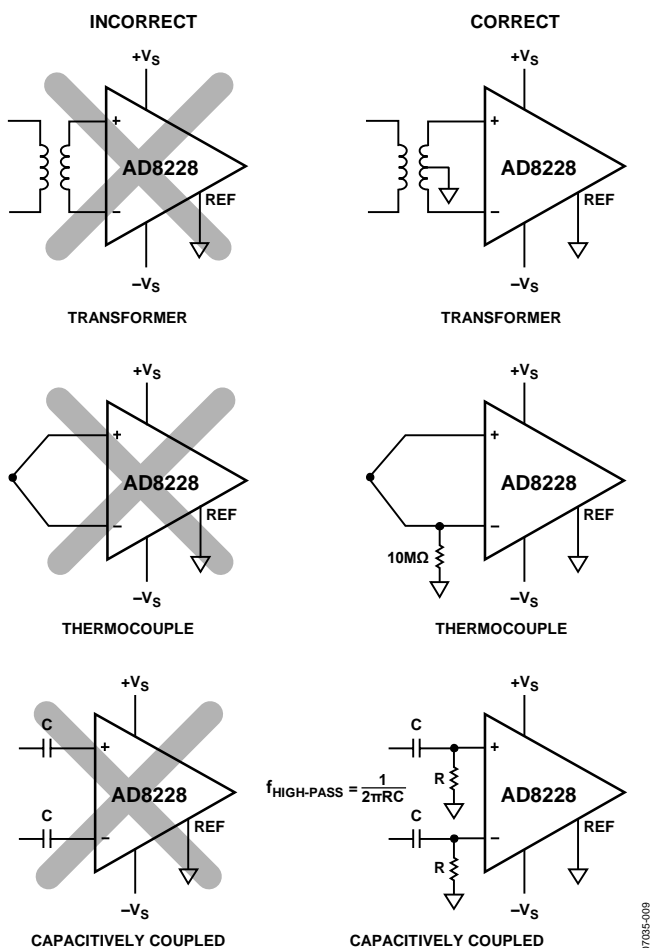


図 46. IBIAS パスの形成

入力保護

AD8228 のすべてのピンは、ESD に対して保護されています(人体モデル 1 kV)。さらに、入力構造により、電源を約 3.5 V 超えた DC 過負荷状態を許容しています。

電源レールを超える入力電圧

大きい入力電圧に対しては、外付け抵抗を各入力に直列に接続して、過負荷時の電流を制限する必要があります。AD8228 では、連続 6 mA の電流を安全に処理することができます。制限抵抗は次式で計算できます。

$$R_{LIMIT} \geq \frac{V_{IN} - V_{SUPPLY}}{6 \text{ mA}} - 600 \Omega$$

心臓細動除去器のように AD8228 に非常に大きな過負荷電圧が入力されるアプリケーションの場合には、外付け直列抵抗と、BAV199L、FJH1100、または SP720 のような低リーク・ダイオード・クランプを使う必要があります。

G = 100 の場合の大きな差動電圧

ゲイン= 100 で動作する場合、差動入力電圧が大きくなると、6 mA を超える電流が入力に流入します。+IN と -IN との間の電圧が 5 V を超えると、この状態が発生します。これは、いずれの極性の差動電圧でも発生します。

各入力に直列に入力保護抵抗を接続すると、最大許容差動電圧を大きくすることができます。各保護抵抗の値は次式で求めることができます。

$$R_{PROTECT} = (V_{DIFF_MAX} - 5 \text{ V}) / 6 \text{ mA}$$

無線周波の干渉(RFI)

強い RF 信号が存在するアプリケーションでアンプが使われる場合には、RF の整流がしばしば問題になります。外乱が小さい DC オフセット電圧として現れることがあります。高周波信号は、計装アンプの入力にローパス RC 回路を接続して除去することができます(図 47 参照)。このフィルタは、次式の関係を使って入力信号の帯域幅を制限します。

$$\text{フィルタ周波数}_{DIFF} = \frac{1}{2\pi R(2C_D + C_C)}$$

$$\text{フィルタ周波数}_{CM} = \frac{1}{2\pi RC_C}$$

ここで、 $C_D \geq 10 C_C$ 。

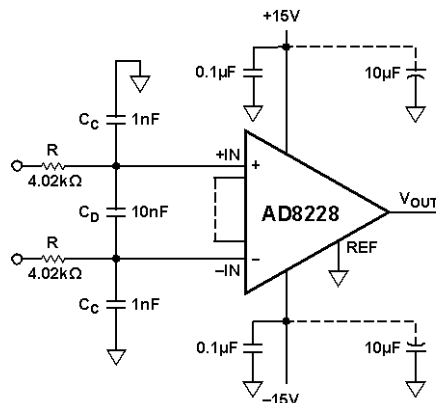


図 47. RFI の除去

C_D は差動信号に有効で、 C_C は同相信号に有効です。R と C_C の値は、RFI を小さくするように選択する必要があります。正側入力の $R \times CC$ と負側入力の $R \times CC$ との不一致は、AD8228 の CMRR の性能を低下させます。 C_C の値より 1 桁大きい C_D の値を使うと、不一致の影響は小さくなるので、性能が改善されます。

アプリケーション情報

差動駆動

図 48 に、AD8228 の差動出力の構成方法を示します。この回路の利点は、DC 差動精度がオペアンプまたは抵抗でなく、AD8228 に依存することです。この回路は、リファレンス電圧に対する出力電圧を AD8228 が正確に制御できることを利用しています。差動出力の理論式は、

$$V_{DIFF_OUT} = V_{OUT+} - V_{OUT-} = \text{ゲイン} \times (V_{IN+} - V_{IN-})$$

オペアンプの DC 性能と抵抗マッチングにより、同相モード出力の DC 精度が決まりますが、同相モード誤差が信号・チェーン内の次のデバイスで除去されるため、これらの誤差は一般にシステムの全体精度に影響を与えません。同相モード出力の理論式は、

$$V_{CM_OUT} = \frac{V_{OUT+} + V_{OUT-}}{2} = V_{REF}$$

最適 AC 性能を得るためには、少なくとも 3 MHz のゲイン帯域幅積と 2 V/μs のスルー・レートをもちオペアンプの使用が推奨されます。

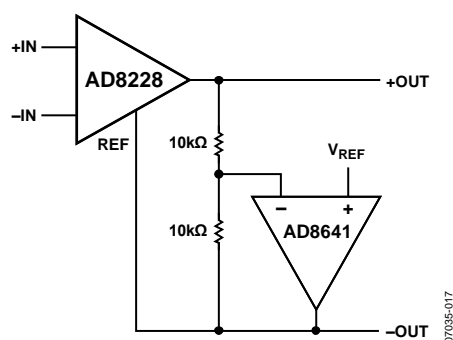


図 48. オペアンプを使用した差動出力

高精度ストレイン・ゲージ

AD8228 は低いオフセットと広範囲な周波数で高い CMRR を持つため、ブリッジ計測に対して優れた候補になっています。図 49 に示すように、ブリッジをアンプ入力に直接接続することができます。

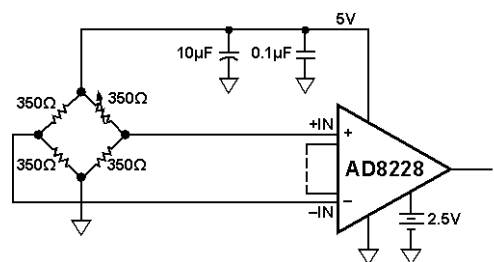


図 49. 高精度ストレイン・ゲージ

差動 ADC の駆動

図 50 に、AD8228 を使った差動 ADC の駆動方法を示します。AD8228 は、オペアンプと 2 本の抵抗により差動駆動用に構成することができます。510 Ω の抵抗と 2200 pF のコンデンサを使って、一般的な SAR コンバータのスイッチド・キャパシタ・フロントエンドから発生するスイッチング過渡電圧から計装アンプを隔離します。ADC とアンプとの間のこれらの部品により、142 kHz のフィルタも形成され、折り返し防止フィルタとノイズ除去フィルタとして機能します。この構成の利点は、専用の ADC ドライバより少ない消費電力で済むことです。AD8641 の消費電力は 200 μA であり、2 本の 10 kΩ 抵抗を流れる電流は、フル出力電圧で 250 μA です。

AD7688 を使用すると、この構成は優れた DC 性能と 71 dB の THD (10 kHz 入力) を実現します。優れた歪み性能を必要とするアプリケーションでは、ADA4941-1 や ADA4922-1 などの専用 ADC ドライバの使用が推奨されます。

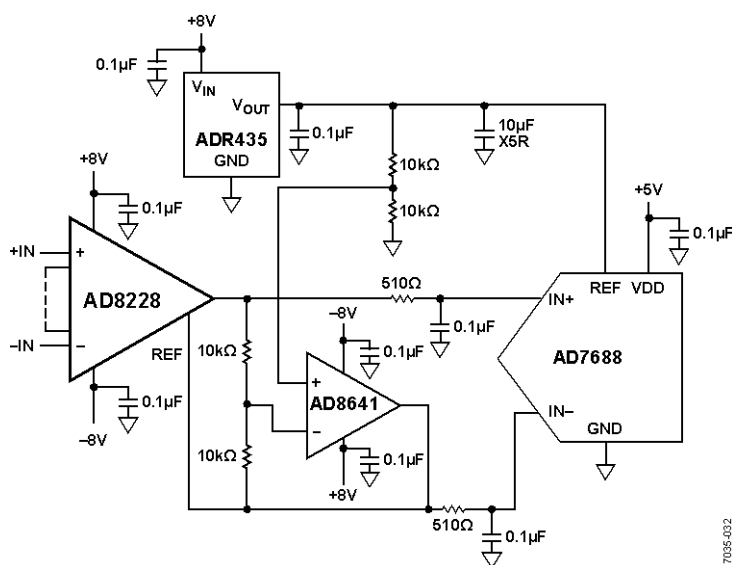
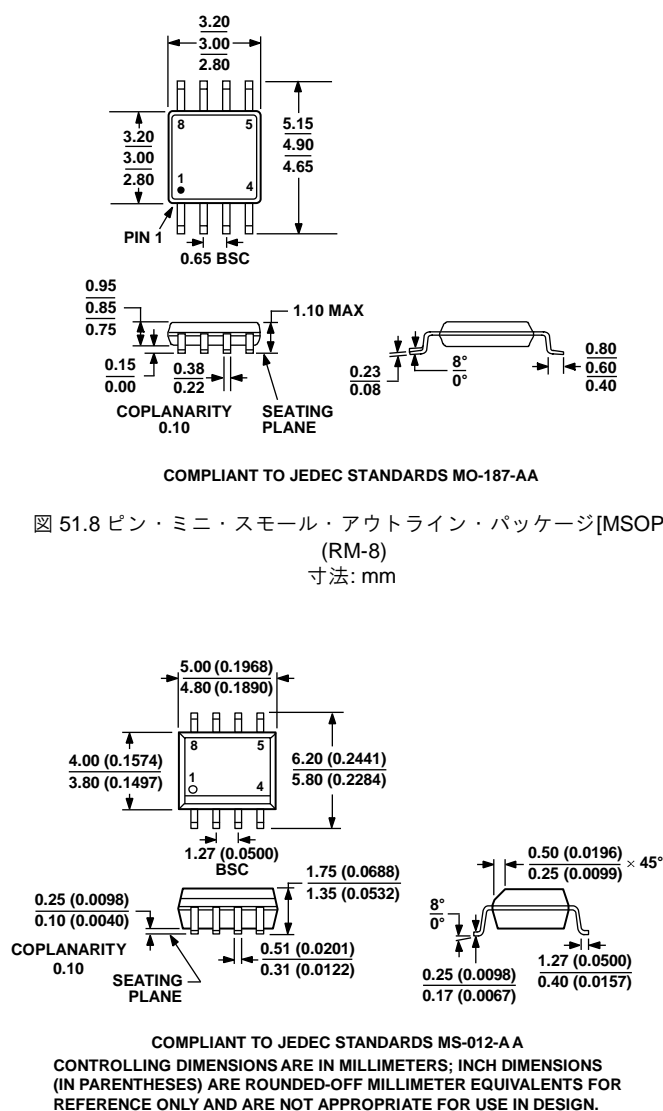


図 50. 差動 ADC の駆動

外形寸法



オーダー・ガイド

Model	Temperature Range	Package Description	PackageOption	Branding
AD8228ARMZ ¹	-40°C to +85°C	8-Lead MSOP	RM-8	Y16
AD8228ARMZ-RL ¹	-40°C to +85°C	8-Lead MSOP, 13" Tape and Reel	RM-8	Y16
AD8228ARMZ-R7 ¹	-40°C to +85°C	8-Lead MSOP, 7" Tape and Reel	RM-8	Y16
AD8228ARZ ¹	-40°C to +85°C	8-Lead SOIC_N	R-8	
AD8228ARZ-RL ¹	-40°C to +85°C	8-Lead SOIC_N, 13" Tape and Reel	R-8	
AD8228ARZ-R7 ¹	-40°C to +85°C	8-Lead SOIC_N, 7" Tape and Reel	R-8	
AD8228BRMZ ¹	-40°C to +85°C	8-Lead MSOP	RM-8	Y1M
AD8228BRMZ-RL ¹	-40°C to +85°C	8-Lead MSOP, 13" Tape and Reel	RM-8	Y1M
AD8228BRMZ-R7 ¹	-40°C to +85°C	8-Lead MSOP, 7" Tape and Reel	RM-8	Y1M
AD8228BRZ ¹	-40°C to +85°C	8-Lead SOIC_N	R-8	
AD8228BRZ-RL ¹	-40°C to +85°C	8-Lead SOIC_N, 13" Tape and Reel	R-8	
AD8228ARZ-R7 ¹	-40°C to +85°C	8-Lead SOIC_N, 7" Tape and Reel	R-8	

¹ Z = RoHS 準拠製品