

AD8057/AD8058

特長

低価格シングル(AD8057)およびデュアル(AD8058)

高速

- 325 MHzの -3 dB帯域幅($G = +1$)
- 1000 V/msスルーレート
- 28 MHzまでのゲイン平坦性: 0.1 dB

低ノイズ

7 nV/√Hz

低消費電力

+5 Vでの電源電流5.4 mA(Typ値)/アンプ

低歪み

-85 dBc @ 5 MHz, $R_L = 1\text{ k}$

3 V ~ 12 Vの広い電源電圧範囲

小型パッケージ

- AD8057: SOIC-8およびSOT-23-5
- AD8058: SOIC-8および μ SOIC

アプリケーション

画像処理

DVD/CD

光ダイオードのプリアンプ

A/Dドライバ

産業用カメラ

フィルタ

概要

AD8057 (シングル)とAD8058 (デュアル)は、非常に低価格の高性能アンプです。価格と性能がバランスしているため、多くのアプリケーションに適しています。AD8057とAD8058を使用すると、特殊アンプの多様性を評価する煩雑さをなくすことができます。

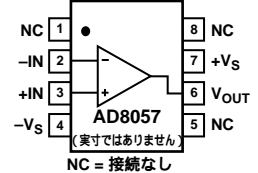
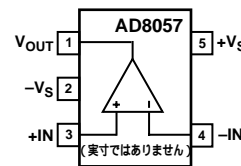
AD8057とAD8058は、通常は電流帰還アンプでしか得られない帯域幅とスルーレートを持っている電圧帰還アンプです。AD8057とAD8058は、低静止電流と3 V ~ 12 Vと広い電源電圧範囲を持つ低消費電力アンプであり、ハイエンド・ビデオ・システムで要求されるノイズ性能と歪み性能、および高速アンプでは得ることが難しいDC性能パラメータを持っています。

AD8057とAD8058は、標準のSOIC、ナロー幅のSOT-23-5 (AD8057)、 μ SOIC (AD8058)の各パッケージで供給しています。これらのアンプは、工業用温度範囲 -40 ~ +85 で仕様が保証されています。

接続図(上面図)

SOT-23-5(RT-5)

SO-8(SOIC)



RM-8(μ SOIC)

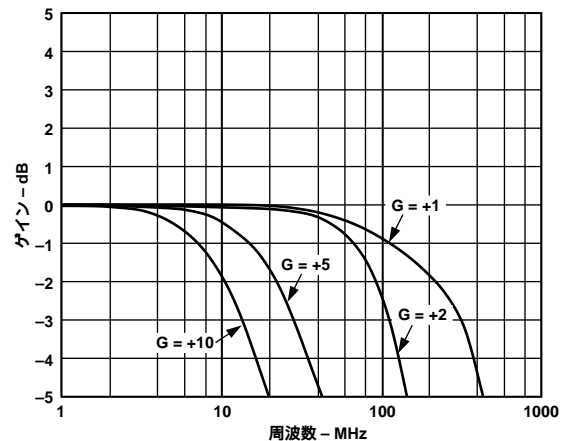
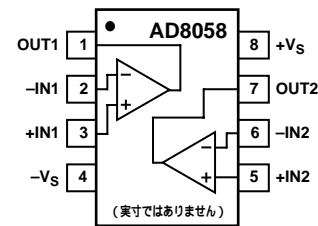


図1. 小信号周波数応答

アナログ・デバイセズ社が提供する情報は正確で信頼できるものを期していますが、当社はその情報の利用、また利用したことにより引き起こされる第三者の特許または権利の侵害に関して一切の責任を負いません。さらにアナログ・デバイセズ社の特許または特許の権利の使用を許諾するものでもありません。

AD8057/AD8058 仕様

(特に指定がない限り、 $T_A = +25$ 、 $V_S = \pm 5\text{ V}$ 、 $R_L = 100$ 、 $R_F = 0$ 、ゲイン=+1)

パラメータ	条件	AD8057/AD8058			単位
		Min	Typ	Max	
ダイナミック性能					
- 3 dB帯域幅	$G = +1$, $V_O = 0.2\text{ V p-p}$		325		MHz
	$G = -1$, $V_O = 0.2\text{ V p-p}$		95		MHz
	$G = +1$, $V_O = 2\text{ V p-p}$		175		MHz
平坦性0.1 dBでの帯域幅	$G = +1$, $V_O = 0.2\text{ V p-p}$		30		MHz
スルーレート	$G = +1$, $V_O = 2\text{ V}$ ステップ, $R_L = 2\text{ k}$		850		V/ μs
	$G = +1$, $V_O = 4\text{ V}$ ステップ, $R_L = 2\text{ k}$		1150		V/ μs
0.1%までのセトリング時間	$G = +2$, $V_O = 2\text{ V}$ ステップ		30		ns
ノイズ/高調波性能					
全高調波歪み	$f_c = 5\text{ MHz}$, $V_O = 2\text{ V p-p}$, $R_L = 1\text{ k}$		- 85		dBc
	$f_c = 20\text{ MHz}$, $V_O = 2\text{ V p-p}$, $R_L = 1\text{ k}$		- 62		dBc
SFDR	$f = 5\text{ MHz}$, $V_O = 2\text{ V p-p}$, $R_L = 150$		- 68		dB
三次干渉	$f = 5\text{ MHz}$, $V_O = \pm 2.0\text{ V p-p}$		- 35		dBm
出力間クロストーク	$f = 5\text{ MHz}$, $G = +2$		- 60		dB
入力電圧ノイズ	$f = 100\text{ kHz}$		7		nV/ $\sqrt{\text{Hz}}$
入力電流ノイズ	$f = 100\text{ kHz}$		0.7		pA/ $\sqrt{\text{Hz}}$
差動ゲイン誤差	NTSC, $G = +2$, $R_L = 150$		0.01		%
	NTSC, $G = +2$, $R_L = 1\text{ k}$		0.02		%
差動位相誤差	NTSC, $G = +2$, $R_L = 150$		0.15		Degree
	NTSC, $G = +2$, $R_L = 1\text{ k}$		0.01		Degree
過負荷リカバリ	$V_{IN} = 200\text{ mV p-p}$, $G = +1$		30		ns
DC性能					
入力オフセット電圧			1	5	mV
	$T_{MIN} - T_{MAX}$		2.5		mV
入力オフセット電圧ドリフト			3		$\mu\text{V/}$
入力バイアス電流			0.5	2.0	μA
	$T_{MIN} - T_{MAX}$		3.0		μA
入力オフセット電流				0.75	$\pm\ \mu\text{A}$
オープン・ループ・ゲイン	$V_O = \pm 2.5\text{ V}$, $R_L = 2\text{ k}$	50	55		dB
	$V_O = \pm 2.5\text{ V}$, $R_L = 150$	50	52		dB
入力特性					
入力抵抗			10		M Ω
入力容量	+ Input		2		pF
入力同相モード電圧範囲	$R_L = 1\text{ k}$	- 4.0		+ 4.0	$\pm\text{ V}$
同相除去比	$V_{CM} = \pm 2.5\text{ V}$	48	60		dB
出力特性					
出力電圧振幅	$R_L = 2\text{ k}$	- 4.0		+ 4.0	V
	$R_L = 150$	- 3.7		+ 3.7	V
容量性負荷駆動	30%オーバーシュート		30		pF
電源					
動作範囲		± 1.5	± 5.0	± 2.5	V
AD8057の静止電流			6.0	6.5	mA
AD8058の静止電流			14.0	15	mA
電源変動除去比	$V_S = \pm 5\text{ V} \sim \pm 1.5\text{ V}$	54	59		dB

仕様は予告無く変更されることがあります。

AD8057/AD8058

仕様(特に指定がない限り、 $T_A = +25$ 、 $V_S = +5V$ 、 $R_L = 100$ 、 $R_F = 0$ 、ゲイン= +1)

パラメータ	条件	AD8057/AD8058			単位
		Min	Typ	Max	
ダイナミック性能					
3 dB帯域幅	$G = +1$ 、 $V_O = 0.2V_{pp}$		300		MHz
	$G = +1$ 、 $V_O = 2V_{pp}$		155		MHz
平坦性0.1 dBでの帯域幅	$V_O = 0.2V_{pp}$		28		MHz
スルーレート	$G = +1$ 、 $V_O = 2V$ ステップ、 $R_L = 2k$		700		V/ μs
0.1%までのセトリング時間	$G = +2$ 、 $V_O = 2V$ ステップ		35		ns
ノイズ/高調波性能					
全高調波歪み	$f_c = 5MHz$ 、 $V_O = 2V_{pp}$ 、 $R_L = 1k$		-75		dBc
	$f_c = 20MHz$ 、 $V_O = 2V_{pp}$ 、 $R_L = 1k$		-54		dBc
出力間クロストーク	$f = 5MHz$ 、 $G = +2$		-60		dB
入力電圧ノイズ	$f = 100kHz$		7		nV/ \sqrt{Hz}
入力電流ノイズ	$f = 100kHz$		0.7		pA/ \sqrt{Hz}
差動ゲイン誤差	NTSC、 $G = +2$ 、 $R_L = 150$		0.05		%
	NTSC、 $G = +2$ 、 $R_L = 1k$		0.05		%
差動位相誤差	NTSC、 $G = +2$ 、 $R_L = 150$		0.10		Degree
	NTSC、 $G = +2$ 、 $R_L = 1k$		0.02		Degree
DC性能					
入力オフセット電圧			1	5	mV
	T_{MIN} - T_{MAX}		2.5		mV
入力オフセット電圧ドリフト			3		$\mu V/$
入力バイアス電流			0.5	2.0	μA
	T_{MIN} - T_{MAX}		3.0		μA
入力オフセット電流				0.75	μA
オープン・ループ・ゲイン	$V_O = \pm 1.25V$ 、 $R_L = 2k$	50	55		dB
	$V_O = \pm 1.25V$ 、 $R_L = 150$	50	52		dB
入力特性					
入力抵抗			10		M Ω
入力容量	+ Input		2		pF
入力同相モード電圧範囲	$R_L = 1k$		0.9 ~ 3.4		$\pm V$
同相除去比	$V_{CM} = \pm 2.5V$	48	60		dB
出力特性					
出力電圧振幅	$R_L = 2k$		0.9 ~ 4.1		V
	$R_L = 150$		1.2 ~ 3.8		V
容量性負荷駆動	30%オーバーシュート		30		pF
電源					
動作範囲		± 1.5		± 2.5	V
AD8057の静止電流			5.4	5.8	mA
AD8058の静止電流			13.5	14	mA
電源変動除去比	$V_S = \pm 2.5V \sim \pm 1.5V$	54	58		dB

仕様は予告無く変更されることがあります。

AD8057/AD8058

絶対最大定格¹

電源電圧	12.6 V
内部消費電力 ²	
スモール・アウトライン・パッケージ(R)	0.8 W
SOT-23-5パッケージ	0.5 W
μ SOICパッケージ	0.6 W
入力電圧(同相)	$\pm V_S$
差動入力電圧	± 4.0 V
出力短絡時間	消費電力ディレーティング曲線を参照
保存温度範囲(R)	- 65 ~ + 125
動作温度範囲(Aグレード)	- 40 ~ + 85
リード温度範囲(ハンダ付10秒)	+ 300

注

¹ 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くことはデバイスの信頼性に影響を与えます。

² 仕様は自然空冷のデバイスに対して規定します。

8ピンSOICパッケージ:	$\theta_{JA} = 160$ /W
5ピンSOT-23-5パッケージ:	$\theta_{JA} = 240$ /W
8ピン μ SOICパッケージ:	$\theta_{JA} = 200$ /W

最大消費電力

安全に消費できるAD8057/AD8058の最大電力は、接合温度の上昇により制限されます。接合温度が長時間 + 175 を超えるとデバイスは故障することがあります。AD8057/AD8058は内部で短絡保護を行っていますが、全ての条件に対して、最大接合温度(+ 150)を超えないという保証はありません。

正常動作を保証するためには、最大消費電力ディレーティング曲線を参照する必要があります。

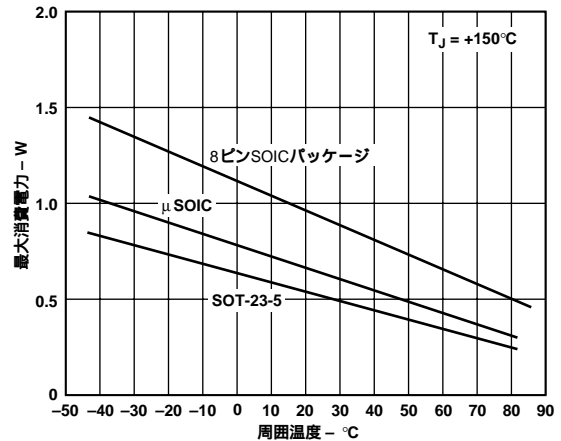


図2. 最大消費電力と温度の関係

オーダー・ガイド

モデル	温度範囲	パッケージ	パッケージ・オプション	ブランド・コード
AD8057AR	- 40 ~ + 85	8ピンナロー幅SOIC	SO-8	標準
AD8057ART	- 40 ~ + 85	5ピンナロー幅SOIC	RT-5 (SOT-23-5)	H7A
AD8058AR	- 40 ~ + 85	8ピンナロー幅SOIC	SO-8	標準
AD8058ARM	- 40 ~ + 85	8ピン μ SOIC	RM-08	H8A

注意

ESD(静電放電)の影響を受けやすいデバイスです。4000 Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されことなく放電されることもあります。このAD8057/AD8058には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電にさらされたデバイスには回復不能な損傷が残ることもあります。したがって、性能低下や機能喪失を避けるために、適切なESD予防措置をとるようお奨めします。



代表的な性能特性 AD8057/AD8058

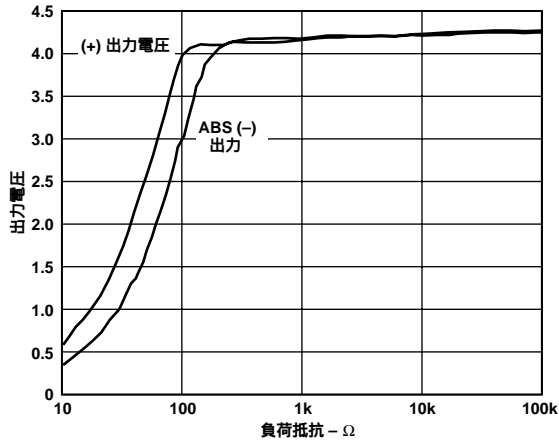


図3. 出力振幅と負荷抵抗の関係

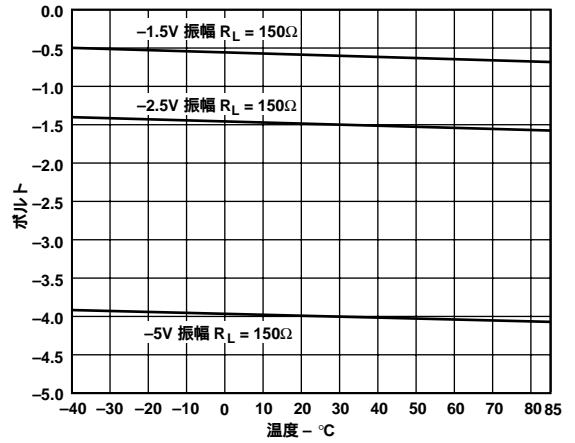


図6. 負出力電圧振幅と温度の関係

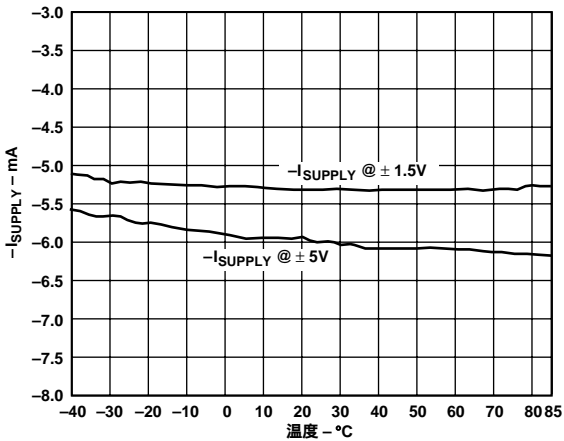


図4. $-I_{\text{SUPPLY}}$ と温度の関係

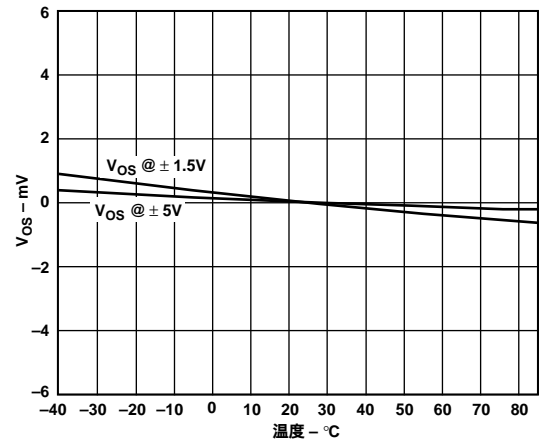


図7. V_{OS} と温度の関係

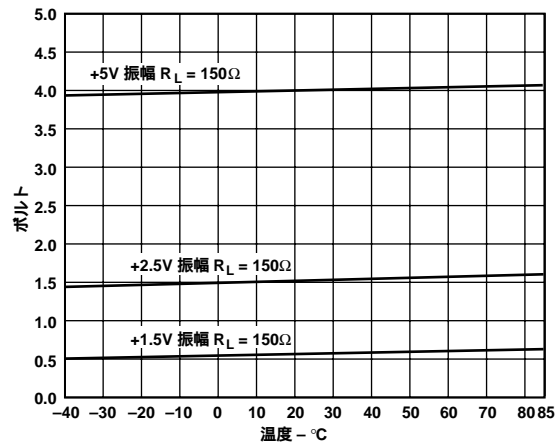


図5. 正出力電圧振幅と温度の関係

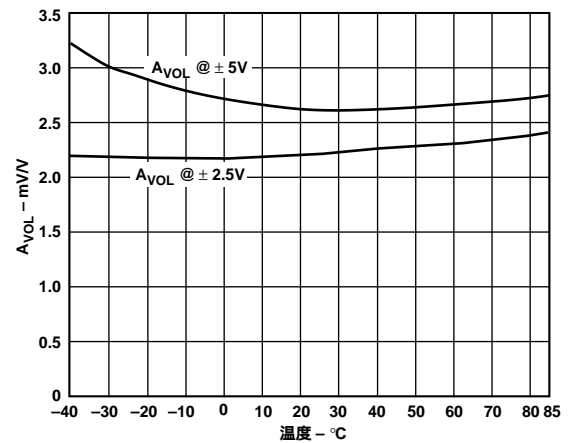


図8. オープン・ループ・ゲインと温度の関係

AD8057/AD8058 代表的な性能特性

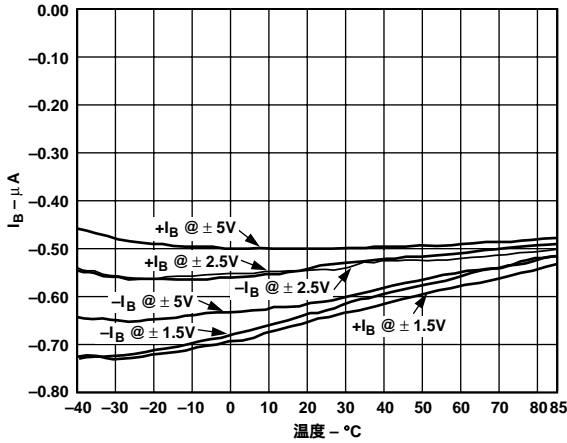


図9. 入力バイアス電流と温度の関係

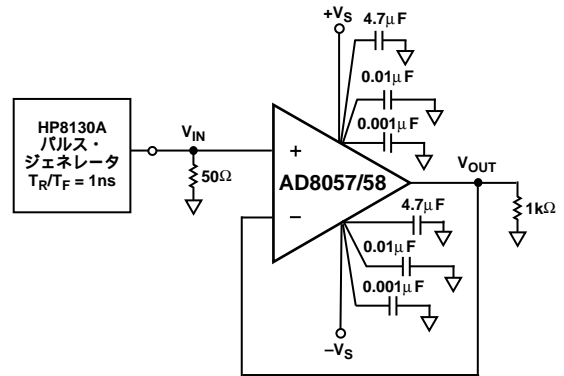


図12. 図13と図14のテスト回路 $G = +1, R_L = 1k$

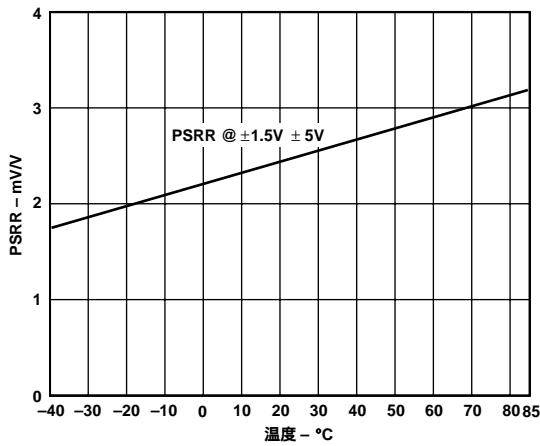


図10. PSRRと温度の関係

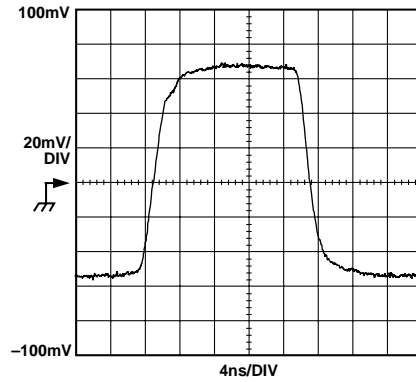


図13. 小信号ステップ応答 $G = +1, R_L = 1k, V_S = \pm 5V$

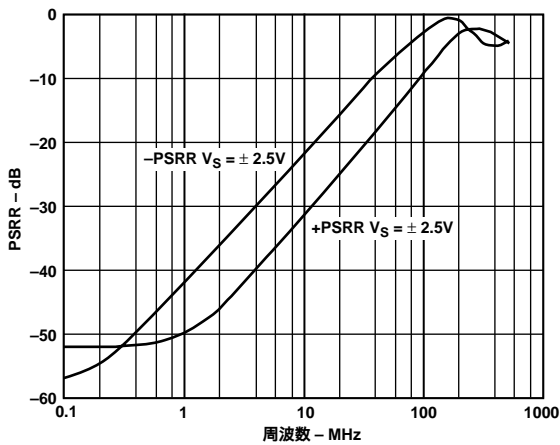


図11. \pm PSRRと周波数の関係

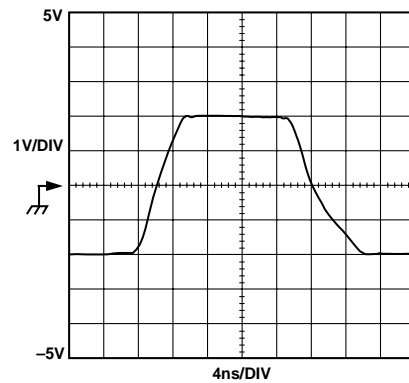


図14. 大信号ステップ応答 $G = +1, R_L = 1k, V_S = \pm 5.0V$

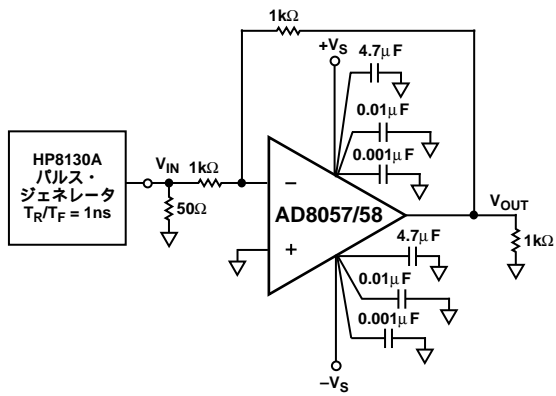


図15. 図16と図17のテスト回路 $G = -1, R_L = 1\text{ k}$

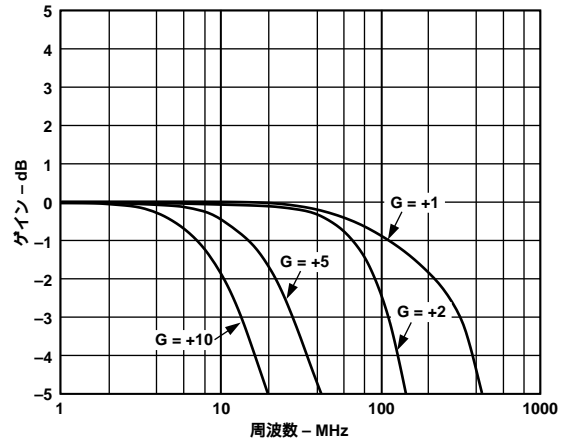


図18. 小信号周波数応答、 $V_{OUT} = 0.2\text{ V p-p}$

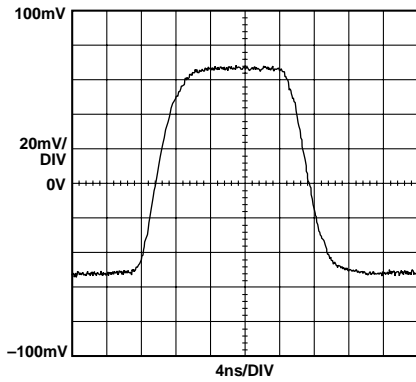


図16. 小信号ステップ応答 $G = -1, R_L = 1\text{ k}$

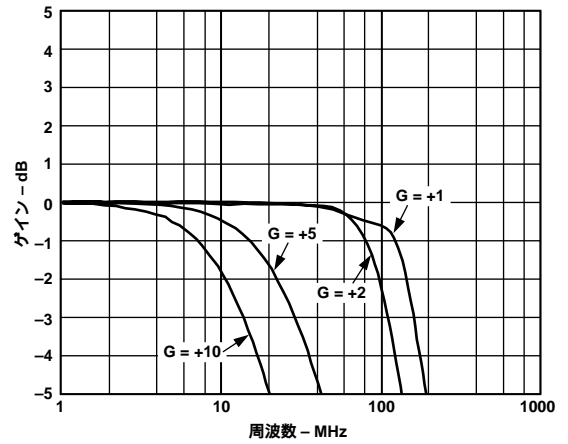


図19. 大信号周波数応答、 $V_{OUT} = 2\text{ V p-p}$

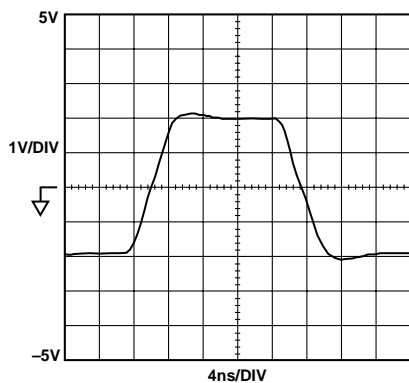


図17. 大信号ステップ応答 $G = -1, R_L = 1\text{ k}$

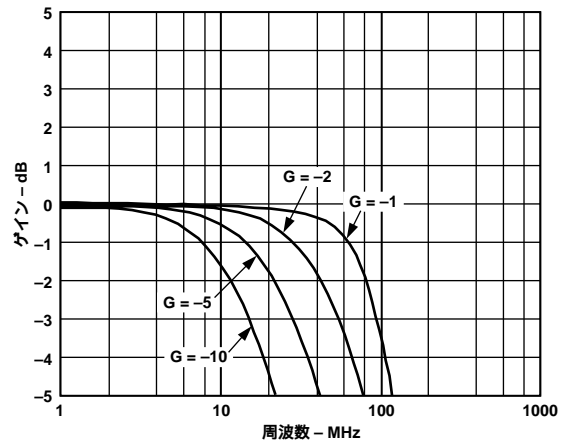


図20. 大信号周波数応答

AD8057/AD8058

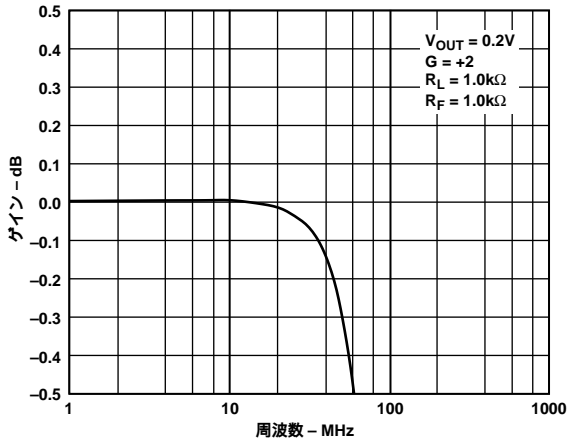


図21. 0.1 dB平坦性 $G = +2$

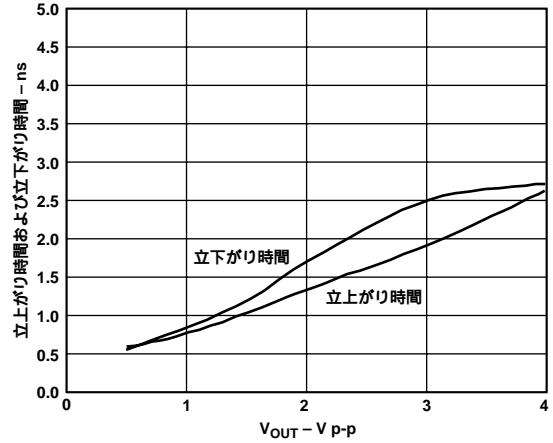


図24. 立上がり時間および立下がり時間と V_{OUT} の関係、 $G = +1$ 、 $R_L = 1k$ 、 $R_F = 0$

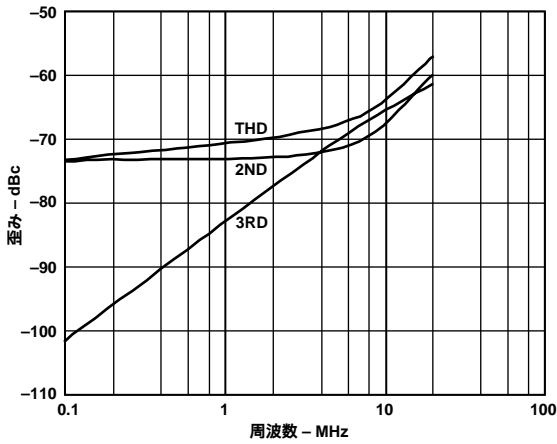


図22. 歪みと周波数の関係、 $R_L = 150$

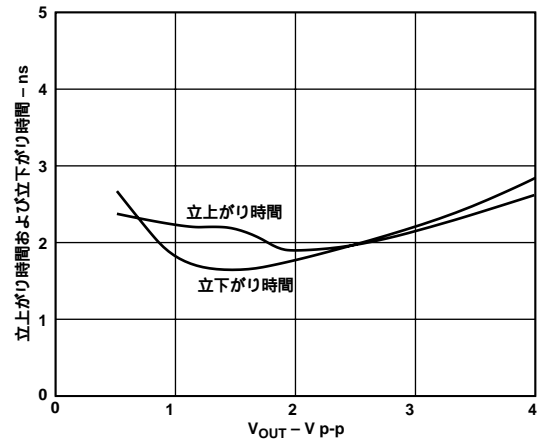


図25. 立上がり時間および立下がり時間と V_{OUT} の関係、 $G = +2$ 、 $R_L = 100$ 、 $R_F = 402$

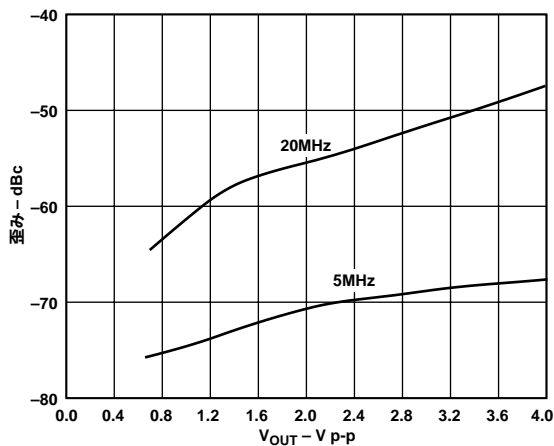


図23. 歪みと V_{OUT} の関係@ 20MHz、5MHz、 $R_L = 150$ 、 $V_S = \pm 5.0V$

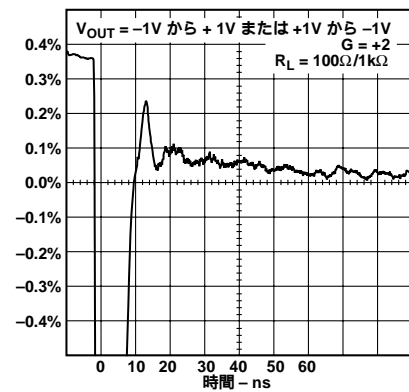


図26. セットリング時間

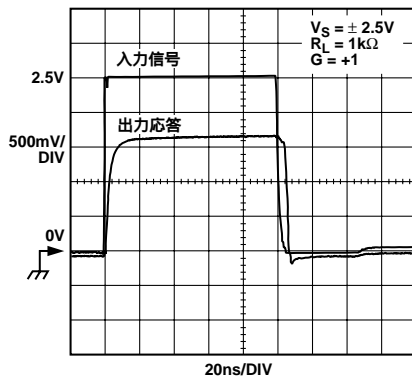


図27. 入力過負荷リカバリ、 $V_S = \pm 2.5V$

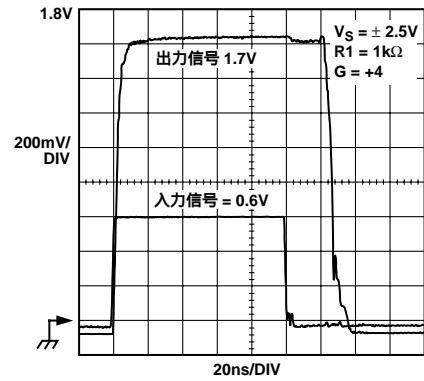


図30. 出力過負荷リカバリ、 $V_S = \pm 2.5V$

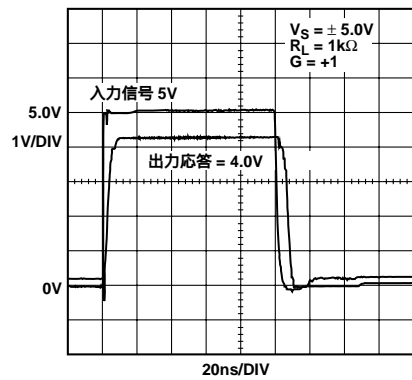


図28. 出力過負荷リカバリ、 $V_S = \pm 5.0V$

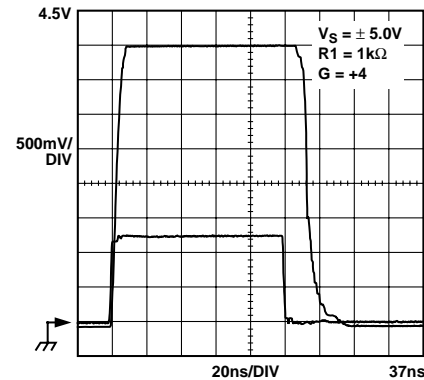


図31. 出力過負荷リカバリ、 $V_S = \pm 5.0V$

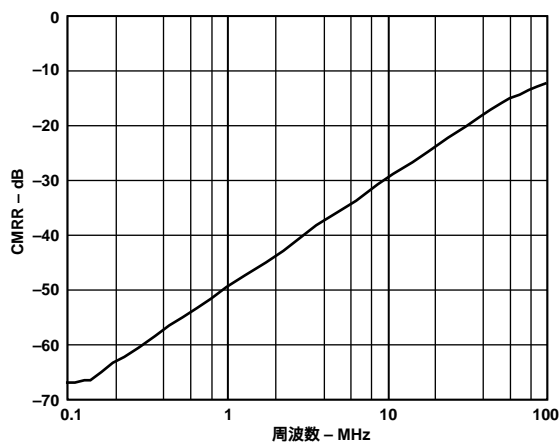


図29. CMRRと周波数の関係

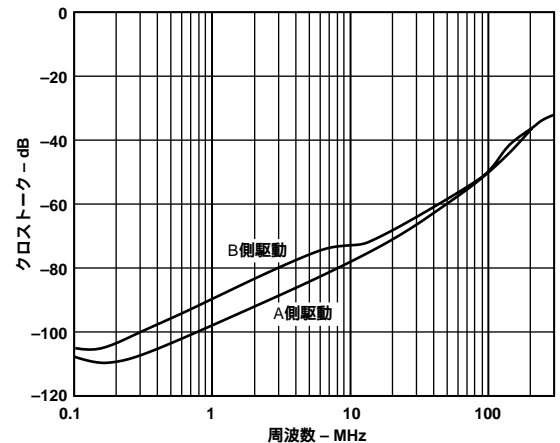


図32. クロストーク(出力間)と周波数の関係

AD8057/AD8058

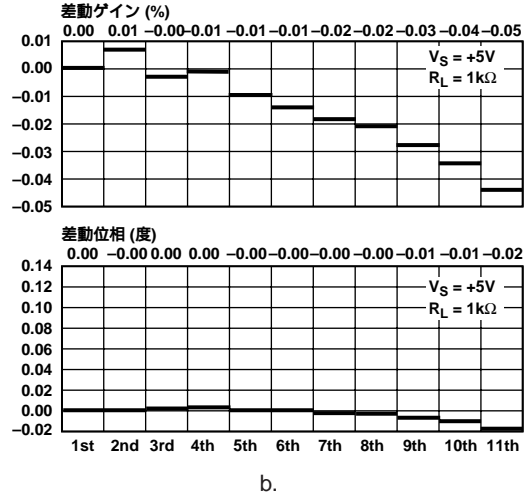
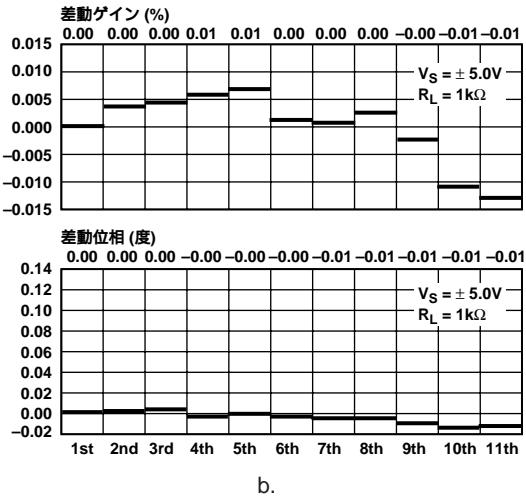
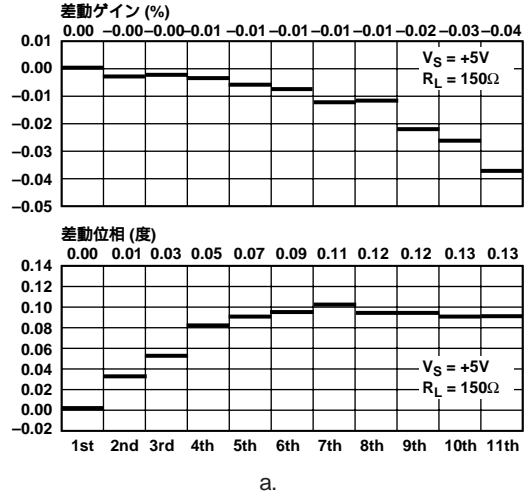
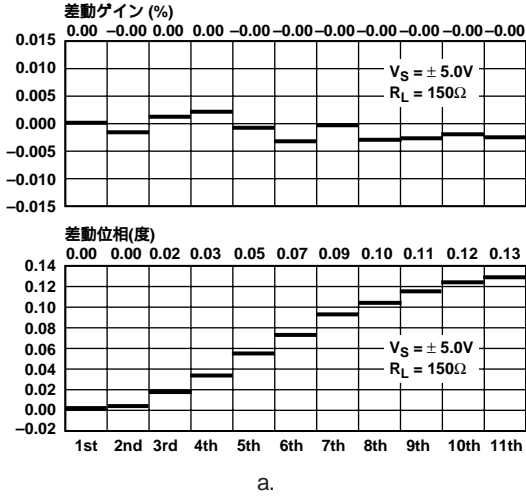


図33. 一方の端子に負荷(150)を接続した差動ゲインおよび差動位相(ビデオ・オペアンプの場合)

図35. 差動ゲインおよび差動位相 a. $R_L = 150$ b. $R_L = 1k$

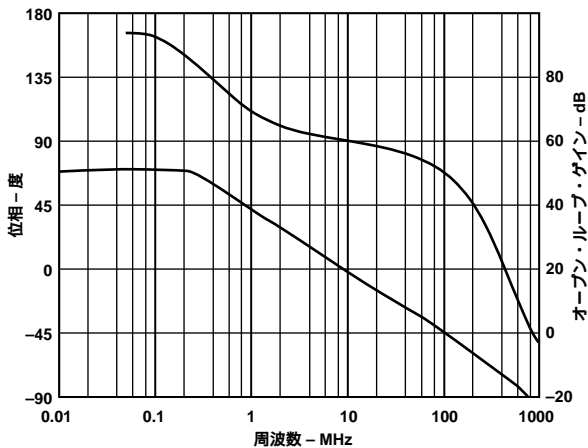


図34. オープン・ループ・ゲインおよび位相と周波数の関係

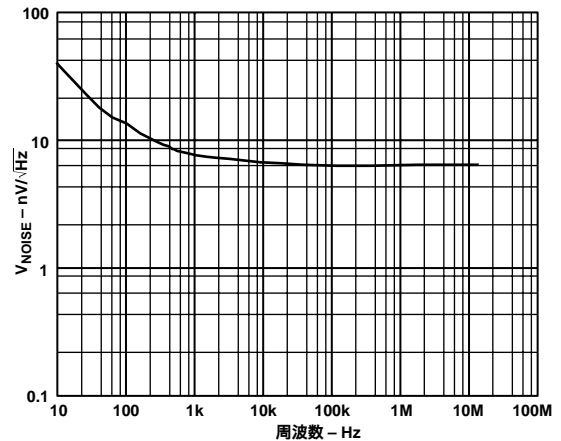


図36. 電圧ノイズと周波数の関係

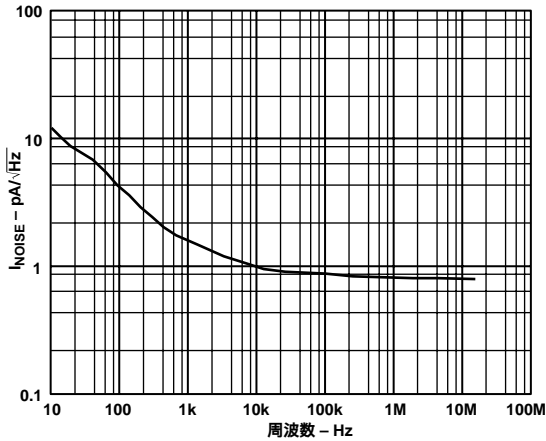


図37. 電流ノイズと周波数の関係

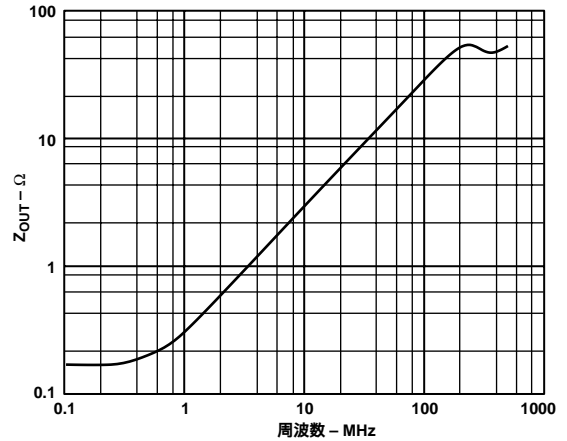


図38. 出力インピーダンスと周波数の関係

アプリケーション

容量性負荷の駆動

容量性負荷を駆動する際、多くのオペアンプはパルス応答でオーバーシュートを示します。

図39に、30%のオーバーシュートを発生させる容量性負荷とAD8058のクローズ・ループ・ゲインの関係を示します。ゲイン= +2に対して、デバイスは69 pFまでの容量性負荷に対して安定していることが読みとれます。

一般に、ピーキングを最小化するために、またはより大きな値の容量性負荷に対してデバイスの安定性を保証するために、小さい直列抵抗 R_S をオペアンプ出力と負荷キャパシタ C_L の間に接続することができます(図40)。

図40のセットアップの場合、 R_S と C_L の関係は表Iに示すように経験的に得られます。

表I. 抵抗 R_S 、 R_F 、 R_G に対する推奨値と容量性負荷 C_L (30%のオーバーシュートを発生)の関係

ゲイン	R_F	R_G	C_L ($R_S = 0$ の場合)	C_L ($R_S = 2.4$ の場合)
1	100		11	13
2	100	100	51	69
3	100	50	104	153
4	100	33.2	186	270
5	100	25	245	500
10	100	11	870	1580

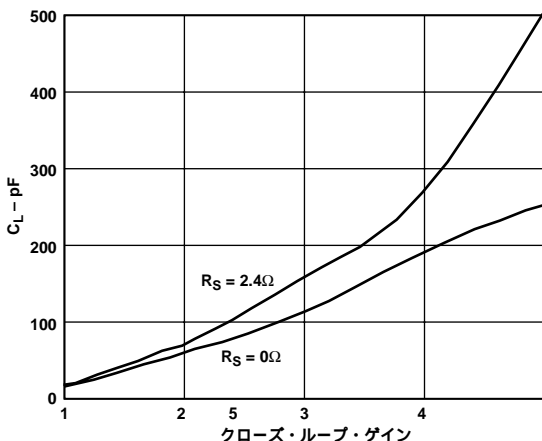


図39. 容量性負荷駆動とクローズ・ループ・ゲインの関係

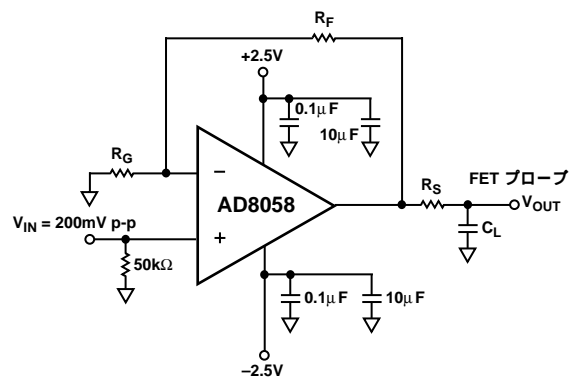


図40. 容量性負荷駆動回路

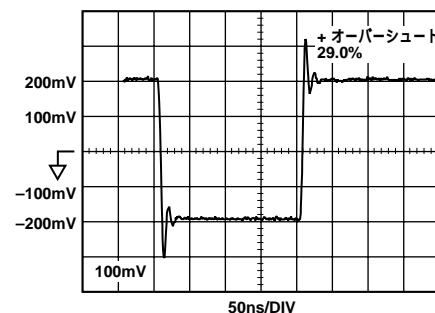


図41. 代表的パルス応答 $C_L = 65$ pF、ゲイン= +2、 $V_S = \pm 2.5$ V

AD8057/AD8058

ビデオ・フィルタ

デジタル信号源から得られたコンポジット・ビデオ信号によっては、クロック信号が混入しているものがあり、これが後段の回路で問題を発生することがあります。この混入クロックは通常27 MHzであり、NTSCビデオ・システムとPALビデオ・システムの標準クロック周波数になっています。ビデオ帯域を通過させて27 MHzの周波数を阻止するフィルタを使うと、ビデオ信号からこれらの周波数を除去することができます。

図42に、単一+5V電源で動作するAD8057を使う3極Sallen-Keyフィルタ回路を示します。この回路では標準の2極セクションの前にシングルRC極を使用しています。DC動作点を電源の中心に移動するために、R4、R5、C4を使ってAC結合を行っています。

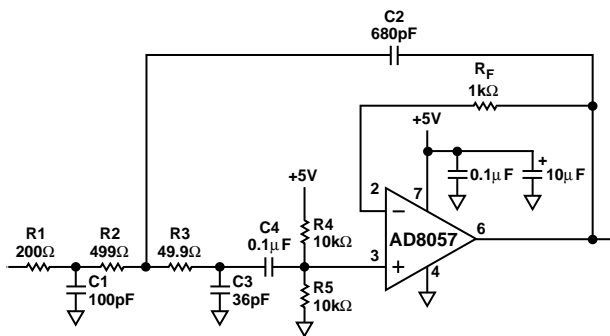


図42. ビデオ用ローパス・フィルタ

図43に、このフィルタの周波数応答を示します。この応答は-3 dB点が5.7 MHzであるため、ビデオ帯域は殆ど減衰なしで通過させます。27 MHzでの減衰量は42 dBであり、この周波数のクロック成分を1/100以下に減衰させます。

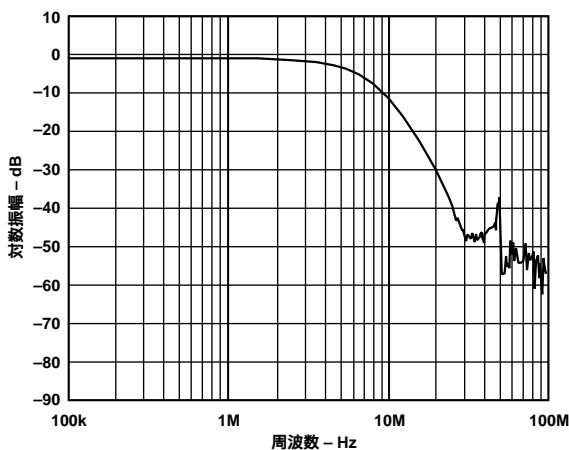


図43. ビデオ・フィルタの応答

差動A/D駆動

システム電源電圧の低下が進む中で、多くのA/Dコンバータは差動アナログ入力を使って入力信号のダイナミック・レンジを広げて、低い電源電圧でも動作できるようにしています。差動駆動では、2次積とその他の偶数次積の歪みを軽減することもできます。

アナログ・デバイスは、単一+5V電源で動作し、差動入力を持つ12ビットおよび14ビットの高速コンバータを提供しています。これらのデバイスには、12ビットのAD9220、AD9221、AD9223、AD9224、AD9225、および14ビットのAD9240、AD9241、AD9243が含まれます。これらのデバイスはアナログ入力での同相モード電圧範囲で動作できますが、入力での同相モード電圧が電源電圧の1/2の点すなわち2.5 Vを中心とするときに最善の動作になります。

出力で上側に2 Vの余裕を必要とするオペアンプ・アーキテクチャでは、+5Vの正電源で動作するこのようなA/Dコンバータを駆動するときは、大きな問題が生じます。出力に小さな余裕しか必要としないAD8057とAD8058のデザインは、これらのタイプのA/Dコンバータを駆動するために最適です。

AD8058をDC結合して、シングルエンド出力からこれらのA/Dコンバータを差動駆動することができます。図44に、12ビット25 MSPSのA/DコンバータAD9225を駆動する回路図を示します。

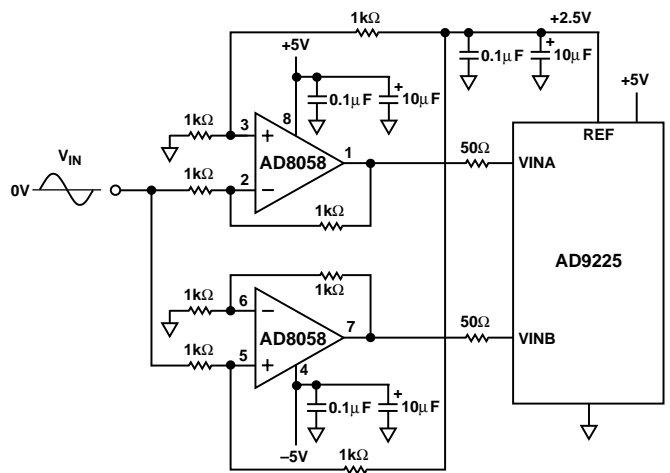


図44. AD9225を駆動する回路

この回路では、オペアンプの1つを反転モードに設定し、もう1つのオペアンプを非反転モードに設定しています。ただし、両オペアンプの帯域幅を一致させるために、各オペアンプはノイズ・ゲイン2に設定してあります。反転オペアンプはゲイン-1に、非反転オペアンプはゲイン+2に、それぞれ設定してあります。これらの設定によりノイズ・ゲインが2になり、この値は帰還比の逆数によってのみ決定されています。非反転オペアンプに対する入力信号は、レベルを正規化して反転出力に等しくするため、1/2倍されています。

ゼロ・ボルトの入力に対しては、両オペアンプ出力がA/Dコンバータの入力中心である2.5 V(電源電圧の1/2)とすることが望まれます。これは、A/Dコンバータの2.5 V基準出力を1 k Ω 抵抗の抵抗対により1/2分割することにより実現しています。こうして得られた1.25 Vを各オペアンプの正入力に入力しています。この電圧はオペアンプのゲイン2により増幅されて各出力で2.5 Vレベルになります。

この回路では、入力信号はグランドを基準とするバイポーラで、回路はDC結合であることを想定しています。これは、システム内に負電源が存在していることを意味します。この回路では、-5 VをAD8058に対する負電源として使用しています。

AD8058の負電源をグランドに接続すると、非反転オペアンプの入力で問題が生じます。同相モード入力電圧の変化は負電源電圧の内側1 Vまでしか許されません。この回路では正入力に1.25 Vのバイアスで動作する必要があるため、この電圧が負方向に変化するための十分な余裕がなくなります。反転段では同相モード入力電圧が1.25 Vに固定されるため、この問題は生じません。DC結合が不要な場合

は、種々のAC結合技術を使用してこの問題を無くすることができます。

ボードのレイアウト

AD8057とAD8058は高速オペアンプであるため、標準の高速デザイン・ルールに従ってデザインされたボード・レイアウトで使用する必要があります。全ての信号パターンは、可能な限り短くして迂回を避ける必要があります。特に、各デバイスの反転入力での寄生容量を最小にして、ピーキングが大きくなることやその他の問題を回避する必要があります。

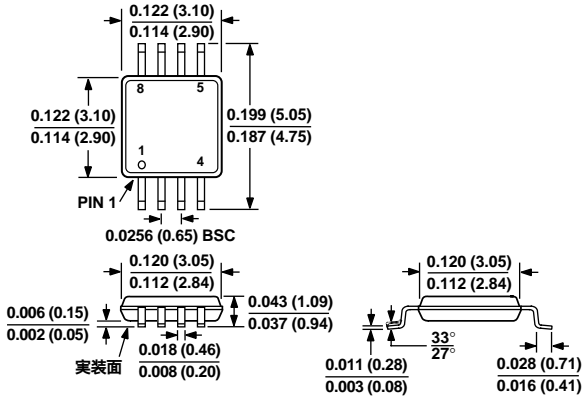
パッケージの電源ピンの近くで、0.1 μ Fのキャパシタと約10 μ Fのタンタル・キャパシタの並列接続により電源をバイパスする必要があります。これらのキャパシタは、レイヤー上または別レイヤーのグランド・プレーン、あるいは他の信号により使用されていないボード上の領域を使用したグランド・プレーンに接続します。

AD8057/AD8058

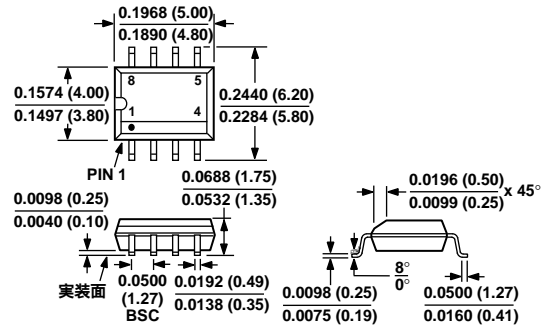
外形寸法

サイズはインチと(mm)で示します。

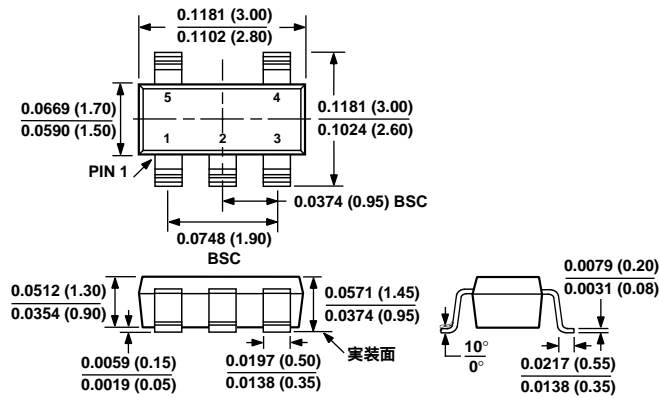
8ピン μ SOIC
(RM-08)



8ピンナロー幅SOIC
(SO-8)



5ピンナロー幅SOIC
(RT-5)



AD8057/AD8058

D771-2.7-4/99.1A

PRINTED IN JAPAN

