

### 特長

#### 低ノイズ

入力電圧ノイズ: 1 kHz で 0.9 nV/ $\sqrt{\text{Hz}}$  typ (1.2 nV/ $\sqrt{\text{Hz}}$  max)

入力電圧ノイズ: 0.1 Hz ~ 10 Hz で 50 nV p-p

#### 低歪み

総合高調波歪み: 20 kHz で -120 dB

#### 優れた AC 特性

セトリング・タイム: 16 ビット (10 V ステップ) で 800 ns

ゲイン帯域幅: 110 MHz (G = 1000)

帯域幅: 8 MHz (G = 10)

フル・パワー帯域幅: 20 V p-p で 280 kHz

スルーレート: 20 V/ $\mu\text{s}$

#### 優れた DC 精度

入力オフセット電圧: 80  $\mu\text{V}$  max

$V_{\text{OS}}$  ドリフト: 1.0  $\mu\text{V}/^\circ\text{C}$

電源電圧:  $\pm 5\text{ V}$  および  $\pm 15\text{ V}$

高出力駆動電流: 50 mA

### アプリケーション

業務用オーディオ・プリアンプ

IR、CCD、ソナーの画像処理システム

スペクトル・アナライザ

超音波プリアンプ

地震計

$\Sigma$ - $\Delta$  ADC/DAC のバッファ

### ピン配置

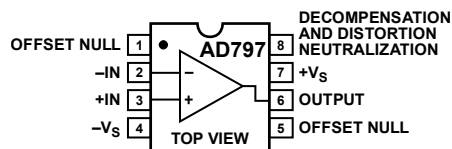


図 1.8 ピン・プラスチック・デュアルインライン・パッケージ [PDIP]  
および  
8 ピン標準スモール・アウトライン・パッケージ [SOIC]

### 概要

AD797 は、ノイズと歪みが極めて小さいオペアンプであるため、プリアンプとして最適です。AD797 は、オーディオ帯域で 0.9 nV/ $\sqrt{\text{Hz}}$  の低ノイズと -120 dB の低総合高調波歪みを持つため、マイクロフォンやミキシング・コンソールでのプリアンプに必要とされる広いダイナミック・レンジを提供します。

さらに、AD797 は 20 V/ $\mu\text{s}$  の優れたスルーレートと 110 MHz のゲイン帯域幅を持つため、低周波超音波アプリケーションに適しています。

また、AD797 は広いダイナミック・レンジが必要な赤外線 (IR) やソナーの画像処理アプリケーションでも有効です。AD797 は低歪みであり、16 ビットのセトリング・タイムを持つため、 $\Sigma$ - $\Delta$  ADC 入力と高分解能 DAC 出力のバッファリングに最適です。特に、地震計やスペクトル・アナライザのようなクリティカルなアプリケーション向けに最適です。AD797 は 50 mA の出力電流駆動能力や  $\pm 5\text{ V}$  ~  $\pm 15\text{ V}$  の電源電圧範囲のような重要な機能を持つため、優れた汎用アンプになっています。

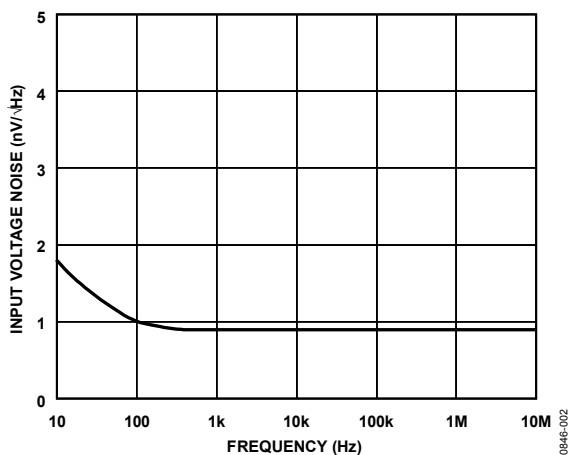


図 2. AD797 の電圧ノイズ・スペクトル密度

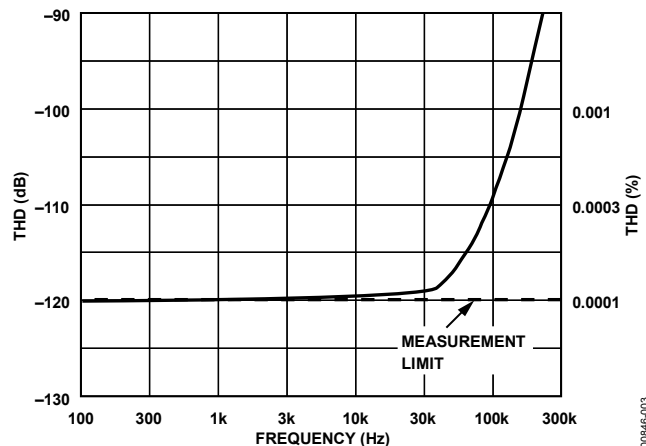


図 3. THD の周波数特性

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。  
©2008 Analog Devices, Inc. All rights reserved.

Rev. G

## 目次

特長.....	1	低周波ノイズ.....	12
アプリケーション.....	1	広帯域ノイズ.....	12
ピン配置.....	1	バイパスの考慮事項.....	13
概要.....	1	非反転構成.....	13
改訂履歴.....	2	インバータ構成.....	14
仕様.....	3	容量負荷の駆動.....	14
絶対最大定格.....	5	セトリング・タイム.....	14
ESDの注意.....	5	歪みの削減.....	15
代表的な性能特性.....	6	外形寸法.....	18
動作原理.....	11	オーダー・ガイド.....	19
ノイズとソース・インピーダンスについての考慮事項.....	12		

## 改訂履歴

### 9/08—Rev. F to Rev. G

Changes to Input Common-Mode Voltage Range Parameter, Table 1 ..3

### 1/08—Rev. E to Rev. F

Changes to Absolute Maximum Ratings.....5

Change to Equation 1.....12

Changes to the Noninverting Configuration Section.....13

Updated Outline Dimensions.....19

Changes to Ordering Guide.....20

### 7/05—Rev. D to Rev. E

Updated Figure 1 Caption.....1

Deleted Metallization Photo.....6

Changes to Equation 1.....12

Updated Outline Dimensions.....19

Changes to Ordering Guide.....20

### 10/02—Rev. C to Rev. D

Deleted 8-Lead CERDIP Package (Q-8)..... Universal

Edits to Specifications.....2

Edits to Absolute Maximum Ratings.....3

Edits to Ordering Guide.....3

Edits to Table I.....9

Deleted Operational Amplifiers Graphic.....15

Updated Outline Dimensions.....15

## 仕様

特に指定がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 15\text{ V dc}$ 。

表 1.

Parameter	Conditions	Supply Voltage (V)	AD797A			AD797B			Unit
			Min	Typ	Max	Min	Typ	Max	
INPUT OFFSET VOLTAGE	$T_{\text{MIN}}$ to $T_{\text{MAX}}$	$\pm 5\text{ V}, \pm 15\text{ V}$	25	80		10	40	$\mu\text{V}$	
			50	125/180		30	60	$\mu\text{V}$	
Offset Voltage Drift		$\pm 5\text{ V}, \pm 15\text{ V}$	0.2	1.0		0.2	0.6	$\mu\text{V}/^\circ\text{C}$	
INPUT BIAS CURRENT	$T_{\text{MIN}}$ to $T_{\text{MAX}}$	$\pm 5\text{ V}, \pm 15\text{ V}$	0.25	1.5		0.25	0.9	$\mu\text{A}$	
			0.5	3.0		0.25	2.0	$\mu\text{A}$	
INPUT OFFSET CURRENT	$T_{\text{MIN}}$ to $T_{\text{MAX}}$	$\pm 5\text{ V}, \pm 15\text{ V}$	100	400		80	200	nA	
			120	600/700		120	300	nA	
OPEN-LOOP GAIN	$V_{\text{OUT}} = \pm 10\text{ V}$ $R_{\text{LOAD}} = 2\text{ k}\Omega$ $T_{\text{MIN}}$ to $T_{\text{MAX}}$ $R_{\text{LOAD}} = 600\ \Omega$ $T_{\text{MIN}}$ to $T_{\text{MAX}}$ @ 20 kHz <sup>1</sup>	$\pm 15\text{ V}$	1	20		2	20	V/ $\mu\text{V}$	
			1	6		2	10	V/ $\mu\text{V}$	
			1	15		2	15	V/ $\mu\text{V}$	
			1	5		2	7	V/ $\mu\text{V}$	
			14,000	20,000		14,000	20,000	V/V	
DYNAMIC PERFORMANCE	Gain Bandwidth Product	$G = 1000$		110		110		MHz	
		$G = 1000^2$	$\pm 15\text{ V}$		450		450	MHz	
		$G = 10$	$\pm 15\text{ V}$		8		8	MHz	
		Full Power Bandwidth <sup>1</sup>	$V_{\text{OUT}} = 20\text{ V p-p}$ , $R_{\text{LOAD}} = 1\text{ k}\Omega$	$\pm 15\text{ V}$		280		280	kHz
		Slew Rate	$R_{\text{LOAD}} = 1\text{ k}\Omega$	$\pm 15\text{ V}$	12.5	20		12.5	20
Settling Time to 0.0015%	10 V step	$\pm 15\text{ V}$		800	1200		800	1200	ns
COMMON-MODE REJECTION	$V_{\text{CM}} = \text{CMVR}$ $T_{\text{MIN}}$ to $T_{\text{MAX}}$	$\pm 5\text{ V}, \pm 15\text{ V}$	114	130		120	130	dB	
			110	120		114	120	dB	
POWER SUPPLY REJECTION	$V_S = \pm 5\text{ V}$ to $\pm 18\text{ V}$ $T_{\text{MIN}}$ to $T_{\text{MAX}}$		114	130		120	114	dB	
			110	120		130	120	dB	
INPUT VOLTAGE NOISE	$f = 0.1\text{ Hz}$ to $10\text{ Hz}$ $f = 10\text{ Hz}$ $f = 1\text{ kHz}$ $f = 10\text{ Hz}$ to $1\text{ MHz}$	$\pm 15\text{ V}$		50		50		nV p-p	
		$\pm 15\text{ V}$		1.7		1.7	2.5	nV/ $\sqrt{\text{Hz}}$	
		$\pm 15\text{ V}$		0.9	1.2		0.9	1.2	nV/ $\sqrt{\text{Hz}}$
		$\pm 15\text{ V}$		1.0	1.3		1.0	1.2	$\mu\text{V rms}$
INPUT CURRENT NOISE	$f = 1\text{ kHz}$	$\pm 15\text{ V}$		2.0		2.0		pA/ $\sqrt{\text{Hz}}$	
INPUT COMMON-MODE VOLTAGE RANGE		$\pm 15\text{ V}$	$\pm 11$	$\pm 12$		$\pm 11$	$\pm 12$	V	
		$\pm 5\text{ V}$	$\pm 2.5$	$\pm 3$		$\pm 2.5$	$\pm 3$	V	
OUTPUT VOLTAGE SWING	$R_{\text{LOAD}} = 2\text{ k}\Omega$ $R_{\text{LOAD}} = 600\ \Omega$ $R_{\text{LOAD}} = 600\ \Omega$	$\pm 15\text{ V}$	$\pm 12$	$\pm 13$		$\pm 12$	$\pm 13$	V	
		$\pm 15\text{ V}$	$\pm 11$	$\pm 13$		$\pm 11$	$\pm 13$	V	
		$\pm 5\text{ V}$	$\pm 2.5$	$\pm 3$		$\pm 2.5$	$\pm 3$	V	
		$\pm 5\text{ V}, \pm 15\text{ V}$		80			80	mA	
		$\pm 5\text{ V}, \pm 15\text{ V}$	30	50		30	50	mA	
TOTAL HARMONIC DISTORTION	$R_{\text{LOAD}} = 1\text{ k}\Omega$ , $C_N = 50\text{ pF}$ , $f = 250\text{ kHz}$ , $3\text{ V rms}$ $R_{\text{LOAD}} = 1\text{ k}\Omega$ , $f = 20\text{ kHz}$ , $3\text{ V rms}$	$\pm 15\text{ V}$		-98	-90		-98	-90	dB
		$\pm 15\text{ V}$		-120	-110		-120	-110	dB
INPUT CHARACTERISTICS	Input Resistance			7.5		7.5		k $\Omega$	
									Differential
									Common Mode
									Input Capacitance
									Differential <sup>4</sup>
Common Mode	100		100		M $\Omega$				
	20		20		pF				
	5		5		pF				

Parameter	Conditions	Supply Voltage (V)	AD797A			AD797B			Unit
			Min	Typ	Max	Min	Typ	Max	
OUTPUT RESISTANCE	$A_V = 1, f = 1 \text{ kHz}$		3			3			m $\Omega$
POWER SUPPLY									
Operating Range			$\pm 5$		$\pm 18$	$\pm 5$		$\pm 18$	V
Quiescent Current		$\pm 5 \text{ V}, \pm 15 \text{ V}$		8.2	10.5		8.2	10.5	mA

<sup>1</sup> フル・パワー帯域幅 = スルーレート/ $2\pi V_{PEAK}$

<sup>2</sup> 補償効果を弱くする外付けコンデンサを使用して規定。

<sup>3</sup>  $|V_S - V_{OUT}|$ の出力電流 > 4 V、 $A_{OL} > 200 \text{ k}\Omega$ 。

<sup>4</sup> 差動入力容量は、1.5 pFのパッケージ容量と入力差動対からの18.5 pFで構成されています。

## 絶対最大定格

表 2.

Parameter	Ratings
Supply Voltage	±18 V
Internal Power Dissipation @ 25°C <sup>1</sup>	
PDIP	1.3 W - (T <sub>A</sub> - 25°C)/θ <sub>JA</sub>
SOIC	0.9 W (T <sub>A</sub> - 25°C)/θ <sub>JA</sub>
Input Voltage	±V <sub>S</sub>
Differential Input Voltage <sup>2</sup>	±0.7 V
Output Short-Circuit Duration	Indefinite within maximum internal power dissipation
Storage Temperature Range (N, R Suffix)	-65°C to +125°C
Operating Temperature Range	-40°C to +85°C
Lead Temperature Range (Soldering 60 sec)	300°C

<sup>1</sup> 8ピン PDIP の場合 θ<sub>JA</sub> = 95°C/W、8ピン SOIC の場合 155°C/W。

<sup>2</sup> AD797 の入力はい互い逆向きに接続されたダイオードにより保護されています。低ノイズを実現するため、電流制限抵抗はこのアンプに内蔵されていません。差動入力電圧が ±0.7 V を超える場合は、直列保護抵抗を接続して入力電流を 25 mA 以下に制限してください。ただし、これによりデバイスの低ノイズ性能が低下することに注意してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

### ESDの注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

代表的な性能特性

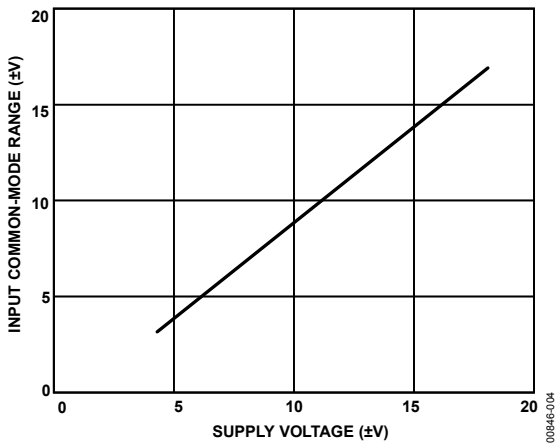


図 4. 電源電圧対同相モード入力範囲

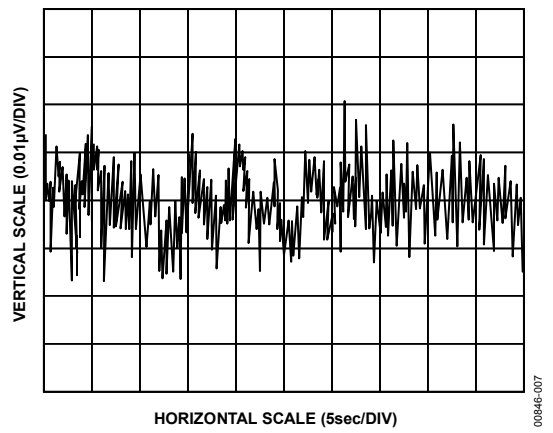


図 7. 7.0.1~10 Hz でのノイズ

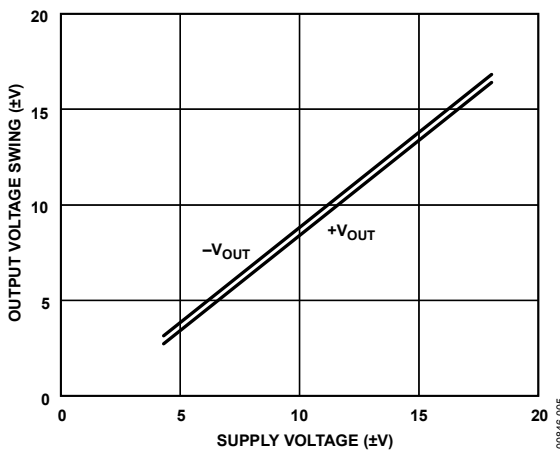


図 5. 電源電圧対出力電圧振幅

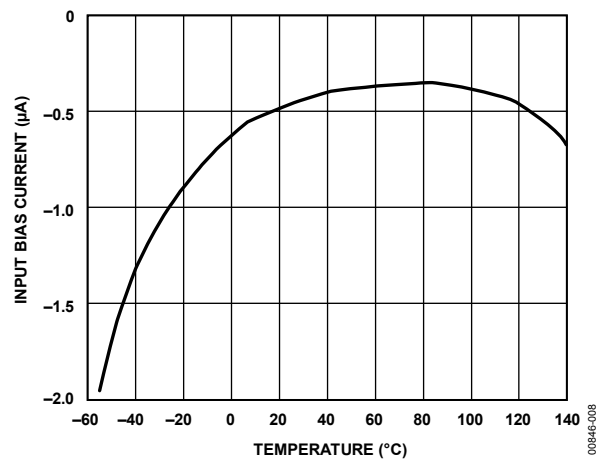


図 8. 入力バイアス電流の温度特性

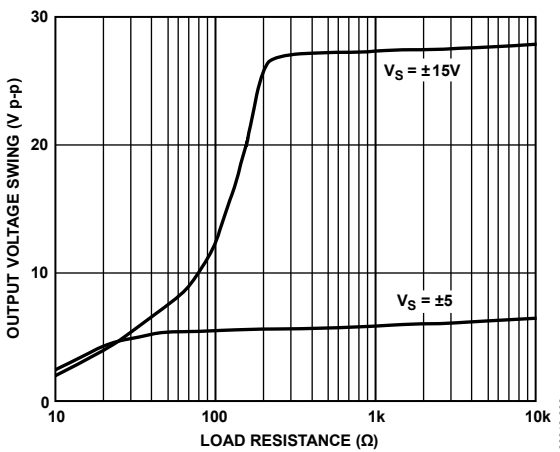


図 6. 負荷抵抗対出力電圧振幅

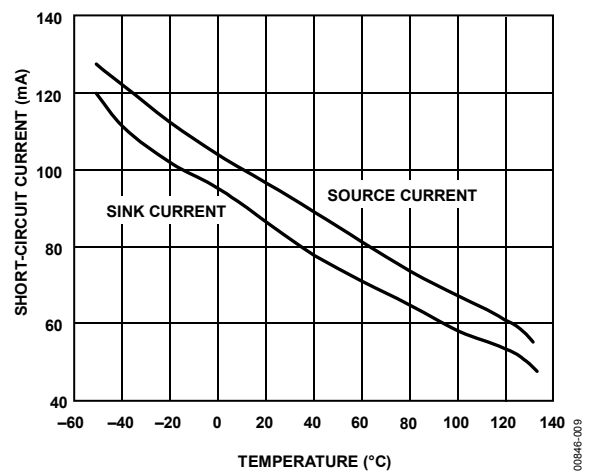


図 9. 短絡電流の温度特性

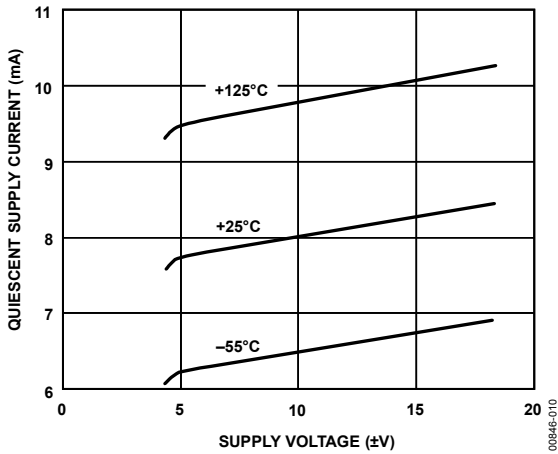


図 10.電源電圧対静止電源電流

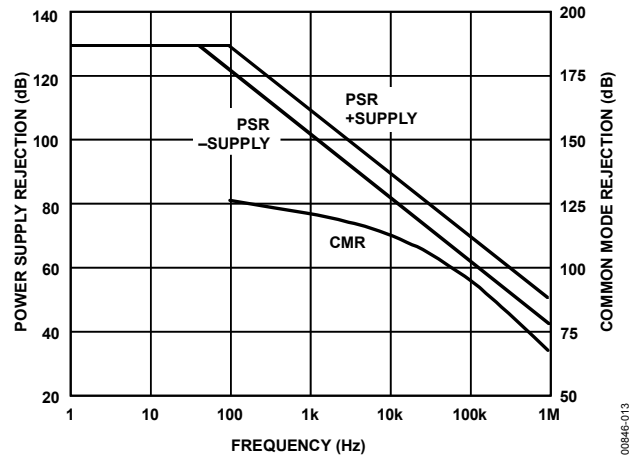


図 13.電源および同相モード除去比の周波数特性

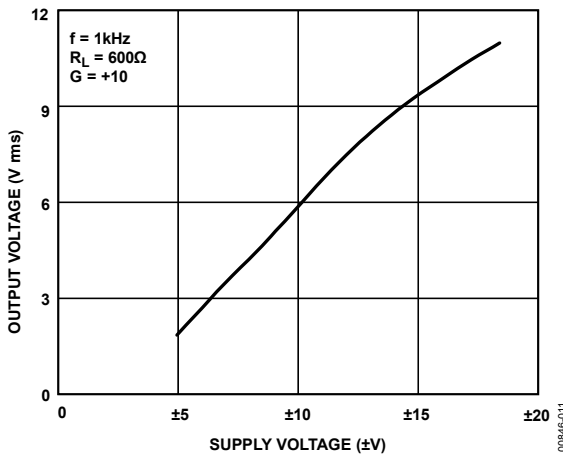


図 11.電源電圧対出力電圧、0.01% 歪み

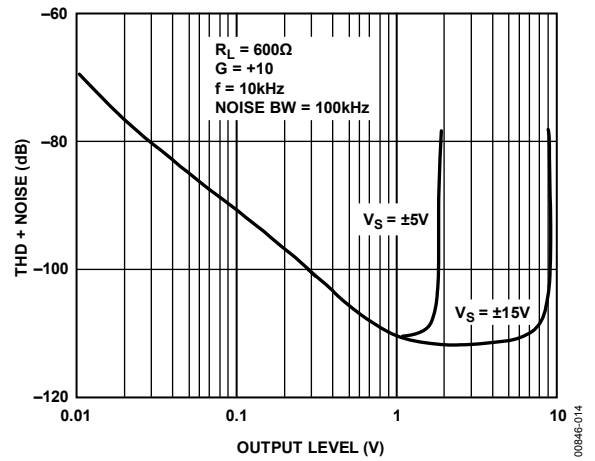


図 14.出力レベル対総合高調波歪み (THD) + ノイズ

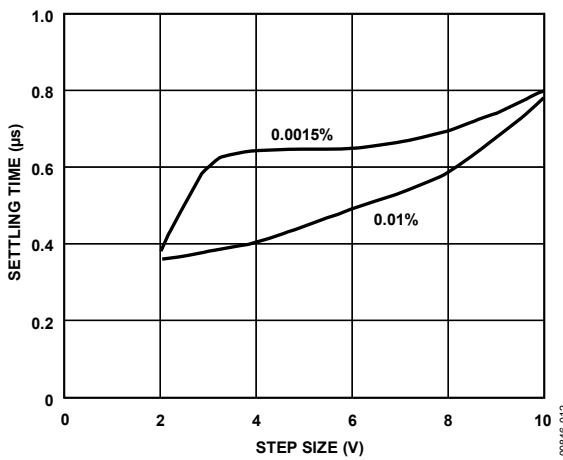


図 12.ステップ・サイズ (±)対セトリング・タイム

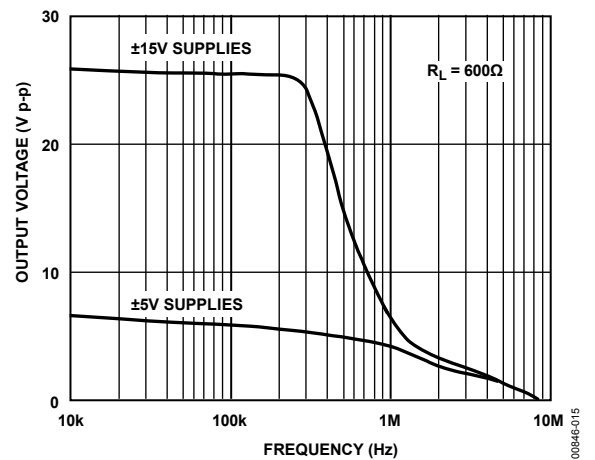


図 15.大信号周波数応答

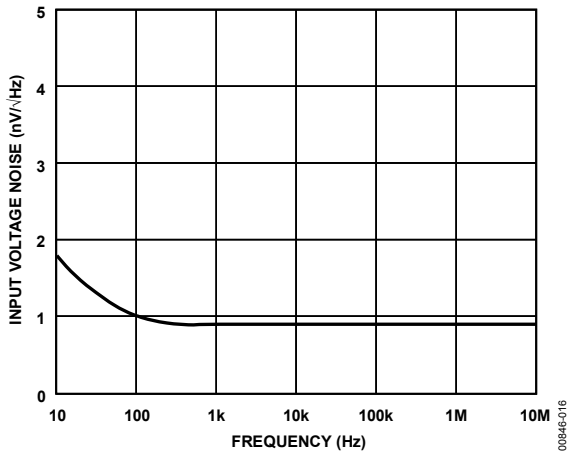


図 16.入力電圧ノイズ・スペクトル密度

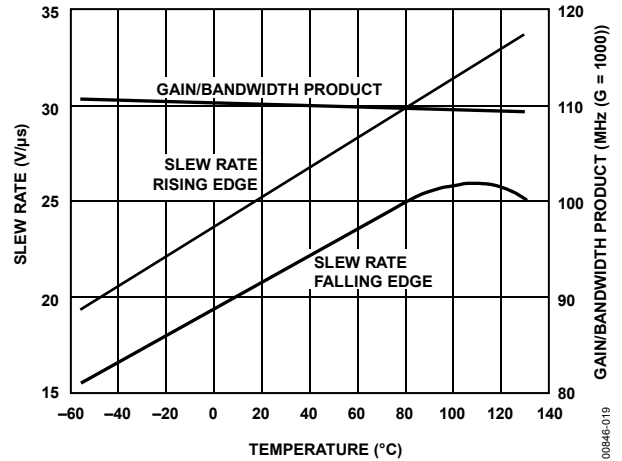


図 19.スルーレートおよびゲイン/帯域幅積の温度特性

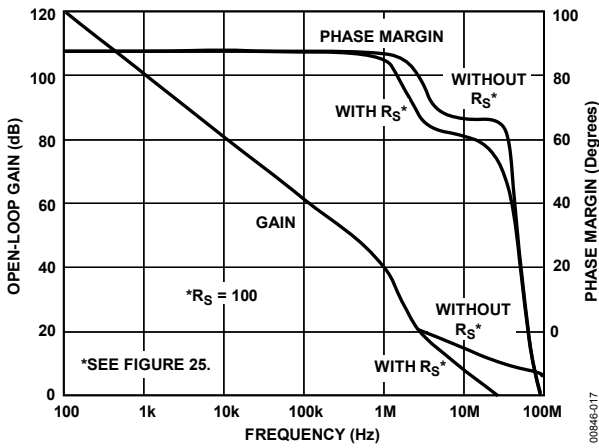


図 17.オープン・ループ・ゲインおよび位相マージンの周波数特性

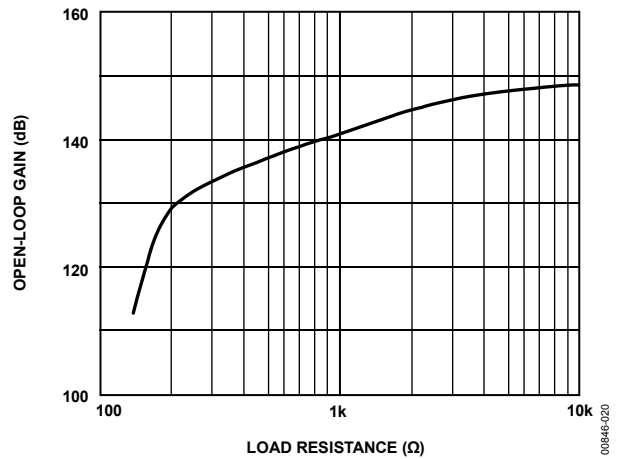


図 20.負荷抵抗対オープン・ループ・ゲイン

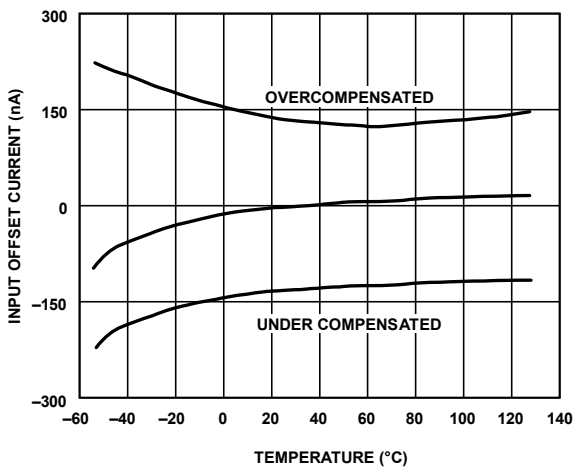


図 18.入力オフセット電流の温度特性

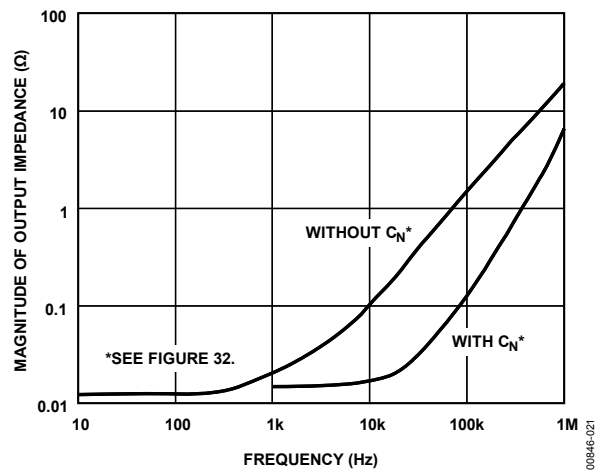


図 21.出力インピーダンスの周波数特性



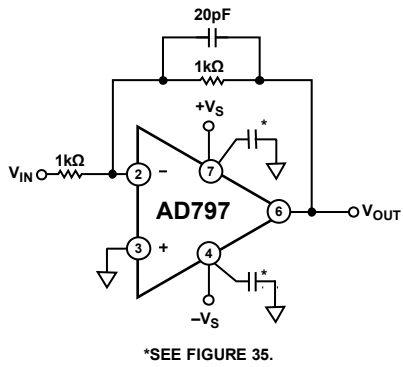


図 22. インバータ接続

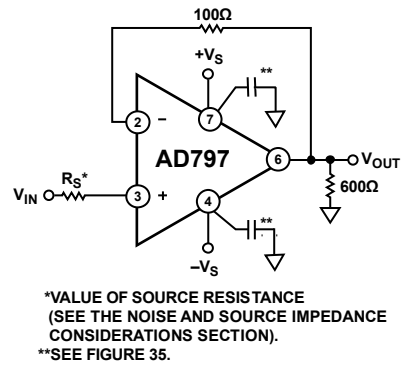


図 25. フォロア接続

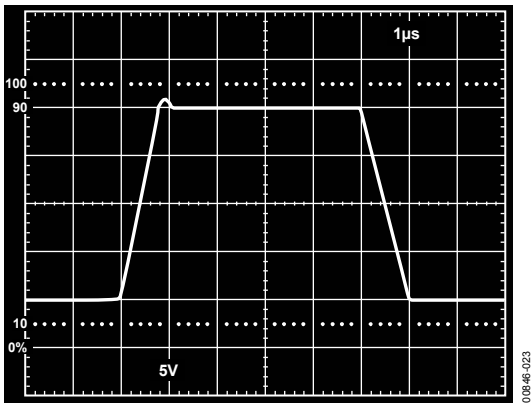


図 23. インバータ大信号パルス応答

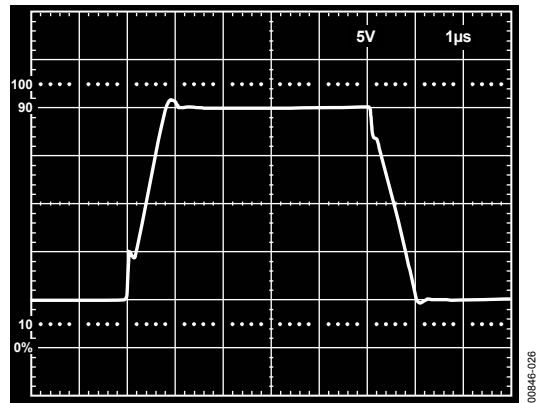


図 26. フォロア大信号パルス応答

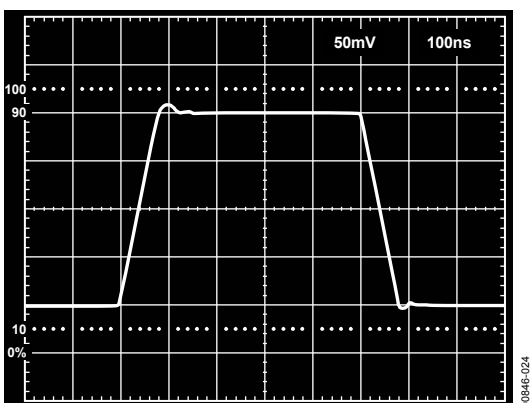


図 24. インバータ小信号パルス応答

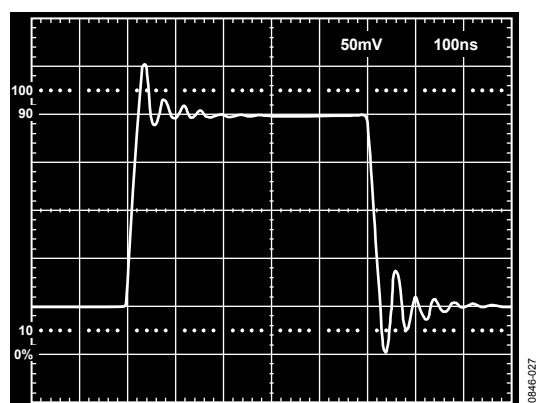


図 27. フォロア小信号パルス応答

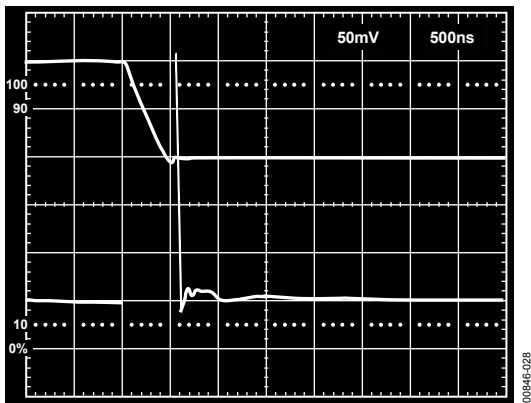


図 28.16 ビット正セットリング・タイムの入カパルス

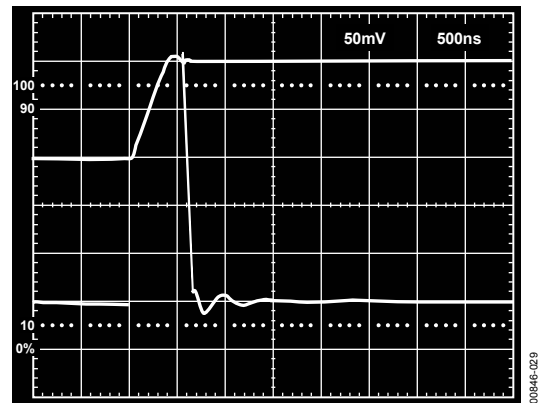


図 29.16 ビット負セットリング・タイムの入カパルス

## 動作原理

AD797 のアーキテクチャは、従来型アンプ・デザインに固有な制約を克服するために開発されました。従来型高精度アンプでは、周波数補償部品を追加する犠牲を払っても、高いオープン・ループ・ゲインを実現するために 3 ステージ構成を採用していました(図 30 参照)。一般に、スルーレート性能とセトリング性能には妥協があり、オーディオ周波数より上ではダイナミック性能は不十分でした。図 30 に示すように、最初のステージのゲインは高い周波数で補償回路によりロール・オフされています。このため 2 番目のステージのノイズと歪みが入力に現れて、性能が低下します。これに対して、AD797 では超高ゲインのステージを 1 個だけ使用して DC およびダイナミック精度を実現しています。簡略化した回路図(図 31)に示すように、ノード A、ノード B、ノード C は入力電圧に追従して、信号パス内にあるデバイスのすべての対の動作ポイントを一致させます。同一 IC チップ上に構成された一致するデバイスを使用して、高いオープン・ループ・ゲイン、CMRR、PSRR と低い  $V_{OS}$  が、ベータやアーリー電圧のような絶対パラメータではなく、対を構成するデバイス (NPN と NPN および PNP と PNP) により保証されます。

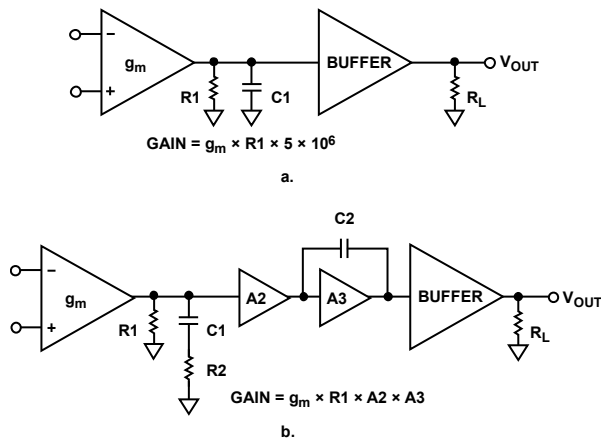


図 30. AD797 のモデル対 3 ステージ・アンプのモデル

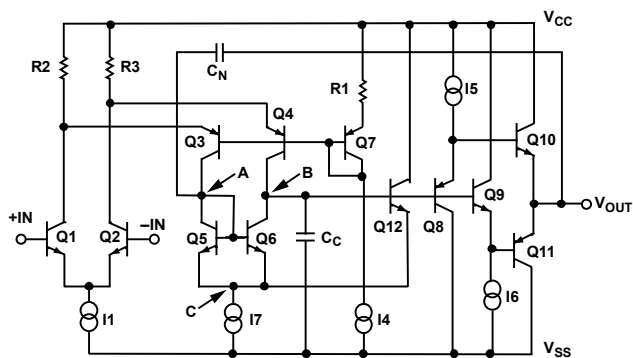


図 31. AD797 の簡略化した回路図

このマッチングにより DC 精度が向上するだけでなく、ダイナミック性能も向上するため、歪みとセトリング・タイムも小さくなります。このシングル・ステージは、電圧ゲインが  $5 \times 10^6$  以上で、かつ  $V_{OS} < 80 \mu V$  であり、同時に  $-120 \text{ dB}$  以下の THD + ノイズと  $800 \text{ ns}$  以下の真の 16 ビット・セトリングを提供します。

第 2 ステージのノイズの影響を除去すると、AD797 の低ノイズ ( $< 0.9 \text{ nV}/\sqrt{\text{Hz}}$ ) が  $1 \text{ MHz}$  以上に拡張される利点が生じます。これは、サンプルされたデータと画像の処理システムに対する新しいレベルの性能を意味します。これらすべての性能と  $30 \text{ mA}$  を超える負

荷駆動能力は、アナログ・デバイスの最新相補バイポーラ (CB) プロセスによって実現可能になっています。

この回路のもう 1 つの独自の機能は、1 個のコンデンサ  $C_N$  を追加することにより(図 31 参照)、出力ステージで発生する歪みを相殺させることが可能になることです。これを理解するためには、様々な回路エレメントの理想ブロックを使って表した簡略化した AD797 (図 32) を使うことが便利です。

1 つの式でこのアンプのオープン・ループ伝達関数を表すことができ、これをノード B について解くと、

$$\frac{V_{OUT}}{V_{IN}} = \frac{g_m}{\frac{C_N}{A} j\omega - C_N j\omega - \frac{C_C}{A} j\omega}$$

ここで、 $g_m$  は Q1 と Q2 の相互コンダクタンス。A は出力ステージのゲイン(約 1)。 $V_{OUT}$  は出力電圧。 $V_{IN}$  は差動入力電圧。

$C_N = C_C$  のとき、最適 1 極オペアンプ応答が得られ、次のようになります。

$$\frac{V_{OUT}}{V_{IN}} = \frac{g_m}{j\omega C}$$

図 32 で、出力インピーダンスや歪みなどの出力ステージの特性を含むノード A の項は、簡単な減算により相殺されます。このため、歪みの相殺によりアンプの安定性または周波数応答が影響を受けることはありません。500  $\mu A$  の小さい出力ステージ・バイアスで、AD797 は  $60 \Omega$  で  $1 \text{ kHz}$  の正弦波を駆動して、 $1 \text{ ppm}$  と小さい歪みで  $7 \text{ V rms}$  を出力します。

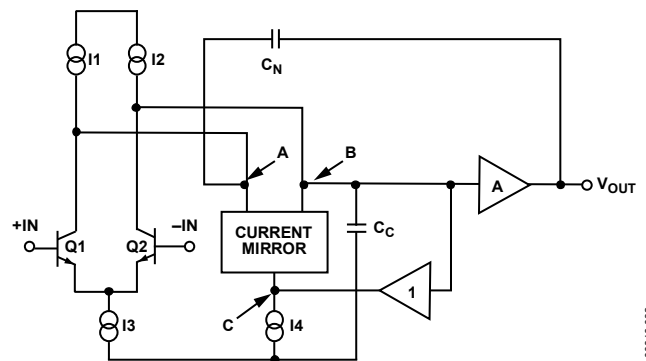


図 32. AD797 ブロック図

## ノイズとソース・インピーダンスについての考慮事項

AD797 の極めて低い電圧ノイズ  $0.9 \text{ nV}/\sqrt{\text{Hz}}$  は、約  $1 \text{ mA}$  のコレクタ電流で動作する特別な入力トランジスタにより実現されています。したがって、電圧ノイズ ( $e_N$ )、電流ノイズ ( $i_N$ )、抵抗ノイズ ( $\sqrt{4 kTR_S}$ ) の成分を含む総合入力換算ノイズ ( $e_{Ntotal}$ ) を考慮することが重要です。

$$e_{Ntotal} = [e_N^2 + 4 kTR_S + (i_N \times R_S)^2]^{1/2} \quad (1)$$

ここで、 $R_S$  は総合入力ソース抵抗です。

AD797 についてこの式を 図 33 に示します。一致しているソース抵抗を除去すると、総合  $R_S$  が  $1/2$  になって、総合ノイズが減少することが式 1 から明らかですが、最適 DC 性能はソース抵抗が一致するときを得られるため、このケースを検討します。

非常に低いソース抵抗 ( $R_S < 50 \Omega$ ) では、アンプの電圧ノイズが支配的です。ソース抵抗が増加すると、 $R_S$  のジョンソン・ノイズが支配的になり、 $R_S > 2 \text{ k}\Omega$  の高い抵抗になるまで続きます。電流ノイズ成分は抵抗ノイズより大きくなります。

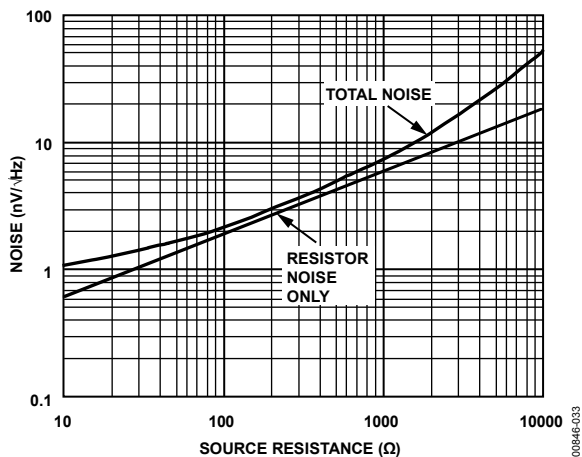


図 33. ソース抵抗対ノイズ

ソース抵抗が  $1 \text{ k}\Omega$  以下に維持される場合、AD797 は低ノイズ性能に対する最適な選択肢です。高いソース抵抗値で、ノイズのみに関する最適性能は、アナログ・デバイゼスの他のアンプで得られます (表 3)。

表 3. 様々なソース・インピーダンスに対して推奨されるアンプ

$R_S$ (k $\Omega$ )	Recommended Amplifier
0 to <1	AD797
1 to <10	AD743/AD745, OP27/OP37, OP07
10 to <100	AD743/AD745, OP07
>100	AD548, AD549, AD711, AD743/AD745

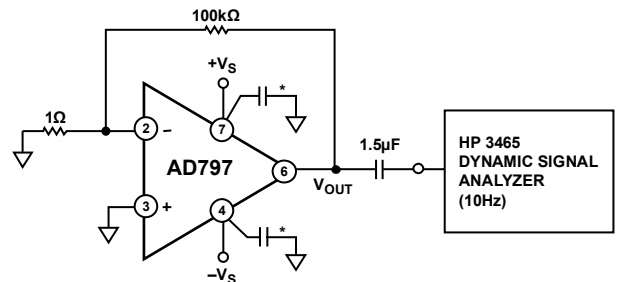
## 低周波ノイズ

アナログ・デバイゼスでは、低周波ノイズを  $0.1 \text{ Hz} \sim 10 \text{ Hz}$  帯域幅でのピーク to ピーク値として規定しています。この測定には幾つかの技術を使うことができます。通常の技術には、予め規定されたテスト時間でのアンプ・ノイズの増幅、フィルタリング、測定が含まれます。フィルタのノイズ帯域幅は補正され、測定時間は低周波ロールオフの追加として機能するため、テスト時間は注意深く制御されます。

図 7 のプロットでは、少し異なる技術を使っています。FFTを採用した測定(図 34) を使用して、 $10 \text{ Hz}$  阻止フィルタを再現しています。 $0.1 \text{ Hz}$  の低周波極が、外付け AC 結合コンデンサにより発生され、このコンデンサは測定器の DC 結合にも使われています。

最適な低周波ノイズ性能を得るためには次の注意が必要です。

- $R_S$  の影響を考慮する注意が必要です。  $10 \Omega$  抵抗が  $0.4 \text{ nV}/\sqrt{\text{Hz}}$  のノイズを持つ場合でも ( $0.9 \text{ nV}/\sqrt{\text{Hz}}$  と 2 乗和平均をとると 9% の誤差)。
- eos ドリフトが誤って入力ノイズ成分とならないように、テスト・セットアップを注意深くウォームアップしておく必要があります。
- 回路は空気流からシールドする必要があります。パッケージ・ピンからの熱流により、異なる金属の各接合で熱電位が発生する可能性があります。ランダムな空気流によるこれらに対する選択的な加熱と冷却は、 $1/f$  ノイズとして現れるため、真のデバイス・ノイズと区別できなくなります。
- この結果、誤った統計技術を使って解釈することになります。



\*USE THE POWER SUPPLY BYPASSING SHOWN IN FIGURE 35.

図 34.  $0.1 \text{ Hz} \sim 10 \text{ Hz}$  ノイズ測定のテスト・セットアップ

## 広帯域ノイズ

1 ステージ・デザインを採用しているため、AD797 のノイズは  $10 \text{ Hz}$  以下  $\sim 1 \text{ MHz}$  以上の周波数で平坦です。第 2 ステージのノイズがオーディオ周波数範囲を超えて、入力換算ノイズの成分となる大部分の高精度 DC アンプでは、この平坦性はありません。AD797 は、広帯域画像処理アプリケーションで新しいレベルの性能を提供します。帯域外ノイズが信号帯域内に折り返される問題がある、データをサンプルするシステムでは、AD797 はすべての従来型 IC オペアンプより優れた性能を提供します。

### バイパスの考慮事項

AD797 の非常に広い帯域幅とダイナミック・レンジ能力を利用するためには幾つかの注意が必要です。1つ目は、高精度アプリケーションには複数のバイパスが推奨されます。1.0  $\mu\text{F}$ ~4.7  $\mu\text{F}$  のバイパス・コンデンサと 0.1  $\mu\text{F}$  のセラミック・バイパス・コンデンサの並列接続は、大部分のアプリケーションに対して十分です。重い負荷を駆動する場合は、電源バイパスに大きな要求が課せられます。この場合、大きな値のタンタル・コンデンサの選択的な使用と小さい値 (1.1  $\Omega$ ~4.7  $\Omega$ ) の炭素抵抗によるピン・インダクタンスの制動により性能を向上させることができます。図 35 に、推奨電源バイパスを示します。

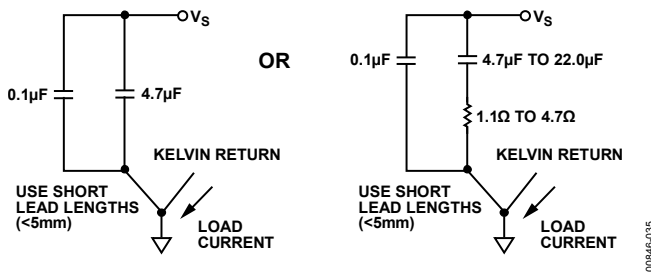
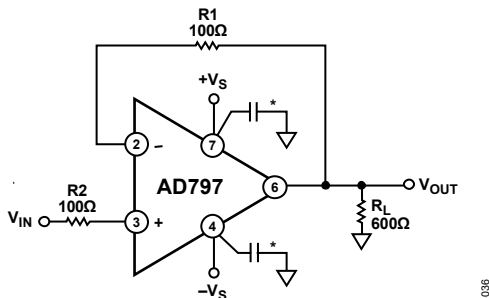


図 35. 推奨電源バイパス

### 非反転構成

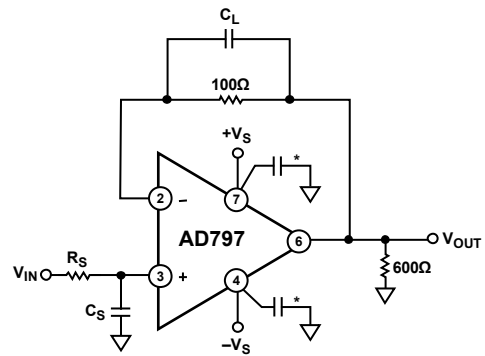
超低ノイズでは、入力トランジスタに非常に低い値 (約 6  $\Omega$ ) の内部寄生抵抗 ( $r_{\text{BB}}$ ) が必要とされます。これは、入力と出力でのリアクティブ動作の制動が非常に小さいことを意味します。AD797 では、入力帰還への直接出力の安定性のために入力直列制動の追加が必要です。インバータ入力 (図 36) での 100  $\Omega$  の抵抗 ( $R_1$ ) で十分です。100  $\Omega$  のバランシング抵抗 ( $R_2$ ) が推奨されますが安定性のために必須ではありません。ノイズの犠牲は小さいため ( $e_{\text{n,total}} \approx 2.1 \text{ nV}/\sqrt{\text{Hz}}$ )、通常無視できます。



\*USE THE POWER SUPPLY BYPASSING SHOWN IN FIGURE 35.

図 36. 電圧フォロア接続

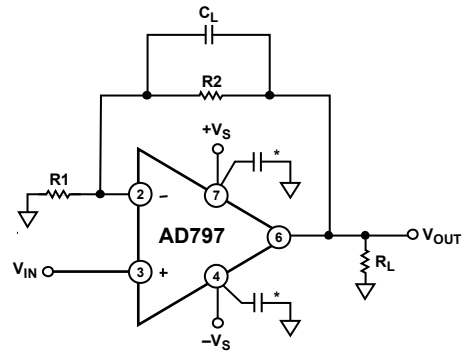
100  $\Omega$  の抵抗と並列に小さいコンデンサ ( $C_L < 33 \text{ pF}$ ) を接続すると、応答の最適平坦性が得られます (図 37 参照)。入力ソース抵抗と容量も応答に小さい影響を与えるので、最適な結果を得るためには調べる必要があります。



\*USE THE POWER SUPPLY BYPASSING SHOWN IN FIGURE 35.

図 37. 別の電圧フォロア接続

低ノイズ・プリアンプは一般に非反転モードで動作させます (図 38)。最小ノイズのためには、帰還回路の等価抵抗をできるだけ小さくする必要があります。AD797 では 30 mA の最小駆動電流により、これが容易に実現できます。帰還抵抗は、負荷駆動と消費電力を考慮することにより、できるだけ小さくすることができます。



\*USE THE POWER SUPPLY BYPASSING SHOWN IN FIGURE 35.

図 38. 低ノイズ・プリアンプ

表 4 に、AD797 を低ノイズ・フォロアとして使用するときの代表的な値を示します。5 V 電源動作では、100  $\Omega$  以下の帰還回路 ( $R_1 + R_2$ ) を使うことができます。AD797 は最大定格電流付近で動作させても異常な動作を示すことはないので、AD600/ AD602 (図 50 参照) を駆動して低ノイズ性能を維持することに適しています。

ノイズ・ゲイン  $> 1$  で最適な平坦性と安定性を得るためには、小さいコンデンサ ( $C_L$ ) を帰還抵抗 (図 38 の  $R_1$ ) の両端に接続することが必要な場合があります。表 4 に、幾つかのゲインに対する  $C_L$  の推奨値を示します。一般に、 $R_2 > 100 \Omega$  かつ  $C_L > 33 \text{ pF}$  の場合、100  $\Omega$  の抵抗を  $C_L$  と直列に接続する必要があります。ただし、ソース抵抗が一致し、かつ AD797 は 200  $\text{k}\Omega/\text{G}$  より大きい不平衡ソース抵抗で動作しないものとします。

表 4. ゲイン回路を持つフォロアに対する値

Gain	R1	R2	$C_L$	Noise (Excluding $R_S$ )
2	1 k $\Omega$	1 k $\Omega$	$\approx 20 \text{ pF}$	3.0 nV/ $\sqrt{\text{Hz}}$
2	300 $\Omega$	300 $\Omega$	$\approx 10 \text{ pF}$	1.8 nV/ $\sqrt{\text{Hz}}$
10	33.2 $\Omega$	300 $\Omega$	$\approx 5 \text{ pF}$	1.2 nV/ $\sqrt{\text{Hz}}$
20	16.5 $\Omega$	316 $\Omega$		1.0 nV/ $\sqrt{\text{Hz}}$
$> 35$	10 $\Omega$	$(G - 1) \times 10 \Omega$		0.98 nV/ $\sqrt{\text{Hz}}$

I/V コンバータは、フォロア構成の特別なケースです。AD797 を I/V コンバータ内で使用する場合(例えばDAC バッファとして)、図 39 の回路を使用する必要があります。 $C_L$  の値はDACに依存し、 $C_L > 33 \text{ pF}$  の場合、 $100 \Omega$  の直列抵抗が必要です。DC誤差を小さくするために、バイパスされた平衡抵抗 ( $R_S$  と  $C_S$ ) を使うことができます。

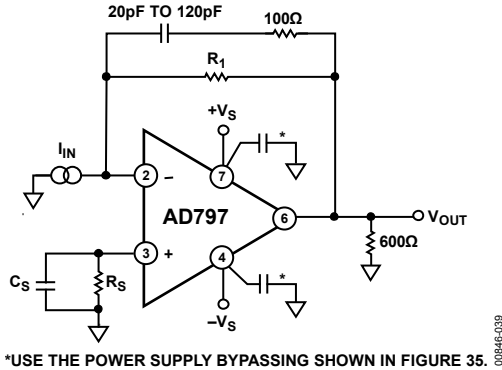


図 39. I/V コンバータの接続

## インバータ構成

インバータ構成 (図 40 参照) は、ソースに対する低入力インピーダンス  $R_1$  を提供します。このため、低ノイズと入力バッファ機能の目標は奇数段で得られます。それでも、AD797 は優れたダイナミック性能を持つため、多くのインバータ・アプリケーションで優れた選択肢であり、帰還抵抗を慎重に選択すると、ノイズの犠牲を小さくすることができます。表 5 と 図 40 に例を示します。

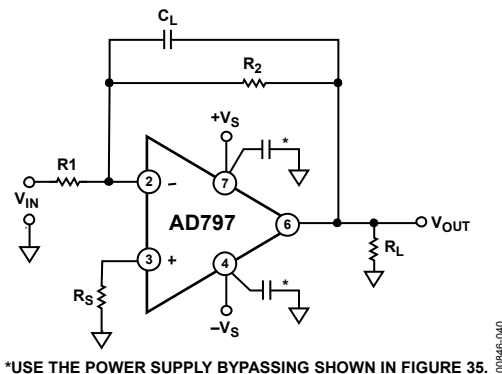


図 40. インバータ・アンプ接続

表 5. インバータ回路に対する値

Gain	R1	R2	$C_L$	Noise (Excluding $R_S$ )
-1	1 k $\Omega$	1 k $\Omega$	$\approx 20 \text{ pF}$	3.0 nV/ $\sqrt{\text{Hz}}$
-1	300 $\Omega$	300 $\Omega$	$\approx 10 \text{ pF}$	1.8 nV/ $\sqrt{\text{Hz}}$
-10	150 $\Omega$	1500 $\Omega$	$\approx 5 \text{ pF}$	1.8 nV/ $\sqrt{\text{Hz}}$

## 容量負荷の駆動

AD797 の容量負荷駆動能力を図 41 に示します。ゲイン  $> 10$  では、特別な注意は不要です。ただし、大きな駆動能力が必要な場合は、図 42 に示す回路を使う必要があります。例えば、この回路では、5000 pF の負荷をノイズ・ゲイン  $\geq 2$  でクリーンに駆動することができます。

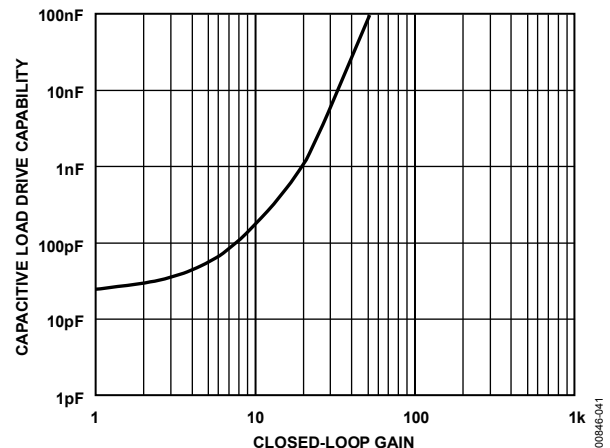


図 41. クローズド・ループ・ゲイン対容量負荷駆動能力

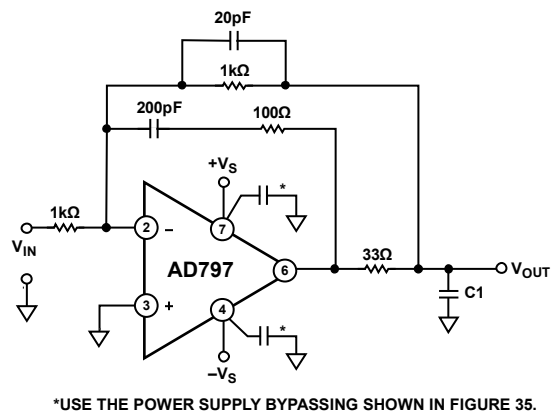


図 42. 高容量負荷の駆動に推奨される回路

## セトリング・タイム

AD797 は、800 ns 以下で 16 ビット ( $< 150 \mu\text{V}$ ) にセトリングする点で、超低ノイズ・アンプの中でも独自の存在です。この性能の測定には、困難が伴います。このために、特別なテスト回路 (図 43) が開発されました。入力信号は、共振リード・スイッチ・パルス・ジェネレータ (Tektronix 社からキャリブレーション治具 No. 067-0608-00 として提供) から得られます。オープンするとき、スイッチは  $50 \Omega$  でグラウンドに接続され、セトリングは純粋な受動パルス減衰で本来平坦です。低い繰り返しレートの信号を増幅し 2 回クランプした後に、デジタル・オシロスコープで取得します。オシロスコープのプラグインの選択は、負荷回復が最小になるように行います。

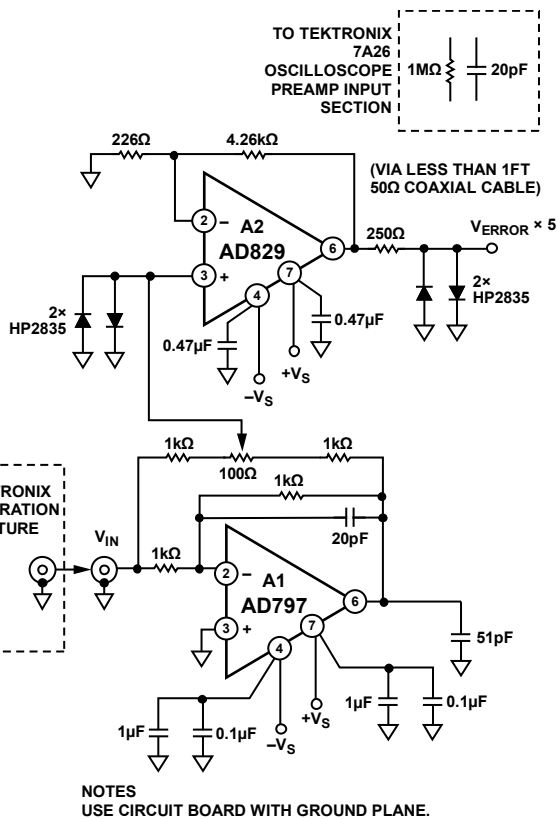


図 43.セトリング・タイムのテスト回路

歪みの削減

AD797 は、多くの電圧帰還アンプにはない歪み性能 (20 kHz、3 V rms、 $R_L = 600 \Omega$  で THD が  $-120$  dB 以下)を持っています。

高いゲインと高い周波数では、ループ・ゲインの減少により THD が増加します。ただし、AD797 は多くの従来型電圧帰還アンプとは異なり、ゲインと周波数が高くなったときに歪みを減少させるために、出力ステージの歪み相殺と補償作用を働かなくするゲイン帯域幅増加による、2つの効果的な方法を提供しています。これらの技術を使用することにより、ゲイン帯域幅を  $G = 1000$  で 450 MHz まで増やし、歪みを 20 kHz、 $G = 100$  で  $-100$  dB に維持することができます。

AD797 の独自のデザインにより、出力ステージの歪みが相殺されます。このために、実効補償容量(通常 50 pF)に等しい容量を、ピン 8 と出力との間に接続します(図 44 の C2 参照)。この機能を使うと、クロード・ループ・ゲインが 10 以上で、注目する周波数が 30 kHz より高い場合に、歪み性能が改善されます。

補償の無効化による帯域幅の増加は、ピン 8 とグラウンドとの間にコンデンサを接続することにより実現されます(図 44 の C1 参照)。C1 を追加すると、内部補償容量 (50 pF) の値から減算されるため、実効補償容量が小さくなり、帯域幅が広がります。

C1 を追加する利点は、クロード・ループ・ゲイン  $\geq 100$  のとき有効になります。ゲイン  $\geq 1000$  では、最大値  $\approx 33$  pF が推奨されます。ゲイン = 1000 で、帯域幅は 450 kHz になります。

表 6 と 図 45 に、歪み相殺機能と補償無効化機能による AD797 の性能を示します。

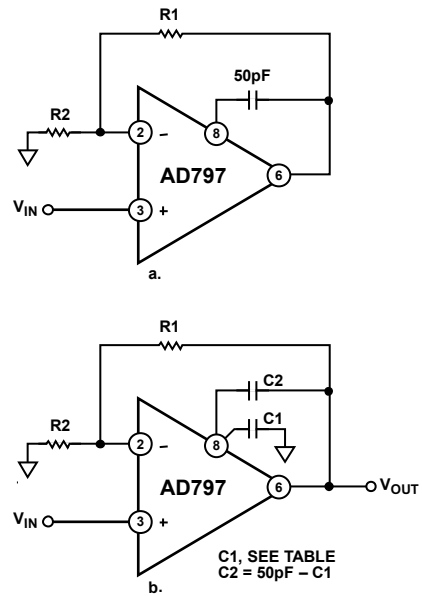


図 44.歪み相殺と帯域幅増加に対する推奨接続

表 6. 歪み相殺と帯域幅増加に対する推奨外付け補償

Gain	A/B		A			B		
	R1 ( $\Omega$ )	R2 ( $\Omega$ )	C1 (pF)	C2 (pF)	3 dB BW	C1 (pF)	C2 (pF)	3 dB BW
10	909	100	0	50	6 MHz	0	50	6 MHz
100	1 k	10	0	50	1 MHz	15	33	1.5 MHz
1000	10 k	10	0	50	110 kHz	33	15	450 kHz

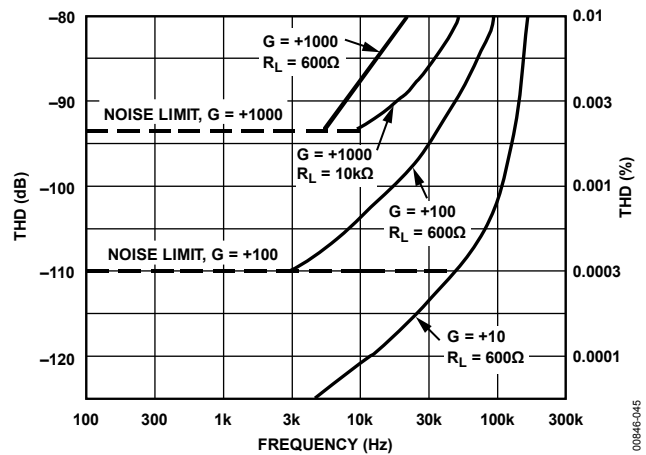


図 45. 図 44b の総合高調波歪み (THD) の周波数特性、3 V rms

差動ライン・レシーバ

図 46 の差動レシーバ回路は、オーディオからMRI 画像処理までの多くのアプリケーションで役立ちます。この回路を使うと、同相モード・ノイズの中から低レベル信号を取り出すことができます。図 47 に示すように、AD797 はわずか 9 nV/√Hz の出力ノイズでこの機能を提供します。図 48 に、AD797 のオーディオ帯域での 20 ビット THD 性能と 250 kHz までの 16 ビット精度を示します。

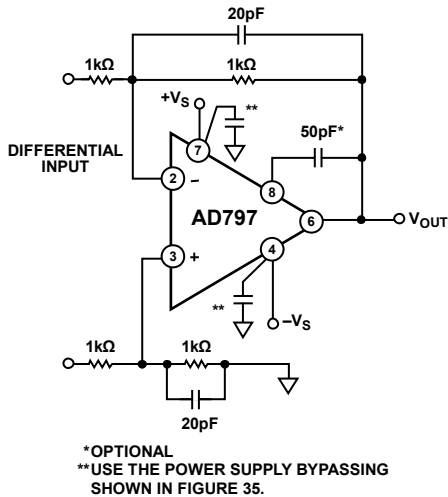


図 46. 差動ライン・レシーバ

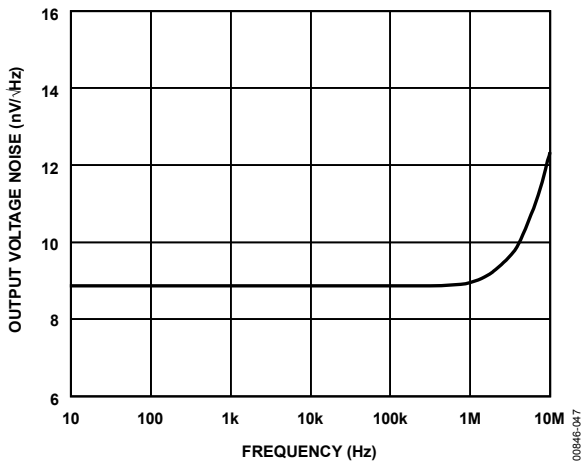


図 47. 差動ライン・レシーバの出力電圧ノイズ・スペクトル密度

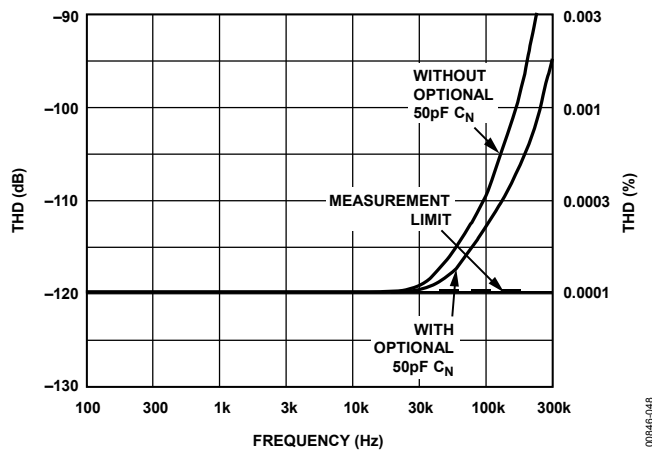


図 48. 差動ライン・レシーバの総合高調波歪み (THD) の周波数特性

汎用 ATE/計装 I/O ドライバ

AD797 の超低ノイズおよび超低歪みと、広い帯域幅、スルーレート、電流帰還アンプの負荷駆動とを組み合わせると、非常に広いダイナミック・レンジの汎用ドライバが得られます。このようなアプリケーションで、図 49 に示す回路により AD797 と AD811 を組み合わせることができます。図示の部品値を使うと、この回路では ±5 V の 500 kHz 出力信号で -90 dB より優れた THD が可能になります。したがって、この回路は自動テスト装置 (ATE) システムで出力ドライバとして高分解能 ADC を駆動するのに適しています。100 kHz の正弦波を使う場合、この回路は 7 V rms のレベルまで 600Ω 負荷を -109 dB 以下の THD で、10 kΩ 負荷を -117 dB 以下の THD で、それぞれ駆動します。

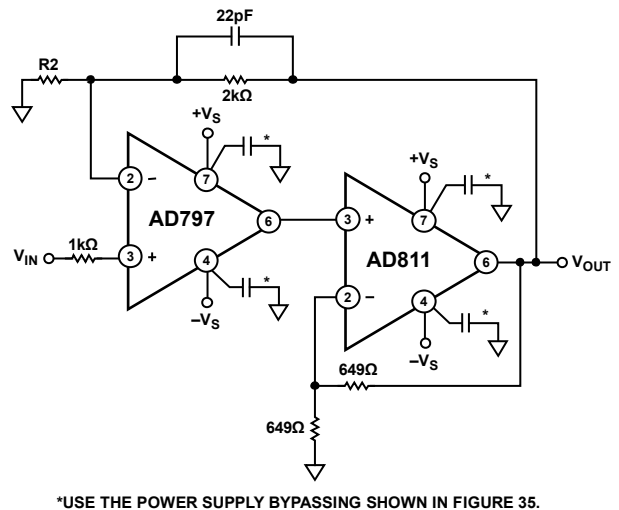
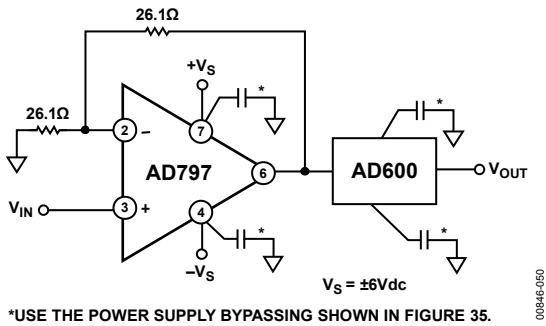


図 49. 汎用 ATE/計装 I/O ドライバ



超音波/ソナー画像処理のプリアンプ

AD600 可変ゲイン・アンプは、非常に広いダイナミック・レンジのソナーおよび低周波超音波アプリケーションで必要とされる時間制御のゲイン (TCG) 機能を提供します。状況によっては、AD600 入力をバッファして低いノイズ性能を維持することが必要になります。ダイナミック・レンジを最適化するためには、このバッファは最大 6 dBのゲインを持つ必要があります。低ノイズと低ゲインの組み合わせの実現は困難です。図 50 に示す入力バッファ回路は、26.1 Ωの抵抗を帰還パスに使用することにより、ゲイン = 2 (dc~1 MHz) で 1 nV/√Hz のノイズ性能を提供します。2 V p-p の出力レベルに対して歪みは 1 MHzでわずか-50 dBc で、出力レベル 200 mV p-pで急速に低下して-70 dBc より優れたレベルになります。

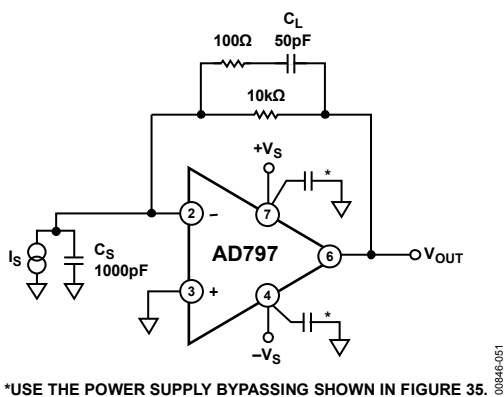


\*USE THE POWER SUPPLY BYPASSING SHOWN IN FIGURE 35.

図 50.超音波プリアンプ回路

アモルファス (フォトダイオード) 検出器

大面積のフォトダイオード ( $C_S \geq 500$  pF) や、ある種のイメージ検出器 (アモルファス Si) は、非常に小さい電流ノイズではなく非常に低い電圧を持つアンプと組み合わせて使用するとき最適性能で動作します。図 51 に、アモルファス Si ( $C_S = 1000$  pF) 検出器と組み合わせて使用したAD797 を示します。応答はコンデンサ  $C_L$  を使って平坦になるように調節し、ノイズはAC ノイズ・ゲインにより増幅される電圧ノイズにより支配されます。AD797 の優れた入力ノイズ性能により、1 MHz 帯域幅 で 27 μV rms の総合ノイズが得られます (図 52 参照)。



\*USE THE POWER SUPPLY BYPASSING SHOWN IN FIGURE 35.

図 51.アモルファス検出器のプリアンプ

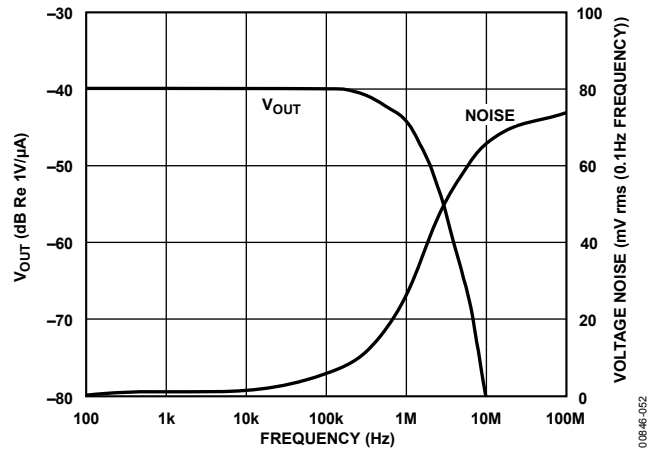
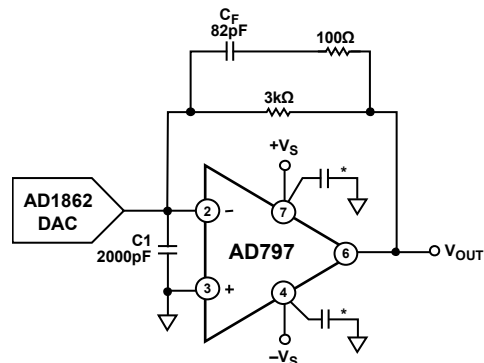


図 52.総合電圧ノイズとアモルファス検出器プリアンプの  $V_{OUT}$

業務用オーディオ信号処理—DAC バッファ

AD797 は低ノイズ低歪みであるため、業務用オーディオ信号処理に最適です。電流出力 DACの理想I/V コンバータは、大部分のDACは出力電圧に対して直線的に動作しないとしても、単純にグラウンドに接続した抵抗により実現できます。標準的な方法では、オペアンプをI/V コンバータとして動作させて、インバータ入力で仮想グラウンドを発生させます。通常、クロックのエネルギーと電流ステップは、オペアンプ出力ステージで吸収する必要がありますが、図 53 に示す構成では、コンデンサ  $C_F$  により高周波エネルギーをグラウンドへ短絡させると同時に極めて低いTHDとIMDを持つ出力信号を発生させます。



\*USE THE POWER SUPPLY BYPASSING SHOWN IN FIGURE 35.

図 53.業務用オーディオ DAC のバッファ

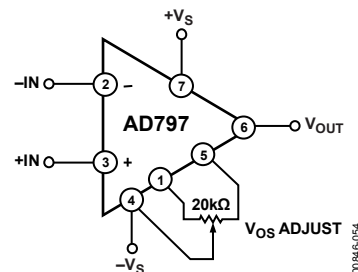
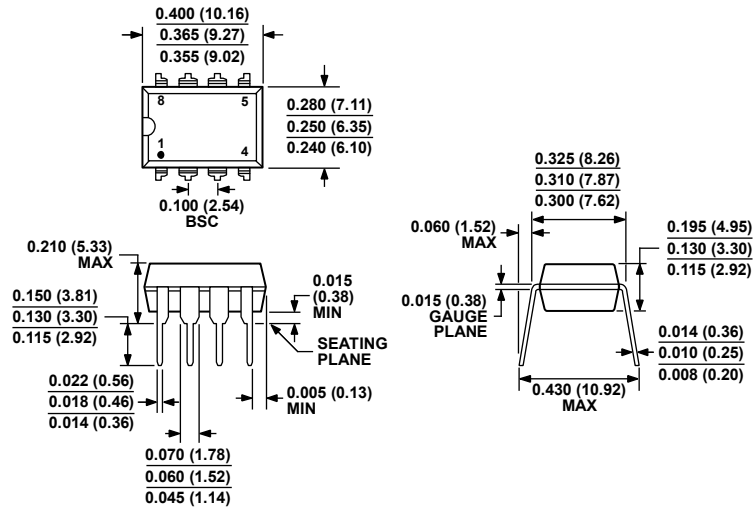


図 54.オフセットのゼロ調節

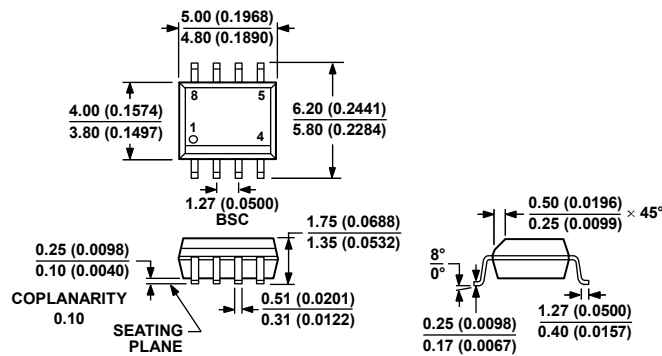
外形寸法



COMPLIANT TO JEDEC STANDARDS MS-001  
CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN. CORNER LEADS MAY BE CONFIGURED AS WHOLE OR HALF LEADS.

070606-A

図 55.8 ピン・プラスチック・デュアルインライン・パッケージ [PDIP]  
ナロー・ボディ(N-8)  
寸法表示:インチ(mm)



COMPLIANT TO JEDEC STANDARDS MS-012-AA  
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

012407-A

図 56.8 ピン標準スモール・アウトライン・パッケージ [SOIC\_N]  
ナロー・ボディ(R-8)  
寸法: mm (インチ)

## オーダー・ガイド

Model	Temperature Range	Package Description	Package Option
AD797AN	-40°C to +85°C	8-Lead Plastic Dual In-Line Package [PDIP]	N-8
AD797ANZ <sup>1</sup>	-40°C to +85°C	8-Lead Plastic Dual In-Line Package [PDIP]	N-8
AD797AR	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD797AR-REEL	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD797AR-REEL7	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD797ARZ <sup>1</sup>	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD797ARZ-REEL <sup>1</sup>	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD797ARZ-REEL7 <sup>1</sup>	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD797BR	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD797BR-REEL	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD797BR-REEL7	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD797BRZ <sup>1</sup>	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD797BRZ-REEL <sup>1</sup>	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8
AD797BRZ-REEL7 <sup>1</sup>	-40°C to +85°C	8-Lead Standard Small Outline Package [SOIC_N]	R-8

<sup>1</sup> Z = RoHS 準拠製品。