

特長

高精度

- 0~2 V rms 入力時の非直線性 0.02%以下
- クレスト・ファクタ 3 に対して誤差 0.10%以下

広帯域

- 2 V rms 入力時 8 MHz
- 100 mV rms 入力時 600 kHz

以下の計算機能可能：

- 真の rms 値（実効値）
- 2 乗値
- 2 乗平均値
- 絶対値

dB 出力（60 dB レンジ）付き

チップ・セレクトおよびパワー・ダウン機能：

- アナログのトライステート動作

- 無負荷時電源電流を 2.2 mA から 350 μ A に節減

14 ピン SBDIP、14 ピン低価格 Cerdip、および 16 ピン SOIC_W

機能ブロック図

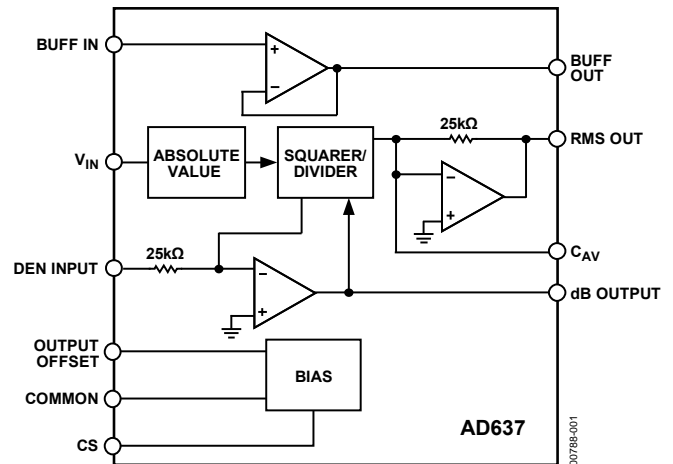


図 1.

概要

AD637 は、任意の複雑な波形の真の rms/DC 変換を高精度で行う完全モノリシック IC です。精度、帯域およびダイナミック・レンジ等の性能は従来のモノリシック IC よりも格段に優れ、ディスプレイ部品構成やモジュール構成の製品に相当します。AD637 ではクレスト・ファクタ補償を行っていますので、クレスト・ファクタ 10 までの誤差の増加は 1%未満です。回路特性が広帯域のため 200 mV rms の入力では 600 kHz、1 V rms 以上の入力では 8 MHz まで測定可能です。

当社の従来のモノリシック rms/DC コンバータと同様、AD637 は dB 出力も備えています。rms 出力信号の対数出力（dB 出力）が別のピンに出ており、60 dB の実用ダイナミック・レンジで直接 dB 測定が可能です。外部からプログラム可能な電流源により 0 dB の基準を 0.1~2 V の間の任意の値に設定できます。

チップ・セレクト機能により、未使用時の消費電流を 2.2 mA から 350 μ A まで減らすことが可能です。この能力により、リモート・センスや携帯機器等、消費電力を極力おさえなければならない分野において、高精度 rms 測定機能を追加することが容易に行えます。さらに、AD637 はパワー・ダウンした時、出力が高インピーダンス状態になります。このため複数の AD637 出力をつないで広帯域の真の rms マルチプレクサを構成することができます。

AD637 の入力回路は電源電圧を超える過負荷電圧に対して保護されています。電源非投入時に信号が入力しても入力回路が破壊されることはありません。

AD637 は、商用温度範囲（0~70°C）のアプリケーション向けの J グレードと K グレードの 2 種の精度、工業用温度範囲（-40~+85°C）のアプリケーション向けの A グレードと B グレードの 2 種の精度、-55~+125°C の温度範囲向けの S グレードの精度があります。いずれもハーメチック・シールの 14 ピン SBDIP、14 ピン Cerdip、16 ピン SOIC_W パッケージで提供しています。

AD637 は複雑な波形をもつ AC（または AC+DC）入力信号の真の rms 値、2 乗平均値、絶対値を計算し、等価な DC 出力電圧を生成します。波形の真の rms 値は、信号の電力と直接関係がありますので、平均値検波による値に比べて、より有効に使用できます。統計的信号の rms 値はその標準偏差にも関係します。

AD637 は無調整で規定の性能を満足できるようレーザ・ウエハ・トリミングを行っています。必要な外付部品は、平均時間を決めるためのコンデンサ 1 個のみです。このコンデンサの値で低周波数帯域での精度、リップル・レベル、セトリング・タイムも決まります。

内蔵のバッファ・アンプは入力のバッファとしても、アクティブ・フィルタとしても使用できます。フィルタにした場合、リップルを減少させ、精度を向上できます。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2007 Analog Devices, Inc. All rights reserved.

Rev. J

目次

特長.....	1	平均化時定数の選び方.....	9
機能ブロック図.....	1	周波数応答.....	11
概要.....	1	AC 測定精度とクレスト・ファクタ.....	12
改訂履歴.....	2	dB 出力のための接続.....	12
仕様.....	3	dB の校正.....	13
絶対最大定格.....	5	低周波帯での測定.....	14
ESD に関する注意.....	5	ベクトル加算.....	14
ピン配置と機能の説明.....	6	評価用ボード.....	16
動作原理.....	7	外形寸法.....	19
標準的な接続.....	8	オーダー・ガイド.....	20
チップ・セレクト.....	8		
高精度を得るための外部調整.....	8		

改訂履歴

4/07—Rev. I to Rev. J		4/05—Rev. F to Rev. G	
Added Evaluation Board Section.....	16	Updated Format.....	Universal
Updated Outline Dimensions.....	20	Changes to Figure 1.....	1
10/06—Rev. H to Rev. I		Changes to General Description.....	1
Changes to Table 1.....	3	Deleted Product Highlights.....	1
Changes to Figure 4.....	7	Moved Figure 4 to Page.....	8
Changes to Figure 7.....	9	Changes to Figure 5.....	9
Changes to Figure 16, Figure 18, and Figure 19.....	12	Changes to Figure 8.....	10
Changes to Figure 20.....	13	Changes to Figure 11, Figure 12, Figure 13, and Figure 14.....	11
12/05—Rev. G to Rev. H		Changes to Figure 19.....	14
Updated Format.....	Universal	Changes to Figure 20.....	14
Changes to Figure 1.....	1	Changes to Figure 21.....	16
Changes to Figure 11.....	10	Updated Outline Dimensions.....	17
Updated Outline Dimensions.....	16	Changes to Ordering Guide.....	18
Changes to Ordering Guide.....	17	3/02—Rev. E to Rev. F	
		Edits to Ordering Guide.....	3

仕様

特に注記のない限り、+25°C、±15 V dc。¹

表 1.

Parameter	AD637J/AD637A			AD637K/AD637B			AD637S			Unit
	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
TRANSFER FUNCTION	$V_{OUT} = \sqrt{\text{avg} \times (V_{IN})^2}$			$V_{OUT} = \sqrt{\text{avg} \times (V_{IN})^2}$			$V_{OUT} = \sqrt{\text{avg} \times (V_{IN})^2}$			
CONVERSION ACCURACY										
Total Error, Internal Trim ² (Figure 5)			±1 ± 0.5			±0.5 ± 0.2			±1 ± 0.5	mV ±% of reading
T _{MIN} to T _{MAX}			±3.0 ± 0.6			±2.0 ± 0.3			±6 ± 0.7	mV ± % of reading
vs. Supply +V _{IN} = 300 mV		30	150		30	150		30	150	μV/V
vs. Supply -V _{IN} = -300 mV		100	300		100	300		100	300	μV/V
DC Reversal Error at 2 V			0.25			0.1			0.25	% of reading
Nonlinearity 2 V Full Scale ³			0.04			0.02			0.04	% of FSR
Nonlinearity 7 V Full Scale			0.05			0.05			0.05	% of FSR
Total Error, External Trim		±0.5 ± 0.1			±0.25 ± 0.05			±0.5 ± 0.1		mV ± % of reading
ERROR VS. CREST FACTOR ⁴										
Crest Factor 1 to 2		Specified accuracy			Specified accuracy			Specified accuracy		% of reading
Crest Factor = 3		±0.1			±0.1			±0.1		% of reading
Crest Factor = 10		±1.0			±1.0			±1.0		% of reading
AVERAGING TIME CONSTANT		25			25			25		ms/μF C _{AV}
INPUT CHARACTERISTICS										
Signal Range, ±15 V Supply										
Continuous RMS Level		0 to 7			0 to 7			0 to 7		V rms
Peak Transient Input			±15			±15			±15	V p-p
Signal Range, ±5 V Supply										
Continuous RMS Level		0 to 4			0 to 4			0 to 4		V rms
Peak Transient Input			±6			±6			±6	V p-p
Maximum Continuous Nondestructive Input Level (All Supply Voltages)			±15			±15			±15	V p-p
Input Resistance	6.4	8	9.6	6.4	8	9.6	6.4	8	9.6	kΩ
Input Offset Voltage			±0.5			±0.2			±0.5	mV
FREQUENCY RESPONSE ⁵										
Bandwidth for 1% Additional Error (0.09 dB)										
V _{IN} = 20 mV		11			11			11		kHz
V _{IN} = 200 mV		66			66			66		kHz
V _{IN} = 2 V		200			200			200		kHz
±3 dB Bandwidth										
V _{IN} = 20 mV		150			150			150		kHz
V _{IN} = 200 mV		1			1			1		MHz
V _{IN} = 2 V		8			8			8		MHz

Parameter	AD637J/AD637A			AD637K/AD637B			AD637S			Unit
	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
OUTPUT CHARACTERISTICS										
Offset Voltage			±1			±0.5			±1	mV
vs. Temperature		±0.05	±0.089		±0.04	±0.056		±0.04	±0.07	mV/°C
Voltage Swing, ±15 V Supply, 2 kΩ Load	0 to 12.0	13.5		0 to 12.0	13.5		0 to 12.0	13.5		V
Voltage Swing, ±3 V Supply, 2 kΩ Load	0 to 2	2.2		0 to 2	2.2		0 to 2	2.2		V
Output Current	6			6			6			mA
Short-Circuit Current		20			20			20		mA
Resistance Chip Select High		0.5			0.5			0.5		Ω
Resistance Chip Select Low		100			100			100		kΩ
dB OUTPUT										
Error, V_{IN} 7 mV to 7 V rms, 0 dB = 1 V rms		±0.5			±0.3			±0.5		dB
Scale Factor		-3			-3			-3		mV/dB
Scale Factor Temperature Coefficient		+0.33			+0.33			+0.33		% of reading/°C
		-0.033			-0.033			-0.033		dB/°C
I_{REF} for 0 dB = 1 V rms	5	20	80	5	20	80	5	20	80	μA
I_{REF} Range	1		100	1		100	1		100	μA
BUFFER AMPLIFIER										
Input Output Voltage Range	- V_S to (+ V_S - 2.5 V)			- V_S to (+ V_S - 2.5 V)			- V_S to (+ V_S - 2.5 V)			V
Input Offset Voltage		±0.8	±2		±0.5	±1		±0.8	±2	mV
Input Current		±2	±10		±2	±5		±2	±10	nA
Input Resistance		10^8			10^8			10^8		Ω
Output Current	-0.13		+5	-0.13		+5	-0.13		+5	mA
Short-Circuit Current		20			20			20		mA
Small Signal Bandwidth		1			1			1		MHz
Slew Rate ⁶		5			5			5		V/μs
DENOMINATOR INPUT										
Input Range		0 to 10			0 to 10			0 to 10		V
Input Resistance	20	25	30	20	25	30	20	25	30	kΩ
Offset Voltage		±0.2	±0.5		±0.2	±0.5		±0.2	±0.5	mV
CHIP SELECT (CS)										
RMS On Level	Open or $2.4 V < V_C < +V_S$			Open or $2.4 V < V_C < +V_S$			Open or $2.4 V < V_C < +V_S$			
RMS Off Level	$V_C < 0.2 V$ $V_C < 0.2 V$			$V_C < 0.2 V$						
I_{OUT} of Chip Select										
CS Low			10			10			10	μA
CS High			0			0			0	μA
On Time Constant		$10 + ((25 \text{ k}\Omega) \times C_{AV})$			$10 + ((25 \text{ k}\Omega) \times C_{AV})$			$10 + ((25 \text{ k}\Omega) \times C_{AV})$		μs
Off Time Constant		$10 + ((25 \text{ k}\Omega) \times C_{AV})$			$10 + ((25 \text{ k}\Omega) \times C_{AV})$			$10 + ((25 \text{ k}\Omega) \times C_{AV})$		μs
POWER SUPPLY										
Operating Voltage Range	±3.0		±18	±3.0		±18	±3.0		±18	V
Quiescent Current		2.2	3		2.2	3		2.2	3	mA
Standby Current		350	450		350	450		350	450	μA

¹ 太字で示された仕様は最終電気試験で全製品がテストされています。これらの試験結果は出荷品質レベルを計算するために使用されます。すべての min と max の仕様は保証されていますが、全製品に対してテストが行われているのは太字で示された仕様だけです。

² 図5の接続で0~7 V rms に対して規定された精度です。

³ 非直線性は10 mV と2 Vでの値を結ぶ直線からの最大偏差として定義されます。

⁴ クレスト係数対誤差は1 V rms に対する誤差の増分として規定されます。

⁵ 入力電圧は、V rms です。%はその値のパーセンテージです。

⁶ - V_S に接続された2 kΩの外部プル・ダウン抵抗つき。

絶対最大定格

表 2.

Parameter	Rating
ESD Rating	500 V
Supply Voltage	±18 V dc
Internal Quiescent Power Dissipation	108 mW
Output Short-Circuit Duration	Indefinite
Storage Temperature Range	-65°C to +150°C
Lead Temperature (Soldering 10 sec)	300°C
Rated Operating Temperature Range	
AD637J, AD637K	0°C to 70°C
AD637A, AD637B	-40°C to +85°C
AD637S, 5962-8963701CA	-55°C to +125°C

左記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

ESDに関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置と機能の説明

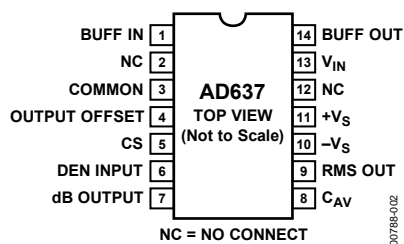


図 2. 14 ピン SBDIP/CERDIP のピン配置

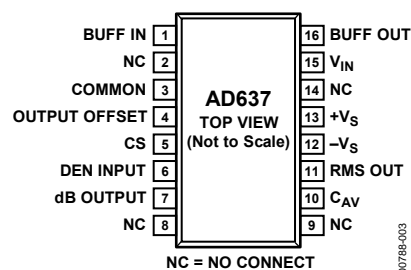


図 3. 16 ピン SOIC_W のピン配置

表 3. 14 ピン SBDIP/CERDIP のピン機能の説明

ピン番号	記号	説明
1	BUFF IN	バッファ入力
2, 12	NC	未接続
3	COMMON	アナログ・コモン
4	OUTPUT OFFSET	出力オフセット調整ピン
5	CS	チップ・セレクト
6	DEN INPUT	割算回路の分母入力
7	dB OUTPUT	dB 出力
8	C_{AV}	平均化コンデンサ接続ピン
9	RMS OUT	RMS 値出力
10	$-V_S$	負側電源
11	$+V_S$	正側電源
13	V_{IN}	信号入力
14	BUFF OUT	バッファ出力

表 4. 16 ピン SOIC_W のピン機能の説明

ピン番号	記号	説明
1	BUFF IN	バッファ入力
2, 8, 9, 14	NC	未接続
3	COMMON	アナログ・コモン
4	OUTPUT OFFSET	出力オフセット調整ピン
5	CS	チップ・セレクト
6	DEN INPUT	割算回路の分母入力
7	dB OUTPUT	dB 出力
10	C_{AV}	平均化コンデンサ接続ピン
11	RMS OUT	RMS 値出力
12	$-V_S$	負側電源
13	$+V_S$	正側電源
15	V_{IN}	信号入力
16	BUFF OUT	バッファ出力

標準的な接続

AD637による大部分のrms値測定は、簡単な接続で回路構成が実現できます。図5に示した標準的なrms出力接続で外部部品は平均時間の時定数を設定するためのコンデンサ1個のみです。この回路でAD637は入力信号の真のrms値を計算します。平均化を行うコンデンサの値に依存する平均化動作の誤差が低周波で発生します。例えば、コンデンサ C_{AV} が4 μ Fの場合、10 Hzでの誤差は0.1%、3 Hzでの誤差は1%です。AC信号を測定したいのであれば、図5に示すように入力と直列に無極性のコンデンサを挿入することによってAC結合にできます。

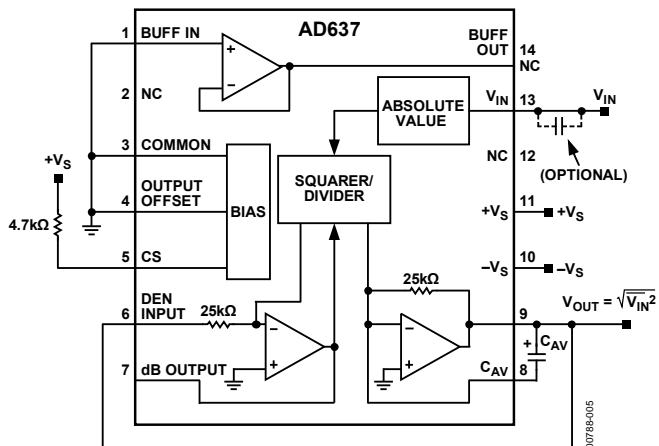


図5. 標準的な rms 接続

AD637の性能は電源電圧が多少変化しても低下しません。しかしながら、電源に高周波リップルがかなりの大きさで重畳している場合、両電源とグラウンド間のICにできるだけ近い位置で0.1 μ Fのコンデンサによるバイパスをしてください。

AD637の出力信号範囲は図6に示したように、電源電圧の関数です。出力信号は負荷の特性によってバッファつき、バッファなしのいずれかで使用できます。もしバッファを使う必要がなければ、この入力(1番ピン)をコモンに接続してください。AD637の出力はデバイスの精度を低下させずに、2 k Ω の負荷を5 mAで駆動できます。

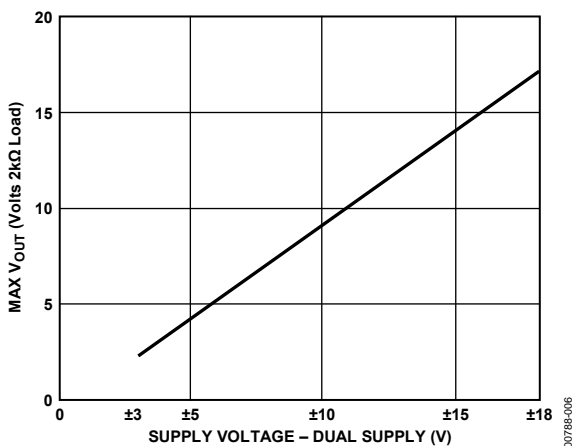


図6. 電源電圧対最大出力電圧

チップ・セレクト

AD637にはチップ・セレクトの機能があり、これを用いるとデバイスの無負荷時電源電流を2.2 mAから350 μ Aに減少させることができます。チップ・セレクト・ピン(5番ピン)を0.2 V DC以下に駆動することにより、この状態になります。この条件下では、出力は高インピーダンス状態になります。消費電力の低減に加えて、複数のデバイスの出力を並列に接続すると、広い帯域幅のrmsマルチプレクサを形成できます。チップ・セレクトをディスエーブルにするには、5番ピンをハイレベルに接続してください。

高精度を得るための外部調整

AD637は、出力のオフセットとスケール・ファクタの誤差のいずれも外部調整できます。図7に示すように、これらの調整によって全誤差の最大値を大幅に減少させることができます。これで除去できない誤差は、絶対値回路の調整不可能な入力オフセットとデバイスの非直線性のみです。

図8を参照しながら説明すると、トリミングのプロセスは以下のようになります。

- オフセット・トリム：入力信号 V_{IN} をグラウンドに落とし、ピン9から0 Vが出力されるようR1を調整します。別の方法として V_{IN} の想定される最小値を入力し、正しい出力が得られるようR1を調整してもかまいません。
- スケール係数トリム：スケール係数のレンジを下げるため、抵抗R4を入力と直列に挿入します。 V_{IN} にDCまたは校正されたAC信号をフル・スケール・レベルで印加し、R3を調整してピン9から正しい出力が得られるようにします。例えば1.000 V DC入力に対して1.000 V DC出力になるようにします。もちろん、2 Vピーク・ツー・ピークの正弦波入力では0.707 V DC出力となります。残留誤差は非直線性に起因するものです。

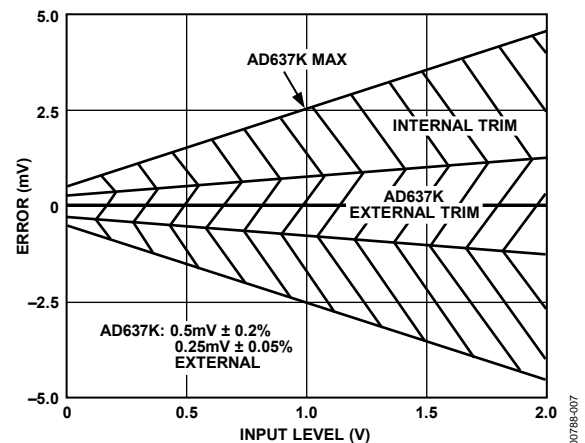


図7. 入力レベル対最大全誤差 (AD637Kの内部調整、外部調整)

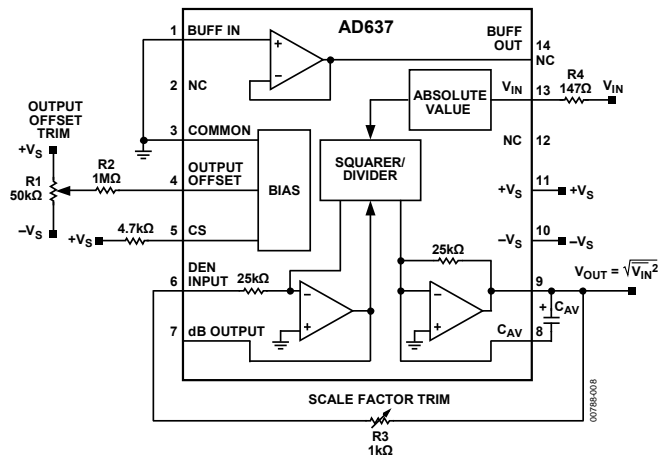


図 8. ゲイン、オフセットの外部調整例

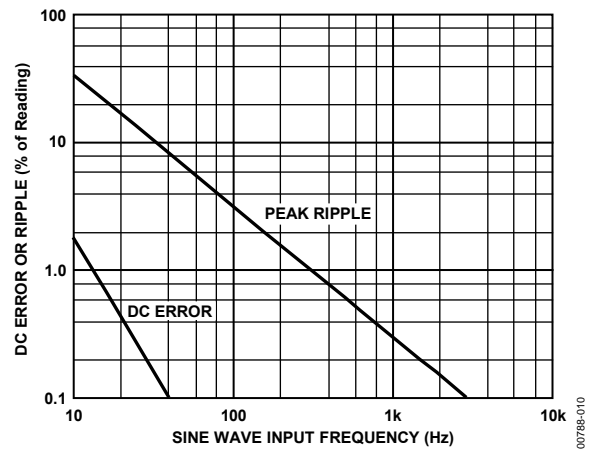


図 10. C_{AV}として1 μFを使用した時の周波数に対する直流誤差とリップルのピーク値

平均化時定数の選び方

AD637はACおよびDC入力信号の真のrms値を計算します。DCの場合、出力は入力に正確に追従します。ACの場合、周波数が上昇すると出力電圧は入力の真のrms値に近づきます。理想のrms値からの偏差は平均化誤差によるものです。平均化誤差にはAC成分とDC成分があります。どちらの成分も入力信号周波数 f と平均化回路の時定数 τ (時定数 = 25 ms/μF) の関数になります。図 9 に示すように、平均化誤差はAC成分のピーク値 (リップル) とDC誤差の和として定義されます。

平均化誤差の AC リップル成分のピーク値は次の関係式で近似的に定義されます。

$$\frac{50}{6.3 \tau f} \text{ in \% of reading where } (\tau > 1/f)$$

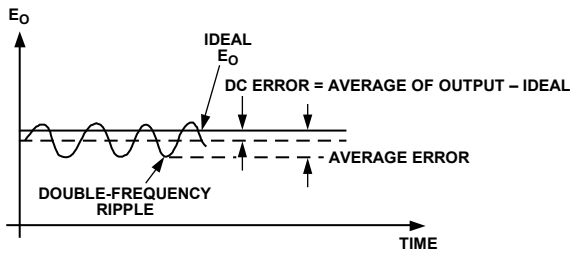


図 9. 正弦波入力に対する出力波形

このリップルは測定を行うときの不確実性を大幅に増大させます。不確実性は後段のフィルタ回路や平均化コンデンサの容量を大きくすることによって大幅に減少できます。

DC 誤差は AD637 の出力に周波数に依存するオフセットとして現われ、次式で与えられます。

$$\frac{1}{0.16 + 6.4 \tau^2 f^2} \text{ in \% of reading}$$

rms コンバータが計算を行う間、入力信号をホールドする時間は、C_{AV} で決まる平均化回路の時定数で設定されますので、DC 誤差の大きさは C_{AV} のみで決定され、後段フィルタの影響は受けません。

平均化回路の誤差のACリップル成分は、平均化コンデンサの値を大きくすることによって大幅に減少できます。しかし、これには次の二つの問題があります。すなわちコンデンサの静電容量が非常に大きくなってしまふこと、およびもう一つは平均化コンデンサの値にそのまま比例して、測定結果のセトリング・タイムが長くなってしまふことです (T_s = 115 ms/μF)。リップルを減少させるためのもっと良い方法は、図 11 に示した後段にフィルタ回路を使用することです。この回路は 1 ポール構成、2 ポール構成のいずれでも使用できます。大部分の応用の場合、1 ポール・フィルタを用いたほうがリップルとセトリング・タイムの両方の最適点が容易に得られます。

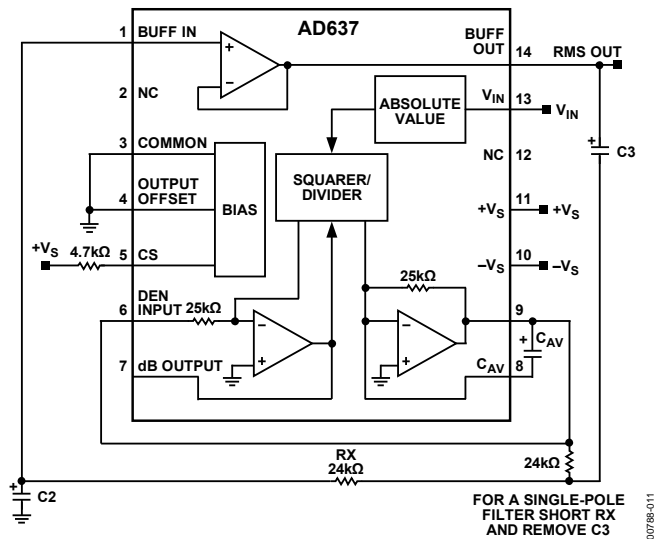


図 11. 2 ポール Sallen-Key フィルタ

図 12 に標準的なrms値測定接続に対するC_{AV}の値と、それに対応する平均化誤差を正弦波の周波数の関数として示してあります。1%セトリング・タイムがこのグラフの右側に示してあります。

図 13に、平均化誤差、信号周波数、セトリング・タイム、そして平均化コンデンサの値の関係を示します。このグラフは、後段のフィルタのコンデンサ値を、平均化コンデンサの3.3倍にした場合を示しています。コンデンサの比をこの値にすると、50 HzでのAC誤差とDC誤差が等しくなります。次にグラフを用いる例を示します。平均化コンデンサを1 μ F、後段フィルタのコンデンサを3.3 μ Fにした場合、1 ポール・フィルタを用いると、60 Hzの入力信号に対するリップルは、平均化コンデンサのみを用いた場合の5.3%から、0.15%に減少します。すなわちリップルは1/30に減少します。しかしセトリング・タイムも3倍になります。図 13を用いれば、所望の平均化誤差とセトリング・タイムに対して C_{AV} とフィルタのコンデンサ C_2 の値が計算できます。

入力信号の対称性もまた、平均化誤差に影響を与えます。表 5に、種々の60 Hz入力信号に対する実用的な C_{AV} と C_2 の値を示します。60 Hz以外の周波数に対しても、これらのコンデンサの値は簡単に計算できます。例えば30 Hz時には2倍すればよいし、120 Hzの時には半分にすればよいことになります。

リップルに非常にセンシティブな応用に対しては、2 ポール構成のフィルタをお勧めします。2 ポール構成にしますと性能を最大限発揮させながら、コンデンサの値とセトリング・タイムを最小にできます。

図 14を用いれば、所望のリップルとセトリング・タイムに対して必要な C_{AV} 、 C_2 、 C_3 の値を決定できます。

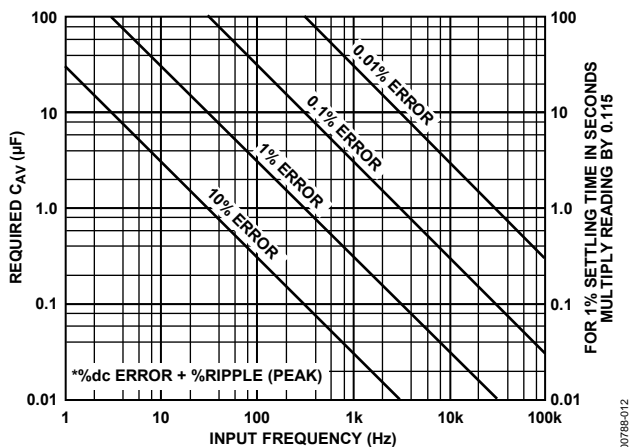


図 12. 読取り平均化誤差の規定の%に対する C_{AV} と1%セトリング・タイムの値（精度は部品の許容誤差 $\pm 2\%$ を含む。図の*を参照）

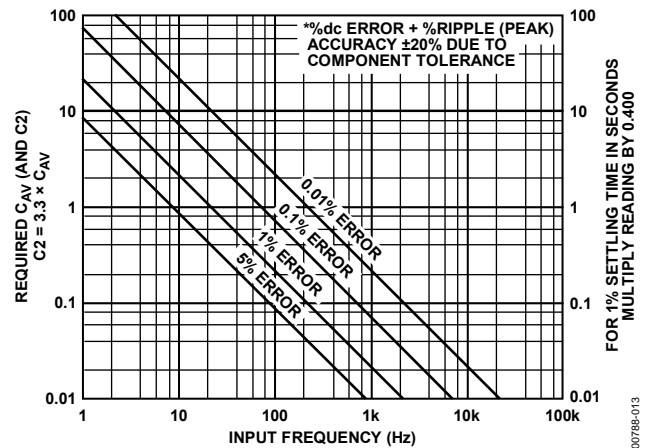


図 13. 1 ポール・ポスト・フィルタの読取り平均化誤差の規定の%に対する C_{AV} 、 C_2 、1%セトリング・タイムの値（図の*を参照）

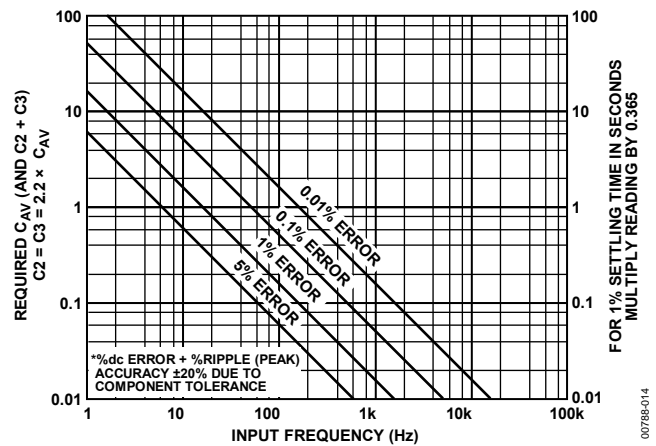
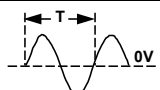
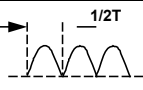


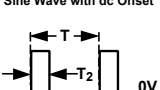
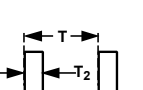
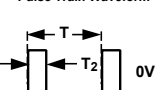
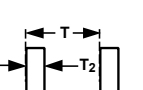


図 14. 2 ポール Sallen-Key フィルタの読取り平均化誤差の規定の%に対する C_{AV} 、 C_2 、 C_3 、1%セトリング・タイムの値（図の*を参照）

表 5. 各種入力波形に対する C_{AV} , C_2 の実用的な値

Input Waveform and Period	Absolute Value Circuit Waveform and Period	Minimum $R \times C_{AV}$ Time Constant	Recommended Standard Values for C_{AV} and C_2 for 1% Averaging Error @ 60 Hz with $T = 16.6$ ms		1% Settling Time
			C_{AV} (μF)	C_2 (μF)	
A Symmetrical Sine Wave 		$1/2T$	0.47	1.5	181 ms
B Sine Wave with dc Offset 		T	0.82	2.7	325 ms
C Pulse Train Waveform 		$10(T - T_2)$	6.8	22	2.67 sec
D 		$10(T - 2T_2)$	5.6	18	2.17 sec

周波数応答

様々な信号レベルに対するAD637の周波数応答を図15に示します。点線は誤差がそれぞれ1%、10%、 ± 3 dBに達する上限周波数を示します。例えば、2 V rmsの入力信号に対して誤差の限界を1%とすると、測定が可能な最高周波数は200 kHzになります。また200 mVrmsの信号は100 kHzまで1%の誤差で測定が可能です。

AD637の広帯域性を十分に活用するためには、入力バッファ・アンプの選択に注意しなければなりません。正確な信号をコンバータに確実に入力するためには、入力バッファの -3 dB帯域のほうがAD637の帯域より広くなければなりません。ここで見逃してはならないのはスルーレートの重要性です。例えば1 V rms、5 MHzの正弦波入力信号の最速スルーレートは 44 V/ μs です。これが立上り・立下りのスルーレートの最小限の要求性能になることに、注意しなければなりません。また、増幅器によっては立上りと立下りのスルーレートが2:1ぐらい異なるものもありますので、バッファ・アンプの選定には注意が必要です。高精度入力バッファとしてAD845をお勧めします。

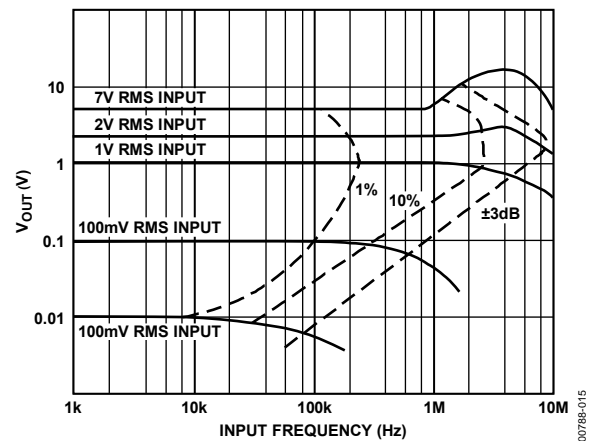


図 15. 周波数応答

AC測定精度とクレスト・ファクタ

AC測定精度を判断するのに、クレスト・ファクタがしばしば見落とされがちです。クレスト・ファクタは信号のピーク値とrms値の比として定義されます。(CF=V_p/V_{rms})。正弦波や三角波等の最も一般的な波形は、比較的クレスト・ファクタが小さくなっています(≦2)。スイッチング・レギュレータやSCR回路で発生するデューティ・サイクルの低いパルス列に類似した波形では、クレスト・ファクタが大きくなります。例えば、1%デューティ・サイクルの矩形波パルスでは、クレスト・ファクタは10になります(CF=1/√η)。

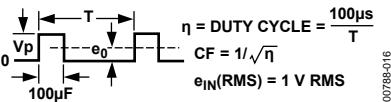


図 16. デューティ・サイクル・タイミング

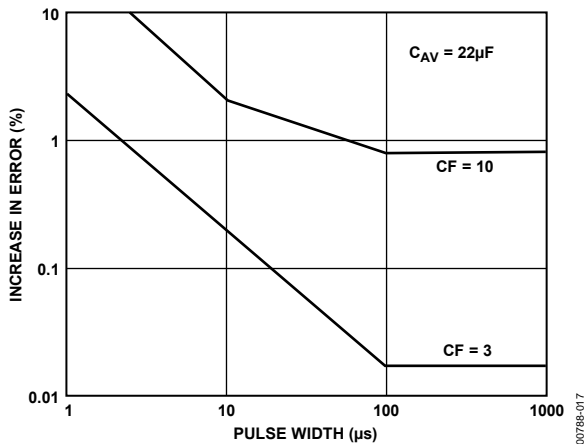


図 17. 矩形波のパルス幅対誤差特性

図 18はクレスト・ファクタが1から11までの1 V rmsの入力信号に対する測定誤差特性グラフです。このテストには矩形波パルス列(パルス幅 100 μs)を使用しました。理由は、これがrms値測定におけるワースト・ケースの波形になるからです(全エネルギーがこのピークに含まれるため)。1 V rmsの入力振幅を保ったままクレスト・ファクタを1から11まで変化させるため、デューティ・サイクルとピーク振幅を変化させました。

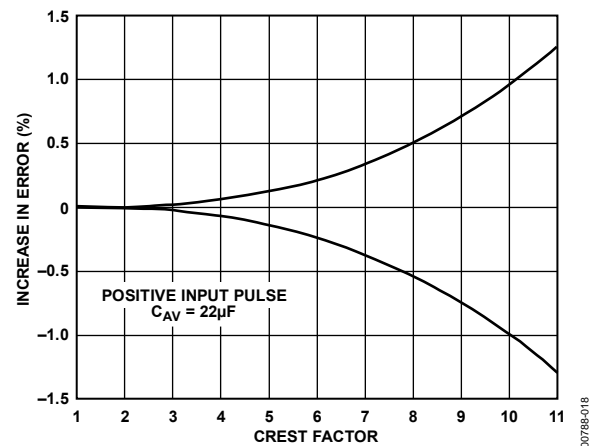


図 18. クレスト・ファクタ対誤差

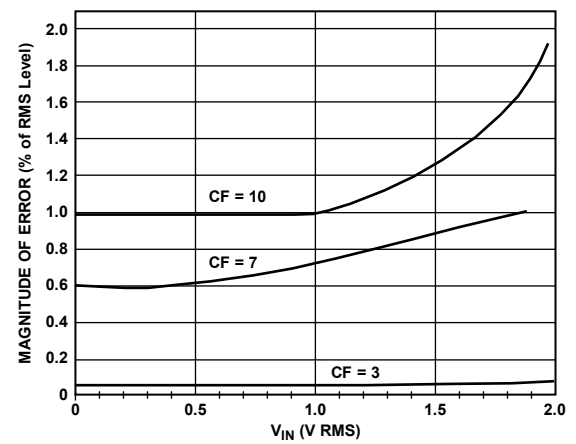


図 19. rms入力レベル対誤差

dB出力のための接続

AD637のもう一つの特徴に対数、またはデシベル出力機能があります。dBを計算する内部回路は60 dB以上のレンジで完全に動作します。dB測定のための接続を図 20に示します。R1を調整して、0 dBリファレンス電流を定め、0 dBを設定します(つまり、0 dBの点で2乗/割算器からの対数出力電流を引き算してゼロにするよう調整します)。外部オペアンプにより使いやすいスケールにし、dB回路の+0.33%/°Cの温度ドリフトを補償します。図 20に示す温度補正用抵抗R3は、Precision Resistor Co., Inc. (フロリダ州ラルゴ)から入手できます(モデルPT146)。詳細については、同社のウェブサイトをご覧ください。

dBの校正

図 20を参照してください。

- $V_{IN} = 1.00 \text{ V DC}$ または 1.00 V rms にセット
- 0 dB 出力が 0.00 V になるように R1 を調整
- $V_{IN} = 0.1 \text{ V DC}$ または 0.10 V rms にセット
- dB 出力が -2.00 V になるように R2 を調整

0 dB 基準を他の値にしたい場合、その電圧に応じて V_{IN} をセットし、R1 を調整します。

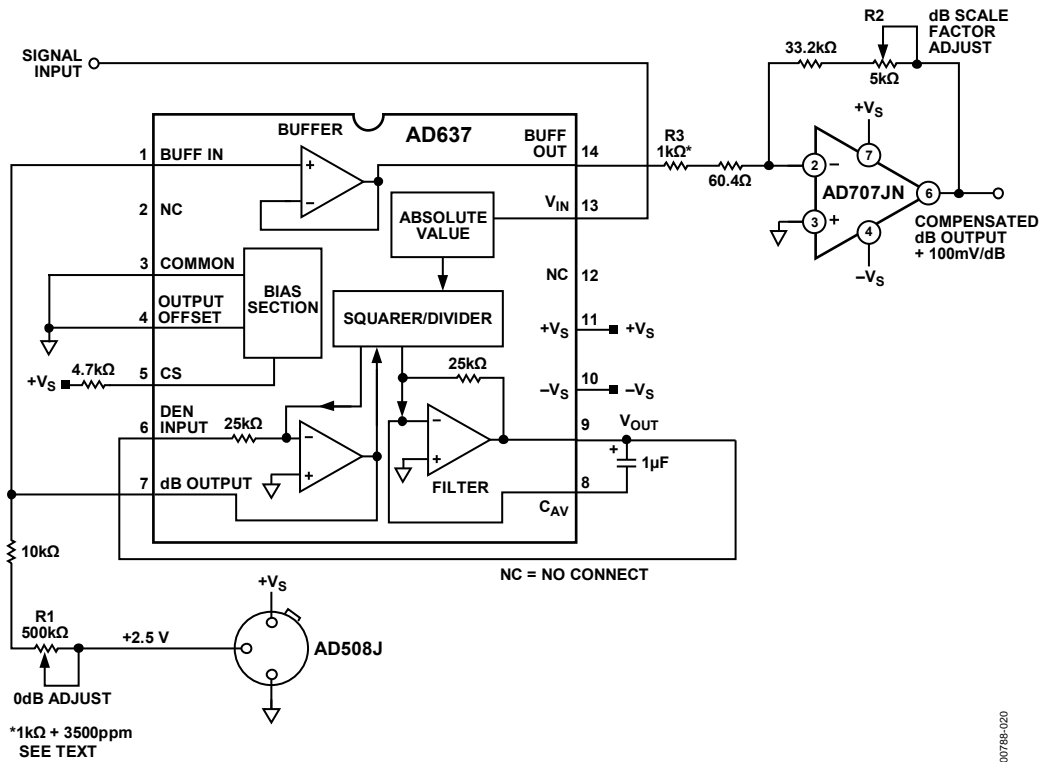


図 20. dB 出力の接続

00798-020

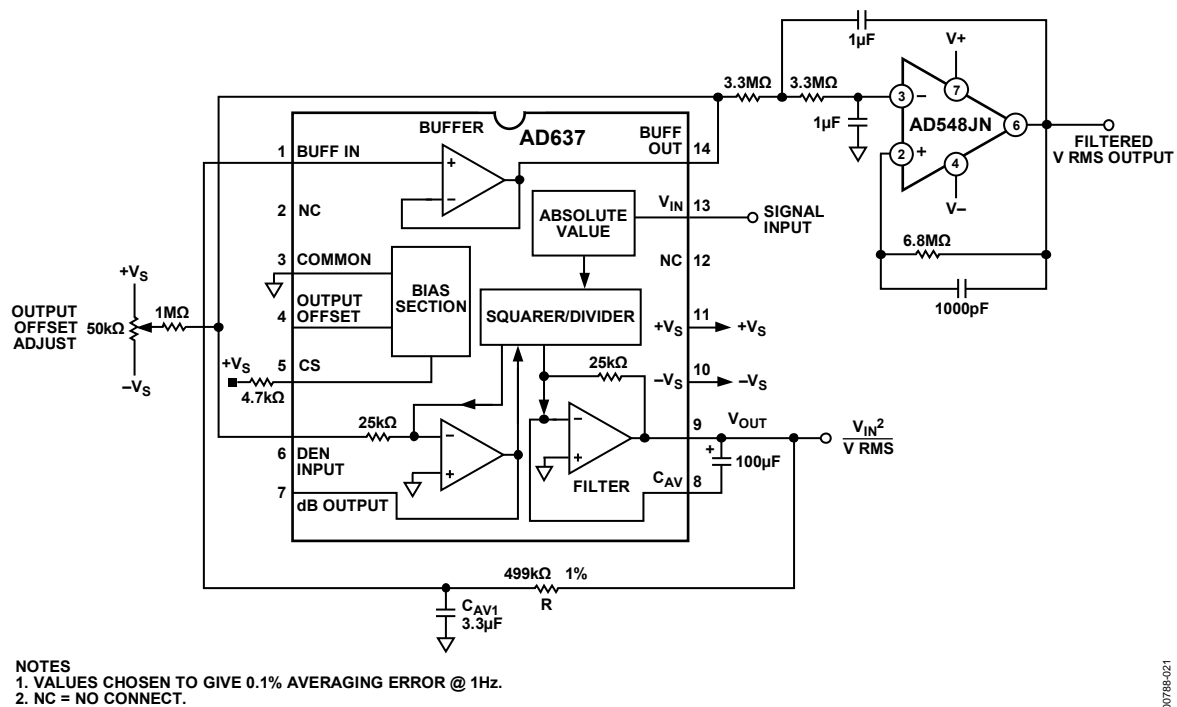


図 21. 低周波 rms/DC コンバータ

低周波帯での測定

測定しようとする周波数が 10 Hz 以下の場合、標準的な rms 値測定接続の回路を使ったのでは、平均化誤差をたとえ 1% 許すにしても必要な平均化コンデンサの値が極端に大きくなってしまいます。図 21 は低周波の rms 値測定のための特別な回路です。平均化時定数は R と C_{AV1} の積で決まり、この回路では $0.5 \text{ s}/\mu\text{F}$ です。この回路では平均化コンデンサの値を 20:1 の割合で減少でき、特性のよいタンタル・コンデンサの使用が可能になります。リップルのレベルを低くし、平均化コンデンサの値を最小にするため、図 21 に示した 2 ポール Sallen-Key フィルタを使用することをお勧めします。

もしも 1 Hz 以下の周波数での測定が問題になったり、平均化コンデンサがまだ大きいというのであれば 20:1 の比をもっと大きくします。これは R の値を大きくすることによって可能となります。これを行う場合、内部のバッファ・アンプは使わずに AD548 等の低入力電流、低オフセット電圧の増幅器を使うことをお勧めします。大きな抵抗と増幅器の入力電流によって発生するオフセット誤差を最小にするため必要です。

ベクトル加算

二つの AD637 を図 22 のように接続してベクトル和を計算できます。この場合、平均化コンデンサは省略して（フィルタ・アンプの安定性を確保するため定格のコンデンサ 100 pF は接続します）、図のように出力を加算します。回路の出力は

$$V_{OUT} = \sqrt{V_X^2 + V_Y^2}$$

この概念を拡張すれば AD637 を増設し、そのピン 9 からの信号を $10 \text{ k}\Omega$ の抵抗を通して AD711 の加算点に供給し、分母入力（ピン 6）はすべて共通に接続することによって項の数を増やすことができます。

この回路で IC1 に C_{AV} を接続すると出力は

$$\sqrt{V_X^2 + V_Y^2}$$

IC1、IC2 の両方とも平均化コンデンサを接続すると出力は

$$\sqrt{V_X^2 + V_Y^2}$$

となります。この回路はダイナミック・レンジが $10 \text{ V} \sim 10 \text{ mV}$ であり、AD637 のオフセット電圧 0.5 mV の制御を受けるだけです。有効な帯域は 100 kHz です。

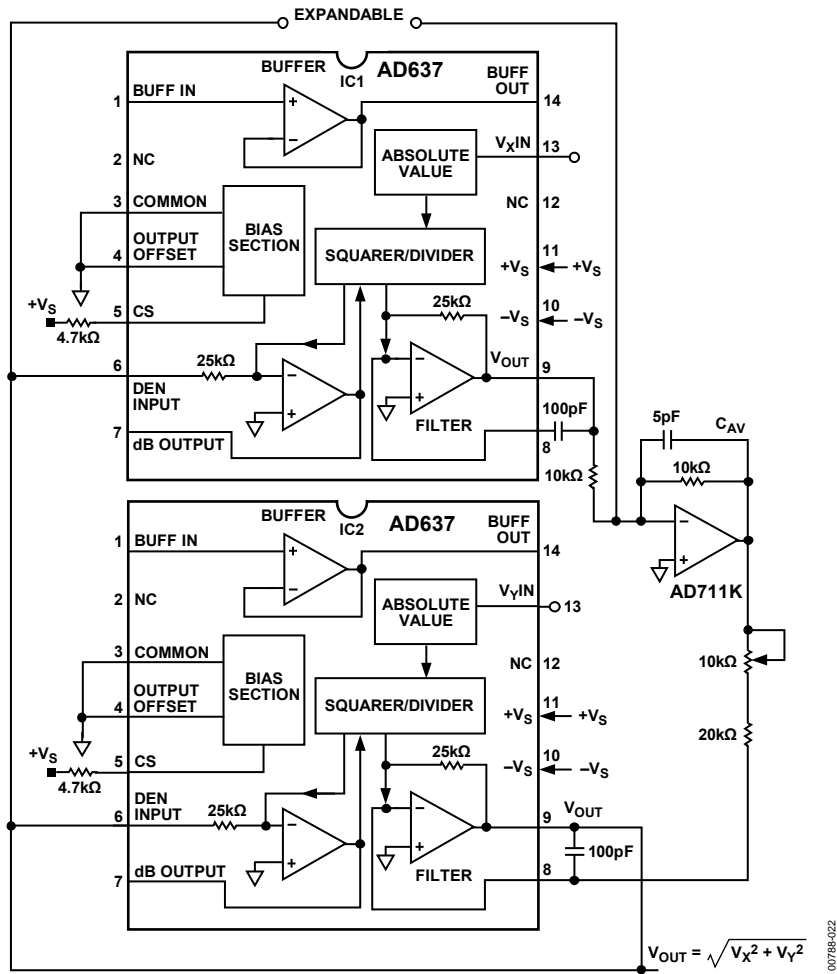


図 22. ベクトル加算回路

評価用ボード

AD637の評価用ボードを図23に示します。www.analog.comから入手することができ、完全にテスト済みの製品が出荷されます。電源と信号を接続するだけでベンチ・テストを実行できます。この回路は両電源用に構成されており、標準のBNCコネクタが信号の入出力ポートになります。

図29の回路図にあるように、入力BNCのRMS_INはAD637の15番ピンV_{IN}に容量結合します。BNCコネクタのDC_OUTは11番ピンRMS OUTに接続し、1番ピンと16番ピンにより出力バッファへの接続ができます。ユーザーは、好みの部品を使用してバッファを接続することができます。トリマーを使用して、出力オフセット電圧を調整することができます。CF1、CF2、R4、R5を使用して1ポールまたは2ポールの後段ローパス・フィルタ処理を行うこともできます。これらの部品については、図24を参照してください。

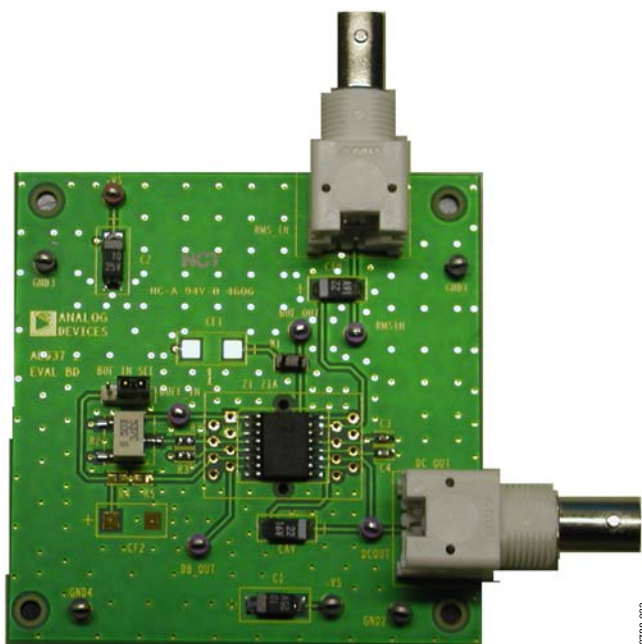


図 23. 評価用ボード

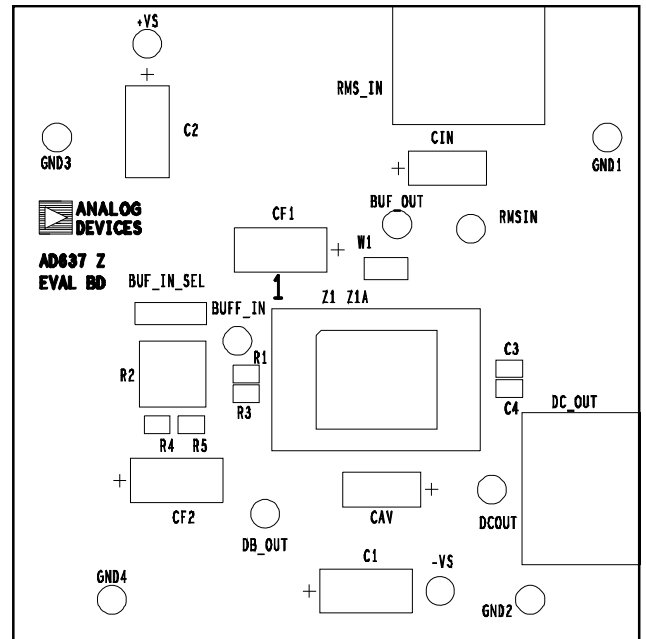


図 24. 評価用ボード 一 部品面のシルクスクリーン印刷

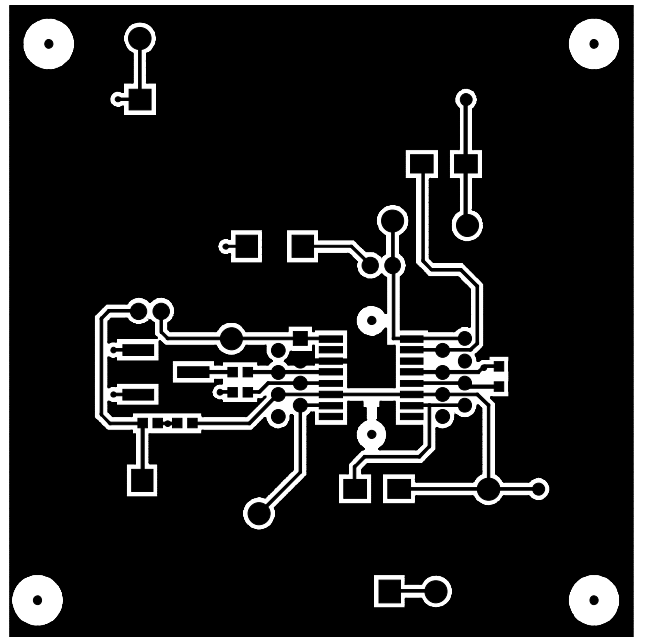


図 25. 評価用ボード 一 部品面の銅パターン

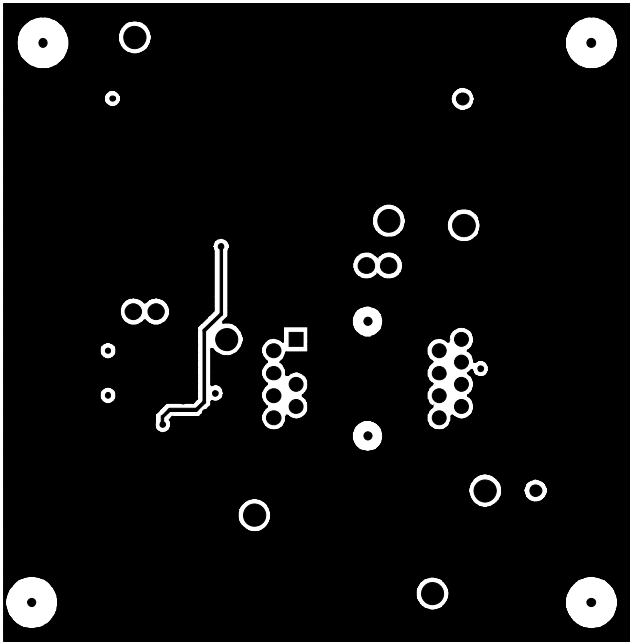


図 26. 評価用ボード — 裏面の銅パターン

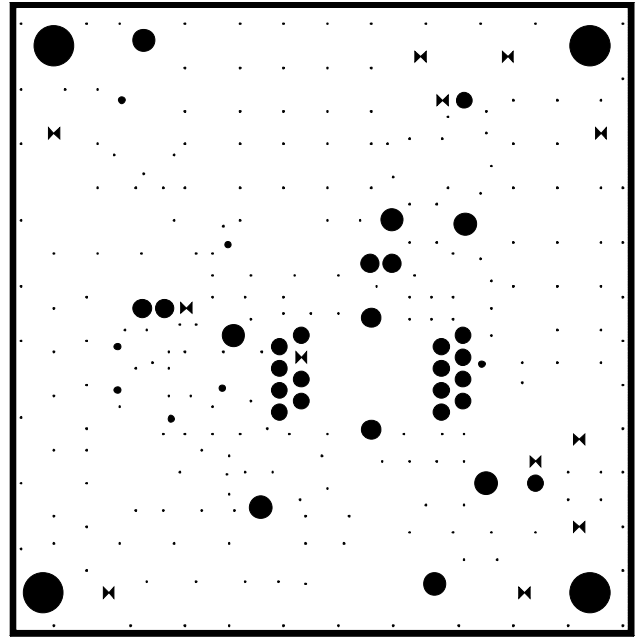


図 28. 評価用ボード — 内部グラウンド・プレーン

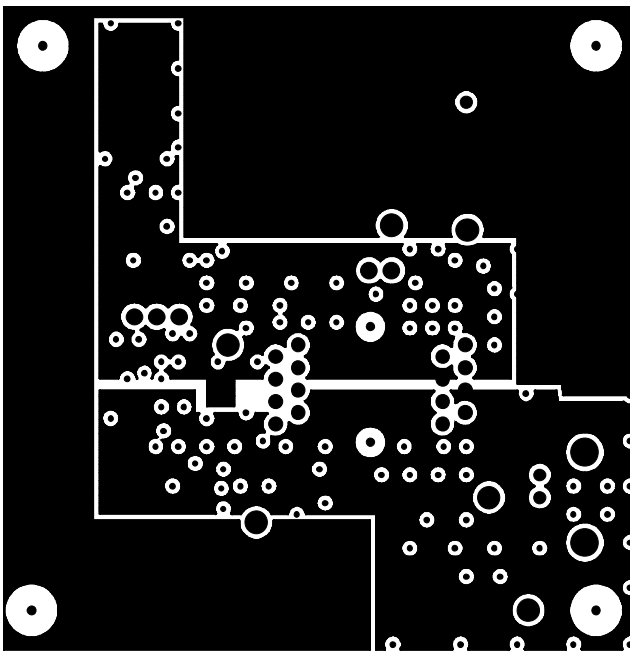


図 27. 評価用ボード — 内部電源プレーン

表 6. 評価用ボードの BOM

Qty	Name	Description	Reference Designator	Manufacturer	Mfg. Part Number
1	Test Loop	Red	+VS	Components Corp.	TP-104-01-02
1	Test Loop	Green	-VS	Components Corp.	TP-104-01-05
5	Test Loop	Purple	BUF IN, BUF OUT, RMS IN, DC OUT, DB OUT	Components Corp.	TP-104-01-07
1	Header	3-pin	BUF IN SEL	Molex	22-10-2031
2	Capacitor	Tantalum 10 μ F, 25 V	C1, C2	Nichicon	F931E106MCC
2	Capacitor	0.1 μ F, 16 V, 0603 X7R	C3, C4	Kemet	C0603C104K4RACTU
1	Capacitor	Tantalum 22 μ F, 16 V	CIN	Nichicon	F931C226MCC
2	Connector	BNC right angle	RMS IN, DC OUT	AMP	227161-1
4	Test Loop	Black	GND1, GND2, GND3, GND4	Components Corp.	TP-104-01-00
1	Resistor	1 M Ω , 5%, 1/10W, 0603	R1	Panasonic	ERJ-3EKF1004V
1	Trimmer	50 k Ω , 6 mm sq SMD	R2	Bourns	3361S-1-503G
1	Resistor	4.75k Ω , 5%, 1/10W, 0603	R3	Panasonic	ERJ-3EKF4751V
1	Header	BERG 2	W1	Molex	22-10-2021
1	Integrated Circuit	RMS-to-dc converter	Z1	Analog Devices, Inc.	AD637ARZ

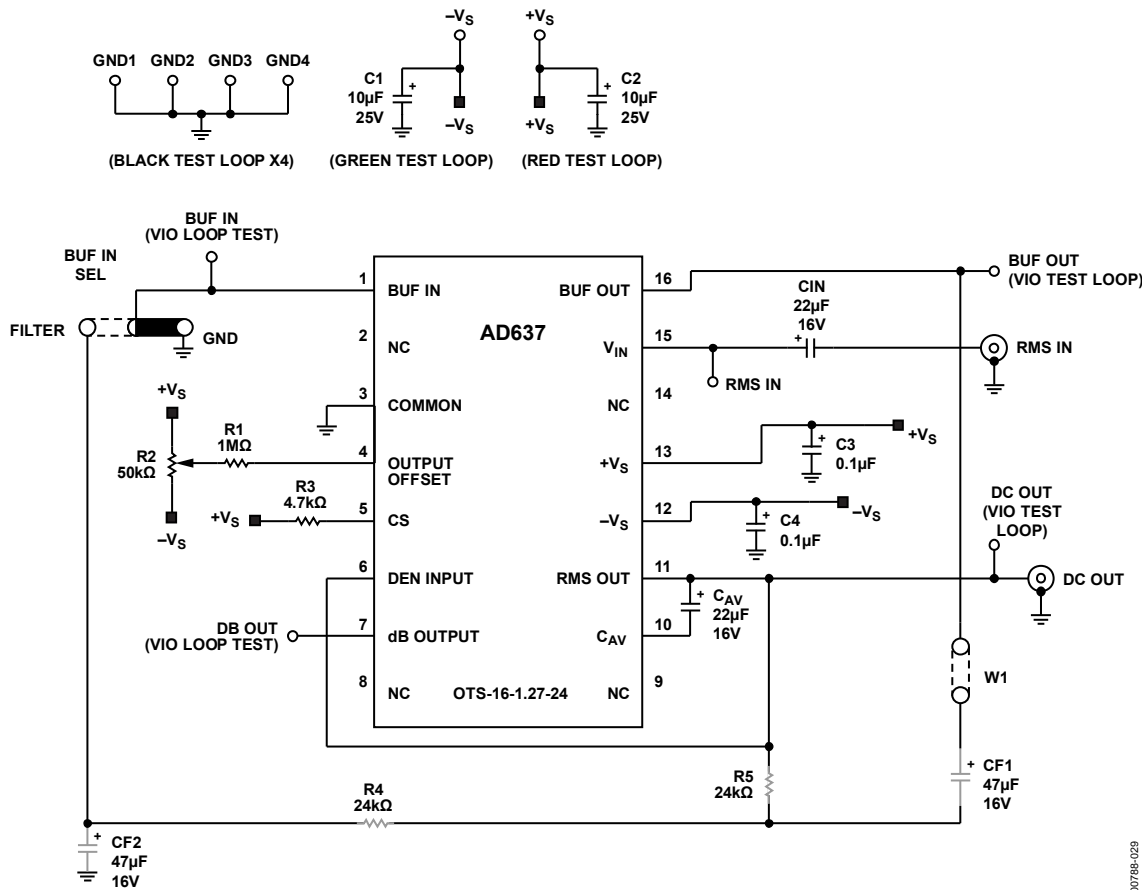
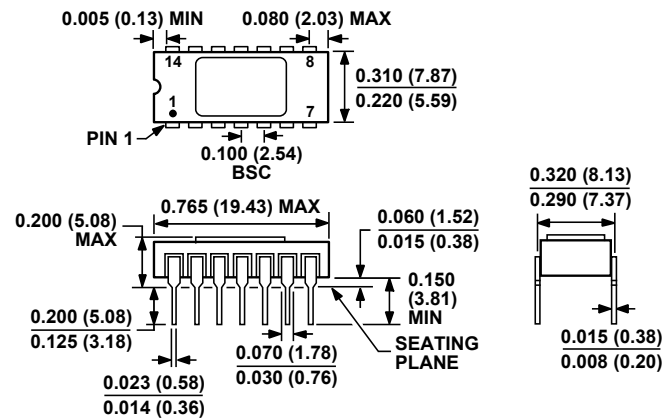


図 29. 評価用ボードの回路図

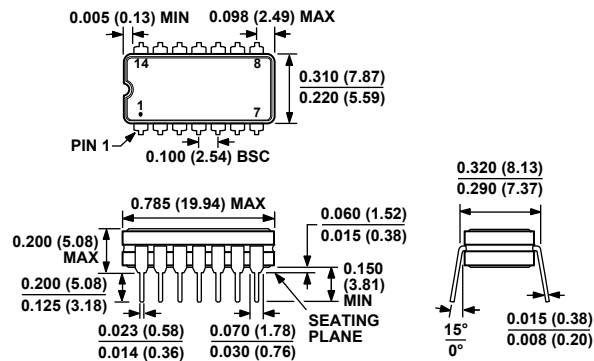
00788-029

外形寸法



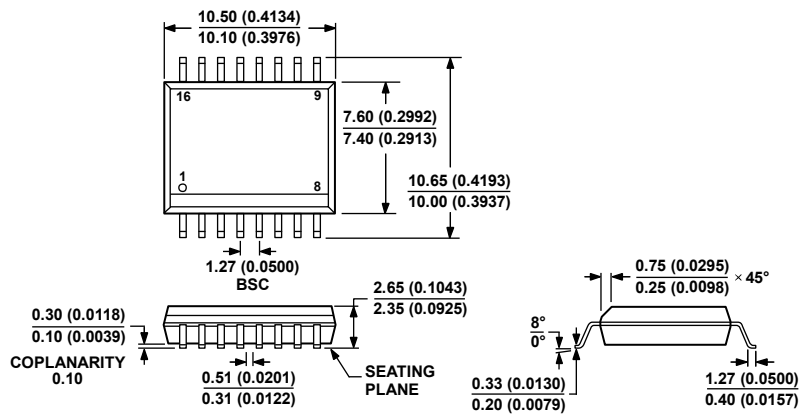
CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

図 30. 14 ピン・サイドブレード・セラミック・デュアル・インライン・パッケージ [SBDIP] (D-14)
寸法単位：インチ (mm)



CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

図 31. 14 ピン・セラミック・デュアル・インライン・パッケージ [CERDIP] (Q-14)
寸法単位：インチ (mm)



COMPLIANT TO JEDEC STANDARDS MS-013-AA
CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS
(IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR
REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

032707-B

図 32. 16 ピン標準スモール・アウトライン・パッケージ [SOIC_W]
ワイドボディ (RW-16)
寸法単位：インチ (mm)

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option
5962-8963701CA ¹	-55°C to +125°C	14-Lead CERDIP	Q-14
AD637AQ	-40°C to +85°C	14-Lead CERDIP	Q-14
AD637AR	-40°C to +85°C	16-Lead SOIC_W	RW-16
AD637ARZ ²	-40°C to +85°C	16-Lead SOIC_W	RW-16
AD637BQ	-40°C to +85°C	14-Lead CERDIP	Q-14
AD637BR	-40°C to +85°C	16-Lead SOIC_W	RW-16
AD637BRZ ²	-40°C to +85°C	16-Lead SOIC_W	RW-16
AD637JD	0°C to 70°C	14-Lead SBDIP	D-14
AD637JDZ ²	0°C to 70°C	14-Lead SBDIP	D-14
AD637JQ	0°C to 70°C	14-Lead CERDIP	Q-14
AD637JR	0°C to 70°C	16-Lead SOIC_W	RW-16
AD637JR-REEL	0°C to 70°C	16-Lead SOIC_W	RW-16
AD637JR-REEL7	0°C to 70°C	16-Lead SOIC_W	RW-16
AD637JRZ ²	0°C to 70°C	16-Lead SOIC_W	RW-16
AD637JRZ-RL ²	0°C to 70°C	16-Lead SOIC_W	RW-16
AD637JRZ-R7 ²	0°C to 70°C	16-Lead SOIC_W	RW-16
AD637KD	0°C to 70°C	14-Lead SBDIP	D-14
AD637KDZ ²	0°C to 70°C	14-Lead SBDIP	D-14
AD637KQ	0°C to 70°C	14-Lead CERDIP	Q-14
AD637KR	0°C to 70°C	16-Lead SOIC_W	RW-16
AD637KRZ ²	0°C to 70°C	16-Lead SOIC_W	RW-16
AD637SD	-55°C to +125°C	14-Lead SBDIP	D-14
AD637SD/883B	-55°C to +125°C	14-Lead SBDIP	D-14
AD637SQ/883B	-55°C to +125°C	14-Lead CERDIP	Q-14
AD637-EVALZ ²		Evaluation Board	

¹ 標準のマイクロ回路図面を提供しています。

² Z = RoHS 準拠製品。