

特長

マイクロパワー、85 μ A (Max)の電源電流

広い電源電圧範囲(+2.2V ~ \pm 18V)

使い易さ

1本の外付け抵抗によるゲイン設定

ゲイン範囲5(抵抗無し) ~ 1,000

ディスクリート・デザインより高性能

レール to レールの出力振幅

高精度DC性能

0.10%のゲイン精度(G=5)(AD627A)

10 ppmのゲイン・ドリフト(G=5)

125 μ V (Max)の入力オフセット電圧(AD627B)

200 μ V (Max)の入力オフセット電圧(AD627A)

1 μ V/ (Max)の入力オフセット電圧ドリフト(AD627B)

3 μ V/ (Max)の入力オフセット電圧ドリフト(AD627A)

10 nA(Max)の入力バイアス電流

ノイズ: 38 nV/ $\sqrt{\text{Hz}}$ のRTIノイズ@ 1 kHz(G=100)

優れたAC仕様

77 dB (Min) CMRR (G=5)(AD627A)

83 dB (Min) CMRR (G=5)(AD627B)

80 kHzの帯域幅(G=5)

0.01%までの安定時間: 135 μ s (G=5, 5Vステップ)

アプリケーション

4 mA/20 mAループ給電アプリケーション

低消費電力医用計測機器 ECG、EEG

トランスデューサ・インターフェース

熱電対アンプ

工業プロセス制御

低消費電力データ収集システム

携帯型バッテリー駆動計測機器

概要

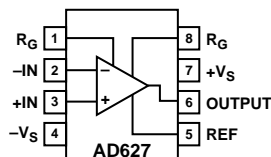
AD627は単電源および二電源(+2.2V ~ \pm 18V)でレール to レール出力振幅を持つマイクロパワー計装機器アンプです。AD627は優れたAC仕様とDC仕様を提供し、最大85 μ Aという小さい電流で動作します。

AD627は、1本の外付け抵抗だけでデバイスのゲインが可能で、8ピンの業界標準ピン配置を持ち、優れた柔軟性を提供します。外付け抵抗無しで、AD627はゲイン5に設定されます。外付け抵抗有りの場合は、最大ゲイン1000まで設定することができます。

広い電源電圧範囲(+2.2V ~ \pm 18V)とマイクロパワー消費電流により、AD627は広範囲なアプリケーションに適合します。単電源

機能ブロック図

8ピン・プラスチック・ミニDIP (N)とSOIC (R)



動作、低消費電力、レール to レールの出力振幅により、AD627はバッテリー駆動アプリケーションに最適です。レール to レール出力ステージは、低い電源電圧で動作する場合、ダイナミックレンジを最大にします。二電源動作(\pm 15V)と低消費電力により、AD627は4 mA/20 mAループ給電システムなどの工業用アプリケーションに最適です。

AD627は、他のマイクロパワー計装機器アンプとは異なり、性能を犠牲にしません。低電圧オフセット、低オフセット・ドリフト、低ゲイン誤差、低ゲイン・ドリフトにより、ユーザー・システム内でDC誤差を最小に保ちます。AD627は全周波数範囲で優れたCMRRを提供することにより、全周波数範囲でも誤差を最小に維持します。CMRRは200 Hzまでの値を維持しているため、電源ノイズやライン高調波も除去されます。

AD627は、小さい回路ボード・スペースで優れた性能を提供し、マイクロパワー・ディスクリート・デザインより低価格です。

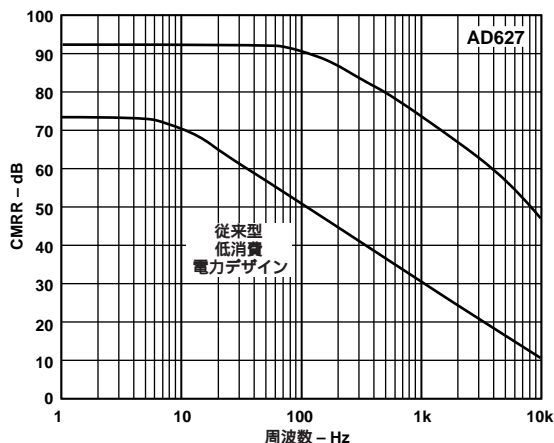


図1. CMRRと周波数の関係、 \pm 5Vs、ゲイン=5

アナログ・デバイセズ社が提供する情報は正確で信頼できるものを期していますが、当社はその情報の利用、また利用したことにより引き起こされる第三者の特許または権利の侵害に関して一切の責任を負いません。さらにアナログ・デバイセズ社の特許または特許の権利の使用を許諾するものでもありません。

ADG627 仕様

単電源動作(特に指定のない限り、typ値は+25 単電源、 $V_S = +3V$ および $+5V$ 、 $R_L = 20k$)

モデル仕様	条件	AD627A			AD627B			単位
		Min	Typ	Max	Min	Typ	Max	
ゲイン	$G = 5 + (200k / R_G)$							
ゲイン範囲		5		1000	5		1000	V/V
ゲイン誤差¹	$V_{OUT} = (-V_S) + 0.1 \sim (+V_S) - 0.15$							
G = 5			0.03	0.10		0.01	0.06	%
G = 10			0.15	0.35		0.10	0.25	%
G = 100			0.15	0.35		0.10	0.25	%
G = 1000			0.50	0.70		0.25	0.35	%
非直線性								
G = 5			10	100		10	100	ppm
G = 100			20	100		20	100	ppm
ゲインの温度特性¹								
G = 5			10	20		10	20	ppm/
G > 5			- 75			- 75		ppm/
電圧オフセット								
入力オフセット、V_{OSI}²	$V_{CM} = V_{REF} = +V_S/2$		50	250		25	150	μV
全温度範囲				445			215	μV
平均TC			0.1	3		0.1	1	$\mu V/$
出力オフセット、V_{OSO}				1000			500	μV
全温度範囲				1650			1150	μV
平均TC			2.5	10		2.5	10	$\mu V/$
電源に対する入力換算 オフセット(PSRR)								
G = 5		86	100		86	100		dB
G = 10		100	120		100	120		dB
G = 100		110	125		110	125		dB
G = 1000		110	125		110	125		dB
入力電流								
入力バイアス電流			3	10		3	10	nA
全温度範囲				15			15	nA
平均TC			20			20		pA/
入力オフセット電流			0.3	1		0.3	1	nA
全温度範囲				2			2	nA
平均TC			1			1		pA/
入力								
入力インピーダンス								
差動			20	2		20	2	G pF
コモンモード			20	2		20	2	G pF
入力電圧範囲³	$V_S = +2.2V \sim +36V$	$(-V_S) - 0.1$		$(+V_S) - 1$	$(-V_S) - 0.1$		$(+V_S) - 1$	V
1k 信号不平衡での DC ~ 60Hzのコモン モード除去比³	$V_{REF} = V_S/2$							
G = 5	$V_S = +3V, V_{CM} = 0V \sim +1.9V$	77	90		83	96		dB
G = 5	$V_S = +5V, V_{CM} = 0V \sim +3.7V$	77	90		83	96		dB
出力								
出力振幅	$R_L = 20k$	$(-V_S) + 25$		$(+V_S) - 70$	$(-V_S) + 25$		$(+V_S) - 70$	mV
	$R_L = 100k$	$(-V_S) + 7$		$(+V_S) - 25$	$(-V_S) + 7$		$(+V_S) - 25$	mV
短絡電流	グランドへの短絡		± 25			± 25		mA
ダイナミック応答								
小信号 - 3dB帯域幅								
G = 5			80			80		kHz
G = 100			3			3		kHz
G = 1000			0.4			0.4		kHz
スルー・レート				$+0.05/ - 0.07$			$+0.05/ - 0.07$	V/ μs
0.01%までの整定時間	$V_S = +3V, +1.5V$ 出力ステップ							
G = 5			65			65		μs
G = 100			290			290		μs
0.01%までの整定時間	$V_S = +5V, +2.5V$ 出力ステップ							
G = 5			85			85		μs
G = 100			330			330		μs
過負荷回復時間	50%入力過負荷		3			3		μs

注

¹ 外付け抵抗 R_G の影響は含みません。

² 合計RTI誤差については表IIIを参照してください。

³ 入力範囲、ゲイン範囲、コモンモード範囲についてはアプリケーションの節を参照してください。

仕様は予告なく変更されることがあります。

二電源動作(特に指定のない限り、typ値は+25 の二電源、 $V_S = \pm 5V$ および $\pm 15V$ 、 $R_L = 20k$)

モデル仕様	条件	AD627A			AD627B			単位
		Min	Typ	Max	Min	Typ	Max	
ゲイン	$G = 5 + (200k / R_G)$							
ゲイン範囲		5		1000	5		1000	V/V
ゲイン誤差¹	$V_{OUT} = (-V_S) + 0.1 \sim (+V_S) - 0.15$							
G = 5			0.03	0.10		0.01	0.06	%
G = 10			0.15	0.35		0.10	0.25	%
G = 100			0.15	0.35		0.10	0.25	%
G = 1000			0.50	0.70		0.25	0.35	%
非直線性								
G = 5	$V_S = \pm 5V / \pm 15V$		10/25	100		10/25	100	ppm
G = 100	$V_S = \pm 5V / \pm 15V$		10/15	100		10/15	100	ppm
ゲインの温度特性¹								
G = 5				20		10	20	ppm/
G > 5				- 75		- 75		ppm/
電圧オフセット	合計RTI誤差 = $V_{OSI} + V_{OSO/G}$							
入力オフセット、V_{OSI}²			25	200		25	125	μV
全温度範囲	$V_{CM} = V_{REF} = 0V$			395			190	μV
平均TC			0.1	3		0.1	1	$\mu V/$
出力オフセット、V_{OSO}				1000			500	μV
全温度範囲				1700			1100	μV
平均TC			2.5	10		2.5	10	$\mu V/$
電源に対する入力換算 オフセット(PSRR)								
G = 5		86	100		86	100		dB
G = 10		100	120		100	120		dB
G = 100		110	125		110	125		dB
G = 1000		110	125		110	125		dB
入力電流								
入力バイアス電流			2	10		2	10	nA
全温度範囲				15			15	nA
平均TC			20			20		pA/
入力オフセット電流			0.3	1		0.3	1	nA
全温度範囲				5			5	nA
平均TC			5			5		pA/
入力								
入力インピーダンス								
差動			20	2		20	2	G pF
コモンモード			20	2		20	2	G pF
入力電圧範囲³	$V_S = \pm 1.1V \sim \pm 18V$	$(-V_S) - 0.1$		$(+V_S) - 1$	$(-V_S) - 0.1$		$(+V_S) - 1$	V
1k 信号不平衡での DC ~ 60 Hzのコモン モード除去比³								
G = 5 - 1000	$V_S = \pm 5V, V_{CM} = -4V \sim +3.0V$	77	90		83	96		dB
G = 5 - 1000	$V_S = \pm 15V, V_{CM} = -12V \sim +10.9V$	77	90		83	96		dB
出力								
出力振幅	$R_L = 20k$	$(-V_S) + 25$		$(+V_S) - 70$	$(-V_S) + 25$		$(+V_S) - 70$	mV
	$R_L = 100k$	$(-V_S) + 7$		$(+V_S) - 25$	$(-V_S) + 7$		$(+V_S) - 25$	mV
短絡電流	グランドへの短絡		± 25			± 25		mA
ダイナミック応答								
小信号 - 3 dB帯域幅								
G = 5			80			80		kHz
G = 100			3			3		kHz
G = 1000			0.4			0.4		kHz
スルー・レート				+ 0.05/ - 0.06			+ 0.05/ - 0.06	V/ μs
0.01%までの整定時間	$V_S = \pm 5V, +5V$ 出力ステップ							
G = 5			135			135		μs
G = 100			350			350		μs
0.01%までの整定時間	$V_S = \pm 15V, +15V$ 出力ステップ							
G = 5			330			330		μs
G = 100			560			560		μs
過負荷回復時間	50%入力過負荷		3			3		μs

注

¹ 外付け抵抗 R_G の影響は含みません。² 合計RTI誤差については表IIIを参照してください。³ 入力範囲、ゲイン範囲、コモンモード範囲についてはアプリケーションの節を参照してください。仕様は予告なく変更されることがあります。

AD627 仕様

二電源動作および単電源動作共通

モデル仕様	条件	AD627A			AD627B			単位
		Min	Typ	Max	Min	Typ	Max	
ノイズ								
電圧ノイズ、1 kHz	合計RTIノイズ = $\sqrt{(eni)^2 + (eno/G)^2}$							nV/ $\sqrt{\text{Hz}}$
入力、電圧ノイズ、eni			38			38		
出力、電圧ノイズ、eno			177			177		nV/ $\sqrt{\text{Hz}}$
RTI、0.1 Hz ~ 10 Hz								
G = 5			1.2			1.2		$\mu\text{V p-p}$
G = 1000			0.56			0.56		$\mu\text{V p-p}$
電流ノイズ	f = 1 kHz		50			50		fA/ $\sqrt{\text{Hz}}$
0.1 Hz ~ 10 Hz			1.0			1.0		pA p-p
基準入力								
R _{IN}	R _G =		125			125		k
出力電圧範囲までのゲイン ¹			1			1		
電源								
動作範囲	二電源 単電源	± 1.1		± 18	± 1.1		± 18	V
		2.2		36	2.2		36	V
無負荷電流			60	85		60	85	μA
全温度範囲			200			200		nA/
温度範囲								
仕様性能に対して			- 40	+ 85		- 40	+ 85	

注
¹ 入力範囲、ゲイン範囲、コモンモード範囲については、アプリケーションの節を参照してください。
 仕様は予告なく変更されることがあります。

絶対最大定格¹

電源電圧	$\pm 18\text{ V}$
内部消費電力 ²	
プラスチック・パッケージ(N)	1.3 W
スモール・アウトライン・パッケージ(R)	0.8 W
- IN、+ IN	$-V_S - 20\text{ V} \sim +V_S + 20\text{ V}$
コモンモード入力電圧	$-V_S - 20\text{ V} \sim +V_S + 20\text{ V}$
差動入力電圧(+ IN - (- IN))	$+V_S - (-V_S)$
出力短絡耐久時間	無限
保存温度範囲N、R	- 65 ~ + 125
動作温度範囲	- 40 ~ + 85
端子温度範囲(ハンダ処理10 sec)	+ 300

注
¹ 上記の絶対最大定格を超えるストレスを加えるとデバイスに永久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

² 自然空冷のデバイスに対する仕様
 8ピン・プラスチックDIPパッケージ: $J_A = 90\text{ W/W}$ 。
 8ピンSOICパッケージ: $J_A = 160\text{ W/W}$ 。

オーダー・ガイド

モデル	パッケージ	パッケージ・オプション
AD627AN	プラスチックDIP	N-8
AD627AR	スモール・アウトライン(SOIC)	R-8
AD627BN	プラスチックDIP	N-8
AD627BR	スモール・アウトライン(SOIC)	R-8
AD627AR-REEL	8ピンSOIC 13インチ・リール	
AD627AR-REEL7	8ピンSOIC 7インチ・リール	
AD627BR-REEL	8ピンSOIC 13インチ・リール	
AD627BR-REEL7	8ピンSOIC 7インチ・リール	

注意

ESD(静電放電)の影響を受けやすいデバイスです。4000 Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されことなく放電されることもあります。このAD627には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電にさらされたデバイスには回復不能な損傷が残ることもあります。したがって、性能低下や機能喪失を避けるために、適切なESD予防措置をとるようお奨めします。



代表的な性能特性(特に指定のない限り、@ +25℃、 $V_S = \pm 5V$ 、 $R_L = 20k\Omega$)

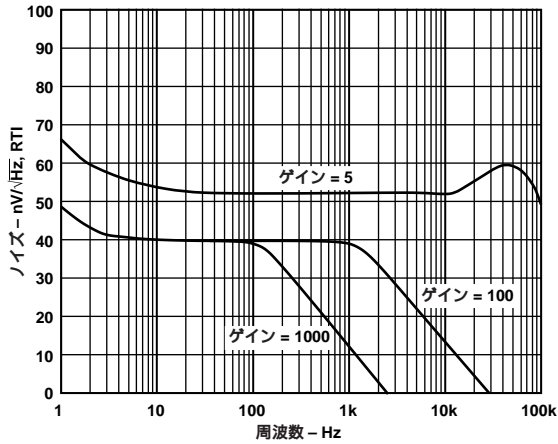


図2. 電圧ノイズ・スペクトル密度と周波数の関係

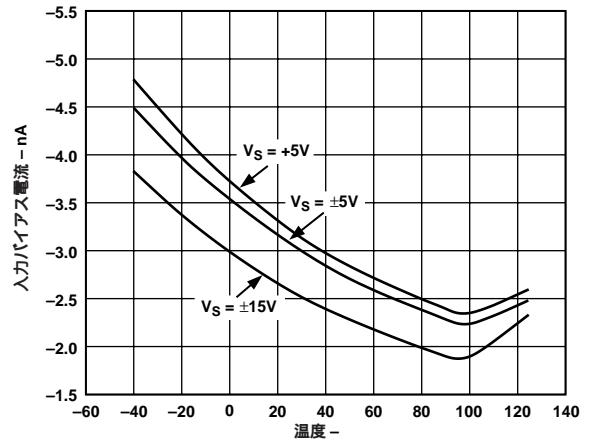


図5. 入力バイアス電流と温度の関係

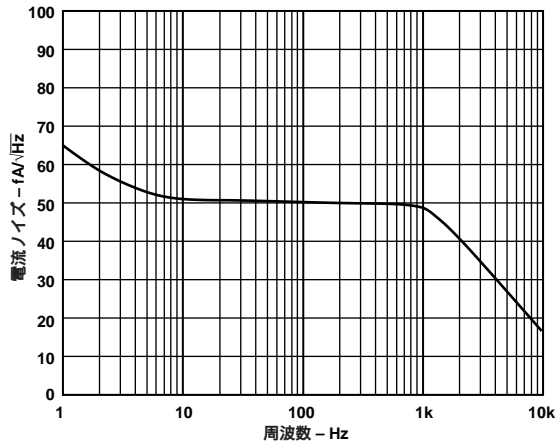


図3. 電流ノイズ・スペクトル密度と周波数の関係

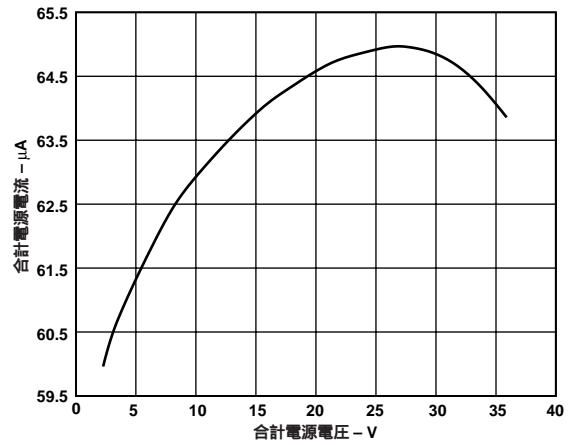


図6. 電源電流と電源電圧の関係

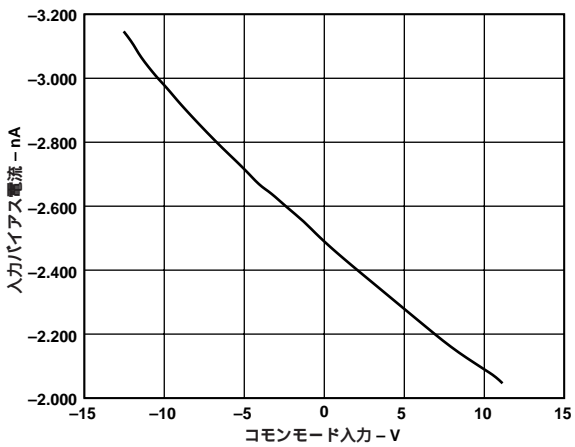


図4. I_{BIAS} とCMVの関係、 $V_S = \pm 15V$

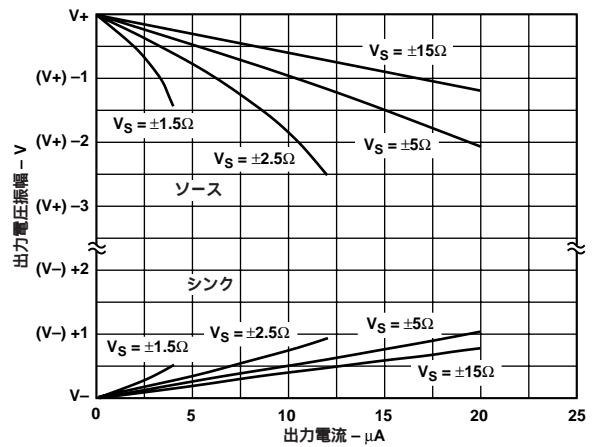


図7. 出力電圧振幅と出力電流の関係

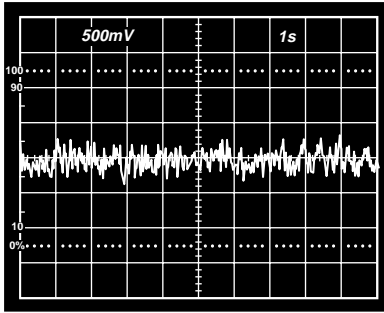


図8 .0.1 Hz ~ 10 Hzの電流ノイズ(0.71 pA/DIV)

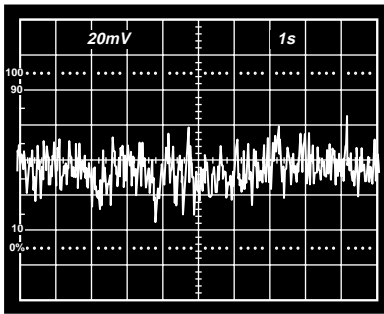


図9 .0.1 Hz ~ 10 HzのRTI電圧ノイズ(400 nV/DIV), G = 5

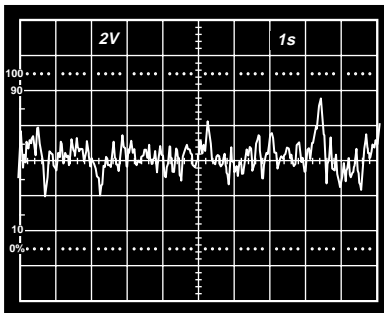


図10 .0.1 Hz ~ 10 HzのRTI電圧ノイズ(200 nV/DIV), G = 1000

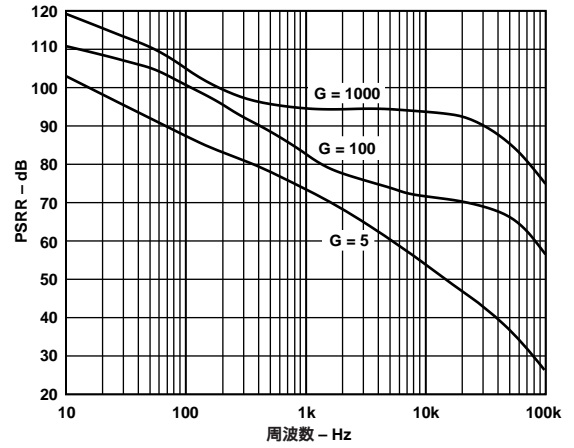


図11 . 正のPSRRと周波数の関係、±5 V

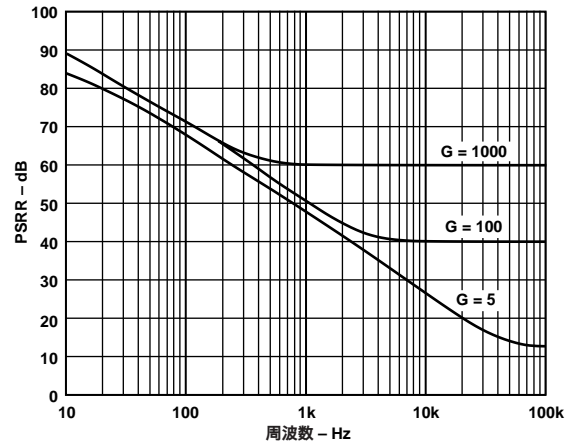


図12 . 負のPSRRと周波数の関係、±5 V

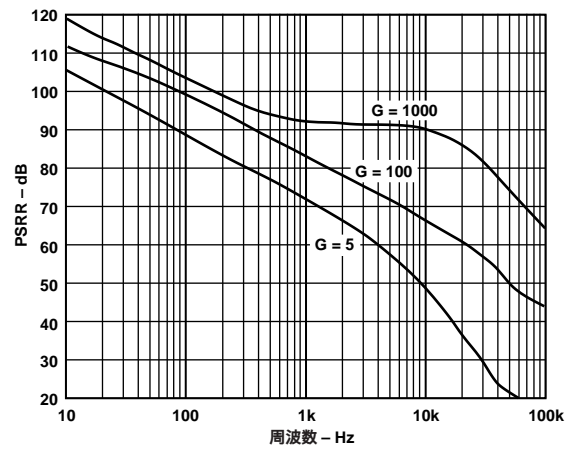


図13 . 正のPSRRと周波数の関係($V_S = +5V, 0V$)

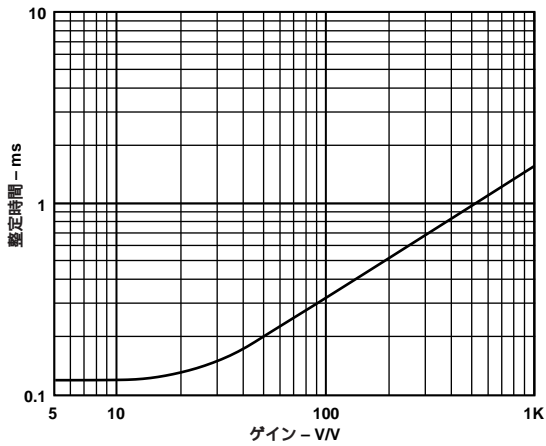


図14 . 0.01%までの整定時間とゲインの関係、出力5Vステップ、
 $R_L = 20\text{ k}$ 、 $C_L = 100\text{ pF}$ 、 $V_S = \pm 5\text{ V}$

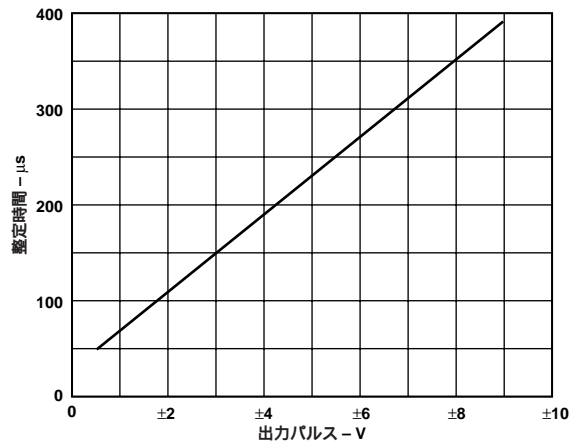


図17 . 0.01%までの整定時間と出力振幅の関係、 $G = 5$ 、
 $R_L = 20\text{ k}$ 、 $C_L = 100\text{ pF}$

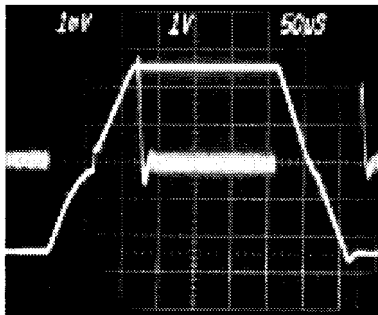


図15 . 大信号パルス応答と整定時間、 $G = -5$ 、 $R_L = 20\text{ k}$ 、
 $C_L = 100\text{ pF}$ (1.5 mV = 0.01%)

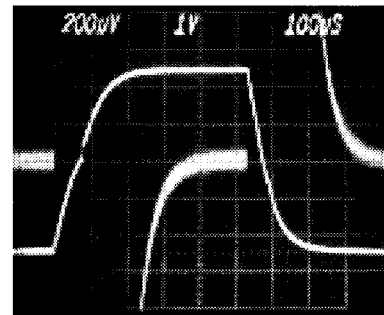


図18 . 大信号パルス応答と整定時間、 $G = -100$ 、 $R_L = 20\text{ k}$ 、
 $C_L = 100\text{ pF}$ (100 μV = 0.01%)

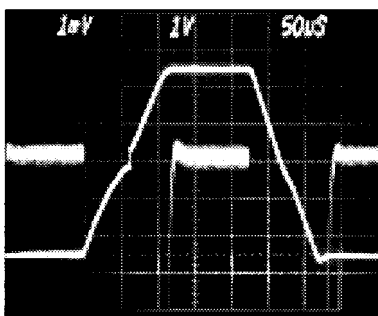


図16 . 大信号パルス応答と整定時間、 $G = -10$ 、 $R_L = 20\text{ k}$ 、
 $C_L = 100\text{ pF}$ (1.0 mV = 0.01%)

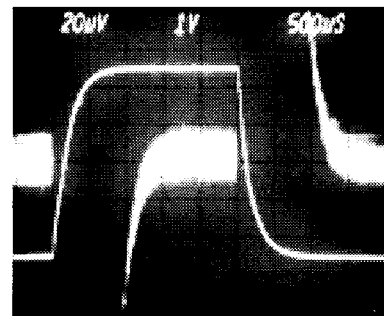


図19 . 大信号パルス応答と整定時間、 $G = -1000$ 、 $R_L = 20\text{ k}$ 、
 $C_L = 100\text{ pF}$ (10 μV = 0.01%)

AD627

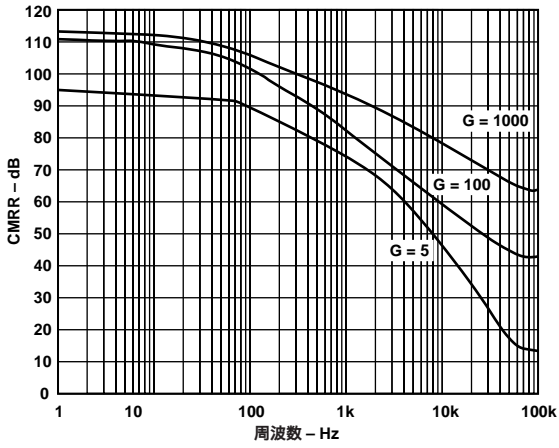


図20 . CMRRと周波数の関係、 $\pm 5 V_S$ (CMV = 200 mV p-p)

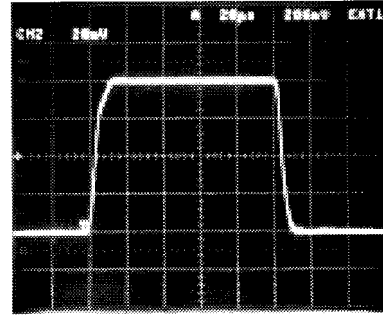


図23 . 小信号パルス応答、 $G = +10$, $R_L = 20 k$ 、 $C_L = 50 pF$

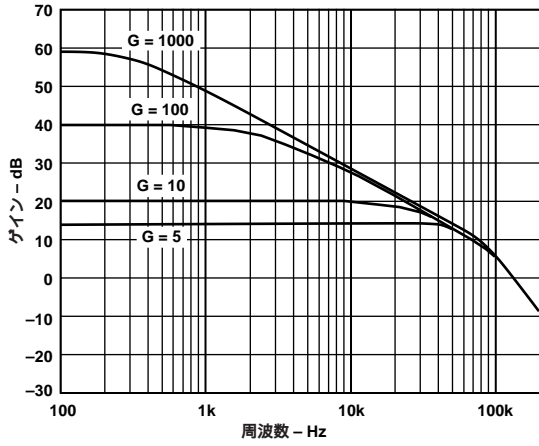


図21 . ゲインと周波数の関係 ($V_S = +5 V$, $0 V$), $V_{REF} = 2.5 V$

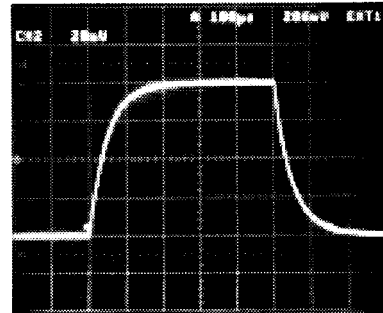


図24 . 小信号パルス応答、 $G = +100$, $R_L = 20 k$ 、 $C_L = 50 pF$

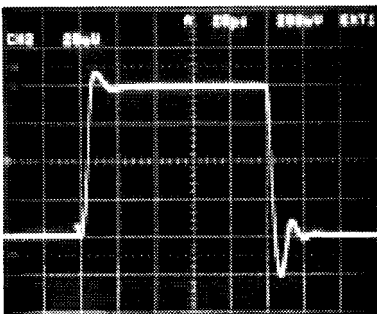


図22 . 小信号パルス応答、 $G = +5$, $R_L = 20 k$ 、 $C_L = 50 pF$

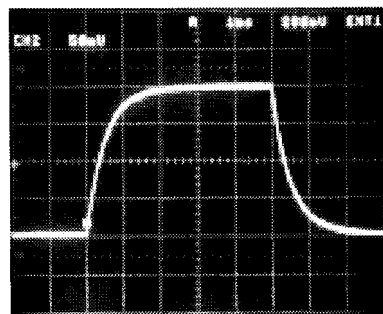


図25 . 小信号パルス応答、 $G = +1000$, $R_L = 20 k$ 、 $C_L = 50 pF$

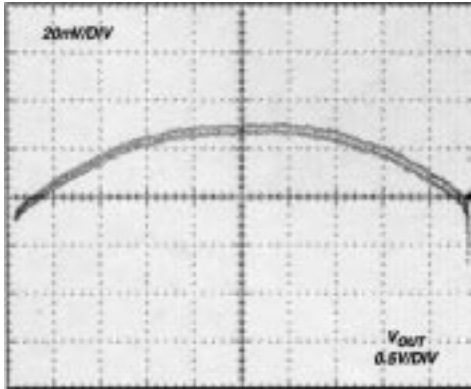


図26 . ゲイン非直線性、 $V_s = \pm 2.5 \text{ V}$ 、 $G = 5$ (4 ppm/DIV)

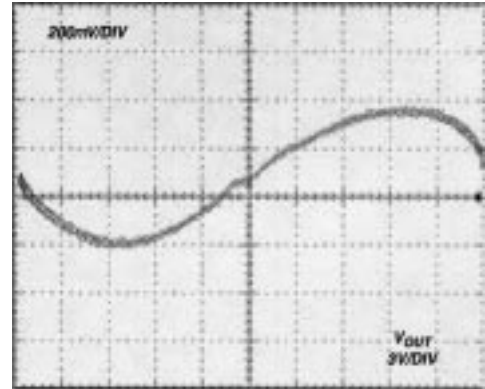


図29 . ゲイン非直線性、 $V_s = \pm 15 \text{ V}$ 、 $G = 100$ (7 ppm/DIV)

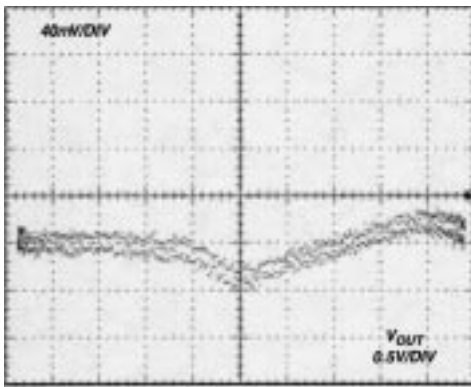


図27 . ゲイン非直線性、 $V_s = \pm 2.5 \text{ V}$ 、 $G = 100$ (8 ppm/DIV)

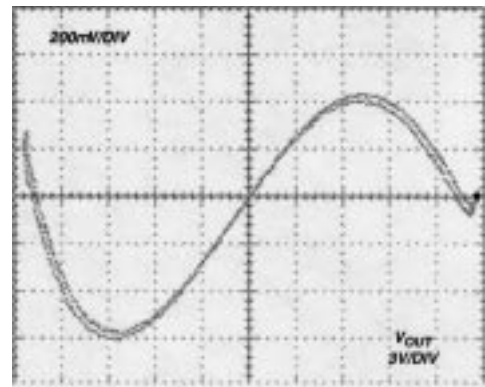


図30 . ゲイン非直線性、 $V_s = \pm 15 \text{ V}$ 、 $G = +5$ (7 ppm/DIV)

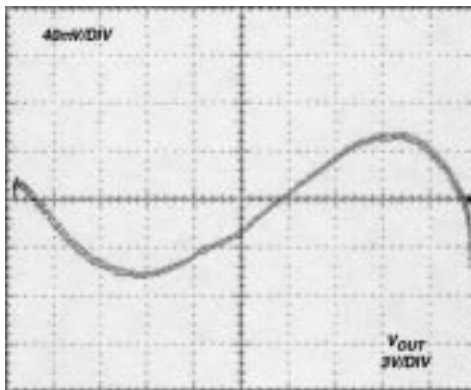


図28 . ゲイン非直線性、 $V_s = \pm 15 \text{ V}$ 、 $G = 5$ (1.5 ppm/DIV)

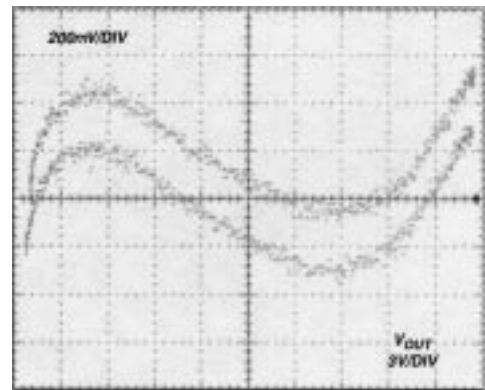


図31 . ゲイン非直線性、 $V_s = \pm 15 \text{ V}$ 、 $G = +100$ (7 ppm/DIV)

AD627

動作原理

AD627は、二重の帰還ループを使用して構成された真の"計装機器アンプ"です。その一般的な特性は従来型の"2オペアンプ構成"の計装機器アンプ特性と同じと見なすことができますが、内部的な細部にはある程度違いがあります。AD627は修正"電流帰還"方式を採用しており、この方式はステージ間フィード・ホワード周波数補償と組み合わせて、DCより高い周波数(特に電源周波数50 Hz ~ 60 Hz)でのCMRR(同相除去比)を低消費電力計装機器アンプに比べて改善しています。

図32に示すように、A1はV1とR5の組み合わせにより帰還ループを構成し、この帰還ループによりQ1のコレクタ電流を一定にします。ゲイン設定抵抗(R_G)が存在しない場合について考えます。抵抗R2とR1はループを構成して、ゲイン1.25(にほぼ等しい)により、A1の出力を反転端子の電圧に等しくします。A2により構成されるほぼ同様の帰還ループは、Q2の電流値をQ1の電流値に実質的に等しくします。A2は出力電圧も与えます。両ループがバランスすると、非反転端子から V_{OUT} までのゲインは5になります。一方、A1の出力から V_{OUT} までのゲインは-4になります。A1の反転端子ゲイン(1.25)とA2のゲイン(-4)の積は、反転端子と非反転端子からのゲインを等しくします。

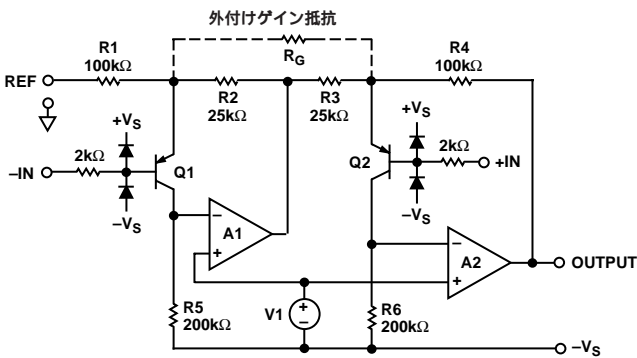


図32. 簡単化した回路図

差動モード・ゲインは $1 + R4/R3$ に等しく(公称値5)、出荷時に0.01%の最終精度に調整されます。外付けのゲイン設定抵抗(R_G)を追加すると、ゲインを $(R4 + R1)/R_G$ だけ増やすことができます。AD627の出力電圧は次式で与えられます。

$$V_{OUT} = [V_{IN}(+) - V_{IN}(-)] \times (5 + 200 \text{ k} / R_G) + V_{REF}$$

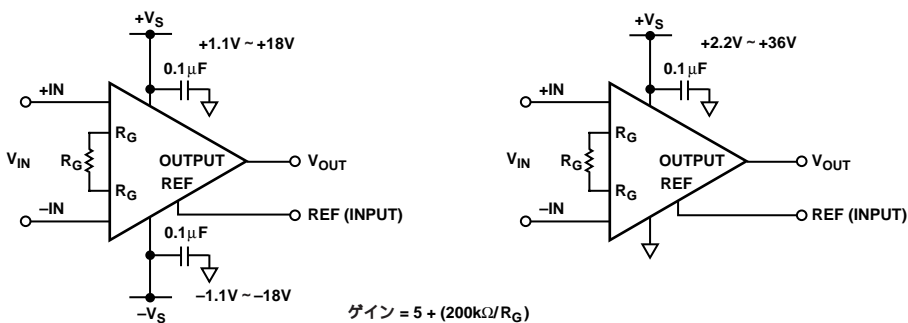


図33. 単電源と二電源の場合の基本接続

R1 ~ R4にレーザー・トリムを行い、ゲイン式の絶対値にできるだけ近い値に調整しています。この方法により、すべての実用的なゲインで小さいゲイン誤差と高いコモン・モード除去比を保証しています。

AD627の使用法

基本接続

図33に、AD627の基本接続回路を示します。 $+V_S$ 端子と $-V_S$ 端子は電源に接続します。電源は、両極性電源($V_S = \pm 1.1 \text{ V} \sim \pm 18 \text{ V}$)または単電源($-V_S = 0 \text{ V}$, $+V_S = +2.2 \text{ V} \sim +36 \text{ V}$)を使用することができます。電源はデバイス電源ピンの近くでキャパシタによりデカップリングします。表面実装の $0.1 \mu\text{F}$ セラミック・チップ・キャパシタの使用が望まれます。

入力電圧としてはシングル・エンド($-IN$ または $+IN$ をグランドに接続)または差動が可能で、反転ピンと非反転ピンの電圧差が設定されたゲインで増幅されます。ゲイン設定はゲイン抵抗(下図)により設定します。出力信号は、出力ピンと外部からREFピンに与えられた電圧の差として出力されます(下図参照)。

ゲインの設定

AD627のゲインは抵抗 R_G により、すなわち正確に言えば、ピン1とピン8の間のインピーダンスにより設定されます。ゲインは次式に従って設定されます。

$$\text{ゲイン} = 5 + (200 \text{ k} / R_G)$$

または

$$R_G = 200 \text{ k} / (\text{ゲイン} - 5)$$

すなわち、可能な最小ゲインは5です($R_G = \infty$ のとき)。ゲインとグレードに応じて、内部ゲイン精度は0.05% ~ 0.7%であり、全体ゲイン誤差の低下を防止するためには0.1%の外付けゲイン抵抗で十分ですが、広い抵抗値範囲で0.1%を得ることはできず、非常に高価です。表1に、1%の抵抗を使用する推奨ゲイン抵抗値を示します。すべてのゲインに対して、ゲイン抵抗値は標準抵抗表から採り得る近い値をえらんであり、かつ理想値より大きい方を選んであります。この結果、常に所望ゲインより少し小さいゲインが得られます。これにより、抵抗偏差に起因して出力で信号がクリップされてしまうのを防止します。

ゲイン > 5に対して、AD627の内部抵抗は負の温度係数 - 75 ppm/(max)を持ちます。- 75 ppm/ 以下の負の温度係数を持つゲイン抵抗を使うと、全体回路のゲイン・ドリフトが減少する傾向を持たせることができます。

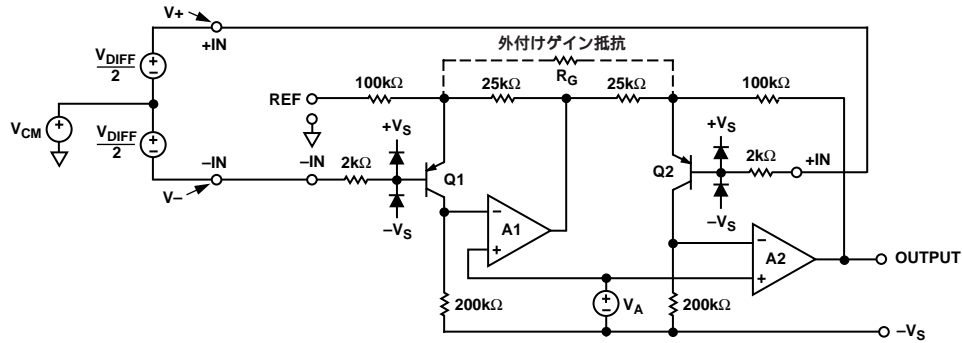


図34. コモンモード成分を持つ差動信号の増幅

表I. ゲイン抵抗の推奨値

ゲイン	1%標準表RGの値	実際のゲイン
5		5
6	200 k	6
7	100 k	7
8	68.1 k	7.93
9	51.1 k	8.91
10	40.2 k	9.98
15	20 k	15
20	13.7 k	19.6
25	10 k	25
30	8.06 k	29.81
40	5.76 k	39.72
50	4.53 k	49.15
60	3.65 k	59.79
70	3.09 k	69.73
80	2.67 k	79.9
90	2.37 k	89.39
100	2.1 k	99.24
200	1.05 k	195.48
500	412	489.44
1000	205	980.61

基準電圧端子

基準端子電圧はゼロ出力電圧を定め、負荷がシステムの他の部分と正確なグランドを共用しない場合に便利であり、出力に正確なオフセットを入力する手段を提供します。パイボア信号を増幅する際に、基準端子は仮想グランド電圧を提供することにも使用することができます。

AD627の出力電圧は基準端子の電圧を基準としているため、REFピンを適切な"ローカル・グランド"に接続することにより、多くのグランド問題を解決することができます。ただし、最適なCMRを得

るためには、REFピンを低インピーダンス・ポイントに接続する必要があります。

単電源アプリケーションにおける入力範囲の制約

一般に、達成可能な最大ゲインは使用可能な出力信号範囲により制限されます。ただし、入力コモンモード電圧がゼロに近いか等しい単電源アプリケーションでは、ゲインに対する制限を設定できます。入力ピン、出力ピン、基準電圧ピンは仕様のページで公称範囲が定められていますが、これらのピンの電圧範囲の間に総合インピーダンスが存在します。図34に、コモンモード成分V_{CM}を持つ差動電圧V_{DIFF}により駆動されているAD627の単純化した回路図を示します。オペアンプA1の出力電圧は、V_{DIFF}、V_{CM}、REFピンの電圧、設定されたゲインの関数になります。この電圧は次式で与えられます。

$$V_{A1} = 1.25(V_{CM} + 0.5V) - 0.25V_{REF} - V_{DIFF}(25k / R_G - 0.625)$$

A1の電圧を - INピンと + INピン(V₋とV₊)の実際の電圧の関数として表すこともできます。

$$V_{A1} = 1.25(V_{-} + 0.5V) - 0.25V_{REF} - (V_{+} - V_{-})25k / R_G$$

A1の出力は、負側レールの内側50 mVと正側レールの内側200 mVの振幅を持つことができます。上のいずれかの式から、V_{REF}を増やすと(V_{REF}はAD627の出力で正のオフセットとして機能しますが)、A1の電圧が減少する傾向を持つことが明らかになります。図35と図36に、単電源動作と二電源動作に対してゲインを5にした場合の、REFピンに入力可能な最大電圧を示します。入力コモンモード電圧を増加させると、A1出力電圧が増加しますが、コモンモード電圧が低い単電源アプリケーションでは、差動入力電圧または高過ぎるREF電圧がA1出力をグランド・レールに駆動することがあります。両入力を上に約0.5 V(すなわちQ1とQ2のV_{BE}分)シフトさせることにより、下側の余裕をある程度増やすことができます。上式を使って、アンプA1の電圧が動作範囲内にあることを確認することができます。

表IIに、種々の単電源入力条件に対する最大ゲインの値を示します。得られる出力振幅は0 Vを基準として示してあります。REFピ

表II. 低コモンモード単電源アプリケーションに対する最大ゲイン

V _{IN}	REFピン	電源電圧	R _G (1%偏差)	最大ゲイン	出力振幅WRT 0 V
± 100 mV, V _{CM} = 0 V	2V	+ 5 V ~ + 15 V	28.7 k	12.0	0.8 V ~ 3.2 V
± 50 mV, V _{CM} = 0 V	2V	+ 5 V ~ + 15 V	10.7 k	23.7	0.8 V ~ 3.2 V
± 10 mV, V _{CM} = 0 V	2V	+ 5 V ~ + 15 V	1.74 k	119.9	0.8 V ~ 3.2 V
V ₋ = 0 V, V ₊ = 0 V ~ 1 V	1V	+ 10 V ~ + 15 V	78.7 k	7.5	1 V ~ 8.5 V
V ₋ = 0 V, V ₊ = 0 mV ~ 100 mV	1V	+ 5 V ~ + 15 V	7.87 k	31	1 V ~ 4.1 V
V ₋ = 0 V, V ₊ = 0 mV ~ 10 mV	1V	+ 5 V ~ + 15 V	7.87	259.1	1 V ~ 3.6 V

AD627

ン電圧は2Vまたは1Vに設定して使用可能なゲインと出力振幅を最大にするようにしてあります。大部分のケースでは、単電源を5V以上に上げる利点はありませぬ(ただし、入力範囲0V~1Vの場合は除きます)。

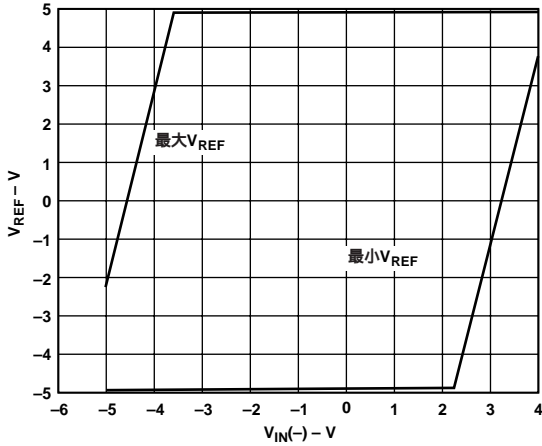


図35 . 基準電圧入力と負入力電圧の関係、 $V_S = \pm 5V$ 、 $G = 5$

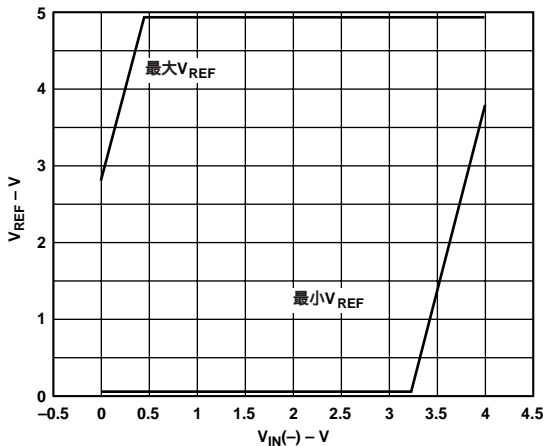


図36 . 基準電圧入力と負入力電圧の関係、 $V_S = +5V$ 、 $G = 5$

出力バッファ

AD627は20k以上の負荷を駆動するようにデザインされていますが、低い出力電圧振幅でこれより重い負荷を最大20mAまで駆動することができます(図7参照)。20mA以上の出力電流を出力で必要とする場合は、図37に示すようにAD627の出力をOP113のような高精度オペアンプでバッファする必要があります(単電源動作の場合を表示)。このオペアンプは、600Ωと低い負荷を出力振幅0V~4Vまで駆動することができます。

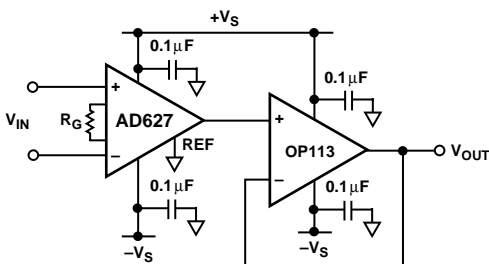


図37 . 出力バッファ

入力と出力のオフセット誤差

AD627の小さい誤差は、入力誤差と出力誤差の2つに起因します。出力誤差は入力に換算する場合、Gで除算します。実際、入力誤差が高いゲインで支配的になり、出力誤差は低いゲインで支配的になります。与えられたゲインに対する合計オフセット誤差は次式で計算されます。

$$\text{合計誤差RTI} = \text{入力誤差} + (\text{出力誤差} / \text{ゲイン})$$

$$\text{合計誤差RTO} = (\text{入力誤差} \times G) + \text{出力誤差}$$

種々のゲインに対するRTIオフセット誤差とノイズ電圧を表IIIに示します。

表III . RTI誤差の原因

ゲイン	最大合計RTI オフセット誤差		最大合計誤差RTI オフセット・ドリフト		合計RTIノイズ
	mV	mV	mV/8C	mV/8C	
5	450	250	5	3	95
10	350	200	4	2	66
20	300	175	3.5	1.5	56
50	270	160	3.2	1.2	53
100	270	155	3.1	1.1	52
500	252	151	3	1	52
1000	251	151	3	1	52

自作と購入の対比：アプリケーション誤差 (typ値) の見積

図38に示す例は、アンプを集積回路とディスクリート部品で構成した場合の誤差を比較する例です。抵抗ブリッジから出力される±100mVの信号(コモンモード電圧 = +2.5V)を増幅する例です。この例では、ディスクリート部品による2オペアンプ構成の計装アンプとAD627の誤差を比較しています。ディスクリート構成では4本の抵抗高精度ネットワーク(1%の一致誤差、50ppm/トラッキング)を使っています。

各構成の誤差を表IVに示します。周囲と全温度で集積回路の計装アンプは高精度であることが示されています。ディスクリート構成の方が高価であることに注意して下さい。これは、基本的には低ドリフトの高精度抵抗ネットワークが比較的高価であることが原因です。

ディスクリート計装アンプ構成の入力オフセット電流は2つのオペアンプのバイアス電流の差であり、個々のオペアンプのオフセット電流でないことに注意して下さい。また、抵抗ネットワークの値は、各オペアンプの反転入力と非反転入力と同じ信号源インピーダンス(約350Ω)を持つように設定しますが、各オペアンプのオフセット電流は、キャラクタライズが必要な誤差をさらに追加します。

AC CMRRに起因する誤差

表IVで、コモンモード除去比に起因する誤差は、ブリッジ2.5Vからのコモンモード電圧から起因する誤差です。公称コモンモード除去比に起因するAC誤差は、ACコモンモード電圧(一般に50Hz/60Hz電源周波数の干渉)の大きさを知らなければ計算できません。

4本のゲイン設定抵抗間の0.1%の不一致は、2オペアンプ構成の計装アンプの低周波数CMRRを決定します。図38のカーブは、周囲温度での抵抗不一致の実際的な結果を示しています。図39に示す回路(ゲイン = 11)のCMRRは、4本の抵抗を使用して測定しており、これ

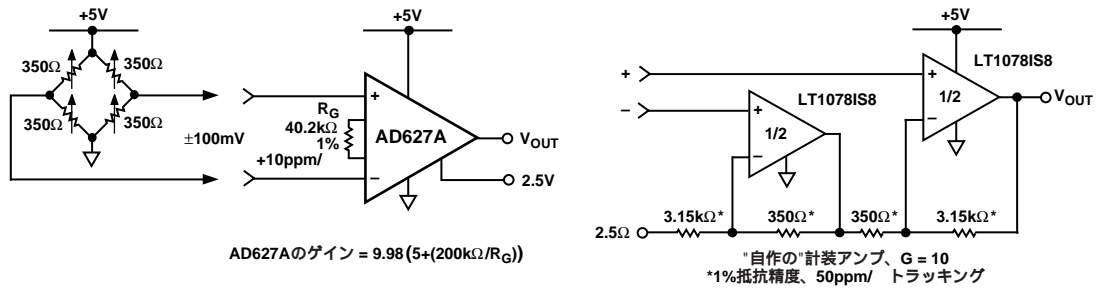


図38．自作と購入の比較

表IV．自作と購入における誤差の表

誤差原因	AD627の回路計算	"自作"の回路計算	AD627の 合計誤差 ppm	自作の 合計誤差 ppm
$T_A = +25$ での絶対精度				
合計RTIオフセット電圧, mV	$(250 \mu V + (1000 \mu V / 10)) / 100 mV$	$(180 \mu V \times 2) / 100 mV$	3500	3600
入力オフセット電流, nA	$1 nA \times 350 / 100 mV$	$20 nA \times 350 / 100 mV$	3.5	70
内部オフセット電流(自作の場合)	該当なし	$0.7 nA \times 350 / 100 mV$		2.45
CMRR, dB	77dB $141 ppm \times 2.5 V / 100 mV$	$(1\%精度 \times 2.5 V) / 10 / 100 mV$	3531	25000
ゲイン	0.35% + 0.1%	1%精度	13500	10000
$+85$ までのドリフト				
ゲイン・ドリフト, ppm/	$(-75 + 10) ppm/ \times 60$	$50 ppm/ \times 60$	3900	3000
合計RTIオフセット電圧, mV/	$(3.0 \mu V/ + (10 \mu V/ / 10)) \times 60 / 100 mV$	$(2 \times 3.5 \mu V/ \times 60) / 100 mV$	2600	4200
入力オフセット電流, pA/	$(16 pA/ \times 350 \times 60) / 100 mV$	$(33 pA/ \times 350 \times 60) / 100 mV$	3.5	7
		合計絶対誤差	20535	38672
		合計ドリフト誤差	6504	7207
		全合計誤差	27039	45879

らの抵抗は、ほぼ0.1%の不一致を持っています($R1 = 9999.5$ 、 $R2 = 999.76$ 、 $R3 = 1000.2$ 、 $R4 = 9997.7$)。予想通り、DCでのCMRRは約84 dB(計算値は85 dB)と測定されましたが、周波数が増加すると、CMRRは急に劣化します。例えば、電源周波数の200 mVのピーク・トゥ・ピーク高調波は180 Hzで約800 μV の出力電圧になります。これを考慮すると、入力範囲0 V ~ 2.5 Vを持つ12ビットのデータ収集システムは、LSBの重みが610 μV になります。

対照的に、AD627では内部抵抗の高精度レーザー・トリムと当社の特許であるCMRトリミングを組み合わせることで、より高いDC CMRRとCMRRが平坦な広い帯域幅を得ています(図20参照)。

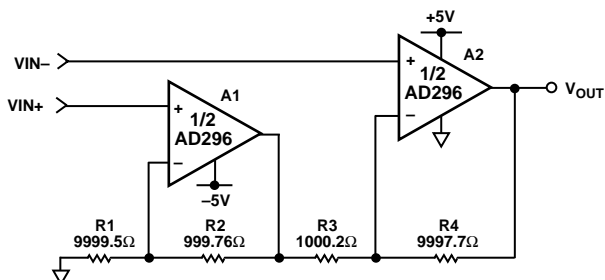


図39 .0.1%抵抗の不一致例

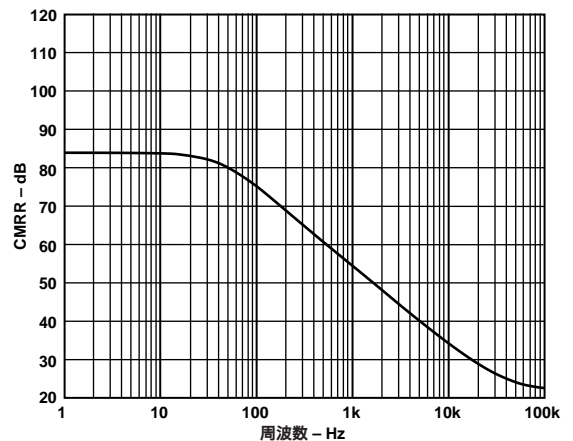


図40．図39に示すディスクリート部品による計装アンプのCMRR周波数特性

入力バイアス電流のグランド・リターン

入力バイアス電流は、アンプの入力トランジスタをバイアスするために流すDC電流です。これらは一般にトランジスタのベース電流です。変成器やAC結合のソースのような"フローティング"の入力ソースを増幅する場合、バイアス電流を流すために各入力に直接流入するDCパスが必要です。図41に、変成器結合、容量によるAC結

AD627

合、熱電対アプリケーションに対するバイアス電流パスの構成方法を示します。

DC結合の抵抗ブリッジ・アプリケーションでは、一般に、バイアス電流はブリッジ電源からブリッジを経由してアンプに流入するため、このパスの構成は不要です。

ただし、2つの入力から見えるインピーダンスが大きく、その差が非常に大きい ($> 10\text{ k}$) 場合は、入力ステージのオフセット電流は、アンプの入力オフセット電圧に匹敵するDC誤差を発生させます。

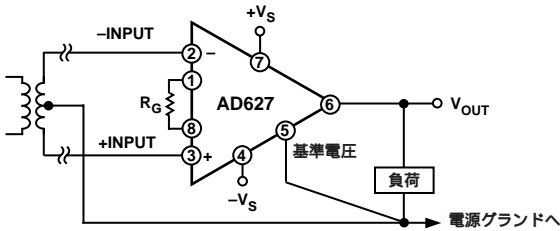


図41a. 変成器結合入力に対するバイアス電流のグランド・リターン

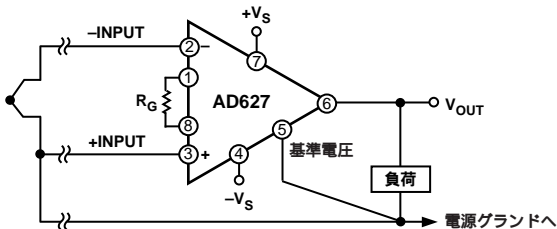


図41b. 熱電対入力に対するバイアス電流のグランド・リターン

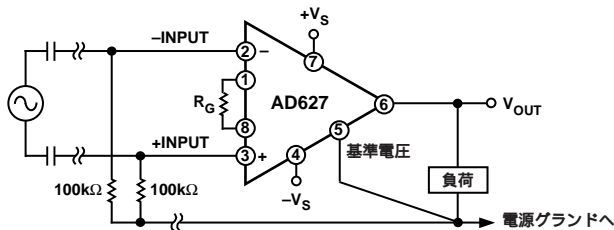


図41c. AC結合入力に対するバイアス電流のグランド・リターン

レイアウトおよびグランド

グランド・リターンのインピーダンスを小さくするため(したがって、DC誤差を小さくするため) グランド・プレーンの使用をお勧めします。低レベル・アナログ信号をノイズの大きいデジタル

環境から分離するため、多くのデータ収集部品は別々のアナログとデジタルのグランド・リターンを持つようにします(図42)。A/Dコンバータのようなミックス信号部品のすべてのグランド・ピンは、「高品質」アナログ・グランド・プレーンを使用して戻します。ミックス信号部品のデジタル・グランド・ラインもアナログ・グランド・プレーンを使って戻す必要があります。これにより、アナログ・グランドとデジタル・グランドの分離ルールが乱されるように見えますが、一般に、コンバータのデジタル・グランドとアナログ・グランドの間の電位差をできるだけ小さくする(通常 $< 0.3\text{ V}$)という条件も存在します。アナログ・グランド・プレーンを通ずるコンバータのデジタル・リターン電流によるノイズの増加は、一般に無視できます。アナログとデジタルの間の最大のアイソレーションは、グランド・プレーンを電源に戻して接続することにより達成されます。

使用できる電源が1個だけの場合は、デジタル回路とアナログ回路で共用する必要があります。図43に、デジタル回路とアナログ回路の間の干渉を小さくする方法を示します。前のケースと同様に、アナログ・グランド・プレーンとデジタル・グランド・プレーンの分離を使います(デジタル・グランド・プレーンの代わりに太いパターンを使うこともできます)。これらのグランド・プレーンは、電源のグランド・ピンに接続する必要があります。分離されたパターン(または電源プレーン)は、電源からデジタル回路とアナログ回路のピンへ配線されます。理想的には各デバイスが固有の電源パターンを持つことですが、1つのパターンがデジタル回路とアナログ回路の両方に電流を流すために使用されていない限り、これを複数のデバイス間で共用することができます。

入力保護

簡単化した回路図(図32)に示すように、反転入力と非反転入力はESDダイオードにより正電源と負電源にクランプされます。これに加えて各入力回路の 2 k の直列抵抗が、過電圧に対する電流制限機能を与えます。これらのESDダイオードは、 10 mA の最大連続電流に耐えることができます。したがって、 $\pm 20\text{ V}$ の過電圧(入力電圧が電源電圧を超えることができる大きさ)に耐えることができます。これは全ゲインに対して成立し、パワーオンとパワーオフにも適用されます。信号源とアンプは別々の電源から駆動されているため、後者は特に重要です。

過電圧が 20 V 以上になることが予想される場合は、外付けの直列抵抗による電流制限抵抗を追加して、ダイオード電流を 10 mA 以下に抑える必要があります。

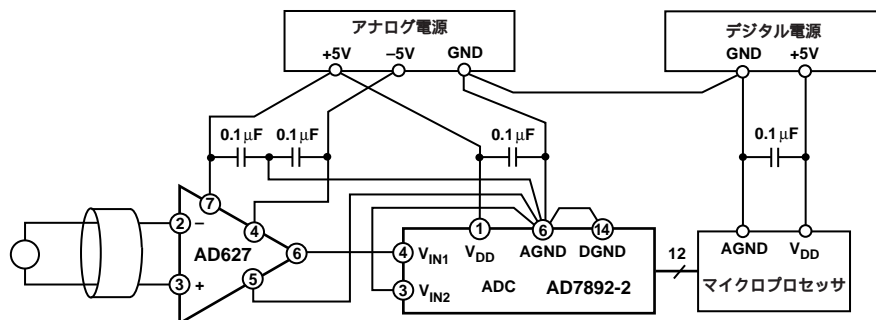


図42. 別々のアナログ電源とデジタル電源を使用する両極電源環境に対して最適なグランディング方法

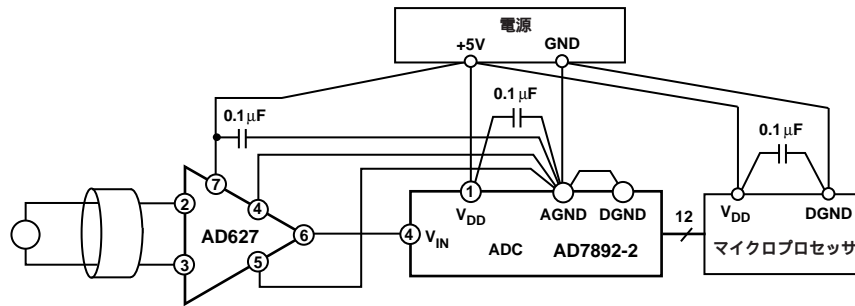


図43. 単電源環境における最適なグランド配線方法

RF干渉

すべての計装機器アンプは高周波の帯域外信号を整流してしまいます。整流すると、これらの信号は出力にDCオフセット誤差として出力されます。図44に示す回路は、計装アンプの通過帯域内の性能を損なうことなく、RFIを抑圧する方法を提供します。抵抗R1とキャパシタC1(同様に、R2とC2)は、 $-3\text{ dB BW} = F = 1/(2 \cdot R1C1)$ であるローパスRCフィルタを構成します。図示の部品定数を使うと、このフィルタは約8 kHzの -3 dB 帯域幅を持ちます。抵抗R1と抵抗R2はキャパシタからの回路入力を分離するために十分大きな値としますが、一方、回路のノイズを大きくし過ぎないためにはあまり大きくすることはできません。アンプの通過帯域内のコモンモード除去比を維持するために、キャパシタC1とキャパシタC2は5%のマイカ部品とする必要があります。あるいは低価格20%部品をテストし、良く一致するデバイスを選別する必要があります。

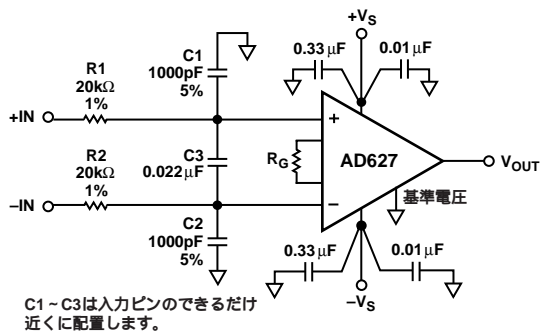


図44. RF干渉を減衰させる回路

キャパシタC3は、低い周波数でのコモンモード除去比を確保するために必要です。R1/R2とC1/C2はブリッジ回路を構成し、その出力信号は計装アンプの入力ピンに出力されます。C1とC2の間の不一致はブリッジの平衡を損ない、コモンモード除去比を小さくします。C3はすべてのRF信号を確実にコモンモード(計装アンプの両入力値に同じ値にする)にして、差動成分を入力しないようにします。この2つ目のローパス・ネットワークR1+R2とC3は、 $1/(2 \cdot (R1+R2) \cdot C3)$ の -3 dB 周波数を持ちます。C3の値として図示の0.022 μFを使用すると、この回路の -3 dB 信号BWは約200 Hzになります。この周波数に対するDCオフセット・シフト(typ値)は1 mV以下で、回路のRF信号除去比は57 dB以上になります。抵抗R1と抵抗R2の値

を小さくすることにより、この回路の 3 dB 信号帯域幅を広くすることができます。性能は20 kΩ抵抗を使用した場合と同じですが、計装アンプの前の回路は低い値のインピーダンス負荷を駆動する必要があります。

図44に示す回路は、両面にグランド・プレーンを持つPCボードを使って構成する必要があります。すべての部品端子はできるだけ短くします。抵抗R1と抵抗R2は共に1%のメタル・フィルム部品の使用が可能ですが、キャパシタC1とキャパシタC2には $\pm 5\%$ 偏差のデバイスを使用して、回路のコモンモード除去比の低下を防ぐ必要があります。従来型の5%シルバ・マイカ部品またはPanasonic $\pm 2\%$ PPSフィルム・キャパシタの使用をお勧めします。

アプリケーション回路

従来型ブリッジ回路

図45に、従来型抵抗ブリッジの出力信号を増幅するように設定したAD627を示します。この回路は二電源モードまたは単電源モードで動作します。一般に、ブリッジは計装アンプに使用される同じ電源電圧から駆動されます。ブリッジの下側を計装アンプの負電源(通常、0、 -5 V 、 -12 V または -15 V)に接続し、入力コモンモード電圧を電源電圧の midpoint に位置するように設定することができます。特に、入力信号がバイポーラの場合、REFピンを電源電圧の midpoint に設定することも適切な方法です。ただし、REFピンの電圧はアプリケーションに合わせて変更することができます。このREFピンを入力範囲($V_{\text{REF}} \pm V_{\text{IN}}$)を持つA/Dコンバータ(ADC)の V_{REF} ピンに接続するのは、この良い例です。AD627の出力振幅が($-V_s + 100\text{ mV}$) \sim ($+V_s - 150\text{ mV}$)の場合は、設定可能な最大ゲインは、この出力範囲を単純に入力範囲で除算することにより得られます。

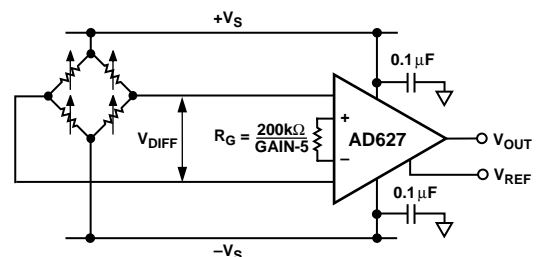
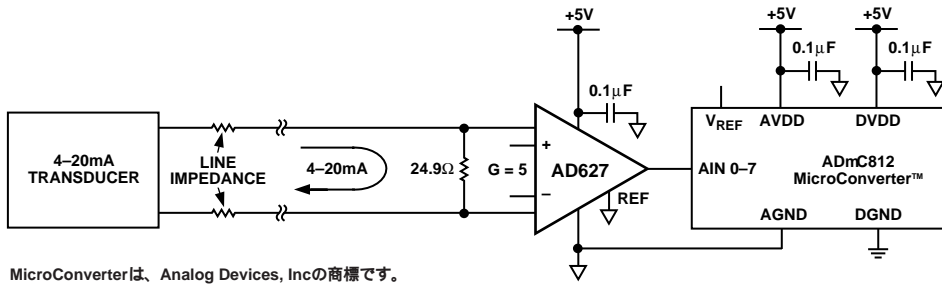


図45. 従来型のブリッジ回路



MicroConverterは、Analog Devices, Incの商標です。

図46 . 4 mA/20 mAレシーバ回路

4 mA ~ 20mA単電源レシーバ

図46に、4 mA/20 mAトランスデューサからの信号を、組み込み型マイクロコントローラを持つ12ビットADCであるAD μ C812にインターフェースする方法を示します。4 mA ~ 20 mAトランスデューサからの信号はシングル・エンドです。一見すると、コンバータの高いインピーダンス・アナログ入力で電流/電圧変換するための簡単なシャント抵抗が必要であるように見えますが、リターン・パス(トランスデューサまでの)内の線路抵抗が電流に依存するオフセット誤差を発生させます。したがって、電流は差動で検出する必要があります。

この例では、24.9 Ω のシャント抵抗が100 mV(4 mA入力)~ 500 mV(20 mA入力)の最大差動入力電圧をAD627に対して発生します。ゲイン抵抗が存在しない場合、AD627は500 mV入力電圧を5倍の2.5 Vに増幅し、これはADCのフル・スケール入力電圧に該当します。4 mA側のゼロ電流はコード819に対応し、LSBは4.9 mAに対応します。

熱電対アンプ

AD627の共通モード入力範囲がグランドの下側0.1 Vまで延びているため、共通モード成分が小さいかまたは存在しない小さな差動信号を計測することができます。図47に、J型熱電対の一方がグランドに接続された熱電対アプリケーションを示します。

- 200 ~ + 200 の温度範囲で、J型熱電対は - 7.890 mV ~ 10.777 mVの範囲の電圧を出力します。AD627のゲインを100($R_G = 2.1 k \Omega$)に設定し、AD627 REFピンの電圧を2 Vに設定すると、AD627の出力電圧はグランドを基準として1.110 V ~ 3.077 Vの範囲になります。入力範囲またはREFピンの電圧が異なる場合は、内部ノードA1の電圧(図34参照)がグランドより下に駆動されないことを確認することが重要です。このチェックは、単電源アプリケーションにおける入力範囲の制約の節で示した式を使って行うことができます。

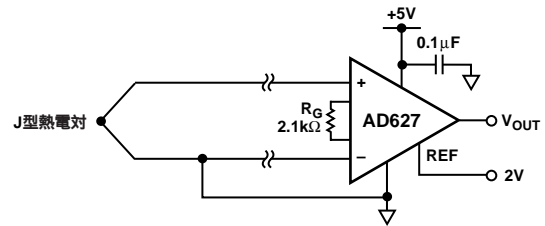
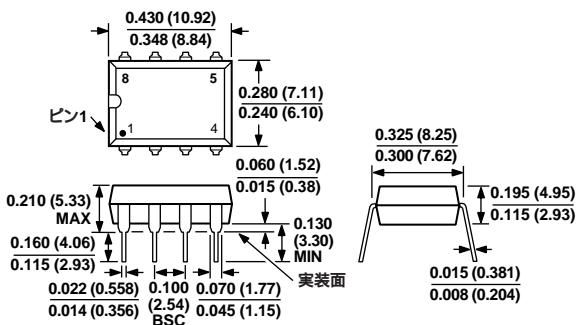


図47 . 小さい共通モード電圧を持つバイポーラ信号の増幅

外形寸法

サイズはインチと(mm)で示します。

8ピン・プラスチックDIP(N-8)



8ピンSOIC(R-8)

