

特長

- 120mAの電流シンク
- 8ピンのLFCSPパッケージ
- 2線 (I²C[®]互換) シリアル・インターフェース
- 10ビット分解能
- 電流センス抵抗を内蔵
- 2.7~5.5Vの電源電圧
- 全コード範囲で単調増加性を保証
- パワーダウン・モード：消費電流を0.5 μ A (Typ) に低減
- 電圧リファレンスを内蔵
- 超低ノイズのプリアンプ
- パワーダウン機能
- パワーオン・リセット

民生／通信アプリケーション

- レンズのオートフォーカス
- 画像安定化
- 光学ズーム
- シャッター
- アイリス／露光
- NDフィルタ
- レンズ・カバー
- カメラ付き携帯電話
- デジタル・スチル・カメラ (DSC)
- カメラ・モジュール
- デジタル・ビデオ・カメラ (DVC) / カムコーダ
- カメラ搭載機器
- 防犯カメラ
- ウェブ／PC用カメラ

工業／産業用アプリケーション

- ヒーター制御
- ファン制御
- ペルチエ式冷却器制御
- ソレノイド制御
- バルブ制御
- リニア・アクチュエータ制御
- 光量制御
- 電流ループ制御

機能ブロック図

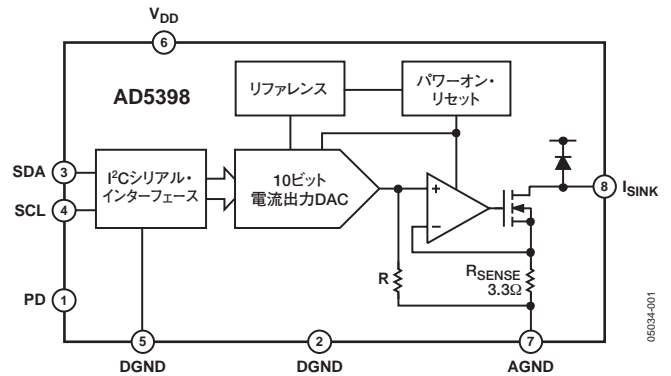


図1

概要

AD5398は、120mAの出力電流シンク能力を備えるシングル10ビットD/Aコンバータ(DAC)です。このデバイスは電圧リファレンスを内蔵し、2.7~5.5Vの単電源で動作します。DACの制御は、最大400kHzのクロック・レートで動作する2線 (I²C互換) シリアル・インターフェースを介して行います。

AD5398にはパワーオン・リセット回路が内蔵されているので、パワーアップ時にDACの出力が0Vにリセットされ、有効な書き込みが実行されるまでこの状態を保持します。このデバイスは、消費電流を1 μ A (max)まで低減するパワーダウン機能を備えています。

AD5398は、カメラ付き携帯電話やデジタル・スチル・カメラ (DSC)、デジタル・ビデオ・カメラ (DVC) などのオートフォーカス、画像安定化、および光学ズームの各種アプリケーション向けに設計されています。

AD5398はさらに、-40~+85°Cの温度範囲で仕様規定されているので、この温度範囲内で温度、明るさ、ムーブメントを制御する多くの工業／産業用アプリケーションにも適しています。

AD5398のI²Cアドレス範囲は、0x18から0x1Fまでとなっています。

AD5398

目次

仕様	3	動作理論	10
AC特性	4	シリアル・インターフェース	10
タイミング特性	4	I ² Cバス動作	10
絶対最大定格	5	データ・フォーマット	10
ESDに関する注意	5	電源のバイパスおよびグラウンド処理	11
ピン配置と機能の説明	6	アプリケーション	13
代表的な性能特性	7	外形寸法	14
用語の説明	9	オーダー・ガイド	14

改訂履歴

12/04-Revision. 0 Initial Version

仕様

特に指定のない限り、 $V_{DD}=2.7\sim 5.5V$ 、 $AGND=DGND=0V$ 、負荷抵抗 $R_L=25\Omega$ を V_{DD} に接続し、 $T_{MIN}\sim T_{MAX}$ の温度範囲ですべての仕様を規定しています。

表1

パラメータ	Bバージョン ¹			単位	テスト条件/備考
	Min	Typ	Max		
DC性能					$V_{DD}=3.6\sim 4.5V$ 。 $V_{DD}=2.7\sim 5.5V$ の電源動作が可能ですが、性能は低下します。
分解能		10		ビット	117 $\mu A/LSB$
相対精度 (INL) ²		± 1.5	± 4	LSB	
微分非直線性 (DNL) ^{2,3}			± 1	LSB	全コード範囲で単調増加性を保証
ゼロコード誤差 ^{2,4}	0	1	5	mA	オール0をDACにロード
オフセット誤差 @ コード16 ²		0.5		mA	
ゲイン誤差 ²			± 0.6	FSRの%	@ 25°C
オフセット誤差ドリフト ^{4,5}		10		$\mu A/^\circ C$	
ゲイン誤差ドリフト ^{2,5}		± 0.2	± 0.5	LSB/ $^\circ C$	
出力特性					
最小シンク電流 ⁴		3		mA	
最大シンク電流		120		mA	$V_{DD}=3.6\sim 4.5V$ 。 $V_{DD}=2.7\sim 5.5V$ の電源動作が可能ですが、規定された最大シンク電流が達成されない場合があります。
パワーダウン時の出力電流		80		nA	PD=1
出力コンプライアンス電圧 ⁵	0.6		V_{DD}	V	最大シンク電流の供給が可能な出力電圧範囲
パワーアップ時間		20		μs	パワーダウン・モードを終了してFSの10%に復帰するまでの時間。 $V_{DD}=5V$
ロジック入力 (PD) ⁵					
入力電流			± 1	μA	
入力ローレベル電圧 (V_{INL})			0.8	V	$V_{DD}=2.7\sim 5.5V$
入力ハイレベル電圧 (V_{INH})	0.7 V_{DD}			V	$V_{DD}=2.7\sim 5.5V$
ピン容量		3		pF	
ロジック入力 (SCL, SDA) ⁵					
入力ローレベル電圧 (V_{INL})	-0.3		0.3 V_{DD}	V	
入力ハイレベル電圧 (V_{INH})	0.7 V_{DD}		$V_{DD}+0.3$	V	
入力漏れ電流 (I_{IN})			± 1	μA	$V_{IN}=0V\sim V_{DD}$
入力ヒステリシス (V_{HYST})	0.005 V_{DD}			V	
デジタル入力容量 (C_{IN})		6		pF	
グリッチ除去 ⁶			50	ns	スパイクのパルス幅
電源条件					
V_{DD}	2.7		5.5	V	
I_{DD} (ノーマル・モード)					I_{DD} の仕様はすべてのDACコードに対して有効
$V_{DD}=2.7\sim 5.5V$		2.5	4	mA	$V_{IH}=V_{DD}$ 、 $V_{IL}=GND$ 、 $V_{DD}=5.5V$
$V_{DD}=2.7\sim 4.5V$		2.3	3	mA	$V_{IH}=V_{DD}$ 、 $V_{IL}=GND$ 、 $V_{DD}=4.5V$
I_{DD} (パワーダウン・モード)		0.5	1	μA	$V_{IH}=V_{DD}$ 、 $V_{IL}=GND$

¹ 温度範囲は次のとおりです。Bバージョン=-40~+85°C

² 「用語の説明」を参照してください。

³ 直線性のテストは、コード32~1023の制限されたコード範囲で実施しています。

⁴ ゼロに近い出力電流を達成するためには、パワーダウン機能を使用してください。

⁵ 設計および特性評価により保証。出荷テストは実施していません。

⁶ SCLとSDAの各入力をフィルタ処理することで、パルス幅が50ns未満のノイズ・スパイクが抑制されます。

AD5398

AC特性

特に指定のない限り、 $V_{DD}=2.7\sim 5.5V$ 、 $AGND=DGND=0V$ 、負荷抵抗 $R_L=25\Omega$ は V_{DD} に接続しています。

表2

パラメータ	Bバージョン ^{1, 2}			単位	テスト条件/備考
	Min	Typ	Max		
出力電流セトリング時間		250		μs	$V_{DD}=5V$ 、 $R_L=25\Omega$ 、 $L_L=680\mu H$ 、1/4スケールから3/4スケールへの変化(0x100から0x300)
スルーレート		0.3		$mA/\mu s$	
メジャー・コード変化時のグリッチ・インパルス		0.15		nA-s	メジャー・キャリア周辺の1LSB変化
デジタル・フィードスルー ³		0.06		nA-s	

¹ 温度範囲は次のとおりです。Bバージョン=-40~+85°C

² 設計および特性評価により保証。出荷テストは実施していません。

³ 「用語の説明」を参照してください。

タイミング特性

$V_{DD}=2.7\sim 5.5V$ 。特に指定のない限り、 $T_{MIN}\sim T_{MAX}$ の温度範囲ですべての仕様を規定しています。

表3

パラメータ ¹	T_{MIN} 、 T_{MAX} 時の限界値 (Bバージョン)	単位	条件/備考
f_{SCL}	400	kHz max	SCLクロック周波数
t_1	2.5	μs min	SCLサイクル時間
t_2	0.6	μs min	SCLハイレベル時間(t_{HIGH})
t_3	1.3	μs min	SCLローレベル時間(t_{LOW})
t_4	0.6	μs min	開始/繰返し開始状態ホールド時間($t_{HD, STA}$)
t_5	100	ns min	データ・セットアップ時間($t_{SU, DAT}$)
t_6^2	0.9	μs max	データ・ホールド時間($t_{HD, DAT}$)
	0	μs min	
t_7	0.6	μs min	繰返し開始のセットアップ時間($t_{SU, STA}$)
t_8	0.6	μs min	停止状態セットアップ時間($t_{SU, STO}$)
t_9	1.3	μs min	停止状態から開始状態までのバス解放時間(t_{BUF})
t_{10}	300	ns max	受信時のSCLとSDAの各入力の立上がり時間(t_R)
	0	ns min	CMOS駆動の場合
t_{11}	250	ns max	受信時のSDAの立下がり時間(t_F)
	300	ns max	送信時のSCLとSDAの各入力の立下がり時間(t_F)
	$20+0.1C_b^3$	ns min	
C_b	400	pF max	各バス・ラインの容量性負荷

¹ 設計および特性評価により保証。出荷テストは実施していません。

² SCLの立下がりエッジの不定領域を回避するために、マスター・デバイスはSDA信号のホールド時間として最低300nsが必要です(SCL信号の V_{IH} のMinを基準とする)。

³ C_b はpFを単位とする1つのバス・ラインの合計容量です。 t_R と t_F は、 $0.3V_{DD}$ から $0.7V_{DD}$ までの電圧範囲で計測しています。

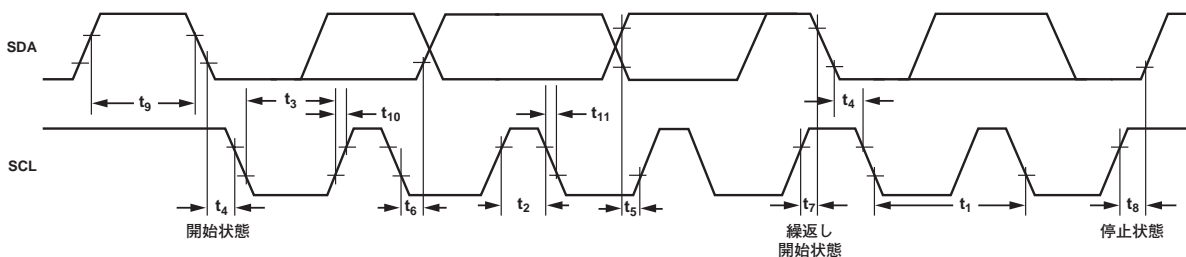


図2. 2線シリアル・インターフェースのタイミング図

絶対最大定格

特に指定のない限り、 $T_A=25^{\circ}\text{C}$ ¹。

表4

パラメータ	定格値
AGNDに対する V_{DD}	$-0.3 \sim +7\text{V}$
DGNDに対する V_{DD}	$-0.3 \sim V_{DD} + 0.3\text{V}$
DGNDに対するAGND	$-0.3 \sim +0.3\text{V}$
DGNDに対するSCL、SDA	$-0.3 \sim V_{DD} + 0.3\text{V}$
DGNDに対するPD	$-0.3 \sim V_{DD} + 0.3\text{V}$
AGNDに対する I_{SINK}	$-0.3 \sim V_{DD} + 0.3\text{V}$
動作温度範囲	
工業用 (Bバージョン)	$-40 \sim +85^{\circ}\text{C}$
保存温度範囲	$-65 \sim +150^{\circ}\text{C}$
ジャンクション温度 ($T_J \text{ max}$)	150°C
LFCSPの消費電力	$(T_J \text{ max} - T_A) / \theta_{JA}$
θ_{JA} 熱抵抗 ²	
2層ボードに実装時	84°C/W
4層ボードに実装時	48°C/W
リード・ピン温度、ハンダ付け	
ベーキング時間 (60秒)	215°C
赤外線 (15秒)	220°C

¹ 100mAまでの過渡電流では、SCRのラッチアップは発生しません。

² 最適な θ_{JA} を確保するために、AD5398を4層のボード上にハンダ付けすることを推奨します。AD5398のパッケージは、露出パドル付きの8ピンLFCSPです。この露出パドルは、AD5398のDGNDピンと同じ電位に接続する必要があります。

注意

ESD (静電放電) の影響を受けやすいデバイスです。人体や試験機器には4,000Vもの高圧の静電気が容易に蓄積され、検知されなまま放電されることがあります。本製品は当社独自のESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣下や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。



左記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作に関するセクションに記載されている規定値以上でのデバイスの機能動作を定めたものではありません。長時間にわたってデバイスを絶対最大定格の状態に置くと、デバイスの信頼性に影響を与えることがあります。1つのパラメータでも絶対最大定格を超えるとデバイスに影響を与えます。

AD5398

ピン配置と機能の説明

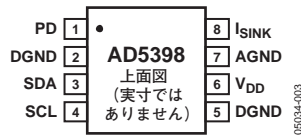


図3. 8ピンLFCSP

表5

ピン番号	記号	機能
1	PD	非同期のパワーダウン信号
2	DGND	デジタル・グラウンド
3	SDA	I ² Cインターフェース信号
4	SCL	I ² Cインターフェース信号
5	DGND	デジタル・グラウンド
6	V _{DD}	デジタル電源電圧
7	AGND	アナログ・グラウンド
8	I _{SINK}	出力電流シンク

代表的な性能特性

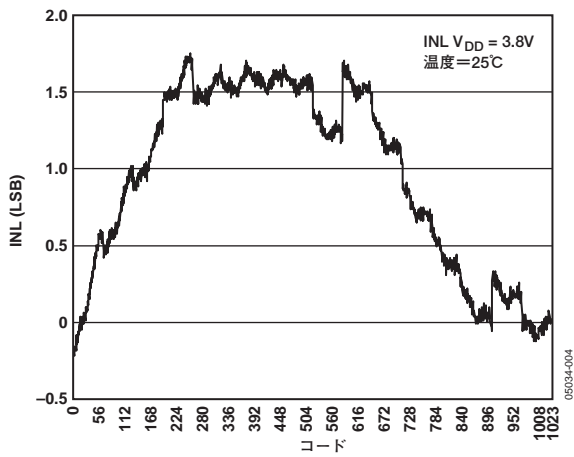


図4. 代表的なINLプロット

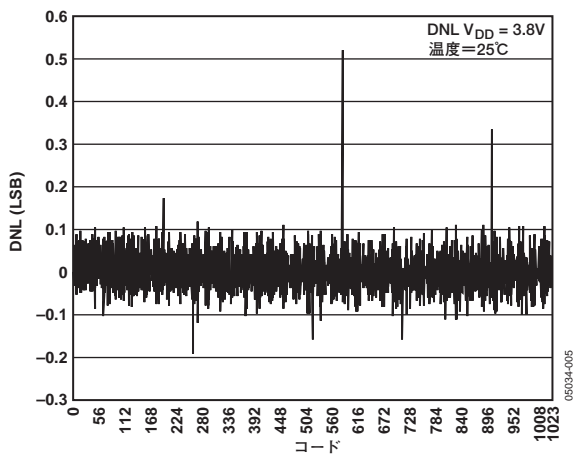


図5. 代表的なDNLプロット

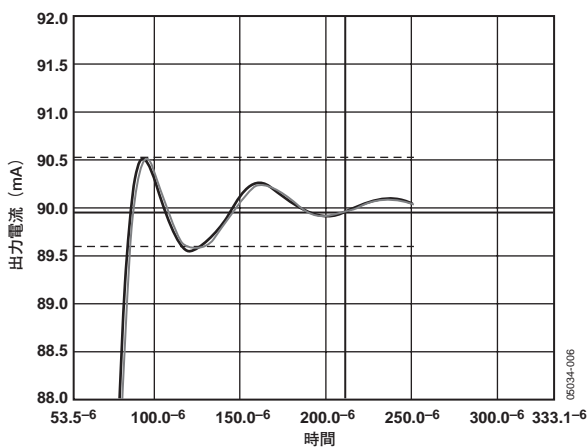


図6. 1/4 ~ 3/4スケールへのセタリング時間 ($V_{DD} = 3.6V$)

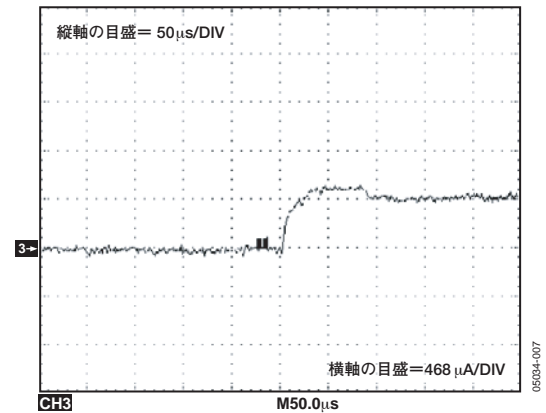


図7. 4LSBステップに対するセタリング時間 ($V_{DD} = 3.6V$)

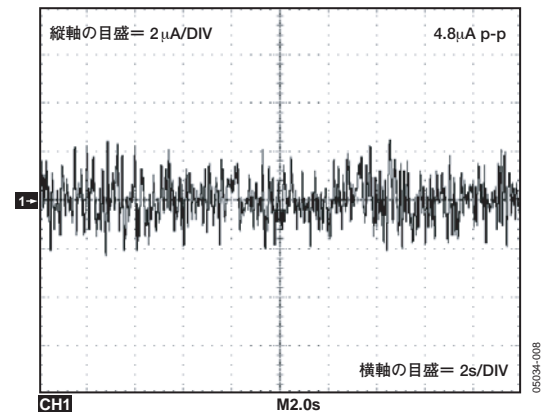


図8. 0.1 ~ 10Hzのノイズ・プロット ($V_{DD} = 3.6V$)

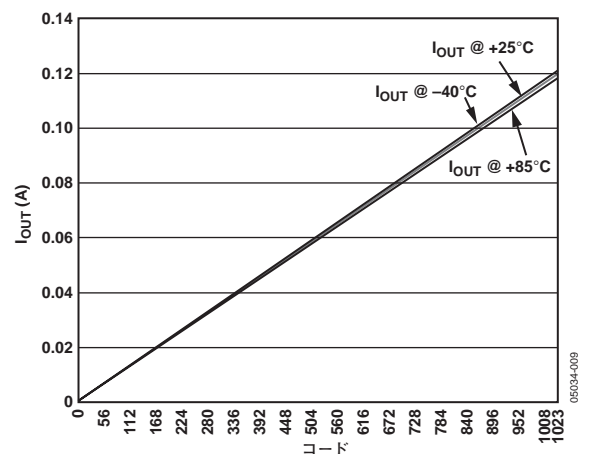


図9. 各温度におけるコードとシンク電流の関係 ($V_{DD} = 3.6V$)

AD5398

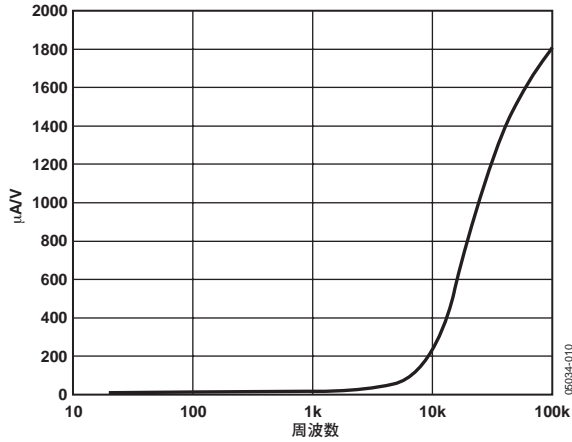


図10. AC除去特性 ($V_{DD} = 3.6V$)

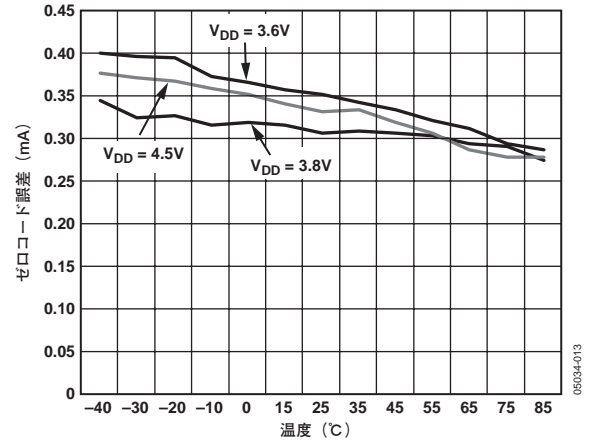


図13. 各電源電圧におけるゼロコード誤差の温度特性

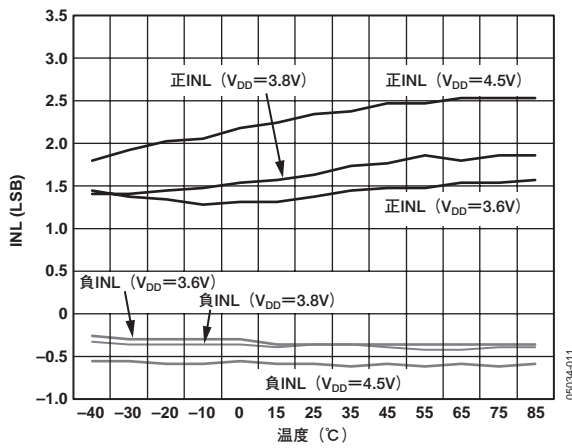


図11. 各電源電圧におけるINLの温度特性

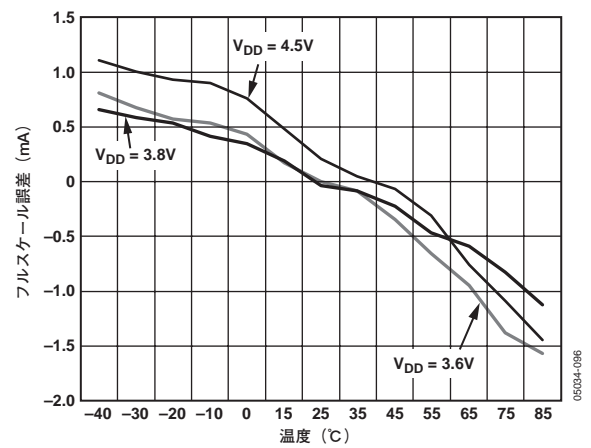


図14. 各電源電圧におけるフルスケール誤差の温度特性

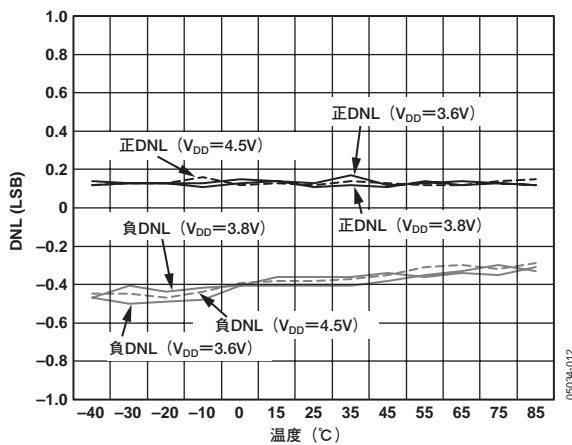


図12. 各電源電圧におけるDNLの温度特性

用語の説明

相対精度 (INL)

DACの場合、相対精度すなわち積分非直線性とは、DAC伝達関数の2つのエンドポイントを結ぶ直線からの最大偏差の測定値 (LSBの単位) のことです。コード対INLの代表的なプロットを図4に示しています。

微分非直線性 (DNL)

微分非直線性は、2つの隣接コード間における1LSB変化の測定値と理想値との差です。微分非直線性の仕様が ± 1 LSB以内の場合には単調増加性が保証されます。このDACは、設計によって単調増加性が保証されています。コード対DNLの代表的なプロットを図5に示しています。

ゼロコード誤差

ゼロコード誤差は、ゼロコード (0x0000) がDACレジスタにロードされるときに発生する出力誤差の測定値です。出力の理想値は0mAです。AD5398では出力が0mAよりも低くなることはありませんので、ゼロコード誤差は常に正の値となります。この誤差が発生する主要な要因は、DACと出力アンプのオフセット誤差です。ゼロコード誤差はmAの単位で表します。

ゲイン誤差

DACのスパンの誤差です。これはDAC伝達特性の傾きの理想値からの偏差として、フルスケール範囲の%値の単位で表します。

ゲイン誤差ドリフト

これは、温度の変化にともなって発生するゲイン誤差変動の測定値です。LSB/°Cの単位で表します。

デジタル/アナログ・グリッチ・インパルス

デジタル/アナログ・グリッチ・インパルスは、DACレジスタの入力コードの状態が変化するとき、入力からアナログ出力に注入されるインパルスです。通常、グリッチの面積としてnA-s単位で規定され、メジャー・キャリアー遷移でデジタル入力コードが1LSB変化したときに測定します。

デジタル・フィードスルー

デジタル・フィードスルーは、DACのデジタル入力からDACのアナログ出力に注入されるインパルスの測定値ですが、これはDACの出力が更新されないときに測定されます。nA-s単位で規定され、データ・バス上でフルスケールのコード変化が発生したとき、すなわちオール0からオール1、またはオール1からオール0にコードが遷移したときの測定値です。

オフセット誤差

オフセット誤差は、伝達関数の直線領域における I_{SINK} (実際の出力電流) と I_{OUT} (理想的な出力電流) との差を測定した値であり、mAの単位で表します。AD5398のオフセット誤差は、コード16をDACレジスタにロードした状態で測定します。

オフセット誤差ドリフト

これは、温度の変化にともなって発生するオフセット誤差変動の測定値です。 $\mu V/^\circ C$ の単位で表します。

AD5398

動作理論

AD5398は120mAの出力電流シンク能力を備えた完全集積型の10ビットDACで、レンズのオートフォーカスや画像安定化、光学ズームなどのアプリケーションでボイス・コイル・アクチュエータを駆動する目的に使用されます。このブロック図を図15に示します。10ビット電流出力DACとそれに接続された抵抗Rが、オペアンプの非反転入力に駆動する電圧を生成します。この電圧は R_{SENSE} 抵抗の両端に発生し、ボイス・コイルの駆動に必要なシンク電流を出力します。

Rと R_{SENSE} の各抵抗は相関してマッチングが行われているので、温度係数および温度変化にともなう非直線性変化が高精度にマッチングされ、温度変化によって生じる出力のドリフトが最小限に抑えられます。ダイオードD1は、出力保護用のダイオードです。

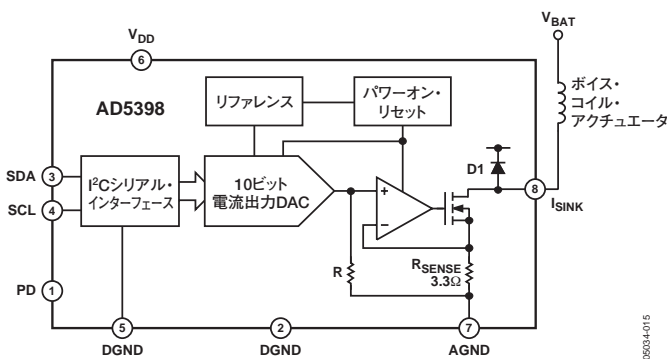


図15. ボイス・コイル接続を示すブロック図

シリアル・インターフェース

AD5398の制御は、業界標準のI²C 2線シリアル・プロトコルを使用しています。最大400kHzのデータレートでDACへのデータの書き込み、またはDACからのデータの読み出しが可能です。読み出し動作が完了すると、入力レジスタのデータ内容がオール・ゼロにリセットされます。

I²Cバス動作

I²Cバスは、1つまたは複数個のマスター・デバイスに対応して動作を行います。このマスター・デバイスはシリアル・クロック(SCL)を生成し、シリアル・データ・ライン(SDA)を使用して、AD5398などのスレーブ・デバイスとの間でデータの読み出し／書き込み動作を実行します。I²Cバス上のすべてのデバイスは、SDAピンがSDAラインに接続され、SCLピンがSCLラインに接続されます。I²Cデバイスはバス・ラインをローレベルに引き込む動作のみが可能であり、ハイレベルに引き込む動作はプルアップ抵抗 R_p によって行われます。抵抗 R_p の値は、データレート、バス容量、およびI²Cデバイスがシンク可能な最大負荷電流(標準的なデバイスでは3mA)に応じて異なります。

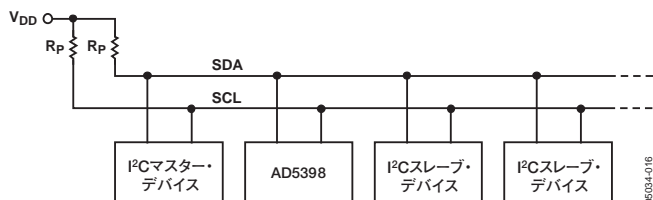


図16. 代表的なI²Cバス

バスがアイドル状態のときに、SCLとSDAはともにハイレベルになります。マスター・デバイスは、SCLがハイレベルに保持されている間にSDAがハイレベルからローレベルに遷移して開始状態を生成することによって、シリアル・バス動作を開始します。バスに接続されるスレーブ・デバイスはこの開始状態に応答し、シリアル・クロックの制御に基づいて次の8ビット・データをシフト入力します。これらの8ビット・データは7ビットのアドレスとR/W(読み出し／書き込み)ビットで構成されます。このR/Wビットは、データをデバイスに書き込む場合には0、データをデバイスから読み出す場合には1となります。I²Cバス上のすべてのスレーブ・デバイスには、それぞれ異なる独自のアドレスを指定する必要があります。AD5398のアドレスは0001 100ですが、最後の2ビットが未使用／ドント・ケア・ビットであるため、0001101、0001110、0001111のアドレスも指定できます(図17と図18を参照)。アドレスおよびR/Wビットは常に8ビットのデータに等しいので、これに相当する別の方法として、AD5398の書き込みアドレスを0001 1000(0x18)、読み出しアドレスを0001 1001(0x19)とすることも可能です。繰返しになりますが、アドレスのビット6とビット7は未使用であることから、書き込みアドレスを0x1A、0x1C、0x1Eとし、読み出しアドレスを0x1B、0x1D、0x1Fとすることもできます(図17と図18を参照)。

アドレス・データとR/Wビットが指定された後で、そのアドレスを認識するスレーブ・デバイスは、ACK状態を生成することによって応答します。つまり、スレーブ・デバイスは、9番目のクロック・パルスの前のSCLがローレベルの間にSDAをローレベルに引き込み、9番目のクロック・パルス中にSDAをローレベルに保ちます。マスター・デバイスはACKを受信すると、書き込み動作でデータをAD5398にクロック入力するか、または読み出し動作でデータをAD5398からクロック出力することができます。ハイレベル期間中のSDAの遷移が、すでに説明したように開始状態となるか、または「データ・フォーマット」で説明するように停止状態となるので、データが変化するのはクロックがローレベルに保持されている期間中に限られます。

I²Cデータは8ビットのブロックに分割され、スレーブは各ブロックの終了時にACKを送信します。AD5398には10ビットのデータが要求されるので、書き込み動作時に2つのデータワードをAD5398に書き込み、同様に読み出し動作時に2つのデータワードをAD5398から読み出す必要があります。読み出しまたは書き込み動作が終了した後で、AD5398は2番目のデータバイトをACKレジャします。マスターはトランザクションを終了するために、SCLがハイレベルに保持されている間にSDAがローレベルからハイレベルに遷移して停止条件を発行します。

データ・フォーマット

データはMSBファーストでAD5398に書き込まれ、16ビット入力レジスタにシフト入力されます。すべてのデータのシフト入力が完了すると、データは入力レジスタからDACレジスタに転送されます。

DACは10ビットのデータのみを要求するので、入力レジスタ・データの全ビットが使用されるわけではありません。MSBは、ソフトウェアによって制御されるアクティブ・ハイ・レベルのパワーダウン機能用として使用されます。ビット14は使用しません。ビット13~4はDACデータです。ビット3~0は使用しません。

読み出し動作時には、同じビットの順番でデータが読み出されます。

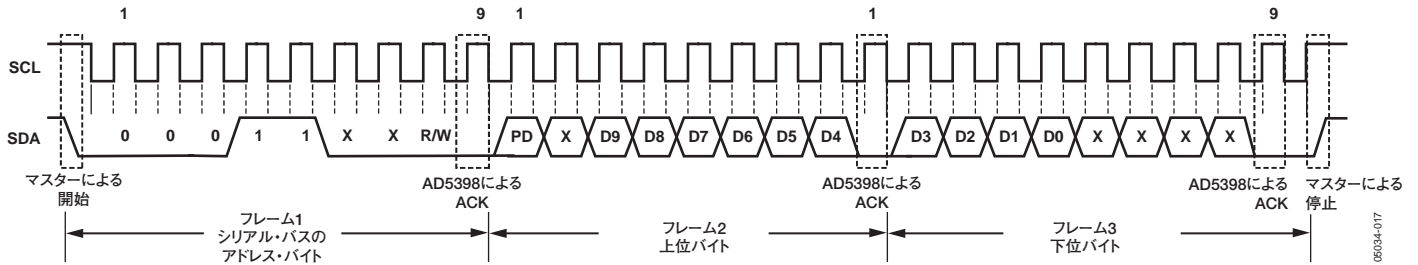


図17. AD5398の書き込み動作

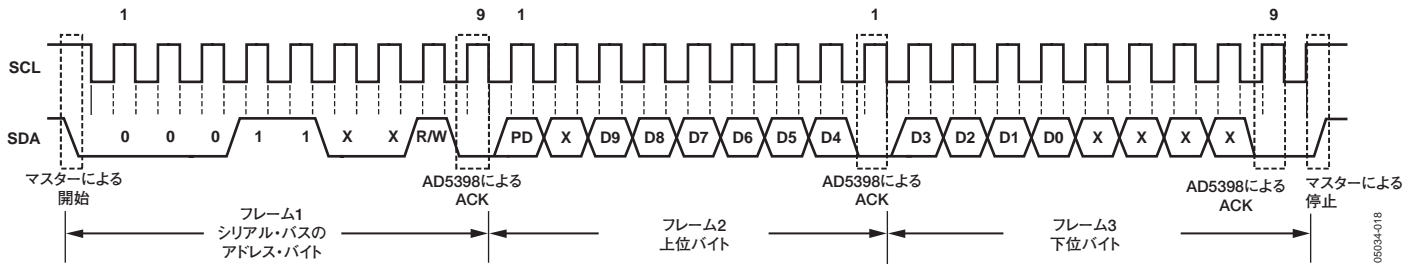


図18. AD5398の読出し動作

表6. データ・フォーマット

シリアル・データワード	上位バイト								下位バイト							
シリアル・データビット	SD7	SD6	SD5	SD4	SD3	SD2	SD1	SD0	SD7	SD6	SD5	SD4	SD3	SD2	SD1	SD0
入力レジスタ	R15	R14	R13	R12	R11	R10	R9	R8	R7	R6	R5	R4	R3	R2	R1	R0
機能	PD	X	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	X	X	X	X

PD=ソフト・パワーダウン、X=未使用/ドント・ケア・ビット、D9~D0=DACデータ

電源のバイパスおよびグラウンド処理

アプリケーションで精度が重視される場合は、PCボードの電源とグラウンド・リターンレイアウトに配慮する必要があります。AD5398を実装するPCボードは、アナログ電源部とデジタル電源部を分離してください。AGNDとDGNDが同一ボード上にある場合は、AD5398に可能な限り近接する一点で互いに接続してください。

直列抵抗値を最小限に抑えるために、AGNDのリターン・パス、およびボイス・コイル・モータと I_{SINK} ピン間のパターンレイアウトには特別な注意を払ってください。図19の出力電流シンク回路では、AGNDの等価直列インピーダンス、およびモータと I_{SINK} ピン間のパターン抵抗値(R_T)を低く抑えることの重要性を示しています。ボイス・コイルは、インダクタ L_C と抵抗 R_C としてモデル化しています。ボイス・コイルを通過する電流は実質的にDC電流であるため、AD5398が電流をシンクしているときに、電圧降下 V_C が発生します。これにより、直列インダクタンスの影響が最小限に抑えられます。 R_{SENSE} 間で許容される電圧降下は最大で400mVであり、Q1のドレイン/ソース間電圧は最小で200mVです。すなわち、AD5398の出力は600mVのコンプライアンス電圧をもつことになります。 V_{DROP} が600mV未満に落ちると、出力トランジスタQ1は正常に動作できなくなり、 I_{SINK} を一定値に保つことができなくなります。

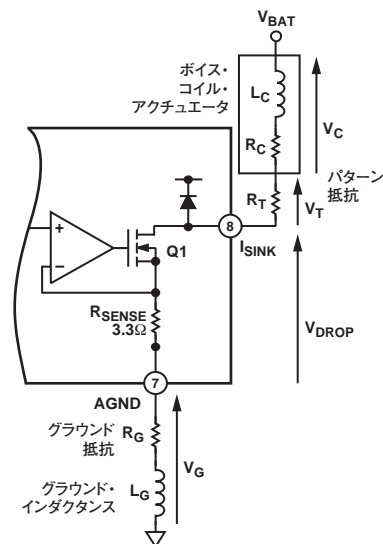


図19. PCボードのパターン抵抗値とインダクタンスの影響

AD5398

電流がボイス・コイルを通過して増加するときに V_C が増加し、 V_{DROP} が低下するので、最終的には仕様規定された600mVの最小コンプライアンス電圧に近づきます。グラウンド・リターン・パスを R_G と L_G の各部品でモデル化し、ボイス・コイルとAD5398間のパターン抵抗を R_T でモデル化しています。 L_G のインダクタンスは R_{SENSE} と R_C に同等の影響を及ぼし、電流は一定のレベルに維持されるので、グラウンド・リターン・パスに存在する純粋に抵抗性の部品と同じように重要な要素として懸念する必要はありません。最大のシンク電流がモータを通過するときに、抵抗素子の R_T と R_G がQ1の電圧ヘッドルームに悪影響を及ぼすおそれがありますが、そうするとコンプライアンス電圧のために R_C の最大値が制限される可能性があります。

例として、以下の条件を想定しましょう。

$$V_{BAT}=3.6V$$

$$R_G=0.5\Omega$$

$$R_T=0.5\Omega$$

$$I_{SINK}=120mA$$

$$V_{DROP}=600mV \text{ (コンプライアンス電圧)}$$

このケースでは、ボイス・コイルの抵抗 R_C の最大値は以下の数式から求められます。

$$R_C = \frac{V_{BAT} - [V_{DROP} + (I_{SINK} \times R_T) + (I_{SINK} \times R_G)]}{I_{SINK}} = \frac{3.6V - [600mV + 2 \times (120mA \times 0.5\Omega)]}{120mA} = 24\Omega$$

このような理由から、グラウンド・リターン・パス、およびAD5398とモータ間の直列インピーダンスをともに最小限に抑えることが重要となります。

0.1 μ Fと10 μ Fのコンデンサを使用して、AD5398の電源をデカップリングする必要があります。これらのコンデンサは物理的に可能な限り近接させて配置します。0.1 μ Fのコンデンサはローカルのバイパス用コンデンサとして使用するので、 V_{DD} ピンに可能な限り近い場所に配置してください。10 μ Fのコンデンサはタンタル・ビード型、0.1 μ Fのコンデンサは等価直列抵抗 (ESR) と等価直列インダクタンス (ESI) の低いセラミック・タイプを使用してください。0.1 μ Fのコンデンサは、高い過渡電流に備えてグラウンド間に低インピーダンス・パスを形成します。

電源ラインについては、インピーダンスの低い経路を確保し、電源ライン上で発生するグリッチの影響を低減するために、可能な限り太いパターンとしてください。クロックやその他の高速スイッチング・デジタル信号は、デジタル・グラウンドを用いてボード上の他の回路部からシールドします。デジタル信号とアナログ信号の交差はできるだけ回避してください。パターンがボードの両面で交差するときには、ボードを通過するフィードスルーの影響を低く抑えるために、必ずこれらのパターンが直角に交差するようにしてください。ボード・レイアウトとしては、グラウンド・プレーンと電源プレーンを備える多層構造のボードを使用し、ボードの部品面をグラウンド・プレーン専用とし、ハンダ面に信号パターンを走らせる方法がベストです。ただし、2層ボードではこの方法が必ずしも可能というわけではありません。

熱性能を向上させるためには、AD5398の露出パドルをグラウンドにハンダ付けてください。AD5398のLFCSPパッケージの熱抵抗は、4層ボードにハンダ付けする場合で48°C/Wです。この数値は、絶対最大定格で規定しています。

アプリケーション

AD5398は、レンズのオートフォーカスや画像安定化、または光学ズームなどのアプリケーションで利用されるスプリング・プリロードおよび非スプリング両方のリニア・モータを駆動するように設計されています。スプリング・プリロード・モータの動作原理は、ボイス・コイルとスプリングの平衡化によってレンズの位置を制御することです。図20に、オートフォーカス用として一般的に使用されるスプリング・プリロード・リニア・モータの伝達特性を示します。この伝達関数で重要なポイントは、レンズが移動する実際の距離 (mm単位) に相当する変位量、つまりストロークとモータを通過する電流 (mA単位) です。

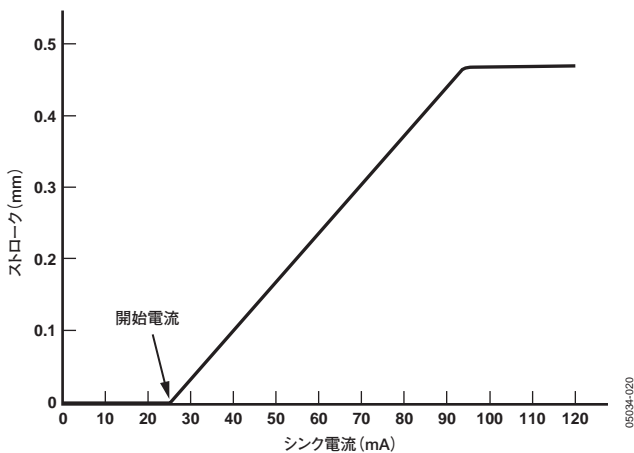


図20. スプリング・プリロード・ボイス・コイルのシンク電流対ストローク

開始電流はスプリング・プリロード・リニア・モータに関連があります。これは実質的にはレンズ位置の変位が発生するときに、必ず超えなければならないスレッシュホールド電流です。一般に開始電流は20mA以上です。ストロークすなわち変位量の定格値は通常、0.25~0.4mmの範囲です。また、伝達特性の傾きはおよそ10 μ m/mA以下です。

図21に、非スプリング式リニア・モータの伝達特性を示します。このタイプのモータがスプリング・プリロード・モータと異なる点は、開始電流が存在しないことです。スプリングを使用しないので、電流が加えられた直後に位置の変位が発生します。

AD5398は120mAまでの電流をシンクするように設計されているので、市販のリニア・モータやボイス・コイルには十分対応します。AD5398がこのようなアプリケーションに最適とされるもう一つの要素は、その単調増加性です。この特長により、所定のデジタル・ワードの入力に対してレンズ位置決め再現性が確実に保証されます。

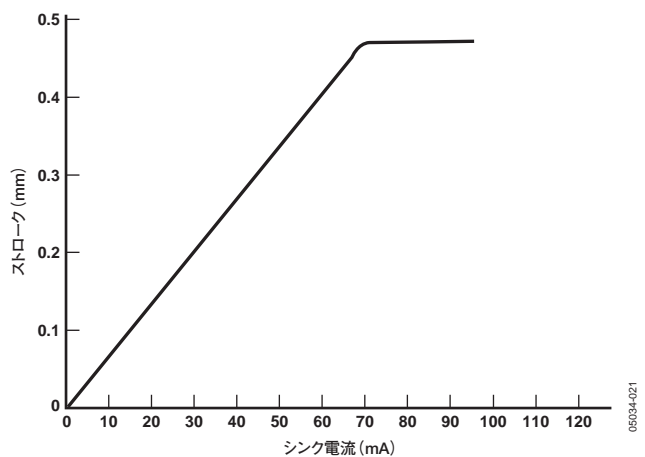


図21. 非スプリング式ボイス・コイルのシンク電流対ストローク

AD5398の代表的なアプリケーション回路を図22に示します。

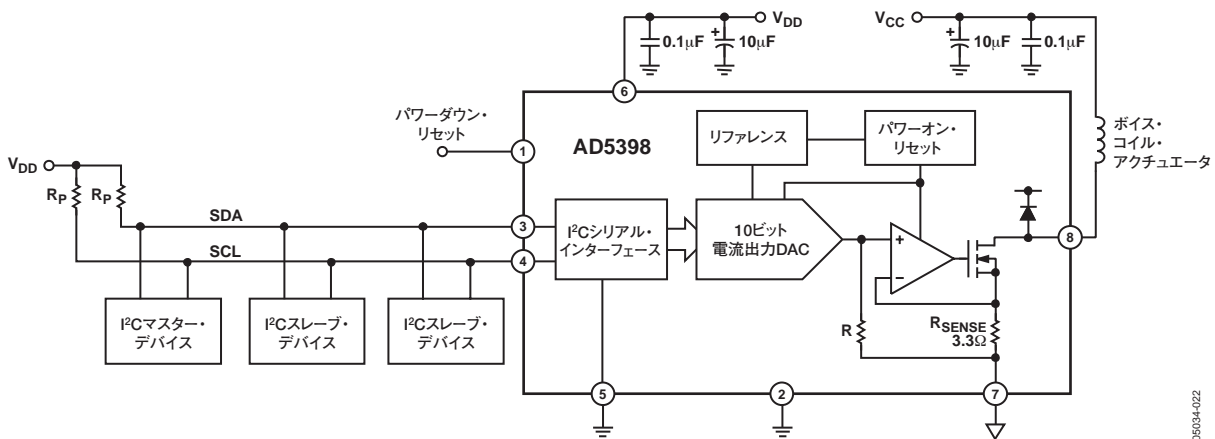


図22. 代表的なアプリケーション回路

AD5398

外形寸法

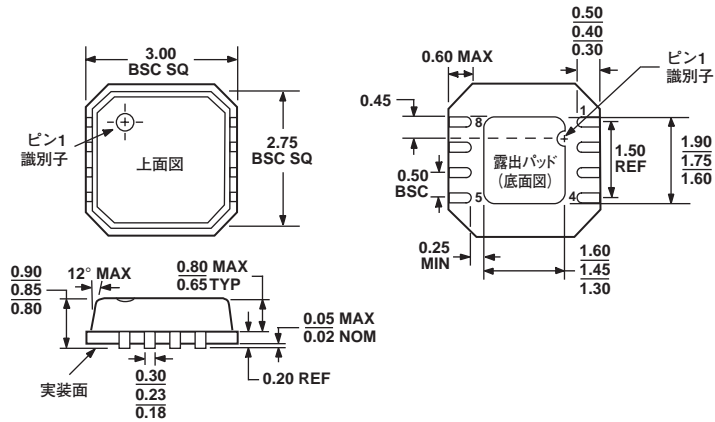


図23. 8ピン・VD_LFCSP
3mm×3mmボディ、超薄型、デュアル・リード
(CP-8-2)
寸法単位:mm

オーダー・ガイド

モデル	温度範囲	パッケージの説明	パッケージ・オプション
AD5398BCPZ-REEL ¹	-40~+85℃	8ピンVD_LFCSP	CP-8-2
AD5398BCPZ-REEL7 ¹	-40~+85℃	8ピンVD_LFCSP	CP-8-2
AD5398BCPZ-WP ¹	-40~+85℃	8ピンVD_LFCSP	CP-8-2

¹ Z=鉛フリー製品

ノート

ノート

アナログ・デバイセズ社またはその二次ライセンスを受けた関連会社からライセンスの対象となるI²Cコンポーネントを購入した場合、購入者にはこれらのコンポーネントをI²Cシステムで使用するフィリップス社のI²Cの特許権に基づくライセンスが許諾されます。ただし、フィリップス社が規定するI²C規格仕様に準拠したシステムが必要です。