

### 特長

128ポジション  
 エンド・ツー・エンド抵抗：5kΩ、10kΩ、50kΩ、100kΩ  
 超小型のSC70-6 (2mm×2.1mm) パッケージ  
 I<sup>2</sup>C<sup>®</sup>互換のインターフェース  
 ワイパー・レジスタの完全読み出し／書き込み  
 ミッドスケールへのパワーオン・プリセット  
 単電源：2.7～5.5V  
 低温度係数：45ppm/°C  
 低消費電力：I<sub>DD</sub>=3μA (typ)  
 広範囲の動作温度：-40～+125°C  
 評価用ボードあり

### アプリケーション

新規設計での機械式ポテンシオメータの代替品  
 圧力センサー、温度センサー、位置センサー、化学センサー、  
 光センサーのトランスデューサ調整  
 RFアンプのバイアス用  
 カー・エレクトロニクスの調整  
 ゲイン制御とオフセット調整

### 概要

AD5246は、128ポジションの調整アプリケーション向けの2mm×2.1mmという小型パッケージ・ソリューションとなっています。この製品は、可変抵抗器と同じ電子調整機能を提供します。4つのエンド・ツー・エンド抵抗値 (5kΩ、10kΩ、50kΩ、100kΩ) を持つ低温度係数デバイスとして、高い精度と安定性を備えた可変抵抗調整に最適です。

I<sup>2</sup>C互換のデジタル・インターフェースによって、ワイパー設定の制御のほか、現在のワイパー・レジスタ制御ワードの読み出しも可能です。ワイパーと固定抵抗の片側ピンとの間の抵抗は、RDAC<sup>1</sup>ラッチに転送したデジタル・コードに対して直線的に変化します。

2.7～5.5Vの電源で動作し、3μAしか消費しないAD5246は、バッテリー駆動のポータブル・アプリケーションに最適です。

### 機能ブロック図

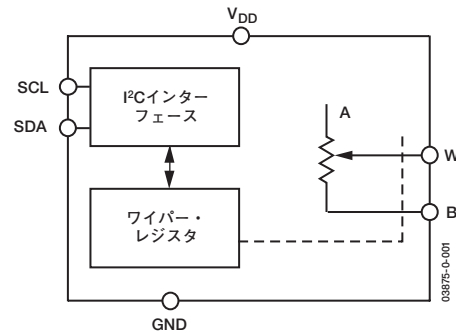


図1

<sup>1</sup> 注：本文書では、デジタル・ポテンシオメータ、VR、RDACの語を同じ意味で使用しています。

# AD5246

## 目次

電気的特性—5k $\Omega$ バージョン.....	3	ESD保護.....	13
電気的特性—10k $\Omega$ 、50k $\Omega$ 、100k $\Omega$ バージョン.....	4	端子電圧の動作範囲.....	14
タイミング特性—5k $\Omega$ 、10k $\Omega$ 、50k $\Omega$ 、100k $\Omega$ バージョン.....	5	最大動作電流.....	14
絶対最大定格.....	6	パワーアップ・シーケンス.....	14
代表的な性能特性.....	7	レイアウトと電源のバイパス.....	14
テスト回路.....	10	抵抗設定を保持するための一定バイアス.....	15
I <sup>2</sup> Cインターフェース.....	11	評価用ボード.....	15
動作.....	12	ピン配置と機能の説明.....	16
可変抵抗のプログラミング.....	12	外形寸法.....	17
I <sup>2</sup> C互換の2線式シリアル・バス.....	13	オーダー・ガイド.....	17
双方向インターフェースのレベル・シフト.....	13		

## 改定履歴

リビジョン0：初版

## 電气的特性—5kΩバージョン

表1. 特に指定のない限り、 $V_{DD}=5V\pm 10\%$ または $3V\pm 10\%$ 、 $V_A=+V_{DD}$ 、 $-40^\circ\text{C}<T_A<+125^\circ\text{C}$ 

パラメータ	記号	条件	Min	Typ <sup>1</sup>	Max	単位
DC特性—レオスタット (可変抵抗器)・モード						
抵抗の微分非直線性 <sup>2</sup>	R-DNL	$R_{WB}$	-1.5	$\pm 0.1$	+1.5	LSB
抵抗の積分非直線性 <sup>2</sup>	R-INL	$R_{WB}$	-4	$\pm 0.75$	+4	LSB
公称抵抗値誤差 <sup>3</sup>	$\Delta R_{AB}$	$T_A=25^\circ\text{C}$	-30		+30	%
抵抗温度係数	$\Delta R_{AB}/\Delta T$	ワイパー=接続なし		45		ppm/ $^\circ\text{C}$
$R_{WB}$	$R_{WB}$	コード=0x00、 $V_{DD}=5V$		75	150	$\Omega$
		コード=0x00、 $V_{DD}=2.7V$		150	400	$\Omega$
抵抗端子						
電圧範囲 <sup>4</sup>	$V_{B,W}$		GND		$V_{DD}$	V
容量 <sup>5</sup> B	$C_B$	f=1MHz、GNDに対して測定 コード=0x40		45		pF
容量 <sup>5</sup> W	$C_W$	f=1MHz、GNDに対して測定 コード=0x40		60		pF
コモン・モード・リーク電流	$I_{CM}$			1		nA
デジタル入出力						
入力ロジック・ハイレベル	$V_{IH}$	$V_{DD}=5V$	2.4			V
入力ロジック・ローレベル	$V_{IL}$	$V_{DD}=5V$			0.8	V
入力ロジック・ハイレベル	$V_{IH}$	$V_{DD}=3V$	2.1			V
入力ロジック・ローレベル	$V_{IL}$	$V_{DD}=3V$			0.6	V
入力電流	$I_{IL}$	$V_{IN}=0V$ または5V			$\pm 1$	$\mu\text{A}$
入力容量 <sup>5</sup>	$C_{IL}$			5		pF
電源						
電源電圧範囲	$V_{DD\text{ RANGE}}$		2.7		5.5	V
電源電流	$I_{DD}$	$V_{IH}=5V$ または $V_{IL}=0V$		3	8	$\mu\text{A}$
消費電力 <sup>6</sup>	$P_{DISS}$	$V_{IH}=5V$ または $V_{IL}=0V$ 、 $V_{DD}=5V$			40	$\mu\text{W}$
電源電圧変動感度	PSSR	$V_{DD}=5V\pm 10\%$ 、 コード=ミッドスケール		$\pm 0.01$	$\pm 0.02$	%/%
ダイナミック特性 <sup>5,7</sup>						
帯域幅-3dB	BW_5K	$R_{AB}=5k\Omega$ 、コード=0x40		1.2		MHz
全高調波歪み (THD)	THD <sub>W</sub>	$V_A=1V_{rms}$ 、 $V_B=0V$ 、f=1kHz		0.05		%
$V_W$ セトリング・タイム	ts	$V_A=5V$ 、 $\pm 1\text{LSB}$ 誤差帯域		1		$\mu\text{s}$
抵抗器ノイズ電圧密度	$e_{N\_WB}$	$R_{WB}=2.5k\Omega$ 、 $R_S=0\Omega$		6		$nV/\sqrt{\text{Hz}}$

<sup>1</sup> Typ値は+25 $^\circ\text{C}$ 、 $V_{DD}=5V$ における平均的な値です。

<sup>2</sup> 抵抗器ポジション非直線性誤差R-INLは、ワイパー・ポジションの最大抵抗と最小抵抗の間で測定した理想値からの偏差です。R-DNLは、連続するタップ・ポジション間での理想値からの相対的なステップ変化を測定した値です。本デバイスは単調増加性が保証されています。

<sup>3</sup> コード=0x7F

<sup>4</sup> 抵抗器の端子AとWとは、相互に極性に対する制限がありません。

<sup>5</sup> これらの仕様については出荷テストを行っていませんが、設計により保証しています。

<sup>6</sup>  $P_{DISS}$ は ( $I_{DD}\times V_{DD}$ ) から計算した値です。CMOSロジック・レベル入力によって、消費電力が最小になります。

<sup>7</sup> すべてのダイナミック特性は、 $V_{DD}=5V$ におけるものです。

# AD5246

## 電気的特性—10kΩ、50kΩ、100kΩバージョン

表2. 特に指定のない限り、 $V_{DD}=5V\pm 10\%$ または $3V\pm 10\%$ 、 $V_A=V_{DD}$ 、 $-40^\circ C < T_A < +125^\circ C$

パラメータ	記号	条件	Min	Typ <sup>1</sup>	Max	単位
DC特性—レオスタット (可変抵抗器)・モード						
抵抗の微分非直線性 <sup>2</sup>	R-DNL	$R_{WB}$ 、 $V_A$ =接続なし	-1	$\pm 0.1$	+1	LSB
抵抗の積分非直線性 <sup>2</sup>	R-INL	$R_{WB}$ 、 $V_A$ =接続なし	-2	$\pm 0.25$	+2	LSB
公称抵抗値誤差 <sup>3</sup>	$\Delta R_{AB}$	$T_A=25^\circ C$	-20		+20	%
抵抗温度係数	$\Delta R_{AB}/\Delta T$	ワイパー=接続なし		45		ppm/ $^\circ C$
$R_{WB}$	$R_{WB}$	コード=0x00、 $V_{DD}=5V$		75	150	$\Omega$
		コード=0x00、 $V_{DD}=2.7V$		150	400	$\Omega$
抵抗端子						
電圧範囲 <sup>4</sup>	$V_{B,W}$		GND		$V_{DD}$	V
容量 <sup>5</sup> B	$C_B$	f=1MHz、GNDに対して測定 コード=0x40		45		pF
容量 <sup>5</sup> W	$C_W$	f=1MHz、GNDに対して測定 コード=0x40		60		pF
コモン・モード・リーク電流	$I_{CM}$			1		nA
デジタル入出力						
入力ロジック・ハイレベル	$V_{IH}$	$V_{DD}=5V$	2.4			V
入力ロジック・ローレベル	$V_{IL}$	$V_{DD}=5V$			0.8	V
入力ロジック・ハイレベル	$V_{IH}$	$V_{DD}=3V$	2.1			V
入力ロジック・ローレベル	$V_{IL}$	$V_{DD}=3V$			0.6	V
入力電流	$I_{IL}$	$V_{IN}=0V$ または5V			$\pm 1$	$\mu A$
入力容量 <sup>5</sup>	$C_{IL}$			5		pF
電源						
電源電圧範囲	$V_{DD\ RANGE}$		2.7		5.5	V
電源電流	$I_{DD}$	$V_{IH}=5V$ または $V_{IL}=0V$		3	8	$\mu A$
消費電力 <sup>6</sup>	$P_{DISS}$	$V_{IH}=5V$ または $V_{IL}=0V$ 、 $V_{DD}=5V$			40	$\mu W$
電源電圧変動感度	PSSR	$V_{DD}=+5V\pm 10\%$ 、 コード=ミッドスケール		$\pm 0.01$	$\pm 0.02$	%/%
ダイナミック特性 <sup>5,7</sup>						
帯域幅-3dB	BW	$R_{AB}=10k\Omega/50k\Omega/100k\Omega$ 、 コード=0x40		600/100/40		kHz
全高調歪み (THD)	$THD_W$	$V_A=1V_{rms}$ 、f=1kHz、 $R_{AB}=10k\Omega$		0.05		%
$V_W$ セトリング・タイム (10kΩ/50kΩ/100kΩ)	$t_s$	$V_A=5V$ 、 $\pm 1LSB$ 誤差帯域		2		$\mu s$
抵抗器ノイズ電圧密度	$e_{N\_WB}$	$R_{WB}=5k\Omega$ 、 $R_S=0$		9		nV/ $\sqrt{Hz}$

<sup>1</sup> Typ値は+25°C、 $V_{DD}=5V$ における平均的な値です。

<sup>2</sup> 抵抗器ポジション非直線性誤差R-INLは、ワイパー・ポジションの最大抵抗と最小抵抗の間で測定した理想値からの偏差です。R-DNLは、連続するタップ・ポジション間での理想値からの相対的なステップ変化を測定した値です。本デバイスでは単調増加性が保証されています。

<sup>3</sup> コード=0x7F

<sup>4</sup> 抵抗器の端子AとWは、相互に極性に対する制限がありません。

<sup>5</sup> これらの仕様については出荷テストを行っていませんが、設計により保証しています。

<sup>6</sup>  $P_{DISS}$ は ( $I_{DD}\times V_{DD}$ ) から計算した値です。CMOSロジック・レベル入力によって、消費電力が最小になります。

<sup>7</sup> すべてのダイナミック特性は、 $V_{DD}=5V$ におけるものです。

## タイミング特性—5kΩ、10kΩ、50kΩ、100kΩバージョン

表3. 特に指定のない限り、 $V_{DD}=5V\pm 10\%$ または $3V\pm 10\%$ 、 $V_A=V_{DD}$ 、 $-40^\circ\text{C}<T_A<+125^\circ\text{C}$

パラメータ	記号	条件	Min	Typ <sup>1</sup>	Max	単位
<b>I<sup>2</sup>Cインターフェース・タイミング特性<sup>2, 3</sup></b> (仕様は全製品に適用)						
SCLクロック周波数	$f_{SCL}$				400	kHz
$t_{BUF}$ (STOPとSTART間のバス・フリー・タイム)	$t_1$	この期間の後、最初のクロック・パルスが生成されます	1.3			μs
$t_{HD:STA}$ (ホールド・タイム (反復START))	$t_2$		0.6			μs
$t_{LOW}$ (SCLクロックのロー期間)	$t_3$		1.3			μs
$t_{HIGH}$ (SCLクロックのハイ期間)	$t_4$		0.6		50	μs
$t_{SU:STA}$ (反復START条件のセットアップ・タイム)	$t_5$		0.6			μs
$t_{HD:DAT}$ (データ・ホールド・タイム)	$t_6$				0.9	μs
$t_{SU:DAT}$ (データ・セットアップ・タイム)	$t_7$		100			ns
$t_F$ (SDA信号とSCL信号の立下がり時間)	$t_8$				300	ns
$t_R$ (SDA信号とSCL信号の立上がり時間)	$t_9$				300	ns
$t_{SU:STO}$ (STOP条件のセットアップ・タイム)	$t_{10}$		0.6			μs

<sup>1</sup> Typ値は+25°C、 $V_{DD}=5V$ における平均的な値です。

<sup>2</sup> これらの仕様については出荷テストを行っていませんが、設計により保証しています。

<sup>3</sup> 測定値の位置については、タイミング図 (図25、図26、図27) を参照してください。

# AD5246

## 絶対最大定格

表4. 特に指定のない限り、 $T_A=25^{\circ}\text{C}$ <sup>1</sup>

パラメータ	値
GNDに対する $V_{DD}$	$-0.3 \sim +7\text{V}$
GNDに対する $V_A$ 、 $V_W$	$V_{DD}$
端子電流、 $A_x \sim B_x$ 、 $A_x \sim W_x$ 、 $B_x \sim W_x$	
断続 <sup>2</sup>	$\pm 20\text{mA}$
連続	$\pm 5\text{mA}$
GNDに対するデジタル入出力電圧	$0\text{V} \sim V_{DD} + 0.3\text{V}$
動作温度範囲	$-40 \sim +125^{\circ}\text{C}$
最大ジャンクション温度 ( $T_{JMAX}$ )	$150^{\circ}\text{C}$
保存温度	$-65 \sim +150^{\circ}\text{C}$
ピン温度 (ハンダ処理、10秒)	$300^{\circ}\text{C}$
熱抵抗 <sup>3</sup> $\theta_{JA}$ : SC70-6	$340^{\circ}\text{C}/\text{W}$

<sup>1</sup> 絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作に関するセクションに記載されている規定値以上でのデバイス動作を定めたものではありません。長時間デバイスを絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

<sup>2</sup> 最大端子電流は、スイッチの最大処理電流、パッケージの最大消費電力、さらにA、B、Wのうち任意の2端子間における所定抵抗での最大印加電圧によって制約されます。

<sup>3</sup> パッケージ消費電力 $= (T_{JMAX} - T_A) / \theta_{JA}$

## 注意

ESD (静電放電) の影響を受けやすいデバイスです。人体や試験機器には4000Vもの高圧の静電気が容易に蓄積され、検知されないまま放電されることがあります。本製品は当社独自のESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。



代表的な性能特性

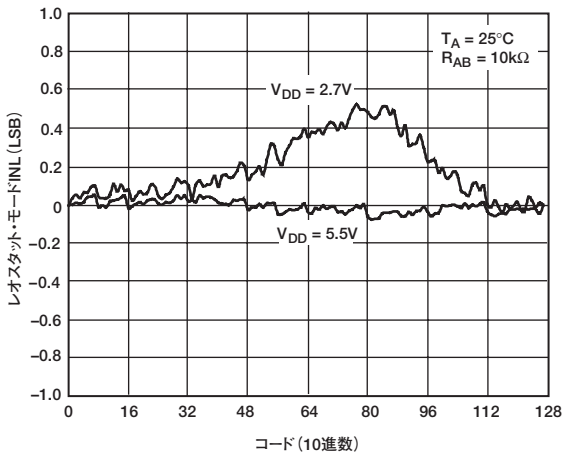


図2. R-INL 対 コード 対 電源電圧

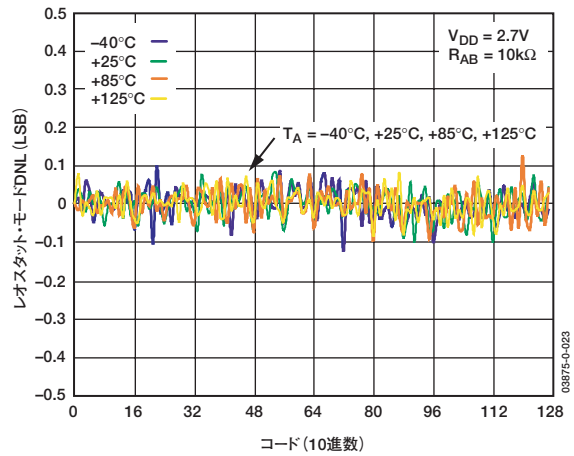


図5. R-DNL 対 コード 対 温度

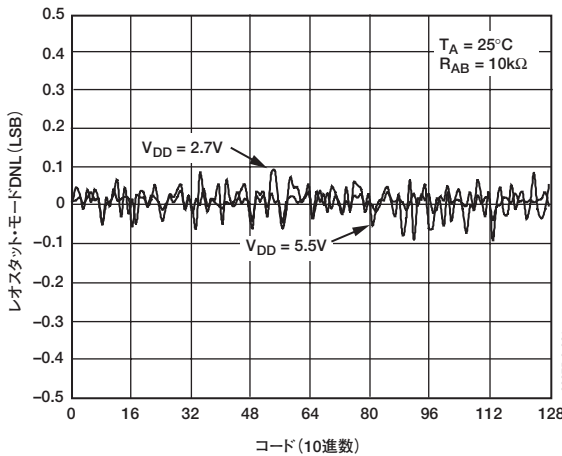


図3. R-DNL 対 コード 対 電源電圧

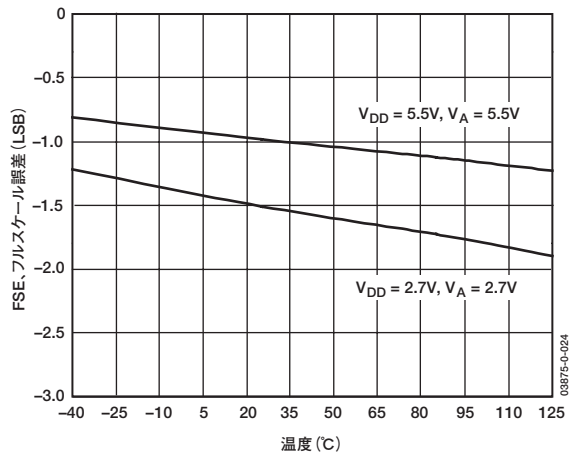


図6. フルスケール誤差の温度特性

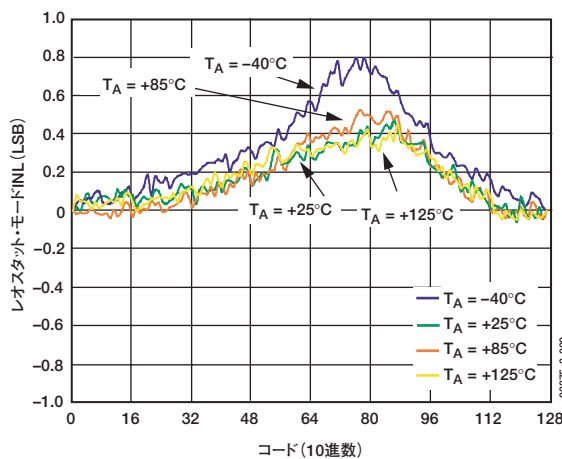


図4. R-INL 対 コード 対 温度

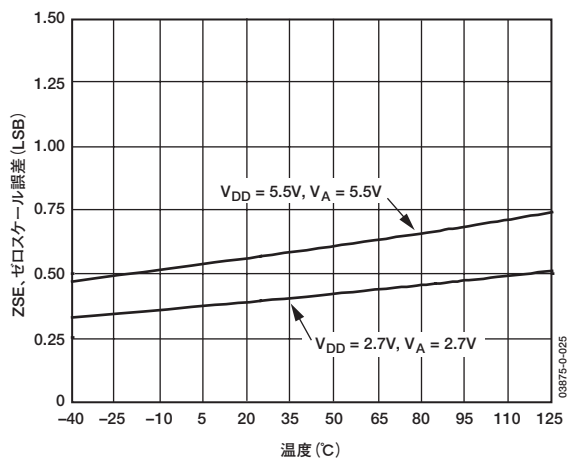


図7. ゼロスケール誤差の温度特性

# AD5246

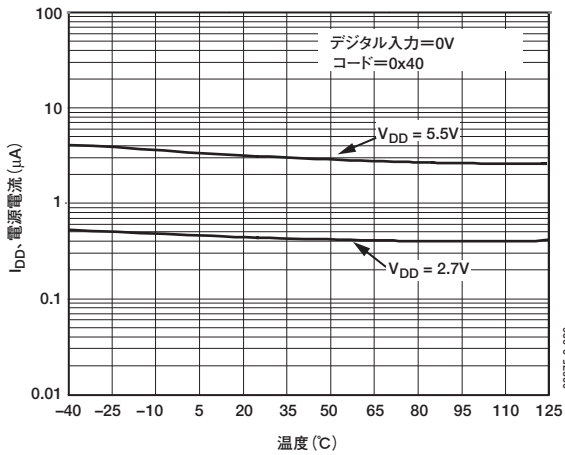


図8. 電源電流の温度特性

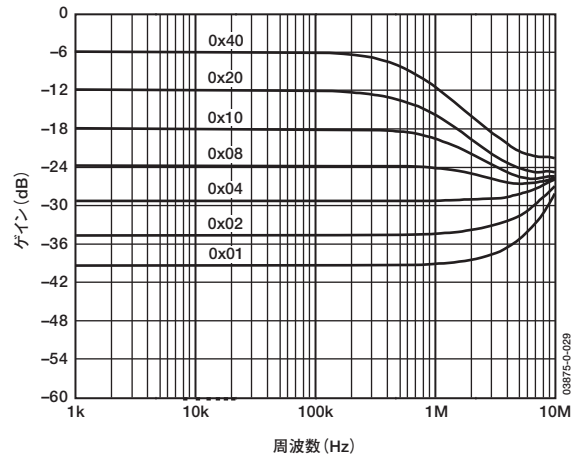


図11. ゲイン対周波数対コード ( $R_{AB}=10k\Omega$ )

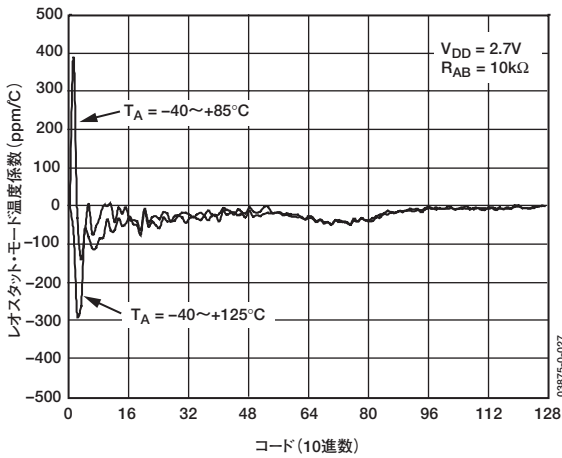


図9. コード対レオスタット・モード温度係数 $\Delta R_{WB}/\Delta T$

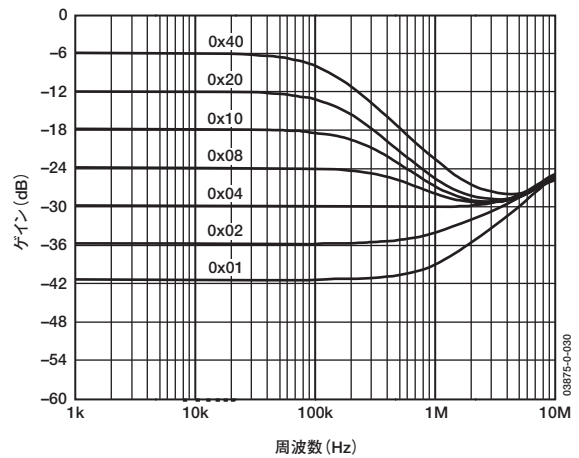


図12. ゲイン対周波数対コード ( $R_{AB}=50k\Omega$ )

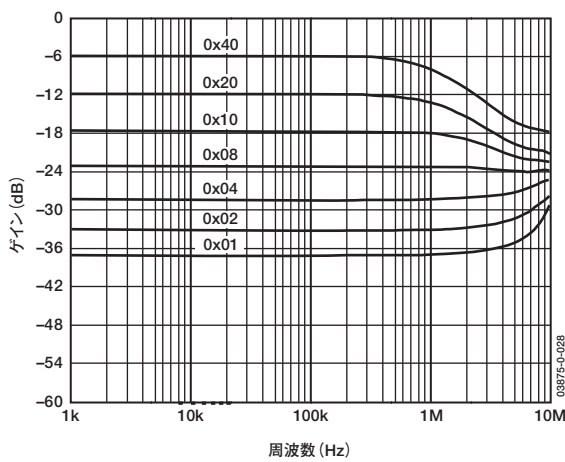


図10. ゲイン対周波数対コード ( $R_{AB}=5k\Omega$ )

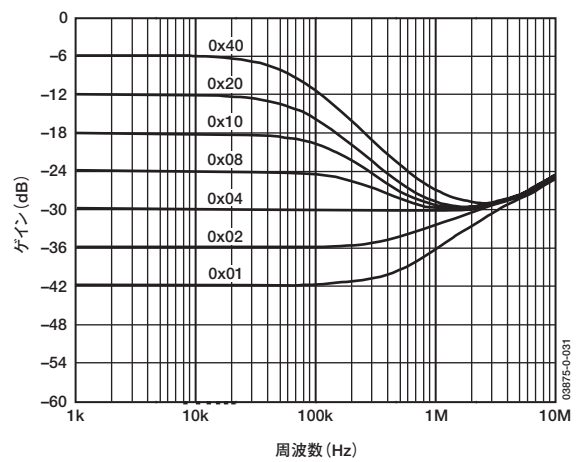


図13. ゲイン対周波数対コード ( $R_{AB}=100k\Omega$ )



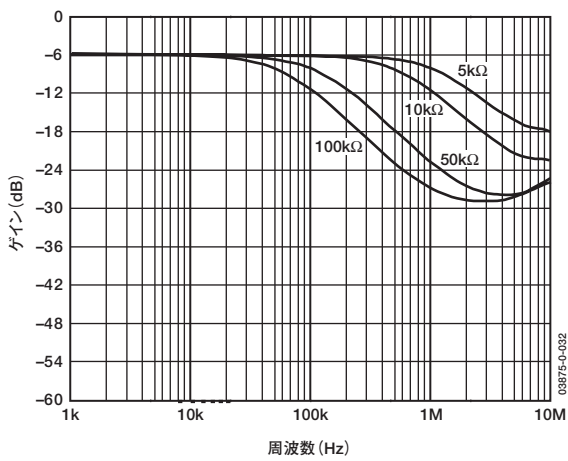


図14. コード=0x80での-3dB帯域幅

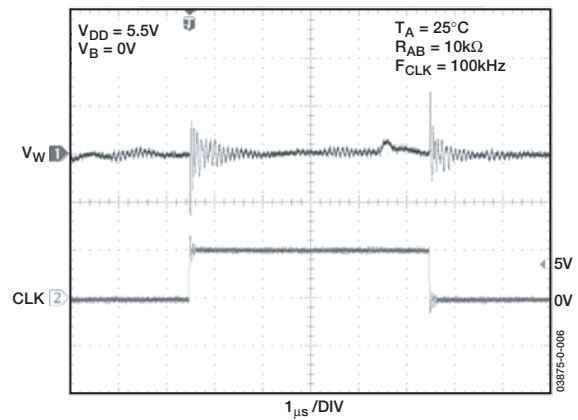


図17. デジタル・フィードスルー

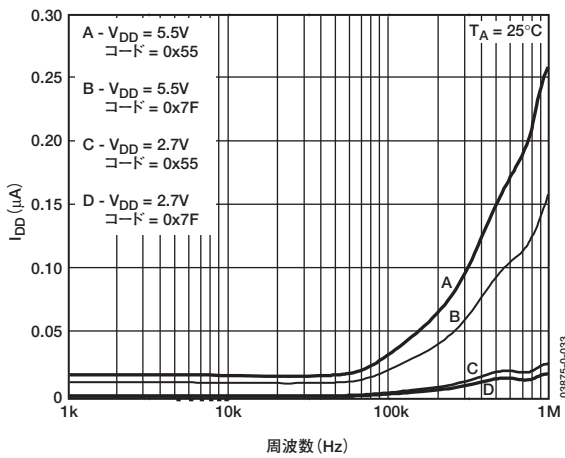


図15.  $I_{DD}$ の周波数特性

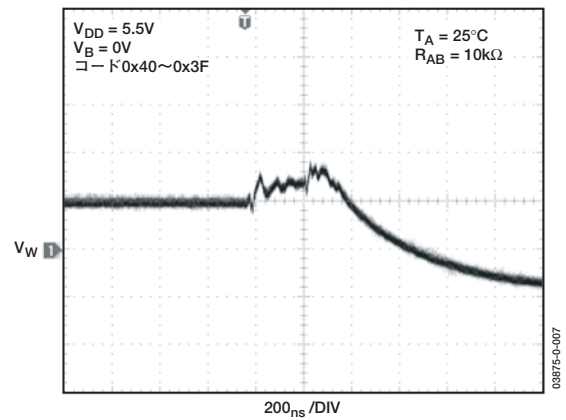


図18. ミッドスケール・グリッチ  
(コード0x40~0x3F)

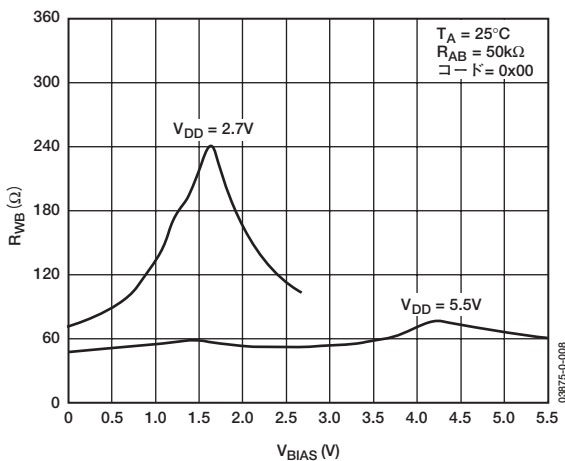


図16.  $R_{WB}$  対  $V_{BIAS}$  対  $V_{DD}$

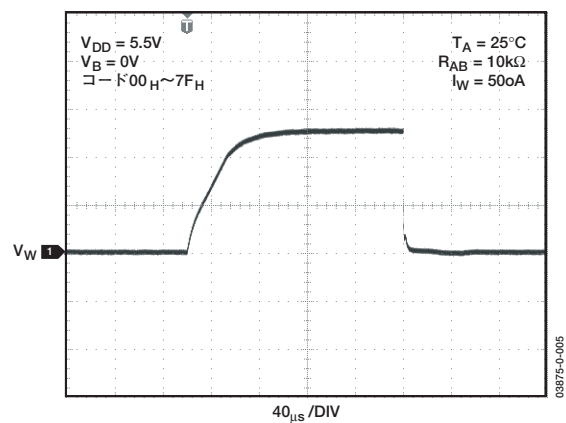


図19. 大信号セトリング・タイム

# AD5246

## テスト回路

図20～24は、特性表で使用したテスト条件を規定しています。

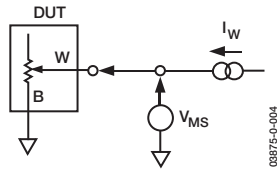


図20. 抵抗ポジション非直線性誤差のテスト回路  
(レオスタット動作：R-INL、R-DNL)

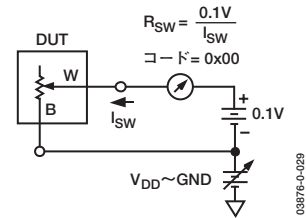


図23. インクリメンタル・オン抵抗のテスト回路

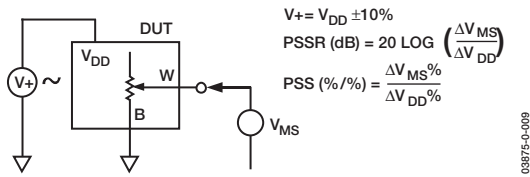


図21. 電源電圧変動感度のテスト回路 (PSS、PSSR)

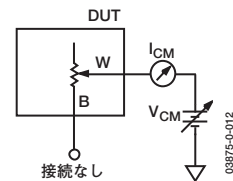


図24. コモンモード・リーク電流のテスト回路

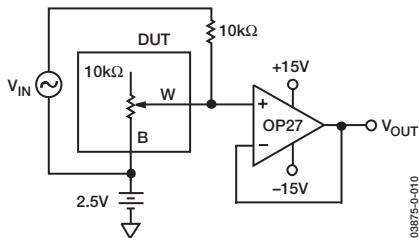


図22. 周波数対ゲインのテスト回路

# I<sup>2</sup>Cインターフェース

表5. 書込みモード

S	0	1	0	1	1	1	0	$\bar{W}$	A	X	D6	D5	D4	D3	D2	D1	D0	A	P
スレーブ・アドレス・バイト										データバイト									

表6. 読出しモード

S	0	1	0	1	1	1	0	R	A	0	D6	D5	D4	D3	D2	D1	D0	A	P
スレーブ・アドレス・バイト										データバイト									

S=開始条件

P=停止条件

A=アクノレッジ

X=ドント・ケア

$\bar{W}$ =書込み

R=読出し

D6、D5、D4、D3、D2、D1、D0=データビット

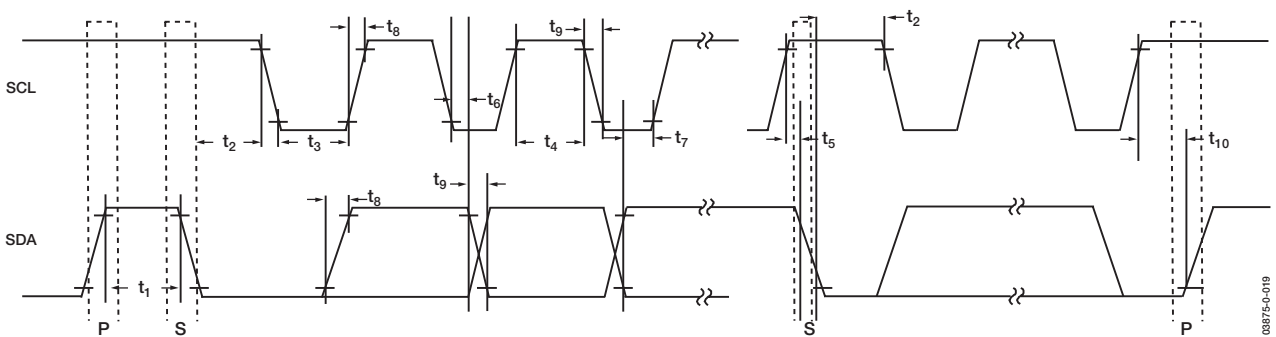


図25. I<sup>2</sup>Cインターフェースの詳細なタイミング図

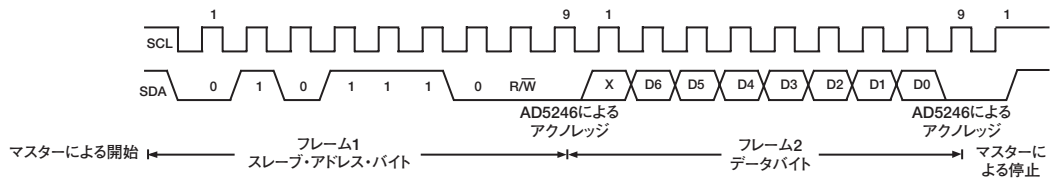


図26. RDACレジスタへの書込み

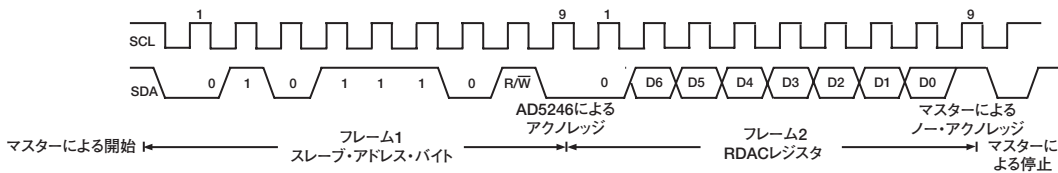


図27. RDACレジスタからの読出し

# AD5246

## 動作

AD5246は、128ポジションのデジタル制御型可変抵抗器 (VR) です。内部パワーオン・プリセットによって、パワーオン時にワイパーがミッドスケールに置かれるため、パワー・アップ時のデフォルト状態回復が簡単になります。

### 可変抵抗のプログラミング

#### レオスタット (可変抵抗器) 動作

端子Aと端子B間のRDACの公称抵抗には、5kΩ、10kΩ、50kΩ、100kΩがあります。公称抵抗値は製品番号の最後の2桁または3桁でわかるようになっており、たとえば10kΩ=10、50kΩ=50となります。VRの公称抵抗 ( $R_{AB}$ ) には、ワイパー端子でアクセスする128個の接点のほか、B端子接点もあります。RDACラッチ内の7ビット・データをデコードし、128の設定値の中から1つを選択します。

10kΩのデバイスを使用する場合、ワイパーの最初の接続はデータ0x00のB端子から始まります。50Ωのワイパー接触抵抗があるため、この接続によって、端子Wと端子Bの間に最小100Ω ( $2 \times 50\Omega$ ) の抵抗が生じます。2番目の接続は、データ0x01の178Ω ( $R_{WB} = R_{AB}/128 + R_W = 78\Omega + 2 \times 50\Omega$ ) に対応する最初のタップ・ポイントです。3番目の接続は、データ0x02の256Ω ( $2 \times 78\Omega + 2 \times 50\Omega$ ) を表す次のタップ・ポイントで、以下も同様になります。最後のタップ・ポイントが10,100Ω ( $R_{AB} + 2 \times R_W$ ) になるまで、LSBデータ値が増加するたびにワイパーが抵抗ラダーを上に移動します。

図28に、等価なRDAC回路の簡略図を示します。

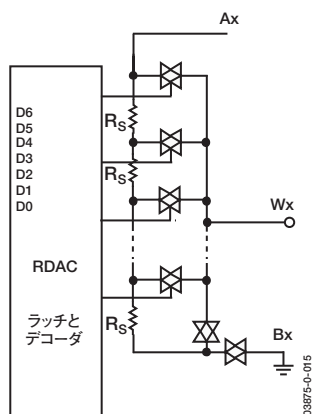


図28. AD5246の等価なRDAC回路

WとBの間の出力抵抗は、次の一般式によってデジタルで設定されます。

$$R_{WB}(D) = \frac{D}{128} \times R_{AB} + 2 \times R_W \quad (1)$$

ここで、 $D$ は7ビットのRDACレジスタにロードされるバイナリ・コードの10進値であり、 $R_{AB}$ はエンド・ツー・エンド抵抗、 $R_W$ は内部スイッチのオン抵抗によってもたらされるワイパー抵抗です。つまり、 $R_{AB} = 10k\Omega$ で、A端子がオープン・サーキットの場合、指定されたRDACラッチ・コードに対し、表7に示す出力抵抗 $R_{WB}$ が設定されます。

表7. コードおよび対応する $R_{WB}$ 抵抗

D (Dec.)	$R_{WB}$ (Ω)	出力状態
127	10,100	フルスケール ( $R_{AB} + 2 \times R_W$ )
64	5,100	ミッドスケール
1	178	1LSB
0	100	ゼロスケール (ワイパー接触抵抗)

なお、ゼロスケール条件では100Ωという有限なワイパー抵抗が存在します。この状態で、WとBの間の電流の流れを20mA以下の最大パルス電流に制限してください。そうしないと、内部スイッチ接点が悪化したり破損したりする可能性があります。

代表的なデバイス間マッチングはプロセス・ロットに依存し、最高±30%の変動が生じることがあります。抵抗素子は薄膜技術で処理されるため、温度による $R_{AB}$ の変化は45ppm/°Cというきわめて低い温度係数になります。

## I<sup>2</sup>C互換の2線式シリアル・バス

AD5246の最初のバイトはスレーブ・アドレス・バイトであり(表5と表6を参照)、7ビットのスレーブ・アドレスとR/Wビットで構成されます。スレーブ・アドレスの7つのMSBは0101110で、その後書き込みコマンドでは0、読出しモードでは1が続きます。

2線式I<sup>2</sup>Cシリアル・バス・プロトコルは次のように動作します。

1. マスターは、START条件を確立することによってデータ転送を開始します。これは、SCLがハイレベルになっている間に、SDAライン上でハイからローへの遷移が発生したときになります(図26を参照)。次のバイトはスレーブ・アドレス・バイトで、7ビットのスレーブ・アドレスとそれに続くR/Wビット(このビットで、スレーブ・デバイスとの間のデータの読出し/書き込みを決定します)で構成されます。送信されたアドレスに対応するアドレスを持つスレーブは、9番目のクロック・パルス(アクトレジット・ビット)中にSDAラインをローレベルにプルすることによって応答します。この段階で、バス上の他のすべてのデバイスはアイドル状態のままになっていますが、選択されたデバイスはシリアル・レジスタへのデータの書き込みまたはシリアル・レジスタからの読出しを待ちます。R/Wビットがハイレベルの場合、マスターはスレーブ・デバイスから読み出します。R/Wビットがローレベルの場合、スレーブ・デバイスに書き込みます。
2. 書き込みモードでは、スレーブ・アドレス・バイトのアクトレジットの後、次のバイトがデータバイトになります。シリアル・バスを通じて9つのクロック・パルス(8つのデータビットと、それに続くアクトレジット・ビット)でデータを順番に送信します。SDAラインでの遷移は、SCLのロー期間中に発生し、SCLのハイ期間中は安定していなければなりません(表5を参照)。
3. 読出しモードでは、スレーブ・アドレス・バイトのアクトレジットの後、シリアル・バスを通じて9つのクロック・パルス(8つのデータビットにアクトレジット・ビットが続く書き込みモードとは若干異なります)でデータを順番に受信します。同様に、SDAラインでの遷移は、SCLのロー期間中に発生し、SCLのハイ期間中は安定していなければなりません(図27を参照)。
4. データ・ビットの読出し/書き込みがすべて行われると、マスターによってSTOP条件が確立されます。STOP条件は、SCLがハイレベルの間に、SDAラインがローレベルからハイレベルに遷移することです。書き込みモードでは、マスターが10番目のクロック・パルスの間にSDAラインをハイレベルにプルしてSTOP条件を確立します(図26を参照)。読出しモードでは、マスターが9番目のクロック・パルスに対してノー・アクトレジットを発行します(つまり、SDAラインはハイレベルのままです)。続いてマスターは10番目のクロック・パルスの前にSDAラインをローレベルにし、その後SDAラインがハイレベルとなってSTOP条件が確立します(図27を参照)。

反復書き込み機能を利用すれば、デバイスのアドレス指定を一度行うだけで、RDAC出力を何回でもフレキシブルに更新できます。たとえば、RDACが書き込みモードでそのスレーブ・アドレスをアクトレジットした後、それに続く各バイトでRDAC出力が更新されます。別の命令が必要な場合は、新しいスレーブ・アドレスとデータバイトで書き込み/読出しモードを再開する必要があります。同様に、RDACの反復読出し機能も可能になります。

## 双方向インターフェースのレベル・シフト

従来のシステムの多くがある電圧で動作するのに対し、新しいコンポーネントが別の電圧で最適化されていることがあります。2つのシステムが同じ信号を2つの異なる電圧で操作する場合に、適切なレベル・シフトが必要となります。たとえば、3.3VのE<sup>2</sup>PROMを使用して、5Vのデジタル・ポテンシオメータとインターフェースをとることができます。双方向通信を可能にするには、レベル・シフトを行い、E<sup>2</sup>PROMとデジタル・ポテンシオメータとの間で設定値の格納と取出しを行えるようにする必要があります。図29に、その実装例を示します。M1とM2は、任意のNチャンネル信号FETとすることができますが、V<sub>DD</sub>が2.5V未満の場合は、FDV301Nなどの低スレッショールドFETにすることができます。

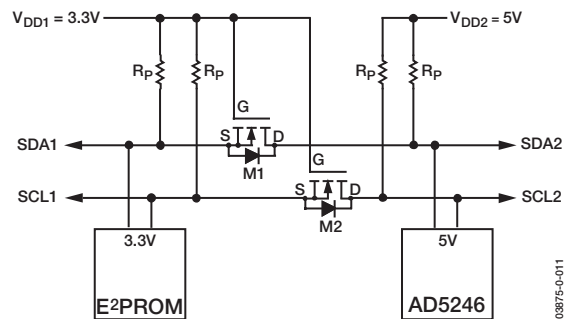


図29. 異なる電位動作のためのレベル・シフト

## ESD保護

すべてのデジタル入力、図30と図31に示す直列入力抵抗と並列ツェナーESD構造によって保護されています。これは、デジタル入力ピンSDAとSCLに適用されます。

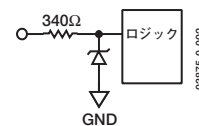


図30. デジタル・ピンのESD保護

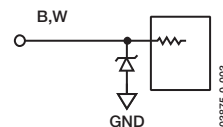


図31. 抵抗端子のESD保護

# AD5246

## 端子電圧の動作範囲

AD5246の $V_{DD}$ とGND電源によって、3端子デジタル・ポテンシオメータが正常に動作するための境界条件が決まります。端子Bと端子Wに $V_{DD}$ またはGNDを超える電源信号があると、順方向バイアスがかけられた内部ダイオードによってクランプされます (図32を参照)。

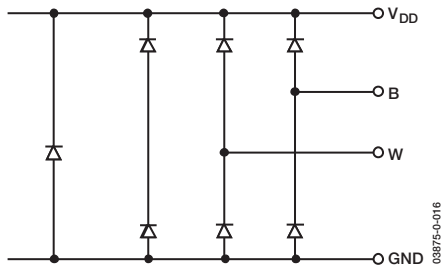


図32.  $V_{DD}$ とGNDによって設定された最大端子電圧

## 最大動作電流

低コード値では抵抗値が低いために、RDACを通過する電流が5mAの限界を超える可能性があることに注意してください。図33では、ワイパーに5V電源を接続し、端子Wと端子Bを通過する電流をコードに対してプロットしています。5mAの電流限界を示すラインも描かれています。低コード値 (特に5k $\Omega$ と10k $\Omega$ のオプションの場合) においては、電流レベルが著しく増大します。この状態では、WとBの間の電流の流れを5mAの最大連続電流と20mA以下の最大パルス電流に制限するように注意してください。そうしないと、内部スイッチ接点の劣化や破損が生じることがあります。

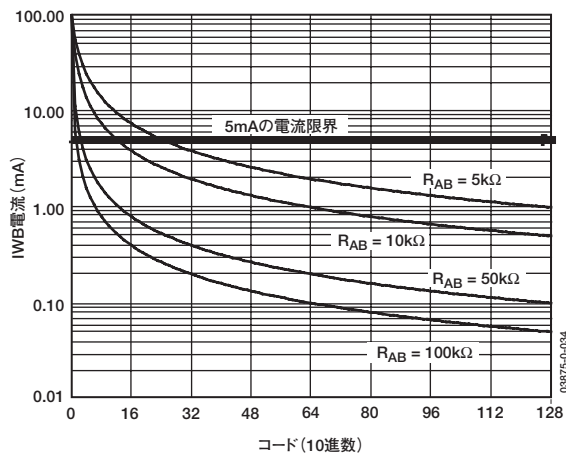


図33. 最大動作電流

## パワーアップ・シーケンス

端子Bと端子WではESD保護ダイオードが電圧コンプライアンスを制限するので (図32を参照)、端子Bと端子Wに電圧を印加する前に $V_{DD}$ /GNDに電力を供給する必要があります。そうしないと、ダイオードに順方向バイアスがかけられることによって、 $V_{DD}$ に意図しない電力が供給され、回路の他の部分に影響を与えることがあります。理想的なパワーアップ・シーケンスは、GND、 $V_{DD}$ 、デジタル入力、 $V_B/V_W$ という順番です。 $V_B$ 、 $V_W$ 、デジタル入力に電源を供給する順番は、 $V_{DD}$ /GNDの後になっていれば重要ではありません。

## レイアウトと電源のバイパス

最小リード長のコンパクトなレイアウト設計を採用することを推奨します。入力へのリード線は、最小の導体長で可能な限り直線にしてください。グラウンド・パスは低抵抗、低インダクタンスにしてください。

また、最大限の安定性を実現するために、高品質のコンデンサで電源をバイパスすることを推奨します。デバイスへの電源リード線は、0.01~0.1 $\mu$ Fのディスクまたはチップ・セラミック・コンデンサでバイパスしてください。過渡障害と低周波数リップルを最小限に抑えるために、電源には1~10 $\mu$ Fの低ESRタンタル・コンデンサまたは電解コンデンサを使用します (図34を参照)。グラウンド・バウンスを最小限に抑えるために、デジタル・グラウンドもアナログ・グラウンドに1ヶ所でリモート結合してください。

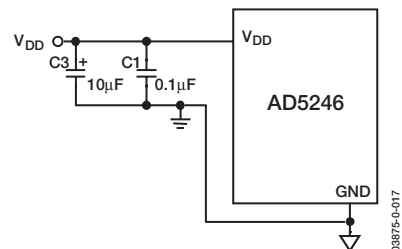


図34. 電源のバイパス

### 抵抗設定を保持するための一定バイアス

不揮発性メモリを必要としながらも、EEMEMによるコスト増大を避けたい場合は、AD5246は、一定バイアスを維持してワイパー設定を保持するためローコストの代替品となります。AD5246は、特に低消費電力を実現するように設計されているため、バッテリー動作のシステムでも低消費電力が可能になります。図35に、AD5246に接続した3.4V 450mAhの携帯電話用リチウムイオン電池の消費電力を示します。時間の経過とともに示された測定値から、デバイスが約1.3μAを電池から得ており、わずかな消費電力になっていることがわかります。30日間でバッテリーの消耗は2%未満であり、しかもその大部分はバッテリー自体の固有リーク電流によるものです。

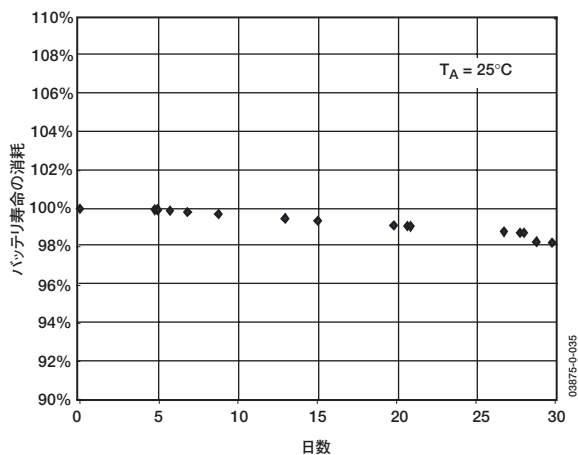


図35. バッテリーの動作寿命の消耗

このことから、ポテンショメータに常時バイアスをかけることが実際的でないことがわかります。大部分の携帯機器では、充電のためにバッテリーを取り外す必要はありません。バッテリーの交換が必要になれば、AD5246の抵抗設定が失われてしまいます。しかし、そのような状況はめったにないため、AD5246のもたらすローコストと小型化から得られるメリットのほうが大きいということになります。万一総電力が失われた場合には、それに応じて設定を調整する手段がなければなりません。

### 評価用ボード

Windows® 98、Windows 2000、またはWindows XP®を実行しているPCからAD5246をプログラムするために、評価用ボードとこれに必要なすべてのソフトウェアが用意されています。図36のグラフィカル・ユーザ・インターフェース (GUI) は簡単に使いやすいものになっています。詳細については、付属のユーザ・マニュアルを参照してください。

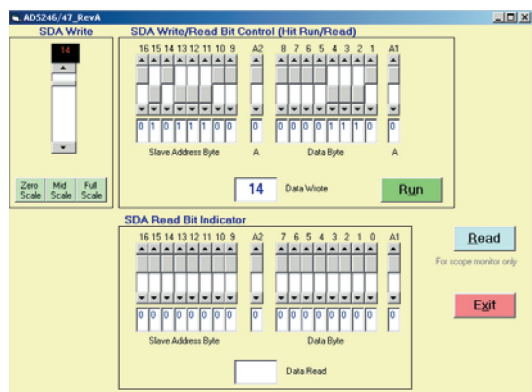


図36. AD5246の評価用ボード・ソフトウェア

# AD5246

## ピン配置と機能の説明



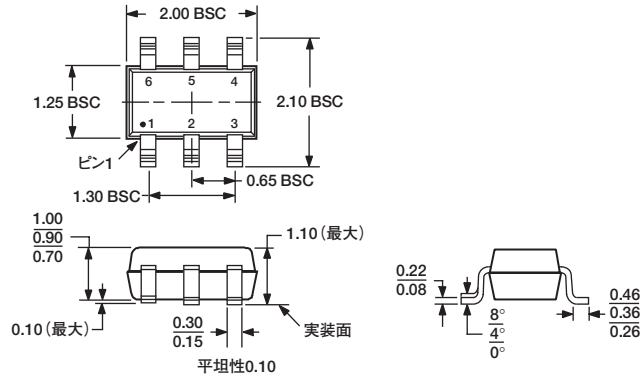
図37. ピン機能の説明、6ピンSC70

表8. AD5246のピン機能の説明

ピン番号	記号	説明
1	V <sub>DD</sub>	正電源
2	GND	デジタル・グラウンド
3	SCL	シリアル・クロック入力。立上がりエッジ・トリガ
4	SDA	シリアル・データ入出力
5	W	W端子
6	B	B端子



## 外形寸法



JEDEC規格MO-203ABに準拠

図38. 6ピン薄型シュリンク・スモール・アウトライン・トランジスタ [SC70] (KS-6)

寸法単位：mm

## オーダー・ガイド

モデル	R <sub>AB</sub> (kΩ)	温度範囲	パッケージ	パッケージ・オプション	ブランド
AD5246BKS5-R2	5	-40 ~ +125°C	6ピンSC70	KS-6	D16
AD5246BKS5-RL7	5	-40 ~ +125°C	6ピンSC70	KS-6	D16
AD5246BKS10-R2	10	-40 ~ +125°C	6ピンSC70	KS-6	D1D
AD5246BKS10-RL7	10	-40 ~ +125°C	6ピンSC70	KS-6	D1D
AD5246BKS50-R2	50	-40 ~ +125°C	6ピンSC70	KS-6	D1C
AD5246BKS50-RL7	50	-40 ~ +125°C	6ピンSC70	KS-6	D1C
AD5246BKS100-R2	100	-40 ~ +125°C	6ピンSC70	KS-6	D1A
AD5246BKS100-RL7	100	-40 ~ +125°C	6ピンSC70	KS-6	D1A
AD5246EVAL	注1を参照		評価用ボード		

<sup>1</sup> 評価用ボードは10kΩのR<sub>AB</sub>抵抗オプションで出荷していますが、提供されているすべての抵抗値オプションに対応しています。

**AD5246**



**AD5246**

C03875-0-9/03(0)-J

アナログ・デバイス社またはその二次ライセンスを受けた関連会社からライセンスの対象となるI<sup>2</sup>Cコンポーネントを購入した場合、購入者にはこれらのコンポーネントをI<sup>2</sup>Cシステムで使用するフィリップス社のI<sup>2</sup>Cの特許権に基づくライセンスが許諾されます。ただし、フィリップス社が規定するI<sup>2</sup>C規格仕様に準拠したシステムが必要です。