

フェライト・ビーズの特性を知る

著者: Jefferson Eco、Aldrick Limjoco

はじめに

高分解能で高性能のコンバータや高周波 (RF) システムは、低ノイズ設計の電源がないと最適性能が得られません。特にミックスド・シグナル・コンバータやトランシーバは、電源ノイズを十分除去することも必要ですが、アナログ領域とデジタル領域との間の高周波クロストークを減らすことも必要です。

電源の中でも特にノイズの多いのがスイッチング・レギュレータです。スイッチング・レギュレータの出力には、望ましくない成分が含まれているので、ノイズに敏感なシステムに害を与えることがあります。しかし電力変換効率がいため、バッテリーによる長時間駆動の必要な携帯機器や、熱的制限の存在するシステムにはよく使われています。

ミックスド・シグナル IC の場合は、デジタル系とアナログ系とで電源電圧が同じであっても、別々の電源から電力を供給するのが普通です。そうすれば、影響を受けやすいアナログ電源レールに高速のデジタル・スイッチング・ノイズが結合せず、コンバータの性能を落とさずに済むからです。ただし、システム・レベルでは複雑になってコストがかさみます。複数の電源系どうしでうまく高周波絶縁ができれば、アナログ系とデジタル系とで電源を共有できるので、設計が単純になってコストが減ります。

電源の高周波ノイズを除去してクリーンな電源を共有する効果的な方法の1つは、フェライト・ビーズを使うことです。フェライト・ビーズは、広い周波数範囲にわたって高周波ノイズ・エネルギーを除去する受動部品です。所定の周波数範囲で抵抗性を示し、ノイズ・エネルギーを熱として消費します。フェライト・ビーズは電源ラインに直列に接続します。多くの場合、フェライト・ビーズのどちらの端子も、接地したコンデンサに接続します。この構成にするとローパス・フィルタ回路が形成されるので、電源の高周波ノイズがさらに減ります。

図1は、アナログ系とデジタル系とで電源を分けるために、ミックスド・シグナル IC によく使われるフィルタ回路の例です。この回路構成は、どの配電ネットワークにも適しています。ただし、その有効性と限界を理解することは、例えば高性能コンバータにとって害をなすおそれのある特性を避けるのに役立ちます。

このアプリケーション・ノートでは、フェライト・ビーズの応答特性、フェライト・ビーズの簡略モデル、シミュレーション、DC 電流の問題、LC 共振作用、ダンピング方法など、電源システムにフェライト・ビーズを使用するときシステム設計者が知っておく必要のある重要事項を説明します。これらの理解により、システム設計の短期化と効率化が図れます。

出力フィルタとしてのフェライト・ビーズの効果を実証するために使ったアナログ・デバイセズの製品は、1.25 A、1.2 MHz の同期整流式降圧スイッチング・レギュレータ (ADP2120) と、独立した正負の出力を備えた2 A/1.2 A のDC-DC スwitching・レギュレータ (ADP5071) です。

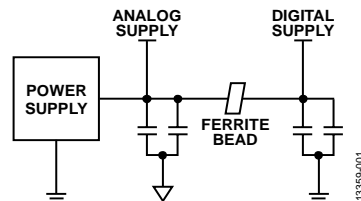


図1. ミックスド・シグナル IC 用のフィルタ回路例

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

はじめに.....	1	ダンピング方法	9
改訂履歴.....	2	まとめ.....	11
フェライト・ビーズの簡略モデルとシミュレーション...3		参考資料	11
DC バイアス電流の問題	4		
LC 共振作用.....	6		

改訂履歴

8/15—Revision 0: Initial Version

フェライト・ビーズの応答特性

フェライト・ビーズは、誘導性、抵抗性、容量性という3つの応答領域に分類されます。各領域はZRXのプロットで確認できます。Zはフェライト・ビーズのインピーダンス、Rは抵抗成分、Xはリアクタンス成分です。高周波ノイズを減らすためには、フェライト・ビーズが抵抗性の領域にあることが必要です。特に、電磁干渉(EMI)フィルタリングを行う場合はなおさらです。抵抗性領域にあるときは抵抗と同じように働きます。高周波ノイズを阻止して熱として消費します。抵抗性領域は、図2に示すように、フェライト・ビーズのクロスオーバー周波数(X=R)から、フェライト・ビーズが容量性になる周波数までの領域です。容量性になるのは、容量性リアクタンスの絶対値がRに等しくなる周波数のところでは、

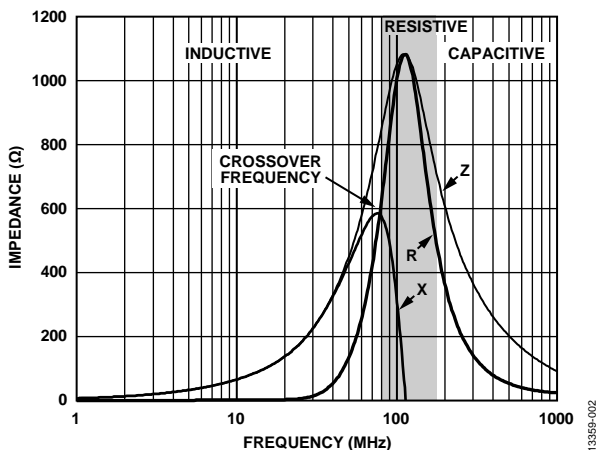


図 2. Tyco Electronics 製 BMB2A1000LN2 の ZRX プロット

クロスオーバー周波数以下の、比較的低い周波数では誘導性を示し、高い周波数では容量性を示します。容量性領域では、周波数に対するインピーダンスの減衰曲線の傾きはフェライト・ビーズの寄生容量によって決まります。

フェライト・ビーズの簡略モデルとシミュレーション

フェライト・ビーズは、図3に示すように、抵抗、インダクタ、コンデンサから成る簡略回路としてモデル化できます。R_{DC}はフェライト・ビーズのDC抵抗成分です。C_{PAR}、L_{BEAD}、R_{AC}はそれぞれ、フェライト・ビーズの寄生容量、インダクタンス成分、AC抵抗成分(ACコア損失)です。

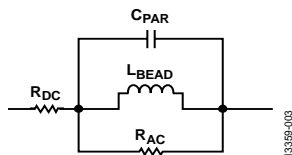


図 3. 簡略回路モデル

図3に示す簡略回路モデルを使えば、場合によってはフェライト・ビーズのインピーダンス特性をGHzに達しない範囲で近似することができます。

例として Tyco Electronics 製の積層フェライト・ビーズ BMB2A1000LN2 を使います。インピーダンス・アナライザで測定した、DC バイアス電流がゼロのときの BMB2A1000LN2 の ZRX 応答特性を図4に示します。使用した回路シミュレータは、アナログ回路とミックスド・シグナル回路の設計と開発に最適化したシミュレーション・ツール ADIsimPE です。ADIsimPE には SIMetrix/SIMPLIS が統合されています。

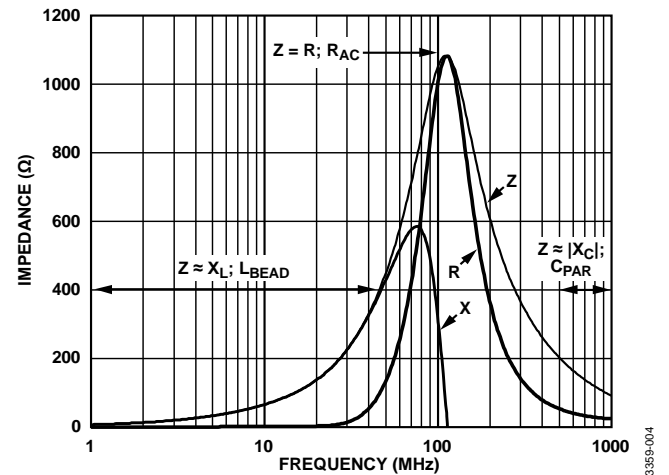


図 4. BMB2A1000LN2 の ZRX プロット

上の ZRX のプロット (実測値) でビーズがほぼ誘導性を示す領域 (Z ≈ X_L) のインダクタンス (L_{BEAD}) は、次式で計算されます。

$$L_{BEAD} = \frac{X_L}{2 \times \pi \times f} \tag{1}$$

ここで f は、ビーズが誘導性を示す領域内のある周波数です。この例では f = 30.7 MHz です。X_L は、30.7 MHz のときのリアクタンス 233 Ω です。

式1に代入すると、インダクタンス (L_{BEAD}) は 1.208 μH と計算されます。

上の ZRX のプロットで、ほぼ容量性を示す領域 (Z ≈ |X_C|) の寄生容量 (C_{PAR}) は、次式で計算されます。

$$C_{PAR} = \frac{1}{2 \times \pi \times f \times |X_C|} \tag{2}$$

ここで f は、容量性を示す領域内のある周波数です。この例では f = 803 MHz です。|X_C| は、803 MHz のときのリアクタンス 118.1 Ω です。

式2に代入すると、寄生容量 (C_{PAR}) は 1.678 pF と計算されます。

DC 抵抗成分 (R_{DC}) は、メーカーのデータシートによると $300\text{ m}\Omega$ です。AC 抵抗成分 (R_{AC}) は、フェライト・ビーズが純粋な抵抗性を示す周波数でのピーク・インピーダンスです。 R_{AC} は、 Z から R_{DC} を引くと求められます。 R_{DC} は、このピーク・インピーダンスに比べて非常に小さいので無視できます。したがって、この例の R_{AC} は $1.082\text{ k}\Omega$ です。回路シミュレータ・ツール ADIsimPE を使ってインピーダンスの周波数特性を生成しました。DC バイアス電流がゼロのときのインピーダンスの周波数応答特性の実測値とシミュレーション結果の両方を図 5 に示します。回路シミュレーション・モデルを図 6 に示します。各成分の値は、計算で求めた値です。この例では、シミュレーションで得られたインピーダンス曲線と実測値が非常によく一致しています。

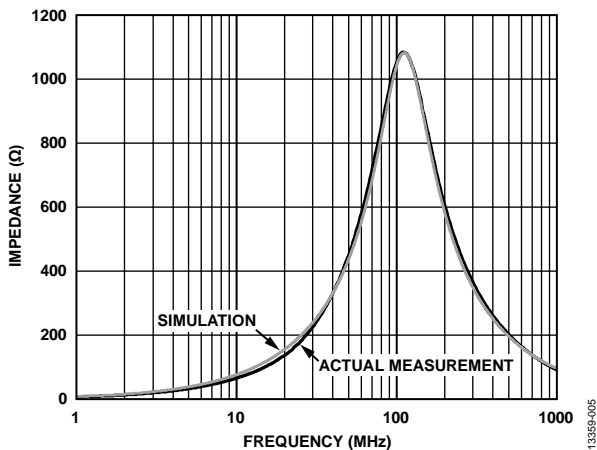


図 5. 実測値とシミュレーション結果

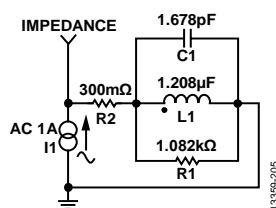


図 6. 回路シミュレーション・モデル

フェライト・ビーズのこのモデルは、ノイズ・フィルタ回路の設計と分析に便利です。例えば、フェライト・ビーズのインダクタンスが近似できれば、ローパス・フィルタ・ネットワークでデカップリング・コンデンサと組み合わせたときの共振周波数 (カットオフ周波数) を求めるのに便利です。しかし、このアプリケーション・ノートに示した回路モデルは、DC バイアス電流がゼロのときの近似です。このモデルは、DC バイアス電流によって変わってくる可能性があり、場合によってはもっと複雑なモデルが必要となります。

DC バイアス電流の問題

電源回路にふさわしいフェライト・ビーズを選ぶには、フィルタの帯域幅についてだけでなく、DC バイアス電流によってフェライト・ビーズのインピーダンス特性がどう変化するかについても慎重に検討する必要があります。ほとんどの場合は 100 MHz でのインピーダンスしか規定されていませんし、図 2 に示すような、DC バイアス電流がゼロのときの周波数特性しかデータシートには掲載されていません。しかし電源のフィルタリングにフェライト・ビーズを使用する場合、そのフェライト・ビーズを通過する負荷電流は決してゼロではありません。DC バイアス電流がゼロから増えれば、フェライト・ビーズの特性はすべて著しく変化します。

DC バイアス電流が増えるとコア材の飽和が始まり、フェライト・ビーズのインダクタンスは著しく減少します。インダクタンスの飽和の程度は、フェライト・ビーズのコア材によって異なります。2 種類のフェライト・ビーズのインダクタンスが DC バイアスによってどう変化するかを図 7 に示します。定格電流の 50% でインダクタンスは最大 90% 低下しています。

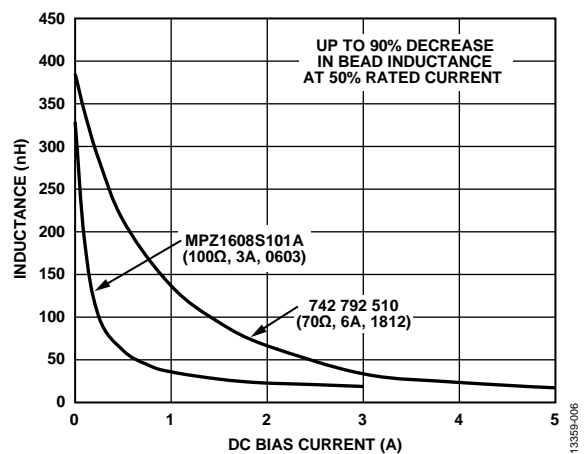


図 7. DC バイアスがフェライト・ビーズのインダクタンスに及ぼす影響

電源ノイズを効果的にフィルタリングできるよう、フェライト・ビーズは定格電流の約 20% のところで使用します。上の 2 つの例に示したように、定格電流の 20% のところで見ると、定格 6 A のフェライト・ビーズはインダクタンスが約 30% に下がっています。定格 3 A の方は約 15% に下がっています。フェライト・ビーズの定格電流は、規定された温度上昇に対して耐えられる最大電流を示したものであって、フィルタとしての動作ポイントを示しているわけではありません。

周波数特性を見ても、DC バイアス電流によってインピーダンスが低下することがわかります。これもやはり、フェライト・ビーズの有効性とその EMI 除去能力を低下させる原因です。フェライト・ビーズのインピーダンスが DC バイアス電流によってどう変化するかを図 8 と図 9 に示します。

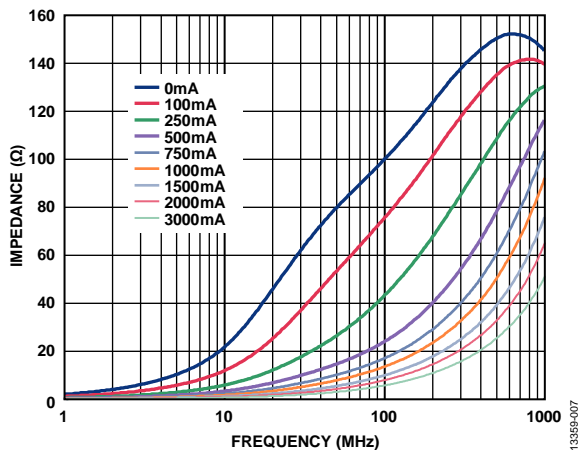


図 8. DC バイアス電流を変化させたときの TDK MPZ1608S101A のインピーダンス曲線

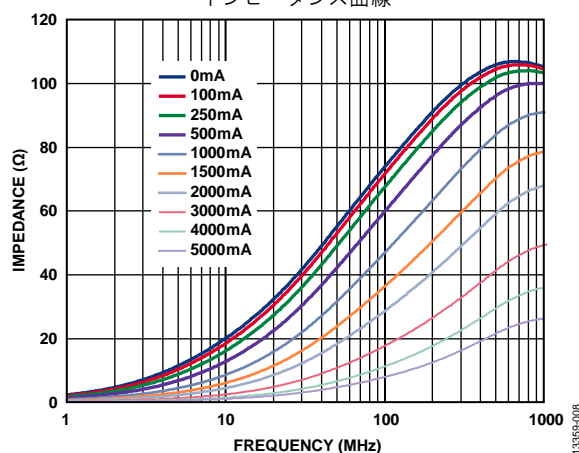


図 2. DC バイアス電流を変化させたときの Würth Elektronik 742 791 510 のインピーダンス曲線

図 8 と図 9 に示すように、100 MHz での実効インピーダンスは、定格電流のわずか 50% を流しただけで、TDK MPZ1608S101A (100 Ω、3 A、0603) が 100 Ω から 10 Ω へ、Würth Elektronik 742 791 510 (70 Ω、6 A、1812) が 70 Ω から 15 Ω へと激減しています。

システム設計者は、DC バイアス電流がフェライト・ビーズのインダクタンスと実効インピーダンスに及ぼす影響を十分認識しなければなりません。このことが大きな電源電流を必要とするアプリケーションで重要な要件となることがあるからです。図 10 は、100 Ω、3 A 定格のフェライト・ビーズと 1 μF のコンデンサを組み合わせた回路の減衰特性 (実測値) です。パラメータとして DC バイアス電流を変化させています。図 11 はテスト回路モデルです。

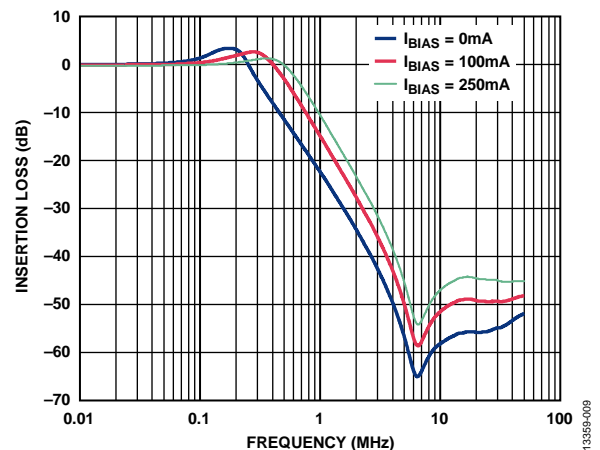


図 10. DC バイアス電流によって変化するローパス・フィルタ (フェライト・ビーズ + コンデンサ) の特性 (実測値)

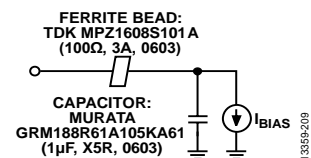


図 11. テスト回路モデル

定格 3 A のフェライト・ビーズに DC バイアス電流を 250 mA 流すと、共振周波数 (カットオフ周波数) が右にずれます。その主な理由は、図 7 に示したインダクタンスの低下です。

また、このローパス・フィルタの実効減衰率は、今のほとんどのスイッチング・レギュレータの動作周波数である 1 MHz で 15 dB も低下しています。システム設計者が、DC バイアス電流がゼロのときのインピーダンスしか示していないデータシートに頼り切ってしまうと、この減衰率の低下が問題を生じることがあります。したがって、フェライト・ビーズ・フィルタの有効性を確認して正確な結果を得るには、広い DC バイアス電流範囲にわたってインダクタンスをモデル化し、実際の動作条件でのインピーダンス特性を明らかにすることが必要です。

ピークの生じる例として、フェライト・ビーズとコンデンサで構成したローパス・フィルタの S21 周波数特性を図 15 に示します。ピークの生じているのが見て取れます。使用したフェライト・ビーズは、TDK MPZ1608S101A (100 Ω, 3 A, 0603) です。使用したデカップリング・コンデンサは、低 ESR のセラミック・コンデンサである村田製作所 GRM188R71H103KA01 (10 nF, X7R, 0603) です。負荷電流はマイクロアンペア程度です。

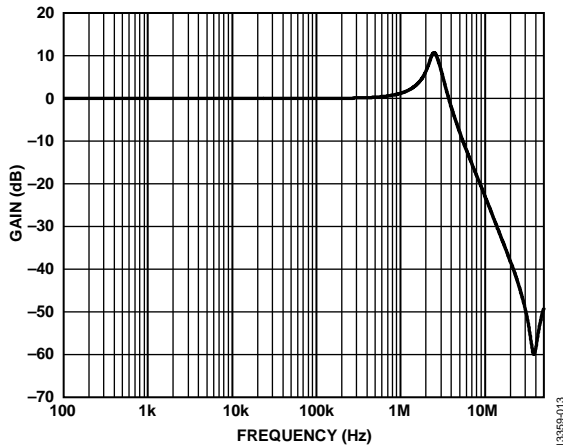


図 15. ローパス・フィルタ (フェライト・ビーズ + コンデンサ) の S21 特性

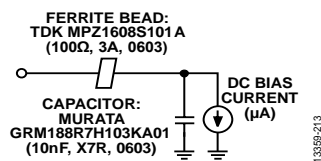


図 16. ローパス・フィルタ (フェライト・ビーズ + コンデンサ) のテスト回路モデル

不足減衰のフェライト・ビーズ・フィルタは、フィルタ回路の Q によって違いはありますが、約 10 dB ~ 約 15 dB のピークを生じる可能性があります。図 15 では、利得が 10 dB もあるピークが 2.5 MHz 付近に生じています。

また、1 MHz ~ 3.5 MHz には信号利得が見られます。このピーキング作用は、スイッチング・レギュレータの動作周波数帯域に生じると問題となります。不要なスイッチング・ノイズが増幅されるからです。そうすると、フェーズ・ロック・ループ (PLL)、電圧制御発振器 (VCO)、高分解能の A/D コンバータ (ADC) のような、敏感な負荷の性能が台無しになりかねません。図 15 に示す結果は、マイクロアンペア程度の非常に軽い負荷で得られたものですが、必要な負荷電流がわずかに数マイクロアンペアから 1 mA の回路や、動作モードによっては節電手段としてスイッチがオフになる装置では、実際的な使い方です。ピークが生じてしまうと、不要なクロストークを生むおそれのあるノイズがシステム内に増えます。

例として、フェライト・ビーズ・フィルタを接続した ADP5071 のアプリケーション回路を図 17 に示します。図 18 には、正出力のスペクトルのプロットを示します。スイッチング周波数は 2.4 MHz、入力電圧は 9 V、出力電圧は 16 V、負荷電流は 5 mA にそれぞれ設定されています。

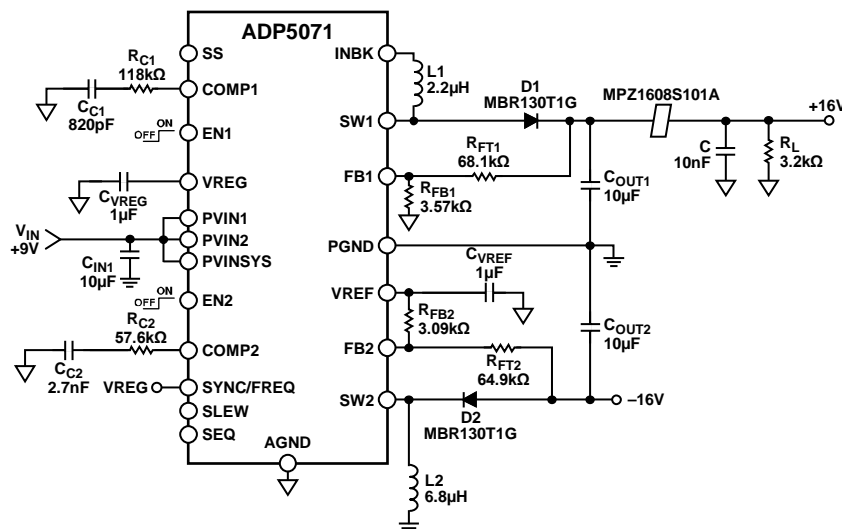


図 17. ローパス・フィルタ (フェライト・ビーズ + コンデンサ) を正出力に接続した ADP5071 のアプリケーション回路

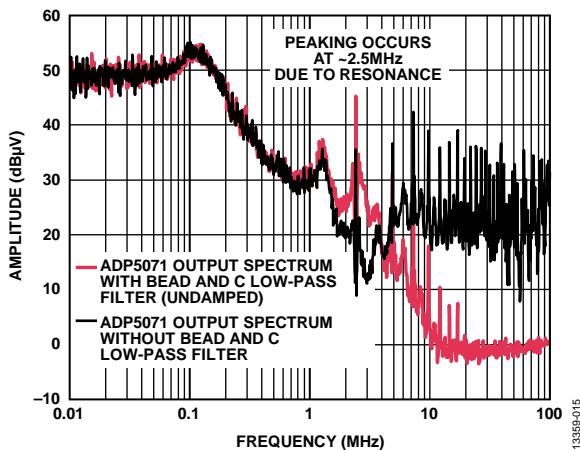


図 18. 負荷電流 5 mA のときの ADP5071 のスペクトル出力

フェライト・ビーズのインダクタンスと 10 nF のセラミック・コンデンサにより、2.4 MHz 付近に共振ピークが生じています。基本波リップル周波数は減衰されずに 10 dB の利得が生じています。

共振ピークに影響するその他の要因は、フェライト・ビーズ・フィルタの直列インピーダンスと負荷インピーダンスです。図 19 は、10 Ω と 0.1 Ω の直列ソース抵抗と比較したシミュレーション結果です。ピークは、ソース抵抗の高い方が大きく下がって減衰しています。しかしこの方法は負荷レギュレーションが悪化するので、実際には採用できません。直列抵抗成分によって電圧降下が生じるため、負荷電流が増えるとその分だけ DC 電圧が下がってしまうからです。

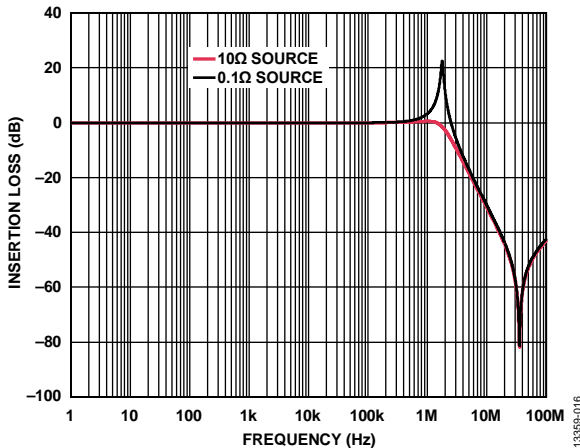


図 19. 0.1 Ω と 10 Ω のソース抵抗で比較したシミュレーション結果

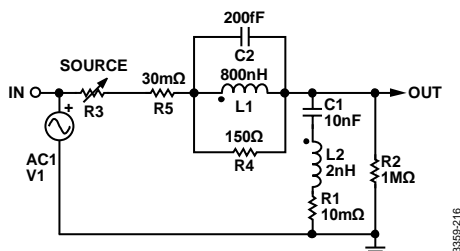


図 20. 0.1 Ω と 10 Ω のソース抵抗で比較した回路シミュレーション・モデル

負荷インピーダンスもピーク特性に影響を及ぼします。ピークが最悪となるのは、負荷の軽いとき（負荷抵抗が大きくて負荷電流が小さいとき）です。

図 21 は、ソース抵抗は同じままで負荷を 1 MΩ から 10 Ω に変えたときのシミュレーション結果です。ピークは、負荷抵抗の小さいときの方が大きく下がって減衰しています。実際には、図 13 に示したように、DC 負荷電流が増えるとフェライト・ビーズの性能は大きな影響を受けます。DC 電流が増えるとフェライト・ビーズのインダクタンスが下がって共振周波数（カットオフ周波数）に影響が出ます。

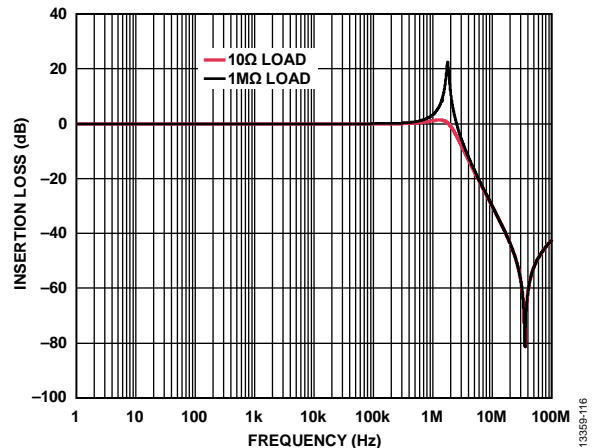


図 21. 10 Ω と 1 MΩ の負荷抵抗で比較したシミュレーション結果

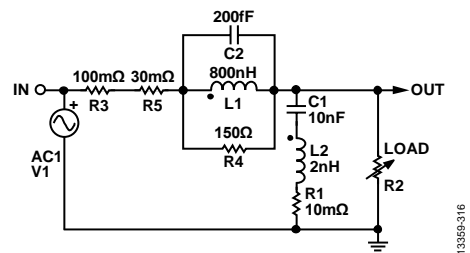


図 22. 10 Ω と 1 MΩ の負荷抵抗で比較した回路シミュレーション・モデル

ダンピング方法

ここでは、共振ピークを大幅に低下させるのに使える3つのダンピング方法を説明します（図23を参照）。

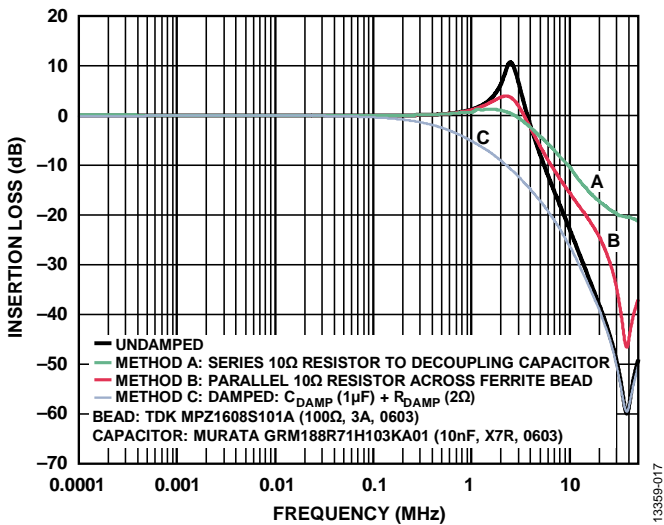


図 23. さまざまなダンピング方法での実際の周波数特性

方法Aは、デカップリング・コンデンサの経路に抵抗を直列接続します（図24を参照）。共振は減衰しますが、高い周波数でのバイパス効果は劣化します。

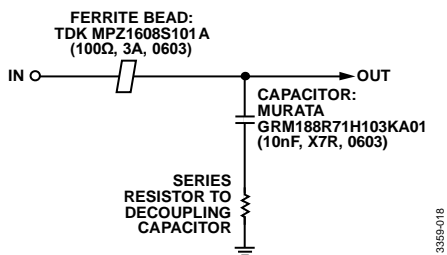


図 24. デカップリング・コンデンサに抵抗を直列接続

方法Bは、フェライト・ビーズに並列に小さな抵抗を接続します（図25を参照）。この方法でもフィルタ回路の共振は減衰しますが、高い周波数では減衰特性が劣化します。図26と図27に、10Ωの並列抵抗を接続した場合と接続しない場合の、MPZ1608S101Aのインピーダンスの周波数特性曲線を示します。緑色の点線は、10Ωの抵抗を並列接続したフェライト・ビーズ全体のインピーダンスです。フェライト・ビーズと抵抗を組み合わせるとこのインピーダンスは著しく小さく、10Ω抵抗が支配的となっています。ただし、10Ωの並列抵抗を接続したフェライト・ビーズのクロスオーバー周波数3.8MHzは、フェライト・ビーズ単体でのクロスオーバー周波数40.3MHzに比べてはるかに低くなります。そのため、はるかに低い周波数範囲でフェライト・ビーズが抵抗性を示し、Qが下がって、ダンピング性能が改善されます。

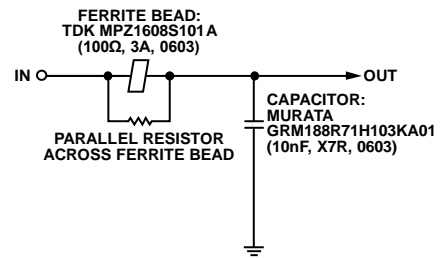


図 25. フェライト・ビーズに抵抗を並列接続

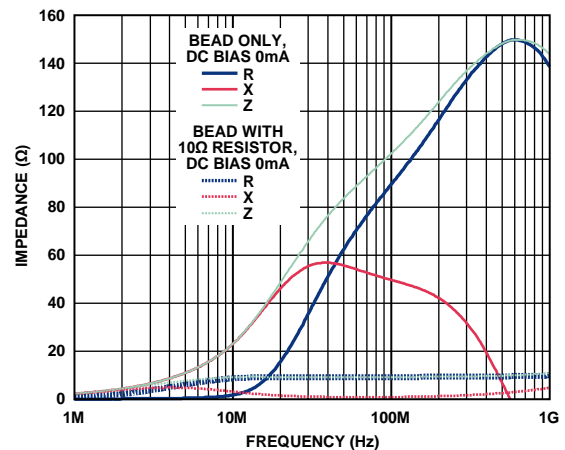


図 26. MPZ1608S101A のインピーダンス曲線

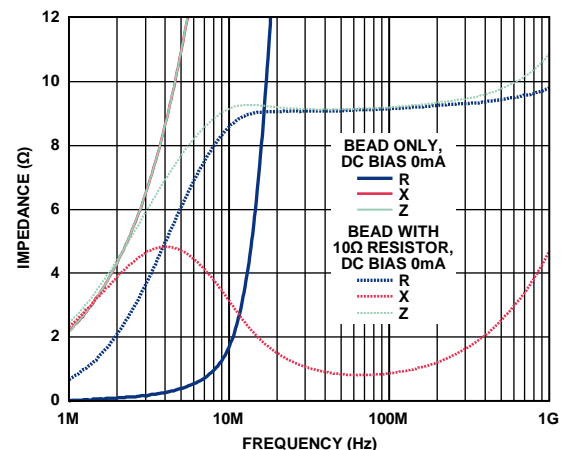


図 27. MPZ1608S101A のインピーダンス曲線（拡大図）

方法 C は、容量の大きいコンデンサ (C_{DAMP}) にダンピング抵抗 (R_{DAMP}) を直列接続します。多くの場合、これが最善の方法です (図 28 を参照)。

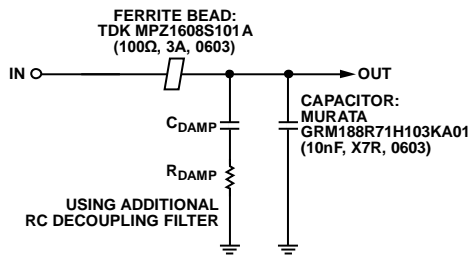


図 28. RC デカップリング・フィルタを追加

図 23 に示すように、このコンデンサと抵抗を追加すると、フィルタ回路の共振が減衰するうえに、高い周波数でのバイパスの有効性は劣化しません。この方法では、容量の大きなダンピング・コンデンサのおかげで、ダンピング抵抗で過度の電力が消費されることはありません。ダンピング・コンデンサは、デカップリング・コンデンサを全部合わせたよりもずっと大きな容量にしなければなりません。ダンピング抵抗の値は小さくて済みます。共振周波数でのダンピング・コンデンサのインピーダンスは、ピーキングの作用を減らせる程度にダンピング抵抗よりも小さくしなければなりません。 R_{DAMP} の値の範囲は、式 3 および式 4 で求められます。ダンピング容量 (C_{DAMP}) とデカップリング容量 (C_{DECOUP}) の比を 16 以上にすると、両方の式を満足するダンピング抵抗の範囲が求められます。

$$R_{DAMP} \geq 2 \sqrt{\frac{L_{BEAD}}{C_{DAMP}}} \quad (3)$$

$$R_{DAMP} \leq 0.5 \sqrt{\frac{L_{BEAD}}{C_{DECOUP}}} \quad (4)$$

ここで

R_{DAMP} はダンピング抵抗です。

L_{BEAD} は、フェライト・ビーズのインダクタンス (式 1) です。基板パターン上の寄生インダクタンスのような外部のインダクタンスも含まれます。

C_{DAMP} はダンピング容量です。

C_{DECOUP} はデカップリング容量です。

図 29 は、図 17 に示したアプリケーション回路に方法 C のダンピングを適用したときの ADP5071 の正出力のスペクトル・プロットです。使用した C_{DAMP} および R_{DAMP} はそれぞれ、1 μ F のセラミック・コンデンサと 2 Ω のチップ抵抗です。2.4 MHz での基本波リップルが 5 dB 減少しており、図 18 で 10 dB 増加しているのとは対照的です。

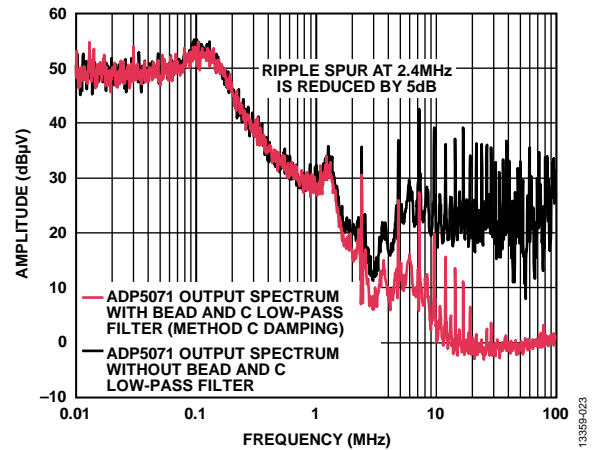


図 29. ローパス・フィルタ (フェライト・ビーズ + コンデンサ) に方法 C のダンピングを適用した ADP5071 のスペクトル出力

一般に、方法 C が一番洗練された方法であり、高価な専用のダンピング・コンデンサを購入しなくてもセラミック・コンデンサに直列に抵抗を接続すれば実現できます。試作のとき調整できて、不要なら取り外せる抵抗を常に用意しておくのが最も安全な設計です。欠点は、追加部品のコストと、基板面積が余計になることです。

まとめ

このアプリケーション・ノートでは、フェライト・ビーズを使用するとき考慮すべき重要事項を示しました。また、フェライト・ビーズの簡略回路モデルについても詳述しました。インピーダンスの周波数特性は、DC バイアス電流がゼロであれば、シミュレーション結果と実測値がよく一致することがわかりました。

DC バイアス電流がフェライト・ビーズの特性に及ぼす影響についても論じました。定格電流の 20% より DC バイアス電流が大きいと、フェライト・ビーズのインダクタンスが著しく低下するおそれがあることを示しました。そうした電流は、フェライト・ビーズの実効インピーダンスを下げて EMI フィルタリング能力を劣化させるおそれもあります。DC バイアス電流の流れる電源ラインにフェライト・ビーズを使用するときは、その DC バイアス電流がフェライト材を飽和させてインダクタンスを大きく変化させることがないようにする必要があります。

フェライト・ビーズは誘導性なので、Q の高いデカップリング・コンデンサと組み合わせるときは注意が必要です。不要な共振が回路に発生して、益するどころか害をなすことがあります。しかし、このアプリケーション・ノートで提案したダンピング方法は、容量の大きなデカップリング・コンデンサとダンピング抵抗を直列接続して負荷の両端に使用し、不要な共振を防止することにより、簡単なソリューションを与えます。フェライト・ビーズを正しく利用すれば、効果的かつ安価に、高周波ノイズとスイッチング・トランジェントを減らせます。

参考資料

AN 583 Application Note Designing Power Isolation Filters with Ferrite Beads for Altera FPGAs (アプリケーション・ノート AN 583 アルテラ FPGA によるフェライト・ビーズの電源分離フィルタのデザイン) , Altera Corporation, 2009.

Applications Manual for Power Supply Noise Suppression and Decoupling for Digital ICs (デジタル IC の電源ノイズ対策・デカップリング Application Manual) , 村田製作所, 2010.

Burket, Chris. All Ferrite Beads Are Not Created Equal – Understanding the Importance of Ferrite Bead Material Behavior. TDK Corporation, 2011.

Fancher, David B. ILB, ILBB Ferrite Beads: Electro-Magnetic Interference and Electro-Magnetic Compatibility (EMI/EMC). Vishay Dale, 1999.

Hill, Lee and Rick Meadors. Steward EMI Suppression Technical Presentation. Steward.

Kundert, Ken. Power Supply Noise Reduction. Designer's Guide Consulting, Inc., 2004.

Solving Electromagnetic Interference (EMI) with Ferrites, Fair-Rite Products Corp.

Weir, Steve. PDN Application of Ferrite Beads. IPBLOX, LLC, 2011