

**ADSP-CM402F/ADSP-CM403F/ADSP-CM407F/ADSP-CM408F/ADSP-CM409F
パルス幅変調器の AC モーター・コントロール・アプリケーションでの使用方法**

著者: Dara O'Sullivan, Jens Sorensen, and Aengus Murray

はじめに

このアプリケーション・ノートでは、ADSP-CM402F/ADSP-CM403F/ADSP-CM407F/ADSP-CM408F/ADSP-CM409F パルス幅変調器 (PWM) の主な機能と 3 相 AC モーター・コントロール・アプリケーションでの使用方法を紹介いたします。PWM ペリフェラルは、標準 3 相 AC インバータ、マルチレベル AC インバータ、各種 DC/DC コンバータなどの様々なパワー・コンバータ・アプリケーション用のインバータを駆動することができます。PWM ペリフェラルには 3 つのブロックがあり、それぞれ 4 対の PWM 出力を備えています。コントローラはあらゆるタイプの AC モーターに対応し、ブラシレス DC (BLDC) モーターの 6 ステップ制御やスイッチド・リラクタンس・モーターの制御をサポートする機能を搭載しています。このアプリケーション・ノートでは 3 相 AC インバータ制御を中心に説明します。PWM コントローラの機能と設定レジスタの詳細については、ADSP-CM40x Mixed-Signal Control Processor with ARM Cortex-M4 Hardware Reference Manual と ADSP-CM40x Enablement Package ソフトウェア内のドキュメントを参照してください。

3 相モーター・コントロール

図 2 に示すように、3 相電圧形インバータが、マイクロコントローラの CPU (central processing unit) に接続された PWM 変調器の制御下で 3 相 AC モーターを駆動します。インバータは、目標のモーターの電圧と周波数で変調された固定周波数、可変デューティ・サイクルの波形を生成します。モーターの巻線が高周波成分を除去するため、モーターの電流はある程度の残留リップルを含む基本周波数になります。インバータは、出力範囲が 0 V ~ V_{DC} で、V_{DC}/2 を中心とする可変周波数 AC 電源として動作します。CPU は、スイッチング周波数で必要なインバータ電圧を計算するデジタル制御アルゴリズムを実行します。一般に、制御アルゴリズムには巻線電流の帰還も必要とし、PWM 変調器は CPU、A/D コンバータ (ADC)、その他のマイクロコントローラ・ペリフェラルへの同期用トリガを提供します。

図 1 に示すインバータの波形はセンターベースの PWM 波形で、スイッチング波形の中間点を中心にオン時間が延びたり縮んだりします。

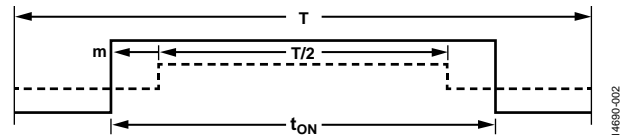


図 1. インバータのスイッチング波形

インバータの出力とオン時間の関係は次のようになります。

$$V = V_{DC} \left(\frac{t_{ON}}{T} \right) = \frac{V_{DC}}{2} \left(\frac{t_{ON} - \frac{T}{2}}{\frac{T}{2}} \right) + \frac{V_{DC}}{2} \quad (1)$$

ここで、t_{ON} は式 2 で求められる PWM 出力のオン時間です。

AC モーターのような平衡 3 相負荷を駆動する場合、3 相全てを 50 % デューティ・サイクルに設定すると巻線間が 0 V になります。したがって、50 % デューティ・サイクルのときの V_{DC}/2 のインバータ出力はゼロ電圧に相当します。次に、デューティ・サイクルを 50 % より大きくすると正の電圧が生成され、デューティ・サイクルを 50 % より小さくすると負の電圧が生成されます。この AC 電圧 V_{AC} は変調関数 (m) に比例して変化します。この式によって PWM 変調器の動作が決まります。

$$V_{AC} = m \frac{V_{DC}}{2} \quad (2)$$

ここで、 $m = \frac{t_{ON} - \frac{T}{2}}{\frac{T}{2}}$ です。

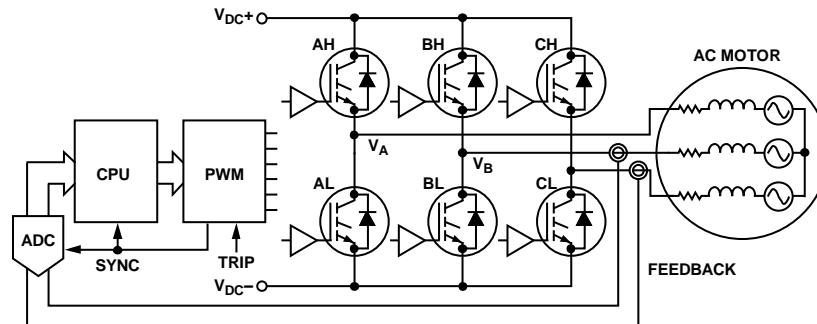


図 2. 3 相 AC モーターの駆動

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

はじめに.....	1	コード例.....	9
3相モーター・コントロール.....	1	付録.....	10
改訂履歴.....	2	ダブルバッファ付きコントロール・レジスタ.....	10
PWM 変調器の動作.....	3	レジスタの設定.....	11
PWM コントローラの設定.....	4		
PWM 制御のプログラミング例.....	9		

改訂履歴

8/2016—Revision 0: Initial Version

PWM 変調器は、上側と下側のパワー・トランジスタをオン/オフして上側と下側の DC バスの間で出力を切り替えることにより、インバータを制御します。パワー・トランジスタのゲートを駆動する PWM 信号には、PWM 変調器が上側と下側のゲート信号の間にデッド・タイムを挿入して相互導通が生じる可能性がなくなるように、パワー・トランジスタのターンオン遅延とターンオフ遅延を考慮する必要があります。PWM 信号へのデッド・タイムの挿入を図 3 に示します。

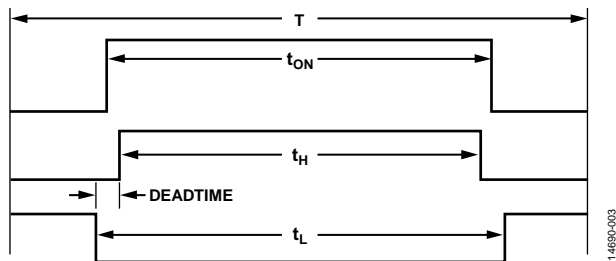


図 3. デッド・タイムの考慮

PWM 変調器に必要なその他の安全機能として、インバータでフォルトが生じた場合に全てのパワー・トランジスタをオフするトリップ動作があります。PWM トリップ信号は内部と外部の両方のフォルト検出回路から得られ、一般に CPU をバイパスします。トリップ・イベント時に PWM 変調器は CPU に割り込み信号を送り、フォルト処理シーケンスを開始します。

PWM 変調器の動作

PWM タイマー、タイミング制御、デッド・タイム、トリップ制御の各ユニットを含む PWM 変調器の重要な機能を図 4 に示します。タイミング制御ユニットは、PWM タイマーの出力とデューティ・サイクル・リファレンス A、B、C の間のクロスオーバーを検出します。

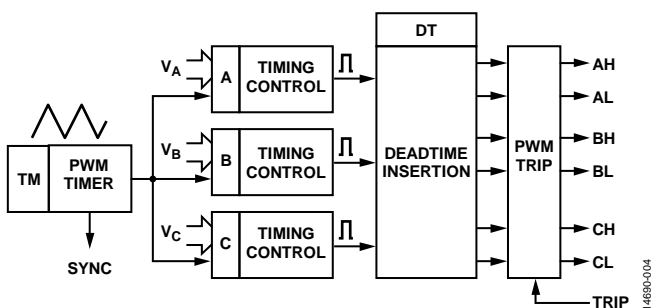


図 4. 基本的な PWM コントローラ

PWM タイマーは、+TM/2 から -TM/2 の間をカウントする三角波のリファレンス (図 5 参照) を生成します。変調器は、ゼロ・リファレンス入力でインバータからの AC 出力電圧がゼロに相当する 50% デューティ・サイクル出力を生成します。

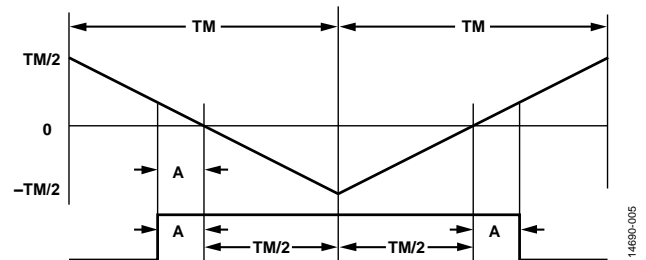


図 5. PWM 波形生成

デューティ・サイクル・リファレンス (M) を決定して -TM/2 から +TM/2 まで実行することにより、インバータ出力電圧が式 3 と式 4 から得られます。

$$V = V_{dc} \left(\frac{t_{on}}{T} \right) = \frac{V_{dc}}{2} \left(\frac{M}{\frac{TM}{2}} \right) + \frac{V_{dc}}{2} \quad (3)$$

デューティ・サイクル・リファレンスと AC 電圧成分の関係は次のとおりです。

$$M = \frac{TM}{2} \left(\frac{V_{ac}}{V_{dc}} \right) \quad (4)$$

タイマーはペリフェラル・システムのクロック f_{SYSCLK} によって駆動され、PWM 周期あたり 2 つの TM でカウントします (図 5 参照)。その結果、ペリフェラル・システムのクロック・サイクルで測定される周期はカウント値 TM の 2 倍になるため、PWM のスイッチング周波数 f_{PWM} は次のようになります。

$$f_{PWM} = \frac{f_{SYSCLK}}{(TM \times 2)} \quad (5)$$

デッド・タイム・ユニットはブランキング期間 DT を挿入して、デッド・タイムを補償した PWM 信号のペアを生成します。タイマー動作と CPU に関係なく、PWM トリップ・ユニットはフォルトが生じた場合に PWM 信号 xH と xL (x = A、B、C) を安全な状態にすることができます。通常、トリップ信号は過電流検出回路に接続されます。また、PWM タイマーは PWM サイクルの開始時に SYNC タイミング・パルスが発生し、モーター制御アルゴリズムの実行とその他のデバイス・ペリフェラルの動作を同期させます。

PWM コントローラの設定

ADSP-CM402F/ADSP-CM403F/ADSP-CM407F/ADSP-CM408F/ADSP-CM409F の PWM 制御ペリフェラル (図 6 参照) には、AC と DC の両方のパワー・コンバータの制御をサポートする包括的な機能セットが組み込まれています。ADSP-CM402F/ADSP-CM403F/ADSP-CM407F/ADSP-CM408F/ADSP-CM409F には、3つの同一の PWM コントローラ (PWM0、PWM1、PWM2) が搭載されています。ADSP-CM402F/ADSP-CM403F/ADSP-CM407F/ADSP-CM408F/ADSP-CM409F のデータシートと ADSP-CM40x Mixed-Signal Control Processor with ARM Cortex-M4 Hardware Reference Manual における PWM_x_プレフィックスの付いたレジスタ名は、IC 内で3つのインスタンス化 (x=0、1、2) がされています。

ソフトウェア・サポート・ファイルでは、プレフィックスとして制御モジュール名の付いた全てのレジスタ名を定義しています。

このセクションでは、3相 AC モーターの制御に適した設定と、PWM コントローラをその他のマイクロコントローラ・ペリフェラルに同期させるためのオプションについて説明します。PWM コントローラには、動作モードを設定する設定レジスタと PWM 波形出力を決めるコントロール・レジスタの2種類のレジスタがあります。コントロール・レジスタは、PWM サイクル中にいつでもロード可能なダブルバッファ付きレジスタです。ただし、値が有効になるのは PWM 波形の境界のみです。PWM コントローラがディスエーブルされている間は、設定レジスタのみをロードします。ダブルバッファ付きコントロール・レジスタのリストを表 1 に示します。これには、タイマー時間レジスタ、チャンネル・デューティ・サイクル・レジスタ、チャンネル・コントロール・レジスタ、デッド・タイム・レジスタが含まれています。

このアプリケーション・ノートでは分かりやすくするため、PWM 設定プロセスを次の4つの機能に分けています。

1. タイマーの選択と同期
2. 波形モードの選択
3. 出力制御とトリップ処理
4. 割込み発生とトリガ・ルーティング

その他の設定プロセスには、PWM 信号を出力ピンに接続するピン・マルチプレクサと PWM トリガを他のペリフェラルに接続するトリガ・ルーティング・ユニット (TRU) の設定が含まれています。付録のセクションの設定のプログラミングに示されているコード例の詳細については、<https://ez.analog.com/docs/DOC-12643> を参照してください。

PWM タイマーの設定と同期

3相 AC モーターを制御するには、共通の PWM タイマーを使って3つのチャンネルを同期して動作させる必要があります。共通のタイマーは PWM_TMR0 で、PWM_TM0 レジスタにより、次式で計算される周期カウント TM に応じたスイッチング周波数を設定します。

$$TM = \frac{f_{SYSCLK}}{(f_{PWM} \times 2)} \quad (6)$$

PWM_CHANCFG レジスタのコントロール・ビットにより、A、B、C のチャンネル・タイミング入力として PWM_TMR0 タイマーを選択します。PWM_CTL レジスタのコントロール・ビットにより、PWM_SYNC トリガ・マスターとして PWM_TMR0 を選択し、割込みを発生して PWM 周期の境界で他のペリフェラル・デバイスをトリガします。同期発生回路は、SYNC ピンの出力として有効な幅広のパルスを生成します。PWM_SYNC_WID レジスタの値により、PWM_SYNC_OUT パルスの幅が決まります。

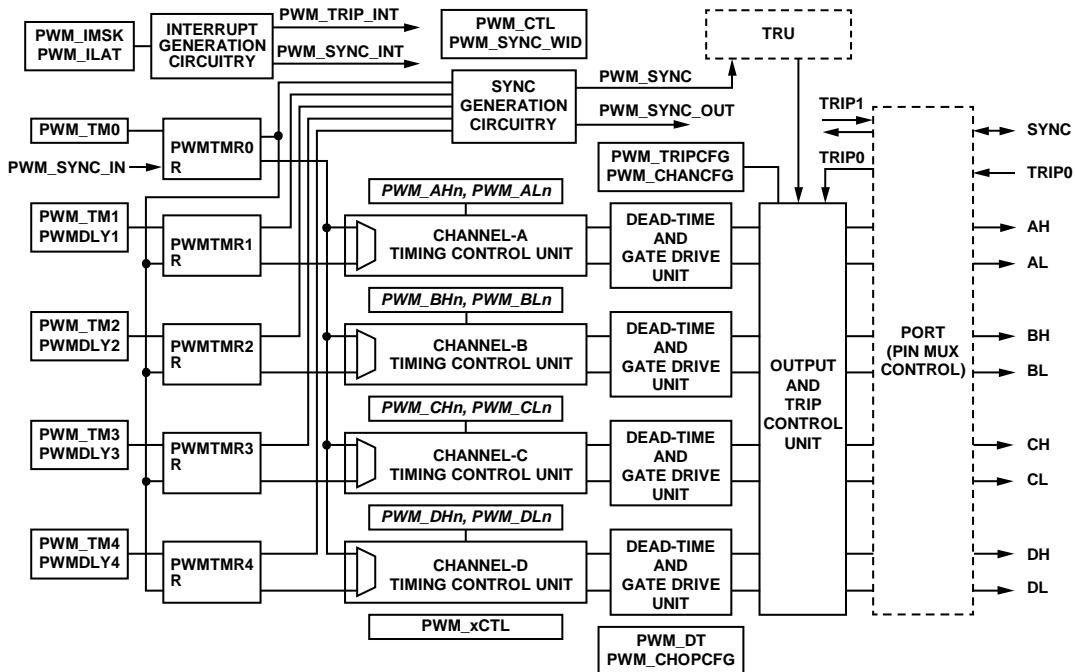


図 6. ADSP-CM402F/ADSP-CM403F/ADSP-CM407F/ADSP-CM408F/ADSP-CM409F の PWM 制御ペリフェラル

14690-006

1軸のモーター駆動では内部信号でPWMタイマーをリセットしますが、多軸駆動やネットワーク化されたシステムでは、マスター・コントローラが外部トリガを供給します。内部同期を使用する場合、PWM_TMOレジスタの値によって設定される周期の境界でPWMTMR0をリセットします。外部同期を使用する場合には、外部トリガがPWMTMRを周期的にリセットし、内部クロックを外部タイム・ベースに同期させます。推奨する動作モードは、図7に示すように、外部トリガをシステム・クロックに同期させ、PWM周期(TM)を外部トリガのクロック周期の偶数約数に設定することです。トリガ・タイミングにばらつきが生じると、外部トリガのエッジのタイミング・ランプが切り詰められるか引き伸ばされることにより、出力電圧にジッタが生じます。

PWM_CTLレジスタには、必要に応じて内部同期または外部同期の選択、および外部トリガの非同期または同期のアクイジションの選択を設定するビットが含まれています。ピン・マルチプレクサの設定のセクションで説明するPORTコントローラは、必要な入力または出力のPWM同期信号をSYNCピンに接続します。

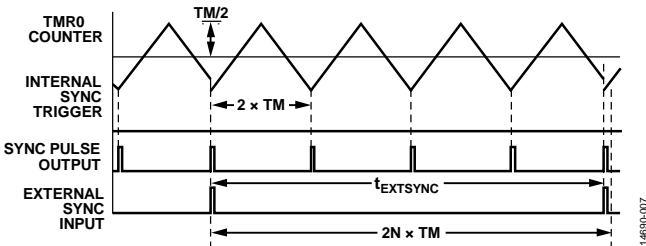


図7. PWMの内部と外部の同期トリガ

PWM_CTLレジスタのGLOBENビットにより、PWMコントローラの動作が開始します。ただし、これは設定プロセスの最後のステップであり、PWM、ピン・マルチプレクシング、トリガ・ルーティングの全ての設定が完了するまで待ちます。

PWM波形モードの選択

一般に、3相ACモーターを制御するには、3つの対称なセンターベースのPWM制御波形(図8参照)が必要です。インバータのトランジスタのスイッチング信号は、各センターベースの信号から得られるPWM信号の相補ペアです。この相補波形には、スイッチング・エッジの間にゼロ出力(デッド・タイム)の期間が含まれています。

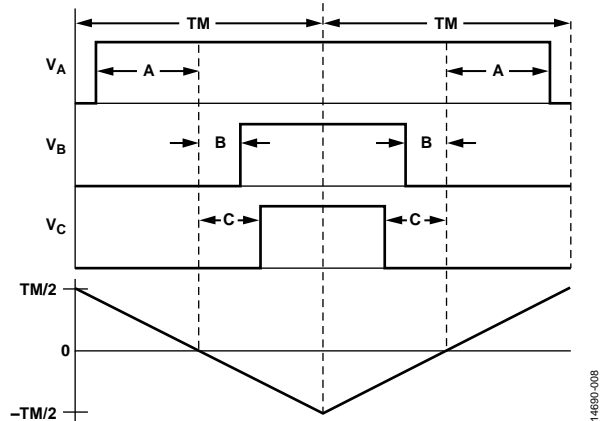


図8. センターベースの3相PWM波形

このデッド・タイムを挿入する2つのオプションを図9に示します。対称なデッド・タイムはターンオフ・エッジを早め、ターンオン・エッジを同じ時間だけ遅らせることで、波形を中心軸に対して対称に維持します。非対称なデッド・タイムはターンオフ・エッジを維持し、ターンオン・エッジの前に全デッド・タイム遅延を挿入します。スイッチング・エッジの間および上側と下側の間のデッド・タイムはどちらの方式も同じですが、SYNCパルスを基準にしたエッジ・タイミングは異なります。

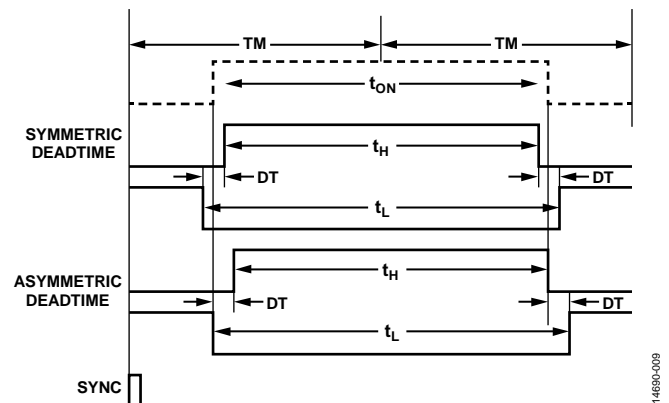


図9. 対称と非対称のデッド・タイムの挿入

過変調を用いるのは、100%または0%のデューティ・サイクル波形にデッド・タイムがないという独自の動作モードです。ただし、過変調状態に出入りするとき、コントローラはPWM周期の境界で切り替わる上側または下側の出力の立上がりエッジにデッド・タイムを挿入します(図10参照)。これにより、PWMコントローラは上側と下側のスイッチング・エッジの間にデッド・タイムを確実に挿入します。

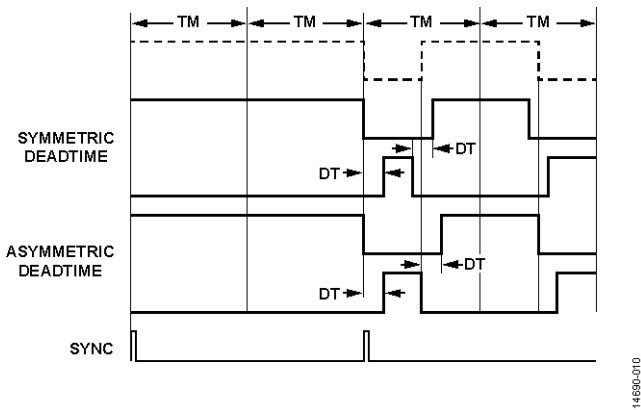


図 10. 100 % 変調からの遷移へのデッド・タイムの挿入

PWM_CHANCFG レジスタのコントロール・ビットにより、下側出力の反転 PWM 信号を選択します。PWM_CTL レジスタのコントロール・ビットにより、対称または非対称のデッド・タイム挿入を選択し、PWM_DT レジスタの値により、次式に従ったデッド・タイム遅延を設定します。

$$PWM_DT = \frac{T_{deadtime} \times f_{SYSCLK}}{2} \quad (7)$$

PWM_CTL レジスタには、上側と下側の出力をディスエーブルし、PWM 変調器をディスエーブルせずに PWM 出力のターンオンとターンオフを可能にするコントロール・ビットも含まれています。

モーター駆動制御方式には、非対称のセンターベースの PWM 波形を必要とするものもあります (図 11 参照)。この方式では、PWM サイクルの第 1 フェーズと第 2 フェーズに異なる変調レベルを必要とします。制御アルゴリズムに従って、PWM サイクルの開始時に両方の変調レジスタを同時に更新するか、または各 PWM タイマー・フェーズが始まる前に各レジスタを更新することができます。

対称 PWM モードでは、最初の変調レジスタだけを更新する必要があります。PWM_xCTL レジスタのコントロール・ビットにより、各フェーズに対して対称または非対称の変調モードを選択することができます。PWM_CTL レジスタの DUEN コントロール・ビットにより、PWM サイクルごとに変調レジスタが有効になるのが 1 回か 2 回かが決まります。

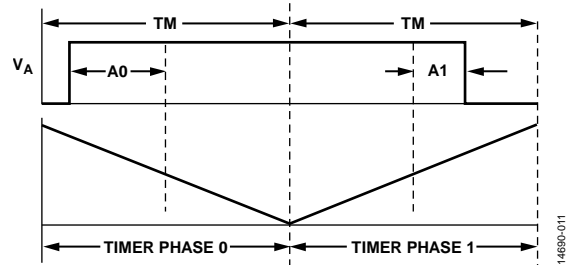


図 11. 非対称の PWM 波形

PWM コントローラは、高周波で PWM 波形を細切れにすることでトランス結合ゲート・ドライバに対応する機能を搭載しています。PWM_CHANCFG レジスタのビット・フィールドにより、この機能をイネーブルします。

デューティ・サイクル・レジスタの分解能は、システム・クロックと PWM 周波数 ($f_{SYSCLK} / (2 \times f_{PWM})$) によって決まります。例えば、 $f_{SYSCLK} = 80 \text{ MHz}$ および $f_{PWM} = 10 \text{ kHz}$ の場合、デューティ・サイクルは 4000 ステップ (約 12 ビット) に量子化されます。低い PWM 周波数では分解能は十分高くなりますが、PWM 周波数が高くなると、アプリケーションによっては分解能が不十分になる可能性があります。このため、PWM コントローラは、分解能を 4 倍 (2 ビット) に増やす高精度パルス出力モードを備えています。詳細については、ADSP-CM40x Mixed-Signal Control Processor with ARM Cortex-M4 Hardware Reference Manual を参照してください。

出力制御とトリップ処理

出力コントローラは、PWM 変調器とパワー・インバータの間のハードウェア・インターフェースを管理します。レベル・シフトまたは完全絶縁のゲート駆動回路が、ロジック・レベル IC の出力をパワー・トランジスタのゲートからバッファします。PWM_CHANCFG レジスタのコントロール・ビットにより、各 PWM 出力ピンのアクティブな極性をゲート・ドライバの動作に一致するように選択します。

フォルトが生じた場合、過負荷電流検出回路が PWM トリップ信号を供給して PWM 出力をオフすることにより、パワー・インバータのハードウェアを保護します。システム・クロックに不具合が生じたとしても、PORT ユニットが TRIP0 入力ピンから TRIP0 PWM フォルト信号を非同期転送し、PWM 出力を安全にシャットダウンします。

TRU は、SINC フィルタなどの内部ユニットからの内部フォルト信号を TRIP1 入力に同期転送します。内部 SINC フィルタからの 2 つの過負荷トリガ信号と外部ハードウェア・トリップ信号を TRIP0 入力と TRIP1 入力に接続する例を図 12 に示します。

PWM_TRIPCFG レジスタのコントロール・ビットにより、トリップ・ソースと各 PWM チャンネルのトリップ・モードを選択します。一般に AC モーター・コントローラは、CPU がフォルトをクリアするまで PWM 変調器をシャットダウンするフォルト・トリップ・モードを必要とします。PWM_STAT レジスタのステータス・ビットはトリップした PWM チャンネルを示しており、CPU はこれらのビット位置に 1 を書き込んでフォルトをクリアし、PWM 変調器を再起動させる必要があります。

自己再起動トリップ・モードは、デジタル電源制御で使われることがあるピーク電流モード制御に有効です。

インバータ・トリップ・イベント後の正しい再起動シーケンスは、最終的なアプリケーション要件に依存します。最も安全な方法は、モーターが完全に停止するのを待ってから制御対象のモーターを始動させることです。回転モーターはインダクション・モーターでも、巻線の逆 EMF（起電力）が生じる可能性があり、インバータは大きな過負荷電流を防止するために、再接触の前にこれらの電圧に合わせる必要があります。

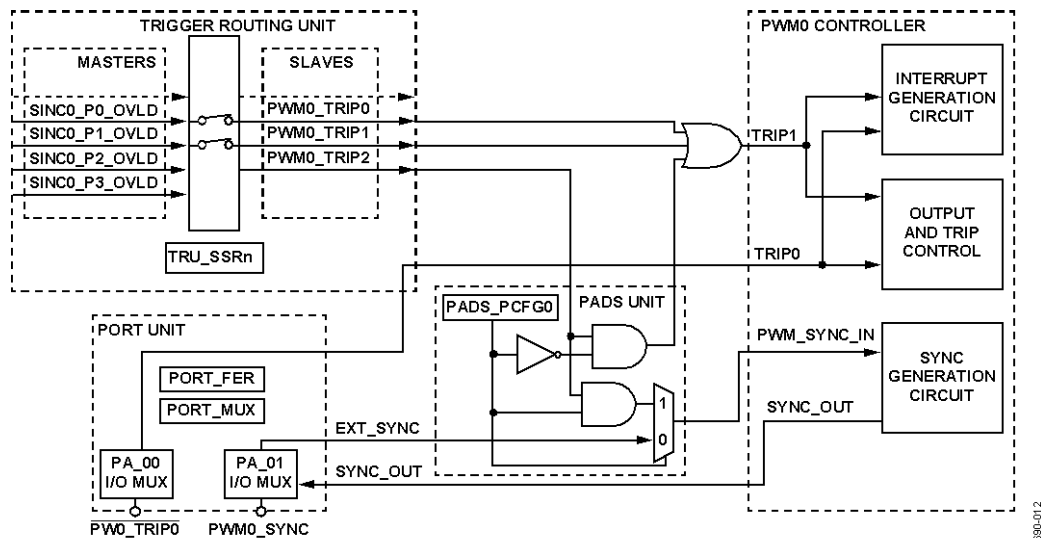


図 12. SYNC 信号と TRIP 信号のルーティングとピン・マルチプレクシング

割込み発生とトリガ・ルーティング

PWM 変調器はモーター制御アルゴリズムのタイミング・エンジンです。割込みコントローラ・ユニットとトリガ・ルーティング・ユニットは、信号をサンプリングしてアルゴリズムを実行することで変調器の同期をサポートします。これらのユニットはフォルト信号のルーティングと通知の処理も行います。CPU は、PWM コントローラの高信頼性動作を保証するため、該当するフラグをクリアすることによってトリガ信号と割込み信号にアクノレッジする必要があります。

割込みコントローラは、周期の境界で 5 つの個別のタイマー・ソース (TIMER0 ~ TIMER4) のいずれかから 1 つの PWM_SYNC 割込みトリガを生成します。PWM_IMSK レジスタには、これらの割込みの 1 つまたは複数をアンマスクして PWM_SYNC 割込みをイネーブルするコントロール・ビットが含まれています。PWM_ILAT レジスタには、割込みイベントの表示に対応するラッチ・ステータス・ビットが含まれています。

PWM_SYNC の割込みサービス・ルーチン (ISR) コードでは、PWM_ILAT レジスタのステータス・ビットに 1 を書き込んで割込みをクリアし、次の割込みの発生を可能にする必要があります。ISR を使って次の PWM サイクルの変調デューティ・サイクル・レジスタを更新する制御ルーチンを呼び出すことができますが、むしろ ADC 割込みを使って制御ルーチンを呼び出し、モーター帰還信号に基づいてデューティ・サイクル・レジスタを更新する傾向にあります。

モーター制御アルゴリズムを最高の性能で実行するには、ADC、SINC、およびその他のペリフェラルを PWM_SYNC 信号に同期させる必要があります。PWM_SYNC は割込みをトリガすることができますが、PWM_SYNC がトリガ・マスター信号として機能し、対応する TRU のスレーブ・トリガ・レジスタ (TRU_SSRn) にマスター・トリガ識別をロードすることによって TRU を介して必要なペリフェラル・スレーブに転送することもできます。

割込みを発生する PWM_SYNC 信号とトリガ・マスターの PWM_SYNC は同じ信号です。どちらの信号を使用する場合も、各イベントで PWM_SYNC 割込みを処理して SYNC トリガを連続生成する必要があります。

SYNC マスターの最も一般的なソースは PWM タイマー自体です。通常、PWM_SYNC は TRU を介して内蔵の ADC、SINC およびその他の内部ペリフェラルに転送されます。ADC や FPGA (field-programmable gate array) などの外部デバイスに同期させるため、PWM_SYNC を PWM_SYNC_OUT としてポート・ピンに転送することができます。

コントローラが多軸システムの一部である場合、PWM_SYNC 信号は一般にシステム・マスターが供給します。この場合、マスター信号は前述のようにタイマーをリセットする外部 PWM_SYNC ピンに接続します。この動作モードでは、PWM タイマーは内部 SYNC 信号を発生し続けます。外部 SYNC はカウンタのハード・リセットとみなします。

ADSP-CM402F/ADSP-CM403F/ADSP-CM407F/ADSP-CM408F/ADSP-CM409F には 3 つの PWM ブロックがあるため、同時に複数のモーターを制御することができます。システムに外部マスターがある場合、前述のように SYNC ピンを使用します。ただし、多軸のスタンドアロン・アプリケーションの場合、必要な同期パルスを供給するマスターがないため、IC が同期を管理する必要があります。これに対処するため、ADSP-CM402F/ADSP-CM403F/ADSP-CM407F/ADSP-CM408F/ADSP-CM409F はトリガ・スレーブ・モードを備えています。図 12 に示すように、トリガ・スレーブ・モードは PWM_TRIP_TRIG2 信号と PWM_SYNC_IN 信号を再利用することで、外部ピンを使わずに複数の PWM ブロックの同期を可能にします。PAD_C_PFC0.PWM0_SYNC_TRU = 1 (デフォルト = 0) に設定することにより、PWM_TRIP_TRIG2 信号と PWM_SYNC_IN 信号を PADS ユニットの介して選択使用することができます。このモードでは、フォルト・トリップ信号として TRIP2 を使用しないでください。

トリガ・スレーブ・モードは通常、全ての PWM_TRIP_TRIG2 信号を TRU を介して汎用のタイマー・トリガ・マスターに接続することによる PWM ブロックの同期に使用します。

PWM トリップ割込みをイネーブルすることで、CPU が全ての PWM トリップ・イベントに応答し、モーターが制御された方法で再起動する前に割込みをクリアさせる必要があります。それぞれの PWM コントローラには 1 つの PWM トリップ割込みベクトルがあります。PWM_IMSK レジスタと PWM_ILAT レジスタには、PWM_TRIP0 信号と PWM_TRIP1 信号に対する割込みのアンマスクとクリアを行うコントロール・ビットが含まれています。通常、PWM トリップ ISR はフォルトを記録し、割込みをクリアし、アプリケーション用に定義されたフォルト処理ルーチンを呼び出します。

ピン・マルチプレクサの設定

PORT ユニットの、マイクロコントローラ・ペリフェラルとデジタル入出力ピン間の信号を接続するピン・マルチプレクサです。PORT コントロール・レジスタにより、規定されたアプリケーションの要件に従って入出力動作と個々の入出力ピンのペリフェラル接続を設定します。各グループに最大 16 ピンの 6 つの入出力ピン・グループがあります。各ピンには最大 4 つのペリフェラル信号を接続することができます。ピンは、ペリフェラル・モードでも汎用入出力 (GPIO) モードでも動作可能です。ADSP-CM402F/ADSP-CM403F/ADSP-CM407F/ADSP-CM408F/ADSP-CM409F のデータシートに各ピンに対する有効なペリフェラル接続が規定されています。必要な PORT の設定は、ゲート駆動回路と過負荷接続回路に接続されるピンを決めるハードウェア設計に依存します。

ペリフェラル接続をサポートする PORT コントロール・レジスタは PORTx_FER レジスタと PORTx_MUX レジスタ (x = A、B、C、D、E、F) です。PORTx_FER レジスタのビットを設定することにより、ピンを GPIO ではなくペリフェラル出力機能に規定し、PORTx_MUX レジスタのビットを設定することにより、ピンに接続されるペリフェラル信号を規定します。

PWM 出力制御

インバータ電圧の動作は、モーターを制御するための一連の計算における最後のステップです。制御アルゴリズムでは、デューティ・サイクルと目標電圧、DC バス電圧、PWM 周期との関係を規定する式 4 を使って変調値を計算します。チャンネル・デューティ・サイクル・レジスタ PWM_AH、PWM_BH、および PWM_CH はダブルバッファ付きレジスタであるため、新しい値は周期の境界でのみ有効になります。唯一の要件は、レジスタを次の周期の境界の前に更新することです。PWM_SYNC トリガは、制御アルゴリズムを呼び出してデューティ・サイクル・レジスタを更新する割り込みサービス・ルーチンのタイミング信号を提供します。

PWM 制御のプログラミング例

オープン・ループの V/Hz 制御は、3 相 AC モーター・アプリケーションでの PWM コントローラの最適な使用例です。AC モーターの周波数を設定することにより、目標速度を規定します。V/Hz 制御法では、AC 電圧振幅がモーター周波数の線形関数である必要があります。正弦変調関数で角周波数を積分し、電気的角と電気的に 120 度オフセットした 3 つの正弦関数を計算します。次いで、正弦関数の出力を電圧振幅で調整します。デジタル制御バージョンは、電気的角を増やして各時間ステップ (Ts) で新しいインバータ電圧値を計算します。

V/Hz プログラムのフロー

V/Hz 制御のアルゴリズムを図 13 に、プログラム全体のフローを図 14 に示します。その他の機能として、システム初期化、ユーザー・コマンド・インターフェース、スタート/ストップ・シーケンス制御、フォルト処理などがあります。メイン・プログラムで初期化ルーチンを呼び出し、割り込みサービス・ルーチンで他の全ての機能を呼び出します。このシステム例では、外部と内部の PWM トリップ機能を備えた PWM0 コントローラを使用しています。

100 MHz の最大システム・クロック周波数、代表値 10 kHz の PWM 周波数および 2 μs のデッド・タイムを使用した場合、周期レジスタ値は 5000、デッド・タイム・レジスタ値は 100 となります。この場合の出力電圧分解能は約 12 ビットになります。

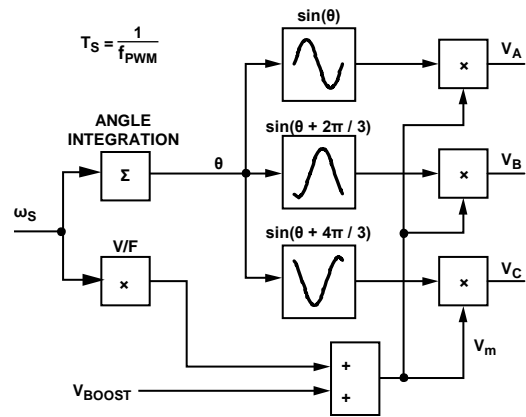


図 13. V/Hz 制御アルゴリズム

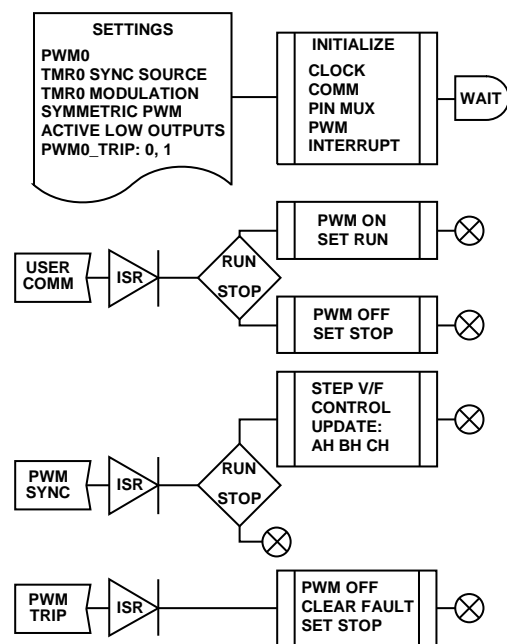


図 14. V/Hz プログラムのフロー

コード例

ADSP-CM402F/ADSP-CM403F/ADSP-CM407F/ADSP-CM408F/ADSP-CM409F の PWM の設定方法を示すコード例については、<https://ez.analog.com/docs/DOC-12643> をご覧ください。この例では、3 つの上側 PWM 信号と 3 つの下側 PWM 信号による 3 相インバータの PWM0 を設定しています。PWM 周波数は 10 kHz、デッド・タイムは 1 μs です。コードは、PWM_SYNC 割り込みと ITRIP フォルトの処理方法も示しています。

付録

ダブルバッファ付きコントロール・レジスタ

表 1 にダブルバッファ付きコントロール・レジスタを一覧で示します。これらのレジスタには、PWM サイクル中にいつでも書き込むことができます。ただし、次の周期の境界 (PWM_SYNC) まで書き込みは有効になりません。

表 1. ダブルバッファ付きコントロール・レジスタ

Register Name	Suffix	Function	Example
PWM_TMx	x = 0, 1, 2, 3, 4	Timer period	PWM0_TM0
PWM_DLYx	x = 0, 1, 2, 3, 4	Timer delay	PWM0_DLY0
PWM_DT	Not applicable	Dead time	PWM0_DT
PWM_xCTL	x = A, B, C, D	Channel control	PWM0_ACTL
PWM_xHn	x = A, B, C, D n = 0, 1	High channel duty cycle (integer)	PWM0_AH0
PWM_xLn	x = A, B, C, D n = 0, 1	Low channel duty cycle (integer)	PWM0_AL0
PWM_xYn_HP	x = A, B, C, D Y = H, L n = 0, 1	Heightened precision duty cycle	PWM0_AH0_HP
PWM_xY_dutyn	x = A, B, C, D Y = H, L n = 0, 1	Full duty cycle (Q15.8 format)	PWM0_AH_duty0

レジスタの設定

3相 AC モーターの制御に使われる重要なレジスタの設定値を表 2～表 6 に示します。3 列目は、ADSP-CM40x Enablement Package で供給される defCM40z.h ファイルに含まれているレジスタ定義の設定値の一覧を示しています。

表 2. PWM コントロール・レジスタの設定値 (PWM_CTL)

Bit Field Name	Bit Value	ENUM_PWM_CTL
INTSYNCREF ¹	0	INTSYNC_0
EXTSYNCSSEL ²	1	EXTSYNC_SYNC
EXTSYNC ¹	0	INTSYNC
ADEN ²	0	Set for asynchronous dead time
DLYDEN ²	0	Timer delay not used
DLYCEN ²	0	Timer delay not used
DLYBEN ²	0	Timer delay not used
DLYAEN ²	0	Timer delay not used
DUEN ²	0	Set for double-update mode
SWTRIP ²	0	Set to force a PWM trip
EMRUN ¹	0	EMURUN_DIS
GLOBEN ¹	x	PWM_EN or PWM_DIS

¹標準的な 3 相アプリケーション用 PWM タイマーの設定に必要なレジスタ。

²詳細なオプションを設定するレジスタ。

表 3. チャンネル設定レジスタの設定値 (PWM_CHANCFG)

Bit Field Name	Value	ENUM_PWM_CHANCFG
ENCHOPDL ²	0	Channel D not used
POLDL ²	0	Channel D not used
ENHPDH ²	0	Channel D not used
ENCHOPDH ²	0	Channel D not used
POLDH ²	0	Channel D not used
MODELSD ²	0	Channel D not used
REFTMRD ²	0	Channel D not used
ENCHOPCL ²	0	Gate chopping not used
POLCL ¹	0	CL_ACTLO
ENHPCH ²	0	Heightened precision PWM not used
ENCHOPCH ²	0	Gate chopping not used
POLCH ¹	0	CH_ACTLO
MODELSC ¹	0	LOC_INVHI
REFTMRC ¹	0	REFTMRC_0
ENCHOPBL ²	0	Gate chopping not used
POLBL ¹	0	BL_ACTLO
ENHPBH ²	0	Heightened precision PWM not used
ENCHOPBH ²	0	Gate chopping not used
POLBH ¹	0	BH_ACTLO
MODELSB ¹	0	LOB_INVHI
REFTMRB ¹	0	REFTMRB_0
ENCHOPAL ²	0	Gate chopping not used
POLAL ¹	0	AL_ACTLO
ENHPAH ²	0	Heightened precision PWM not used
ENCHOPAH ²	0	Gate chopping not used
POLAH ¹	0	BH_ACTLO
MODELSA ¹	0	LOB_INVHI
REFTMRA ¹	0	REFTMRB_0

¹標準的な 3 相アプリケーション用 PWM タイマーの設定に必要なレジスタ。

²詳細なオプションを設定するレジスタ。

表 4. チャンネル・コントロール・レジスタの設定値 (PWM_xCTL)

Bit Field Name	Value	ENUM_PWM_CTL
PULSEMODELO ¹	0	SYM_LO
PULSEMODEHI ¹	0	SYM_HI
XOVR ²	0	XOVR_DIS
DISLO ¹	1	LO_EN
DISHI ¹	1	HL_EN

¹標準的な 3 相アプリケーション用 PWM タイマーの設定に必要なレジスタ。

²詳細なオプションを設定するレジスタ。

表 5. トリップ設定レジスタの設定値 (PWM_TRIPCFG)

Bit Field Name	Value	
MODE1D	0	Channel D not used
EN1D	0	Channel D not used
MODE0D	0	Channel D not used
EN0D	0	Channel D not used
MODE1C	0	TRIP1C_FLT
EN1C	0	TRIP1C_EN
MODE0C	0	TRIP0C_FLT
EN0C	0	TRIP0C_EN
MODE1B	0	TRIP1B_FLT
EN1B	0	TRIP1B_EN
MODE0B	0	TRIP0B_FLT
EN0B	0	TRIP0B_EN
MODE1A	0	TRIP1A_FLT
EN1A	0	TRIP1A_EN
MODE0A	0	TRIP0A_FLT
EN0A	0	TRIP0A_EN

表 6. 割込みマスク・レジスタの設定値 (PWM_IMSK)

Bit Field Name	Value	ENUM_PWM_IMSK
TMR4PER	0	PWMTMR4 not used
TMR3PER	0	PWMTMR4 not used
TMR2PER	0	PWMTMR4 not used
TMR1PER	0	PWMTMR4 not used
TMR0PER ¹	1	PER0_UMSK
TRIP1 ¹	1	TRIP1_UMSK
TRIP0 ¹	1	TRIP0_UMSK

¹標準的な 3 相アプリケーション用 PWM タイマーの設定に必要なレジスタ。