

## バッテリー・チャージャ使用時の逆電圧保護

Steven Martin - バッテリー・チャージャ設計マネージャ

### はじめに

電源電圧の逆転に対応するには、よく知られた手法がいくつかあります。最も明快な手法は、電源と負荷の間にダイオードを挿入することです。しかし、この手法には、ダイオードの順方向電圧のために消費電力が大きくなるという欠点があります。ダイオードを使えば回路が簡素になりますが、バッテリーは充電時には電流を流し込み、充電中以外は電流を出す必要があるため、携帯型やバックアップのアプリケーションには適していません。

もう1つの手法は、図1に示すMOSFET回路のうちの1つを使用することです。

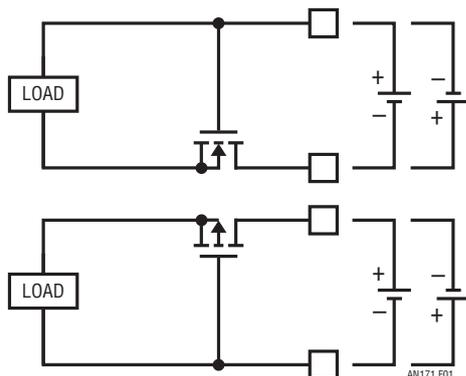


図1. 従来の負荷側の逆接続保護

負荷側回路については、ソース(バッテリー)電圧がMOSFETを強化し、電圧降下を低減して実質的にコンダクタンスを向上させるため、MOSFETを使う手法はダイオードより優れています。NMOSの伝導性の高さ、コストの低さ、ディスクリートNMOSトランジスタの入手しやすさを理由として、PMOSを使った回路よりもNMOSを使った回路を推奨します。いずれの回路でも、MOSFETはバッテリー電圧が正のときは電流を流し、バッテリー電圧が逆転したときは遮断します。MOSFETの物理的「ドレイン」が電源となります。これはPMOSバージョンでは高電位側、NMOSバージョンでは低電位側です。MOSFETは三極管領域内で電気的に対称なため、両方向に等しく電流を流します。この手法を使用する場合、MOSFETトランジスタの最大 $V_{GS}$ 定格と最大 $V_{DS}$ 定格は、バッテリー電圧より高くなければなりません。

残念なことに、この手法は負荷側回路でのみ有効であり、バッテリー充電回路では機能しません。バッテリー・チャージャは電力を生成し、MOSFETを再びイネーブルにし、逆バッテリーへの接続を再確立します。NMOSバージョンの使用例を図2に示します。ここではバッテリーは障害状態で示されます。

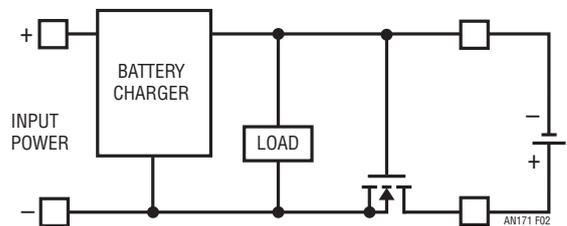


図2. バッテリー・チャージャを使用した負荷側保護回路

バッテリーが接続されたときにバッテリー・チャージャがアクティブになっていない場合、負荷とバッテリー・チャージャは逆バッテリーから安全に切り離されます。しかし、チャージャがアクティブになった場合(例えば入力電力コネクタが接続された場合)、チャージャはNMOSのゲートからソースへの電圧を生成してNMOSを強化し、その結果電流が流れます。図3に、これをわかりやすく示します。

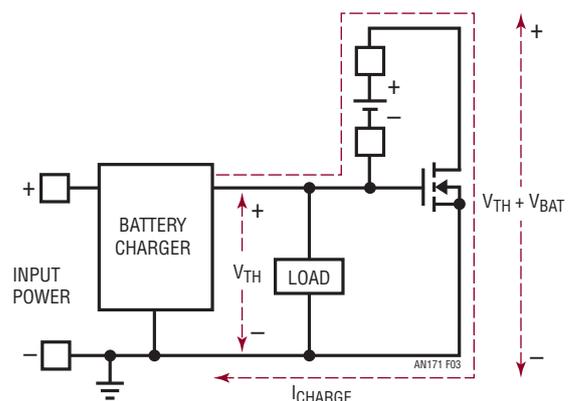


図3. バッテリー・チャージャ回路使用時の従来の逆バッテリー保護の失敗

全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

# アプリケーション・ノート171

負荷とチャージャは逆電圧から絶縁されますが、保護MOSFETが非常に大きな電力を消費します。この条件では、バッテリー・チャージャがバッテリー放電器となります。バッテリー・チャージャから供給される電流をMOSFETに流すのに十分なゲート電圧をバッテリー・チャージャが発生させたとき、この回路は平衡に達します。例えば、強力なMOSFETの $V_{TH}$ が約2Vであり、チャージャが2Vで電流を供給できる場合、バッテリー・チャージャの出力電圧は2Vで安定し、MOSFETのドレイン電圧は $2V + \text{バッテリー電圧}$ になります。MOSFETの消費電力は $I_{CHARGE} \cdot (V_{TH} + V_{BAT})$ になり、MOSFETの温度は上昇し、プリント基板に熱を逃がします。PMOSバージョンの回路にも同じ問題が発生します。

この手法の2つの代替手段を以下に説明します。それぞれに利点と欠点があります。

## NチャンネルMOSFETを使用した設計

第1の手法では、図4に示すように、NMOSブロッキング・デバイスを使用します。

この回路のアルゴリズムでは、バッテリー電圧がバッテリー・チャージャの出力電圧を超えた場合、ブロッキングMOSFETはディスエーブルされる必要があります。

この回路では、上記のNMOS手法と同じように、チャージャ／負荷とバッテリー端子間の接続の低電位側にMN1が接続されます。ただしこの回路では、トランジスタMP1およびQ1が検出回路を提供し、バッテリーが逆向きに接続された場合にMN1をディスエーブルにします。バッテリーが逆向きに接続されると、MP1のソース電圧は、(チャージャの正の端子に接続される)MP1のゲート電圧より高くなります。その後MP1のドレインは、R1を通してQ1のベースに電流を供給します。Q1はMN1のゲートをグラウンドにシャントし、充電電流がMN1に流入することを防ぎます。R1は逆接続が検出されて

いる間Q1へのベース電流を制御し、R2は通常動作時にQ1のベースへブリードを提供します。R3は、MN1のゲート電圧をグラウンドまで下げる権限をQ1に与えます。R3/R4分圧器は、逆バッテリーがホット・プラグ挿入されている間MN1のゲート電圧が大きく低下しないように、MN1のゲート電圧を制限します。最も厳しい条件は、逆バッテリーが接続されたときにバッテリー・チャージャが既にアクティブになっており、一定の電圧レベルが発生している場合です。この場合は、MN1をできるだけ素早くオフにして、大きな電力が消費される時間を制限する必要があります。R3とR4を使用したこの特定の回路バージョンは、12V鉛蓄電池アプリケーションに最適です。1セルおよび2セルのリチウムイオン・バッテリー製品などの低電圧アプリケーションでは、R4を取り除いてもかまいません。コンデンサC1は、逆バッテリーが接続されている間MN1のゲート電圧を引き下げる、超高速チャージ・ポンプを提供します。C1は、逆バッテリーが接続されたときにチャージャが既にイネーブルになっている、最も厳しい条件で特に効果的です。

この回路の欠点は、部品の追加が必要なことと、R3/R4分圧器がバッテリー上に連続的な小さい負荷を発生させることです。

これらの部品のほとんどは非常に小型です。MP1とQ1はパワー・デバイスではなく、通常はSOT23-3、SC70-3、または更に小さなパッケージで供給されます。MN1はパス・デバイスなので、非常に高い伝導性が必要ですが、物理的に大きなサイズである必要はありません。MN1は、ゲートに高い電圧がかかることで広い三極管領域で動作するエンハンスメント形のため、中程度の伝導性のデバイスでも消費電力は低く抑えられます。例えば、 $100m\Omega$ 未満のトランジスタも小型のSOT23-3パッケージに収容されています。

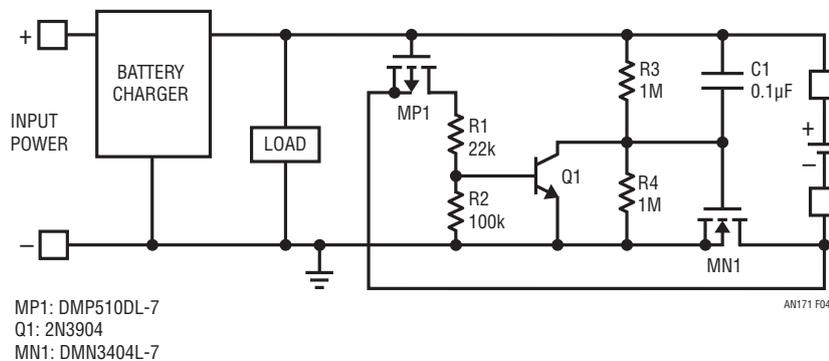


図4. 可能な逆バッテリー保護回路

ただし、小さなパス・トランジスタの欠点は、バッテリー・チャージャに直列に追加のインピーダンスが発生し、定電圧充電フェーズで充電にかかることです。例えば、バッテリーとそのケーブル配線に  $100\text{m}\Omega$  の等価直列抵抗があり、 $100\text{m}\Omega$  のブロッキング・トランジスタを使用している場合、定電圧充電フェーズでの充電時間は2倍になります。

MP1とQ1による検出／無効化回路は、特に高速にMN1をディスエーブルにする必要はありません。逆バッテリーが接続されている間、MN1には大きな消費電力が発生しますが、ターンオフ回路がMN1を「最終的に」遮断できれば問題ありません。MN1の温度がデバイスの損傷を招くほど上昇する前に、MN1を遮断する必要があります。遮断時間は、数10マイクロ秒あれば十分です。他方、逆バッテリーがチャージャと負荷の電圧を負電圧に引き下げる前に、MN1をディスエーブルにすることは非常に重要なため、C1が必要になります。基本的に、この回路にはACとDCの両方の無効化パスがあります。

この回路は鉛蓄電池とLTC4015バッテリー・チャージャを使用してテストされています。図5に、逆バッテリーがホット・プラグ挿入されたときにバッテリー・チャージャがオフの場合のテスト結果を示します。逆電圧はチャージャと負荷に伝わっていません。

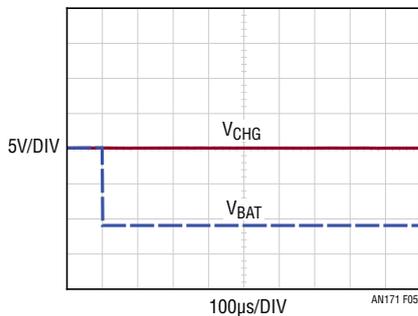


図5. チャージャがオフのNMOS保護回路

MN1にはバッテリー電圧に等しい $V_{DS}$ 定格とバッテリー電圧の2分の1の $V_{GS}$ 定格が必要なことに注意してください。MP1にはバッテリー電圧に等しい $V_{DS}$ 定格と $V_{GS}$ 定格が必要です。

図6は、逆バッテリーがホット・プラグ挿入されたときにチャージャが動作している、より厳しい状況を示しています。検出／保護回路が逆接続を切断し、チャージャが定電圧レベルに安全に戻れるようにするまで、チャージャ側の電圧は逆接続によって引き下げられます。動特性はアプリケーションによって異なり、バッテリー・チャージャの容量がテスト結果に大きな影響を与えます。このテストでは、バッテリー・チャージャは、Q値の高いセラミック・コンデンサとQ値の低いポリマー・コンデンサの両方を備えています。

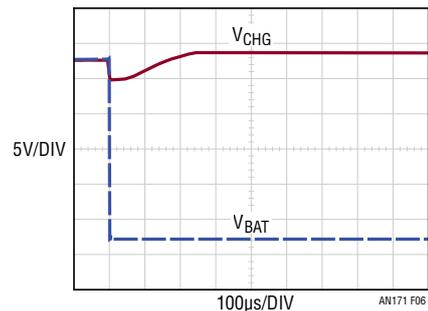


図6. チャージャが動作中のNMOS保護回路

通常の順方向のバッテリーをホット・プラグ挿入したときの性能が向上するように、バッテリー・チャージャにはアルミポリマー・コンデンサとアルミ電解コンデンサを推奨します。純セラミック・コンデンサには極端な非直線性があり、電圧が0Vから定格電圧まで上昇する間に、これらのコンデンサの容量は80%も低下します。このため、ホット・プラグ挿入時に非常に大きなオーバーシュートが発生します。この非直線性により、低い電圧では大きな電流が流れ、電圧の上昇と共に容量が急速に低下します。この致命的な組み合わせの結果、非常に高電圧のオーバーシュートが発生します。経験的に言って、セラミック・コンデンサと、Q値の低い、電圧に対して安定したアルミ・コンデンサまたはタンタル・コンデンサの組み合わせが最も堅牢なようです。

# アプリケーション・ノート 171

## PチャンネルMOSFETを使用した設計

図7に、保護デバイスとしてPMOSトランジスタを使用する第2の手法を示します。

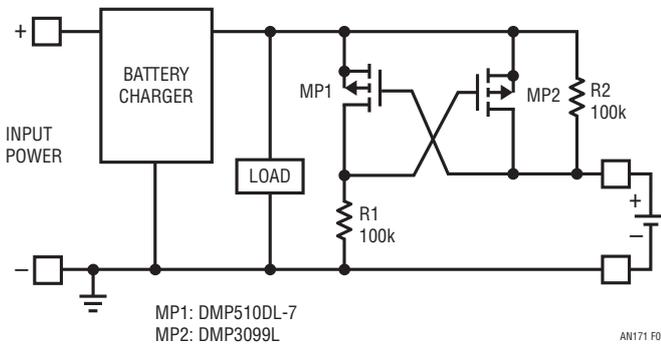


図7. PMOSトランジスタ・パス素子バージョン

この回路では、MP1が逆バッテリー検出デバイスで、MP2が逆接続ブロッキング・デバイスです。正のバッテリー端子の電圧は、MP1のソース/ゲート電圧によってバッテリー・チャージャの出力電圧と比較されます。バッテリー・チャージャ端子の電圧がバッテリーの電圧より高い場合、MP1は主パス・デバイスMP2をディスエーブルにします。したがって、バッテリー電圧がグラウンドを下回った場合、検出デバイスMP1は、MP2のゲートをソースにジャミングすることにより、パス・デバイスMP2をオフにします。MP1は、バッテリー・チャージャがオンで充電電圧を生成しているか、0Vでオフになっているかを問わず、このサービスを提供します。

この回路には、PMOSブロッキング・トランジスタMP2がチャージャ回路と負荷に負の電圧を伝える権限を持たないという優れた利点があります。図8は、これをより明確に示しています。

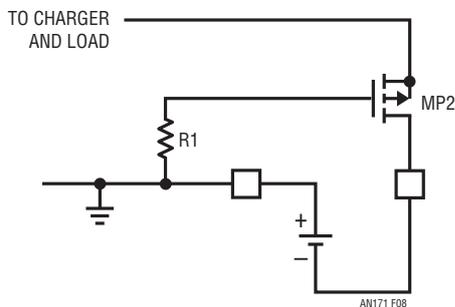


図8. カスコード効果の図

MP2のゲートの達成可能な最小電圧は、R1を介した0Vです。MP2のドレインがグラウンドよりかなり低い電圧まで引き下げられても、MP2のソースには電圧低下への大きな圧力は発生しません。ソース電圧がMP2の $V_{TH}$ だけグラウンドより高い電圧まで下がると、MP2はそれ自体をデバイアスし、伝導性が低下します。ソース電圧がグラウンドに近づくほど、MP2は強くデバイアスされます。この特性と簡素なトポロジにより、この手法は既に説明したNMOS手法より魅力的に思われます。しかし、この手法には、NMOSを使用する手法に比べて導電率が低く、PMOSトランジスタのコストが高いという欠点があります。

たしかにPMOS回路はNMOS回路より簡素ですが、もう1つの大きな欠点があります。PMOS回路は常に逆電圧に対する保護を提供しますが、この回路は常にバッテリーに接続されるとは限りません。図に示すようにゲートがクロス・カップリングされるため、この回路が形成するラッチ・メモリ素子が誤った状態を選択する可能性があります。実現することは難しいですが、例えばチャージャが12Vの電圧を発生し、バッテリーがそれより低い8Vの電圧で接続されて回路が遮断される、という条件が存在します。この場合、MP1のソース/ゲート電圧は+4Vになり、MP1を強化し、MP2をディスエーブルにします。この状況を図9に示します。各ノード上に安定電圧を示します。

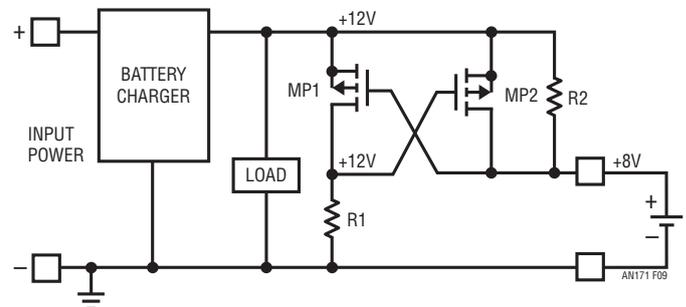


図9. 機能停止状態のPMOS保護回路の図

この条件を実現するには、バッテリー電圧が印加されたときにチャージャがイネーブルになっている必要があります。チャージャがイネーブルになる前にバッテリー電圧が印加されると、バッテリーによってMP1のゲート電圧が引き上げられ、MP1は完全にディスエーブルになります。チャージャがオンになると、チャージャは大電流スラグではなく制御された電流を生成するため、MP1がオンになってMP2がオフになる機会は減ります。

それに対して、バッテリーが接続される前にチャージャがイネーブルになっていた場合は、MP1のゲート電圧は、ブリード抵抗R2によって引き上げられたバッテリー・チャージャの出力電圧に追従します。バッテリーが接続されない状態では、MP1がオンになってMP2をディスエーブルにすることはありません。

この問題は、チャージャが既に動作していて、そこにバッテリーが接続された場合に発生します。この場合、チャージャの出力電圧とバッテリー端子の電圧の間に即座に差が生じ、バッテリー電圧がチャージャのコンデンサに強制して電荷を吸収させるので、MP1はMP2をディスエーブルにしようとします。MP2はチャージャのコンデンサから電荷を得ようとし、MP1はMP2をディスエーブルにしようとするので、それらの間で競合状態が発生します。

この回路も、鉛蓄電池とLTC4015バッテリー・チャージャを使用してテストされています。既にイネーブルになっているバッテリー・チャージャに、負荷の大きい6V電源をバッテリーのエミュレータとして接続すると、「遮断」状態をトリガしませんでした。網羅的なテストは行っていないため、重要なアプリケーションではより徹底的なテストを実施する必要があります。回路がラッチオフした場合でも、バッテリー・チャージャをディスエーブルにして再びイネーブルにすると、常に再接続が行われます。

障害状態のデモを実行するには、回路を人為的に操作して、R1の上側からバッテリー・チャージャの出力への一時的な接続を行います。ただしこの回路は、接続する可能性の方が接続しない可能性よりもかなり高いと考えられています。接続の失敗が問題になる場合は、回路にデバイスを追加し

てバッテリー・チャージャをディスエーブルにすることが可能です。図12のより完全な回路は、その一例を示しています。

図10に、チャージャがディスエーブルのPMOS保護回路のテスト結果を示します。

バッテリー・チャージャと負荷に負の電圧が伝わっていないことに注意してください。

図11は、この回路について、逆バッテリーがホット・プラグ挿入されたときにチャージャが既にイネーブルになっているという厳しい条件での結果を示します。

この結果は、NMOS回路の結果と見分けが付きません。バッテリーが逆向きに接続されると、遮断回路がパス・トランジスタMP2をディスエーブルにする前に、チャージャと負荷の電圧が多少引き下げられます。

PMOSバージョンの回路では、トランジスタMP2は、バッテリー電圧の2倍の $V_{DS}$ （チャージャが1倍、逆バッテリーが1倍）とバッテリー電圧に等しい $V_{GS}$ に耐える必要があります。一方、MP1は、バッテリー電圧に等しい $V_{DS}$ とバッテリー電圧の2倍の $V_{GS}$ に耐える必要があります。残念なことに、MOSFETトランジスタでは定格 $V_{DS}$ が定格 $V_{GS}$ より常に大きくなります。鉛蓄電池アプリケーションに適した、 $V_{GS}$ の許容値が30Vで $V_{DS}$ の許容値が40Vのトランジスタを見つけることが可能です。より高電圧のバッテリーに対応するには、回路にツェナー・ダイオードと電流制限抵抗を追加する必要があります。

図12に、直列接続された2個の鉛蓄電池を扱える回路の例を示します。

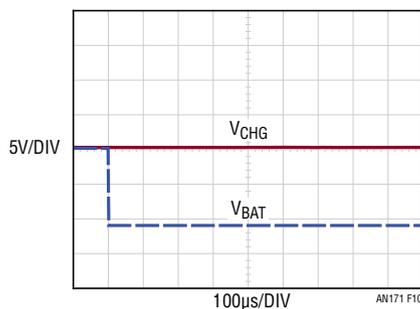


図10. チャージャがオフのPMOS保護回路

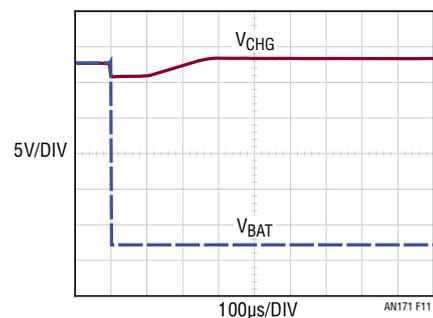


図11. チャージャが動作中のPMOS保護回路

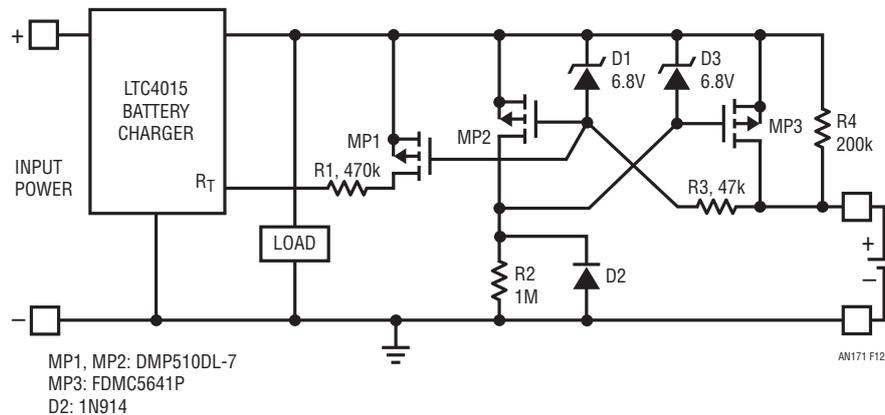


図12. 高電圧逆バッテリー保護

D1、D3、およびR3は、MP2とMP3のゲートを高電圧から保護します。D2は、逆バッテリーがホット・プラグ挿入されたときに、MP3のゲート電圧(とそれに伴うバッテリー・チャージャの出力電圧)がグラウンドより低くなるのを防ぎます。MP1とR1は、回路に逆バッテリーが接続されたとき、または誤った遮断ラッチ状態になったときにそれを検出し、LTC4015のミッシングR<sub>T</sub>機能を利用してバッテリー・チャージャをディスエーブルにします。

## まとめ

バッテリー・チャージャを内蔵したアプリケーション用に、逆電圧保護回路を開発することが可能です。いくつかの回路を開発し、簡略版のテストを実行して有望な結果を得ることができました。逆バッテリーの問題に万能の解決策はありませんが、この資料で説明した手法は、簡素で低コストなソリューションを実現するためのヒントを提供します。