

このドキュメントの和文版および英文にて、図の誤りがありましたので訂正いたします。  
この正誤表は、2017年2月3日現在、アナログ・デバイセズ株式会社で確認した差分を記したものです。

正誤表作成年月日：2017年2月3日

ドキュメント名：AN-960

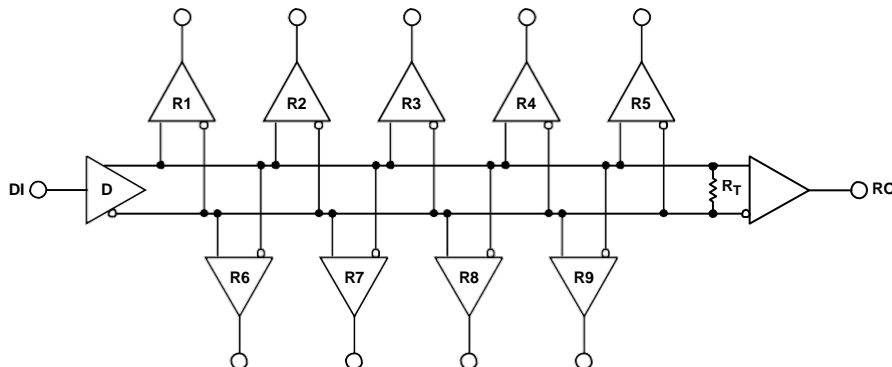
対象となる資料のリビジョン(Rev)：日本語版 Rev.0、英語版 Rev.0

訂正箇所：

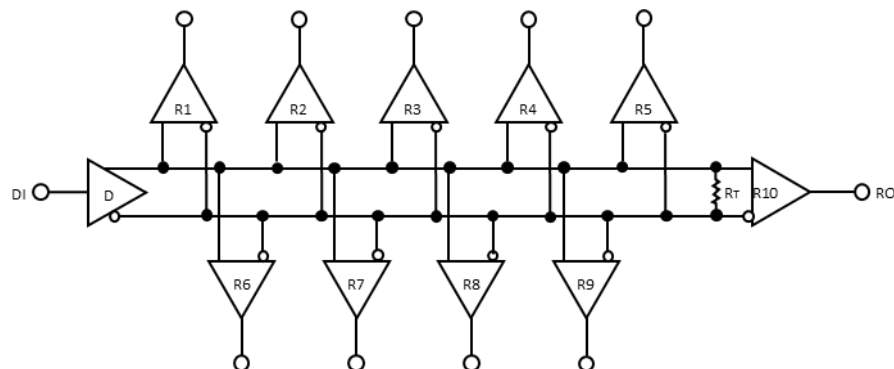
P.3 図2 代表的な RS-422 インターフェース回路 (英語版 P.3 Figure 2)

R6~R9 の負入力への接続が誤っております。

<誤>



<正>



**アナログ・デバイセズ株式会社**

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹  
 芝サウスタワービル  
 電話 03 (5402) 8200  
 大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大  
 阪 MT ビル 2 号  
 電話 06 (6350) 6868

### RS-485/RS-422 回路の実装ガイド

著者: Hein Marais

#### はじめに

工業用アプリケーションと計装アプリケーション(I&I)では、しばしば複数のシステム間で非常に長い距離のデータ伝送が必要になります。RS-485 バス規格は、I&I アプリケーションで最も広範囲に採用されている物理層バス・デザインの1つです。RS-485 の I&I 通信アプリケーションでの使用を最適にしている主要な機能を次に示します。

- 長距離回線—最大 4000 フィート。
- 1 対のツイスト・ケーブルで双方向通信が可能。
- 差動伝送によるノイズ耐性の強化とノイズ放出の削減。
- 複数のドライバとレシーバを同じバスに接続可能。
- 広い同相モード・レンジにより、ドライバとレシーバ間のグラウンド電位差を許容。
- TIA/EIA-485-A により、最大 10 Mbps のデータ・レートが可能。TIA/EIA-485-A 仕様を満たすデバイスは、レンジ全体で動作する必要がなく、10 Mbps に制限されない。

このアプリケーション・ノートでは、工業用環境での RS-485/RS-422 の実装について説明します。RS-485/RS-422 のアプリケーションとしては、プロセス制御回路、産業オートメーション、リモート端末、ビル・オートメーション(暖房、換気、空調(HVAC)など)、セキュリティ・システム、モーター・コントロール、モーション・コントロールなどがあります。

通信業界で最も広範囲に採用されている伝送線規格である TIA/EIA-485-A は、RS-485 インターフェースの物理層を規定し、通常、Profibus、Interbus、Modbus、BACnet のような高レベルの protocols と組み合わせて使用されています。このため、比較的長い距離での強固なデータ送信が可能です。RS-422 物理層は TIA/EIA-422-B で規定されています。TIA/EIA-485-A 規格は TIA/EIA-422-B の規定内容と同じであるため、TIA/EIA-485-A 規格でドライバとレシーバの規定に使用されている値は、両規格を満たすように定めてあります。

#### 差動データ伝送を使用する理由

RS-485 が長い距離で通信できる主な理由は、差動すなわち平衡回線を使用していることです。通信チャンネルは、情報を交換するために専用の 1 対の信号ラインを必要とします。一方のライン上の電圧は、他方のライン上の電圧と等しく、電圧は逆極性です。

TIA/EIA-485-A では、この差動対としてライン A とライン B の 2 本を規定しています。ロジック・ハイがトランスミッタ入力を受信された場合(DI = 1)、ドライバ出力でライン A はライン B より正側になります( $V_{OA} > V_{OB}$ )。ロジック・ローがトランスミッタ入力を受信された場合は(DI = 0)、トランスミッタはライン B をライン A より正側にします( $V_{OB} > V_{OA}$ )。図 1 を参照してください。

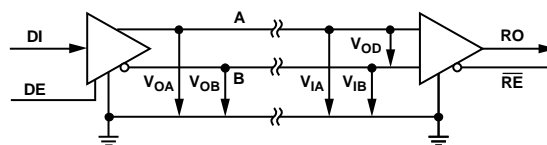


図 1. 差動トランスミッタとレシーバ

レシーバ入力でライン A がライン B より正側である場合( $V_{IA} - V_{IB} > 200 \text{ mV}$ )、レシーバ出力はロジック・ハイになります( $RO = 1$ )。レシーバ入力でライン B がライン A より正側にある場合( $V_{IB} - V_{IA} > 200 \text{ mV}$ )、レシーバ出力はロジック・ローになります( $RO = 0$ )。

図 1 に、差動出力のドライバと差動入力のレシーバから構成される差動シグナリング・インターフェース回路を示します。システムに混入するノイズは両信号とも等しいため、この回路のノイズ性能は向上します。一方の信号は他方と反対極性の信号を出力するため、電磁界が互いに相殺されます。このために、システムの電磁干渉(EMI)が小さくなります。

## 目次

はじめに.....	1	フェイルセーフ・バイアス機能.....	6
差動データ伝送を使用する理由.....	1	レシーバの差動入力スレッショールド電圧.....	6
RS-485 または RS-422 の選択.....	3	オープン時のフェイルセーフ.....	6
RS-422.....	3	真のフェイルセーフ・レシーバ.....	7
RS-485 とユニット・ロードの概念.....	3	アイソレーション.....	8
半二重 RS-485.....	4	過渡過電圧ストレスの保護.....	9
全二重 RS-485.....	4	参考文献.....	9
終端.....	5		
無終端.....	5		
並列終端.....	5		
AC 終端.....	5		
スタブ長.....	5		
データレートとケーブル長.....	5		

## RS-485 または RS-422 の選択

RS-422 は片方向通信のマルチドロップ規格として規定されており、これは 1 個のドライバと最大 10 個のレシーバを同じバスに接続できることを意味しています。複数のドライバを同じバスに接続する必要がある場合には、RS-485 の使用が推奨されます。RS-485 はマルチポイント規格として規定されており、これは、最大 32 個のトランシーバを同じバスに接続できることを意味しています。

図 2 に、代表的な RS-422 インターフェース回路を示します。RS-485 回路は同じように見えますが、主な違いはバス・アーキテクチャにあります。図 3 に、代表的な RS-485 アプリケーション回路を示します。

## RS-422

RS-422 規格では、最大 10 Mbps のデータ・レートと最大 4000 フीートのライン長を規定しています。1 個のドライバが、最大 10 個のレシーバを接続した伝送線を駆動することができます。同相モード電圧( $V_{CM}$ )は、信号グラウンドを基準とした A ピンと B ピンの平均電圧として定義されます( $V_{CM} = (V_{IA} + V_{IB})/2$ )。RS-422 レシーバは、 $\pm 7$  V の同相モード電圧( $V_{CM}$ )を許容します。10 個のすべてのレシーバがバスに接続された場合、最大負荷状態になります。RS-422 レシーバの入力インピーダンスは、4 k $\Omega$  以上である必要があります。

## RS-485 とユニット・ロードの概念

RS-485 レシーバの入力インピーダンスは、12 k $\Omega$  以上と規定されています。このインピーダンスは、1 ユニット・ロード(UL)を持つものとして定義されています。RS-485 仕様では、最大 32 UL に耐える能力を規定しています。

RS-485 レシーバによっては、 $1/4$  UL または  $1/8$  UL を持つように規定されたものもあります。 $1/4$  UL を持つように規定されたレシーバは、レシーバに対するバスの負荷は標準 UL の  $1/4$  であることを意味します。したがって、これらのレシーバを 4 倍も多くバスに接続できることになります( $4 \times 32 = 128$  ノード)。

同様に  $1/8$  UL を持つように規定されたレシーバは、レシーバに対するバスの負荷は標準 UL の  $1/8$  であることを意味します。したがって、これらのレシーバを 8 倍も多くバスに接続できることになります( $8 \times 32 = 256$  ノード)。UL とレシーバの入力インピーダンスの詳細については、表 1 を参照してください。

多くの RS-485 トランシーバの特性は、RS-422 と同じです。RS-485 の同相モード電圧範囲は  $-7$  V  $\sim$   $+12$  V に拡張されています。RS-485 トランシーバは、スリーステート状態(バスから切り離し)でこの同相モード電圧範囲を許容する必要があります。

RS-485 システムは、特定のノードが送信していないとき、伝送線から切り離すことができるドライバを持つ必要があります。RS-485 トランシーバの DE (RTS) ピンは、DE (DE = 1) にロジック・ハイが入力されたとき、ドライバをイネーブルします。DE ピンをロー・レベル(DE = 0)にすると、ドライバはスリーステート状態になります。これにより、実質的にドライバはバスから切り離されるので、他のノードが同じツイストペア・ケーブルを使って送信できるようになります。

また、RS-485 トランシーバは、レシーバをイネーブル/ディスエーブルする  $\overline{RE}$  ピンも持っています。DE ピンと  $\overline{RE}$  ピンを組み合わせて使うと、RS-485 トランシーバによっては低消費電力のシャットダウン・モードにすることができるものもあります。この機能は、バッテリー駆動のアプリケーションで重要です。

表 1. UL レシーバの入力インピーダンス

Unit Load	No. of Nodes	Min. Receiver Input Impedance
1	32	12 k $\Omega$
$1/2$	64	24 k $\Omega$
$1/4$	128	48 k $\Omega$
$1/8$	256	96 k $\Omega$

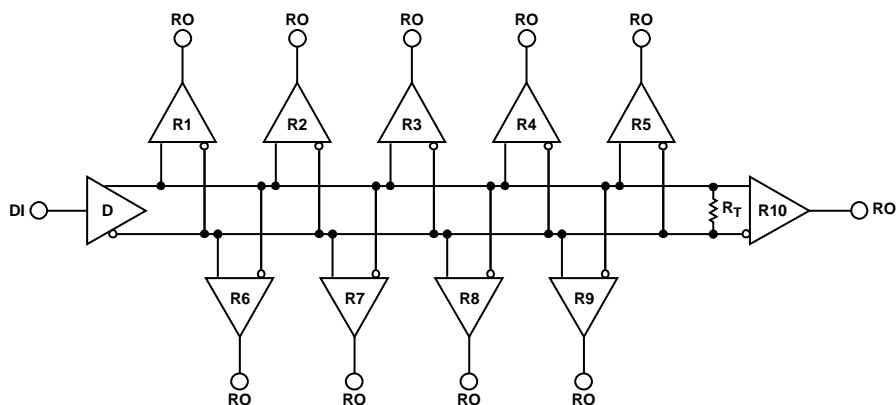


図 2. 代表的な RS-422 インターフェース回路

07395-002

半二重 RS-485

半二重 RS-485 回路は、同じ信号パス上に複数のドライバとレシーバを持ちます。これが、同時に 1 個だけのドライバがデータを送信できるようにするドライバ/レシーバ・イネーブル・ピンを RS-485 トランシーバが持たなければならない理由です。半二重バス構成については、図 3 を参照してください。この構成は、マルチポイント構成で接続された 2 線式 RS-485 回路とも呼ばれ、双方向でのデータ伝送が可能ですが、同時には一方向だけです。

全二重 RS-485

図 4 に、全二重バス構成で接続された RS-485 バスの例を示します。この構成は、マルチポイント・マスター/スレーブ構成で接続された 4 線式 RS-485 回路とも呼ばれます。全二重 RS-485 では、マスター・ノードとスレーブ・ノードとの間で双方向の同時通信が可能です。

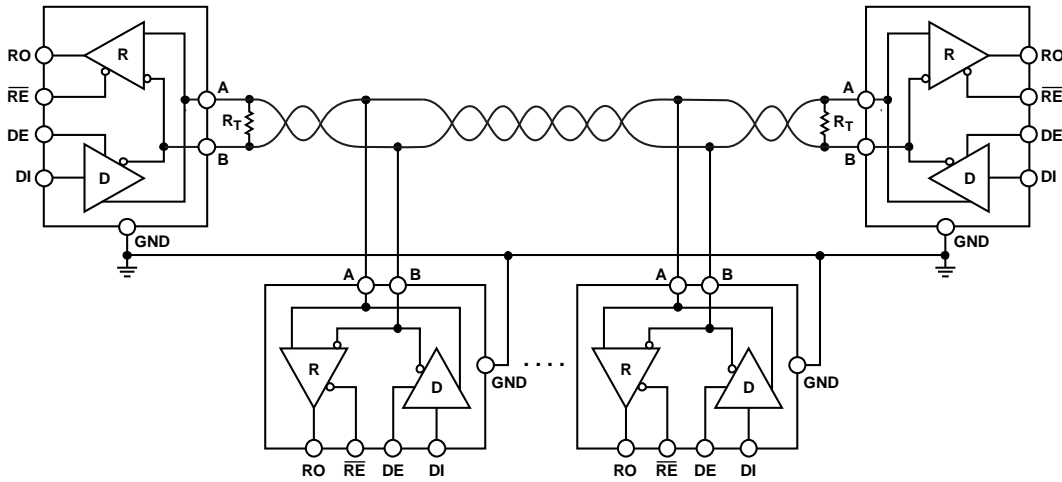


図 3.半二重 RS-485 バス構成

07395-003

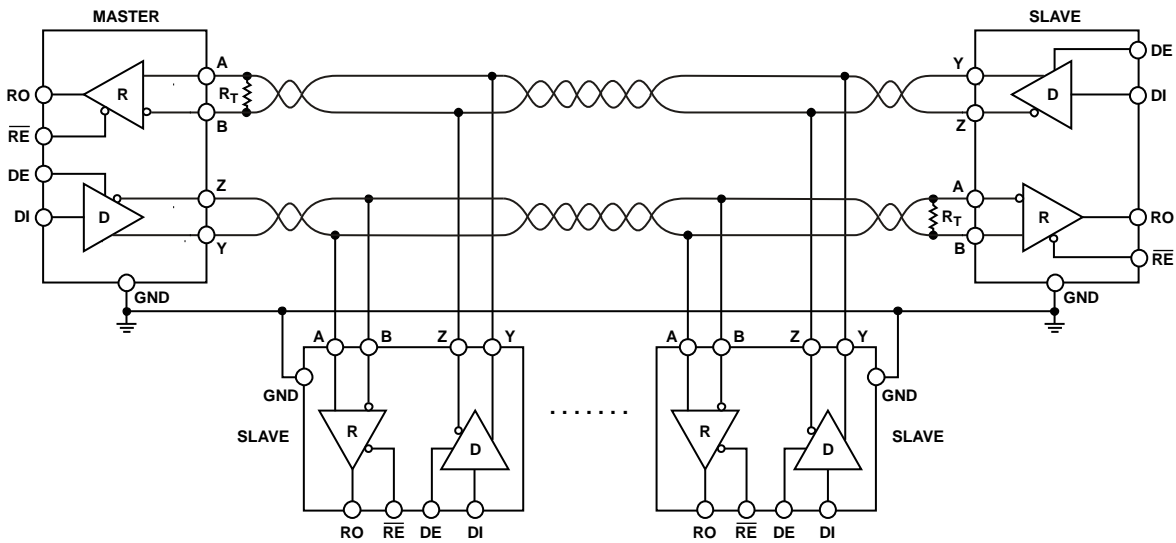


図 4.全二重 RS-485 バス構成

07395-004

**終端**

伝送線には 2 本の線があり、その内 1 本はドライバからレシーバへ電流を流し、もう 1 本はドライバへ戻るリターン・パスを提供します。RS-485 回線は、終端とグラウンド・リターン・パスを共用する 2 本の信号線を持つという点でやや複雑ですが、伝送線の基本原理は同じです。

信頼度の高い RS-485 通信と RS-422 通信を実現するためには、伝送線内での反射をできるだけ小さくすることが重要です。これは、正しいケーブル終端を行った場合にのみ可能です。

反射は、信号の変化時と直後に発生します。長いラインでは、反射はレシーバがロジック・レベルの判定を誤るほど長く続くことがあります。短いラインでは、反射はすぐ発生するので、受信ロジック・レベルに影響を与えません。

RS-422 アプリケーションでは、バス上にドライバが 1 個しか存在しないため、終端を行う場合には、最後のレシーバの近くのケーブル端に接続する必要があります。RS-485 アプリケーションでは、マスター・ノードとマスターから最も遠いスレーブ・ノードに終端が必要です。表 2 に、各終端技術の比較を示します。

**無終端**

信号がライン上をレシーバまで伝搬するために要する時間により、そのラインを伝送線と見なすか否かが決定されます。長い線の伝搬時間が大きくなり、短い線の伝搬時間は小さくなります。伝搬時間がデータ・ビットの継続時間より小さい場合、信号品質への影響は小さくなります。信号の立ち上がり時間がケーブルの伝搬遅延の 4 倍を超える場合、ケーブルは伝送線と見なされません。

**並列終端**

2 個以上のドライバが 1 対の線を共用する場合、回線の各端子にケーブルの特性インピーダンスと等しい終端抵抗を接続します。接続されているノード数に関係なく、回路内に 2 個を超える終端抵抗を接続しないようにする必要があります。

半二重構成では、ケーブルの両端を終端する必要があります(図 3 参照)。全二重構成では、マスター・レシーバと最も遠端にあるスレーブ・レシーバを終端する必要があります。

**AC 終端**

AC 終端は、アイドル回線の消費電力とリンギング電圧を抑えるときに使われます。ただし、ケーブル長とビット・レートが小さくなる悪影響があります。抵抗とコンデンサをバスに直列に (A と B の間)接続することができます(図 5 参照)。コンデンサ C<sub>T</sub>は次式を使って選択します。

$$C_T (\text{pF}) > \frac{2(\text{One-Way Cable Delay}(\text{ps}))}{\text{Characteristic Impedance} (\Omega)}$$

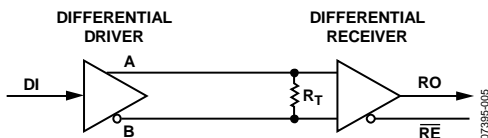


図 5. 並列終端

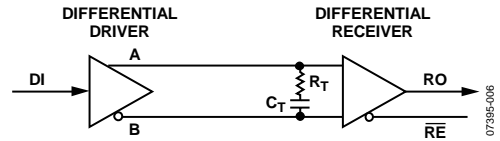


図 6.AC 終端

表 2.終端の長所と短所

Termination	Advantages	Disadvantages
None	Simple, low power	Suitable only for short links with slow drivers
Parallel	Simple	High power
AC	Low power	Suitable only for low bit rates and short links

**スタブ長**

スタブ長は、ビット周期の逆数に等しい周波数の波長の 1/4 より大幅に短い必要があります。

**データレートとケーブル長**

高いデータ・レートを使用する場合、アプリケーションは短いケーブルに限定されます。データ・レートが低い場合には、長いケーブルを使うことができます。ケーブルの DC 抵抗により、データ・レートが低いアプリケーションのケーブル長が制限されます。これは、ケーブルの電圧降下が大きくなったとき、ノイズ・マージンを大きくする必要があるので、ケーブルの AC 効果により信号品質が制限され、高いデータ・レートを使用する場合ケーブル長が短く制限されます。

データ・レートとケーブル長の組み合わせ例では、RS-422 に対して 4000 フィートでの 90 kbps から 15 フィートでの 10 Mbps まで変化します。

図 7 は、ケーブル長対データレートの控え目なガイドとして使うことができます。

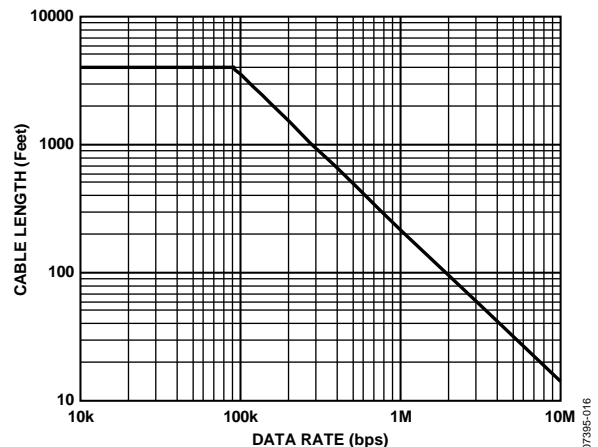


図 7.ケーブル長対データレート

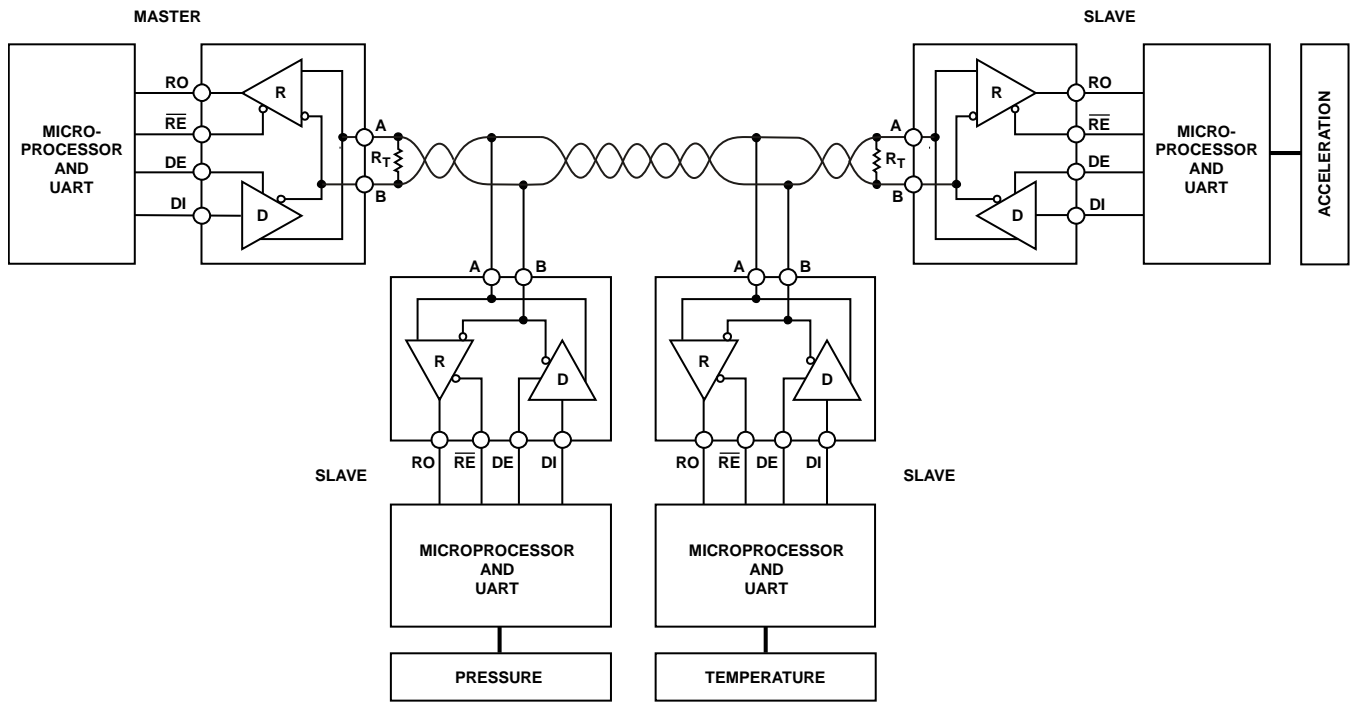


図 8.回路のフェイルセーフ・バイアス機能がないマスタ/スレーブ RS-485 回路

**フェイルセーフ・バイアス機能**

図 8 に、フェイルセーフ・バイアス機能がないマスタ/スレーブ RS-485 回路の構成を示します。非同期データ伝送は一般にこれらのアプリケーションで採用されます。スタート・ビットは、ビット・シーケンスの開始を表示し、ハイからローへ変化したときに検出されます。8 ビットのデータとパリティ・ビットがスタート・ビットの後ろに続きます。1 または 2 ビット長のストップ・ビットがこのビット・シーケンスの後ろに続きます。次のスタート・ビットにより、次のビット・シーケンスが開始されます。最後の文字が送信されたとき、ラインは次のスタート・ビットまでハイ・レベルを維持する必要があります。マルチポイント・アプリケーションで、バスに接続された複数のトランシーバが同時に受信モードにある場合、これにより問題が生じます。これはバス・アイドル状態と呼ばれ、この場合バスの差動電圧( $V_{OA} - V_{OB}$ )は 0 V になります。この状態では、レシーバ出力(RO)は RS-485 規格での不定になるため、レシーバ出力はランダム・データになってしまいます。このデータが UART に接続されるため、システムの誤動作が発生してしまいます。

**レシーバの差動入力カスレッシュヨールド電圧**

レシーバの差動入力カスレッシュヨールド電圧( $V_{TH}$ )とは、レシーバ入力電圧がこの電圧になったときレシーバ出力の変化(ローからハイまたはハイからロー)が保証される電圧と定義されます。一般的な RS-485 トランシーバの差動入力カスレッシュヨールド電圧は  $\pm 200$  mV です。この意味するところは、差動入力に  $200$  mV ( $V_{IA} - V_{IB} \geq 200$  mV)以上のとき、レシーバ出力はハイ・レベル (RO = 1)になることが保証され、さらに、差動入力に  $-200$  mV ( $V_{IA} - V_{IB} < -200$  mV)以下のとき、レシーバ出力がロー・レベル (RO = 0)になることが保証されることです。レシーバの真値表については、表 3 を参照してください。

表 3.差動レシーバの真値表

RE	A - B (Inputs)	RO
0	$\geq +200$ mV	1
0	$\leq -200$ mV	0
0	$-200$ mV $\leq$ (A - B) $\leq$ $+200$ mV	X
1	X	High-Z

**オープン時のフェイルセーフ**

バス・アイドル状態では、バスを駆動するデバイスは存在しません。レシーバ出力は不定です。このために、UART でランダム・データが受信されて、疑似スタート・ビット、疑似割込み、フレーム・エラーが発生してしまふことがあります。

この問題は、バスの 1 箇所にはプルアップ抵抗とプルダウン抵抗の組み合わせを接続することにより解決することができます。図 9 に、バイアス抵抗回路を示します。R1 と R2 の計算例を次に示します( $R_T = 120 \Omega$  の場合):

$$R_1 = R_2 = R V_{IA} - V_{IB} \geq 200 \text{ mV} / (V_{IA} - V_{IB} = R_T \frac{V_{CC}}{2R + R_T}) = 200$$

mV

$V_{CC} = 5$  V の場合は  $R = 1440 \Omega$

$V_{CC} = 3$  V の場合は  $R = 960 \Omega$

R の小さい方の値を使用すると ( $V_{IA} - V_{IB} > 200$  mV)、システム内のノイズ・マージンが大きくなります。バス状態と差動入力電圧のグラフについては、図 10 を参照してください。

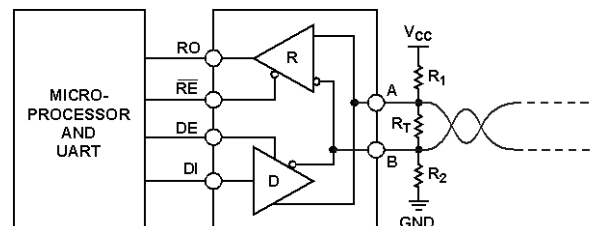


図 9.フェイルセーフ・バイアス回路

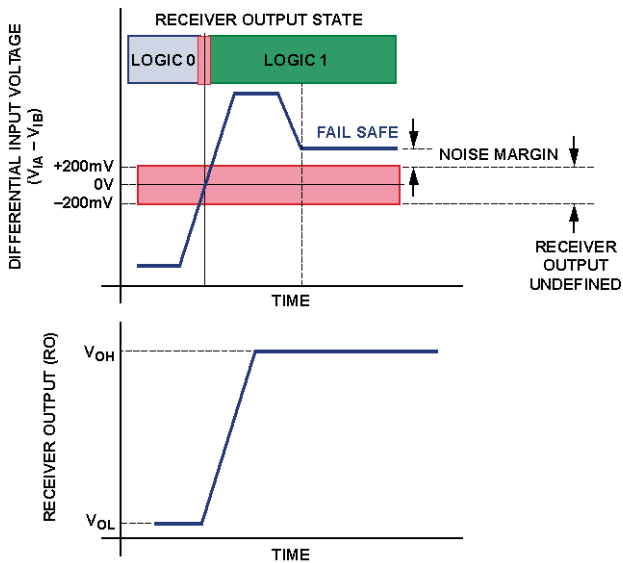


図 10. 差動入力電圧とレシーバ出力状態

バス・アイドル状態では、 $V_{IA} - V_{IB} = 0$  であるため  $-30\text{ mV}$  より大きくなり、レシーバ出力がハイ・レベル ( $RO = 1$ ) になります。これは、バスに接続されたすべてのトランシーバが真のフェイルセーフ機能を持つ場合、レシーバ出力の値は常に定まることを意味しています。バス状態と差動入力電圧のグラフについては、図 12 を参照してください。

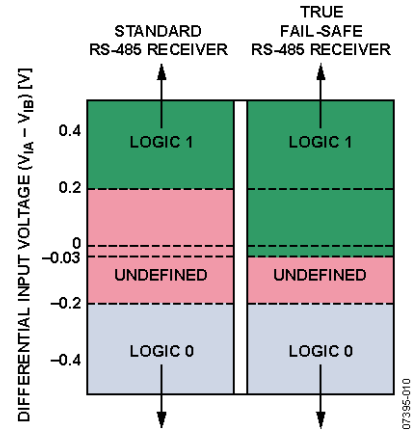


図 11. 入力スレッショルド電圧

**真のフェイルセーフ・レシーバ**

新世代の RS-485 トランシーバでは、真のフェイルセーフ・レシーバ入力を内蔵する機能強化が行われています。これにより、前の例で示したプルアップ/プルダウン抵抗が不要になります。トランシーバが真のフェイルセーフ機能を持つと規定することは、差動入力スレッショルド電圧 ( $V_{TH}$ ) が  $\pm 200\text{ mV}$  から  $-200\text{ mV}$  ~  $-30\text{ mV}$  へ調整されていることを意味します (図 11 参照)。

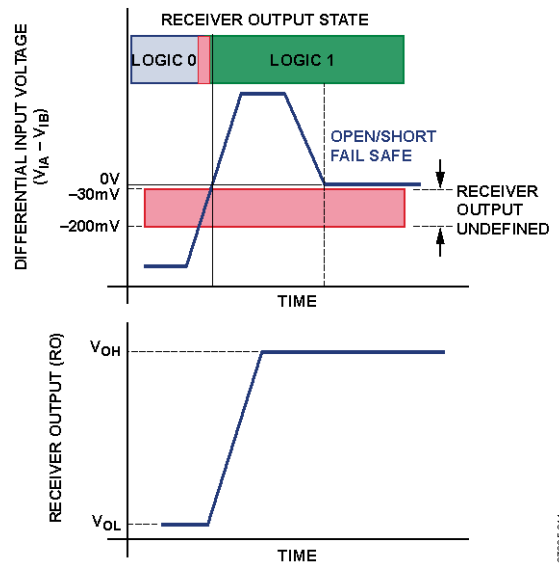


図 12. 差動入力電圧とレシーバ出力状態



## アイソレーション

RS-485 アプリケーションでは長い回線が存在することがあり、このためにバス上の異なるノードのグラウンド電位間に小さい差が発生することがあります。このために、共通接地またはグラウンド線への最小抵抗パスを通してグラウンド電流が流れます。同じ電気システムを使用してすべてのノードの電源を同じ接地へ接続すると、グラウンド接続のノイズは小さくなります。ただし、モーター、スイッチ、その他の電気ノイズの多い装置により、依然グラウンド・ノイズがシステムへ混入されることに注意する必要があります。

異なる建物内に複数のノードが存在する場合、異なる電源システムが必要になります。このために接地インピーダンスが大きくなり、他のソースからのグラウンド電流が回線のグラウンド線へ流入することが発生しそうです。回線をアイソレーションすると、これらの問題を軽減または解消することができます。システム内の異なるノードでの接地点の電位がトランシーバの同相モード・レンジ内にあることが保証できない場合には、電流アイソレーションが完全なソリューションになります。電流アイソレーションでは情報の流れが許されますが、電流は阻止されます(図 13 参照)。

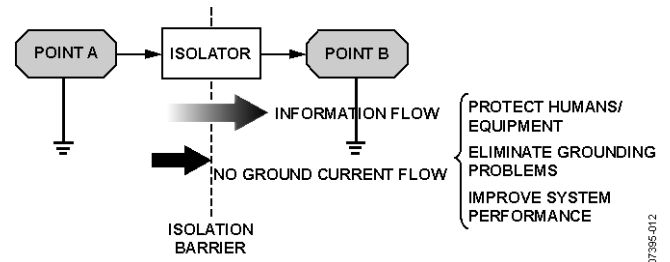


図 13.情報の流れを許容しグラウンド電流を阻止する電流アイソレーション

信号ラインや電源はアイソレーションする必要があります。電源のアイソレーションは、アナログ・デバイゼスの *isoPower*<sup>TM</sup> のようなアイソレーション型 DC-DC 電源を使って、信号のアイソレーションはアナログ・デバイゼスの *iCoupler*<sup>®</sup> 技術を使って、それぞれ実現されます。ADM2485 を使った信号のアイソレーション方法と電源のアイソレーション方法の例を図 14 に示します。

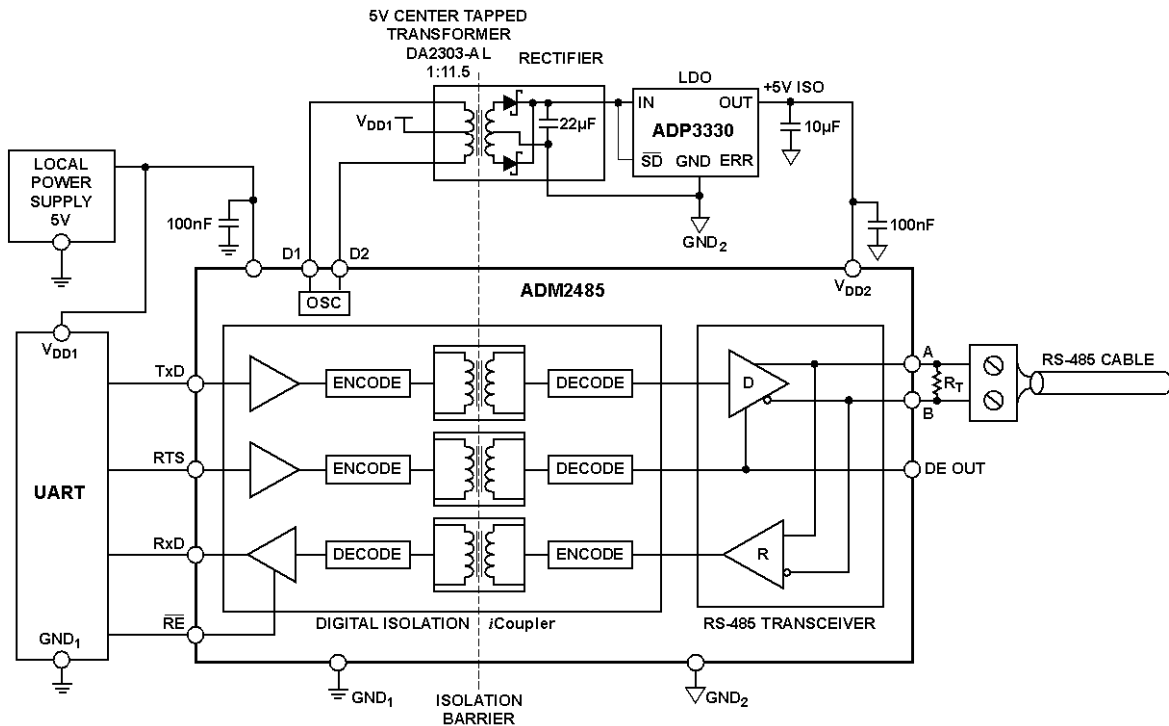


図 14.ADM2485 を使った信号と電源のアイソレーション

## 過渡過電圧ストレスの保護

I&I アプリケーションでは、雷、電源変動、誘導性スイッチング、静電放電から大きな過渡電圧が発生することにより RS-485 トランシーバが損傷を受けることがあります。RS-485 アプリケーションには、次の ESD 保護、EFT 保護、サージ保護の仕様が関係します。

- IEC 61000-4-2 ESD 保護
- IEC 61000-4-4 EFT 保護
- IEC 61000-4-5 サージ保護

アナログ・デバイゼスは、ESD 保護を強化した広範囲な RS-485 デバイスを提供しています。ADM3072E のように部品番号の後ろに文字 E が付いているのは、ESD 保護が強化されていることを表しています。アナログ・デバイゼスの全 RS-485 のポートフォリオについては、<http://www.analog.com/RS485> をご覧ください。

保護のレベルは、TVS ダイオードのような外付けクランプ・デバイスを使うと、さらに強化することができます。TVS ダイオードは、通常、RS-485 トランシーバのようなシリコン・デバイスを過渡電圧から保護するときに使います。保護機能は、PN 接合アバランシェ・ブレークダウンの低インピーダンスにより、電圧スパイクをある制限値にクランプすることにより実現されます。TVS ダイオードは理想的な切断デバイスです。TVS ダイオードは、ブレークダウン電圧より低い電圧で動作している場合、大きな抵抗と容量の並列接続でモデル化することができます。過渡電圧が発生して、サージ電圧が TVS のブレークダウン電圧より大きくなると、TVS の抵抗が小さくなってクランプ電圧を一定に維持します。TVS は、保護対象のデバイスに損傷を与えないレベルにパルスをクランプします。過渡電圧は、瞬時 (< 1 ns) にクランプされるため、保護対象のデバイスへ損傷電流が流れるのを防止します(図 15 参照)。

RS-485 アプリケーションでの TVS の機能は、バス上の電圧を RS-485 トランシーバの同相モード電圧範囲(-7 V~+12 V)にクランプすることです。TVS デバイスによっては、RS-485 アプリケーション向けに特別にデザインされたものもあります。大きな電力の過渡電圧に対しては、抵抗  $R_S$  (10  $\Omega$ ~20  $\Omega$ ) を保護対象デバイスと入力ピンとの間に接続することにより保護機能を強化することができます(図 15 と図 16 参照)。

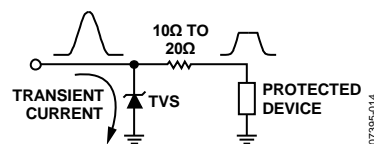


図 15. 過渡電圧サプレッサ

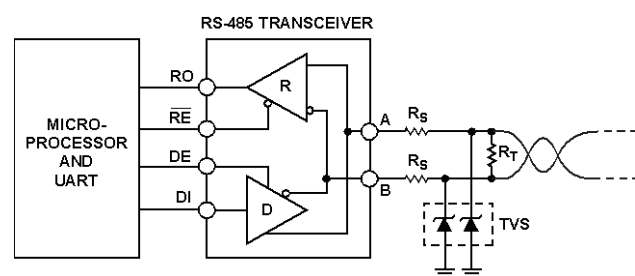


図 16. TVS のアプリケーション回路

## 参考文献

- ANSI/TIA/EIA-485-A-1998: Electrical Characteristics of Generators and Receivers for use in Balanced Digital Multipoint Systems.
- ANSI/TIA/EIA-422-B-1994: Electrical Characteristics of Balanced Voltage Digital Interface Circuits.
- Axelsson, Jay. 1998. Serial Port Complete : Programming and Circuits for RS-232 and RS-485 Links and Networks, Lakeview Research.
- Clark, Sean. 2004. AN-727, iCoupler<sup>®</sup> Isolation in RS-485 Applications Application Note. Analog Devices, Inc. (June).