

オペアンプのコンパレータとしての使用

著者：James Bryant

はじめに

コンパレータは、2つの入力端子（反転と非反転）と、一般にはレールtoレールの出力振幅を備えたデバイスです。オペアンプも同様です。

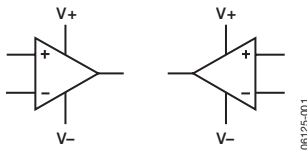


図1

コンパレータには、低オフセット、高ゲイン、高コモンモード除去比という特長があります。オペアンプも同様です。

では、どのような違いがあるのでしょうか。コンパレータのロジック出力は、2つの入力のうち、どちらが高い電位にあるかを示します。コンパレータの出力がTTLまたはCMOS互換である場合（通常はそうになっています）、コンパレータは常にいずれか一方のレール電圧を出力する（または2つの間を短時間で遷移する）ように設計されています。

オペアンプのアナログ出力は、一般に電源レールの近くにはなく、2つの電源レールの間のどこかにあります。オペアンプは、出力から反転入力へ帰還するクロズド・ループ・アプリケーションで使用するように設計されていますが、多くの最新式のオペアンプ出力は、電源レールの近くまでスイングできます。ではオペアンプをコンパレータとして使ってみることはどうでしょうか。

オペアンプには、高ゲイン、低オフセット、高コモンモード除去比という特長があります。コンパレータに比べれば、一般にバイアス電流が小さく、かつ安価です。さらに、オペアンプは2個または4個実装のパッケージで提供されるのが普通です。3個のオペアンプと1個のコンパレータが必要な場合、4個実装のオペアンプを購入して、そのうちの1個を使用せずに別にコンパレータを購入することは無駄なことです。

オペアンプをコンパレータとして使用することは、非常に簡単です。

コンパレータは、デジタル回路を駆動し、たとえオーバードライブされた場合でも高速で動作するように、オープン・ループ・システムとして動作するように設計されています。オペアンプはこのように設計されていません。オペアンプは、クロズド・ループ・システムとして動作するように設計されており、簡単な抵抗負荷またはリアクタンス負荷を駆動し、飽和するまでオーバードライブしないようになっています。

しかし、オペアンプをコンパレータとして使用したくなる理由は数多くあります。以下では、オペアンプをコンパレータとして使用する場合に起こりうる、さまざまな結末の理由と注意事項をまとめます。

オペアンプをコンパレータとして使用する利点

- 利便性
- 経済性
- 低 I_B
- 低 V_{OS}

コンパレータとしてオペアンプを使用することには、技術的な理由、純粋に経済的な理由など、いくつかの理由があります。オペアンプはシングル・デバイスとして製造されますが、デュアルまたはクワッド型として、ワンチップに2個または4個のオペアンプを組み込んで製造されることもあります。これらのデュアルおよびクワッド型は、単独のオペアンプを2個または4個購入するよりも安価であり、占有するボード・スペースが少なくなるためいっそうのコスト削減につながります。コンパレータを追加で購入するよりも、クワッド型に含まれる予備のオペアンプをコンパレータとして使用すると経済的ですが、望ましい設計ではありません。

コンパレータは、クリーンで高速なスイッチング用に設計されるため、多くのオペアンプに比べてDCパラメータが劣っているのが普通です。しかし、低 V_{OS} 、低 I_B 、広いCMRを必要とするアプリケーションの場合には、オペアンプをコンパレータとして使用すると都合がよい場合もあります。高速性が求められる場合には、オペアンプをコンパレータとして使用することはできません。

オペアンプをコンパレータとして使用する欠点

- 速度
- 入力構造が不適切
- ロジック構造が不適切
- 安定性/ヒステリシス

オペアンプをコンパレータとして使用できない理由はいくつかあります。何よりもまず、速度です。そのほかにも、出力レベル、安定性（とヒステリシス）、およびさまざまな入力構造の注意事項があります。以下でさらに詳しく説明します。

REV. 0

アナログ・デバイセズ株式会社

本 社 / 〒105-6891 東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル
 電話03(5402)8200
 大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原3-5-36 新大阪MTビル2号
 電話06(6350)6868

多くのコンパレータはかなり高速であり、きわめて高速なコンパレータも存在します。一部のオペアンプでも同様です。オペアンプをコンパレータとして使用する場合に、速度低下が予想されるのはなぜでしょうか。コンパレータは大きな差動入力電圧で使用するように設計されますが、一般にオペアンプは、入力電圧が負帰還によって最小限に抑えられるクローズド・ループ動作をします。オペアンプがオーバードライブされると（場合によってはわずか数ミリボルトでも）、その段のいくつかは飽和することがあります。このような場合、デバイスが飽和状態を抜け出すのに比較的長い時間を要するため、不飽和の場合に比べてはるかに低速になります。

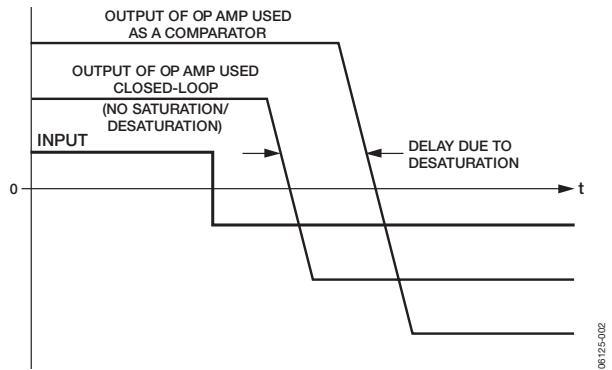


図2

オーバードライブされたオペアンプの脱飽和時間は、その通常の群遅延（信号が入力から出力まで到達するために要する時間）に比べてかなり長くなる可能性が高く、オーバードライブの量に依存するのが普通です。

ほとんどのオペアンプでは、さまざまなレベルのオーバードライブからの回復時間が特性付けられていないため、特定のアプリケーションで予想されるオーバードライブのレベルによる遅延を、実験によって求める必要があります。設計計算で使用する値は、あらゆるテストで現れる最悪値の2倍以上にする必要があります。テストされたサンプルはすべてを表さない可能性があるからです。

専用につくられたコンパレータの出力は、1つまたは複数の特定ロジック・ファミリーを駆動するように設計されます。ロジック・レベルを一致させるために、出力段には別個の電源を使用するのが普通です。

通常、最新式のオペアンプはレールtoレール出力を備えています。その最大正レベルは正電源に近く、最小負レベルは負電源に近くなります（従来の設計では、両方の電源に対して1.5V以上のヘッドルームが必要でした）。

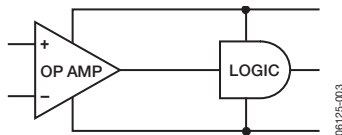


図3

ロジックとオペアンプが同じ電源を共用する場合、レールtoレール・オペアンプは、CMOSとTTLのロジック・ファミリーを正しく駆動できますが、オペアンプとロジックの電源が異なる場合には、その間にインターフェース回路を追加する必要があります。これはオペアンプに $\pm 5V$ 電源を使用し、かつ $+5V$ 電源でロジックも駆動する場合にも必要となることに注意してください。ロジックは $-5V$ が印加された場合、損傷しやすくなるためです。

最も簡単なインターフェース回路はインバータです。インバータはNPNトランジスタで作成できますが、ベース電流を消費することになります。NチャンネルMOSFETトランジスタの方が好都合です。

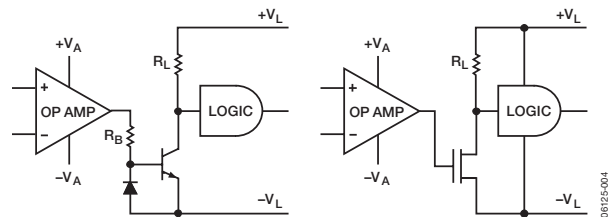


図4

R_B はトランジスタのベース電流を設定し、 R_L はコレクタ/ドレイン電流を設定します。これらの値が小さいほど、インバータは高速になりますが、消費電力は増大します。通常、数 $k\Omega$ の値が使用されます。NチャンネルMOSデバイスでは、ゲート・スレッショルド電圧を低くし（ $< 2V$ ）、ゲート-ソース・ブレークダウン電圧をオペアンプの最大出力電圧より大きくしてください。通常、 $\pm 25V$ で十分です。オペアンプとロジックは、たとえ異なる電源を使用するにしても、お互いに関連付ける必要があります。トランジスタやMOSFETのゲートをターンオンするのに十分な電圧を供給するには、オペアンプの正電源（ $+V_A$ ）は、ロジックの負電源（ $-V_L$ ）に比べて3V以上正であることが必要です。さらに、オペアンプの負電源は、ロジックの負電源に接続されることがありますが、ロジックの負電源から見ると正であってはなりません。もちろん、使用する全デバイスの絶対最大定格には注意する必要があります。

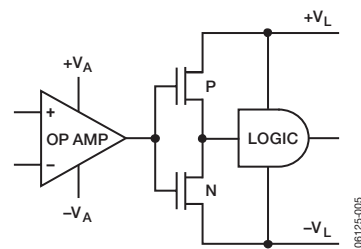


図5

相補MOSインバータは、PチャンネルとNチャンネルのMOSFETで作成できます。このインバータには、スタンバイ電流を消費しないという利点がありますが、2つのデバイスが共に一時的にターンオンされる際には、スイッチング中に大きな電流スパイクが発生します。

この構成では、オペアンプの正電源（ $+V_A$ ）は、ロジックの正電源（ $+V_L$ ）以上であることが必要です。さらに、オペアンプの負電源は、ロジックの負電源以下であることが必要です。

正しいロジック・インターフェース・レベルを保証するもう1つの方法としては、AD8036などのクランプ・アンプを使用する方法があります。クランプ・アンプには正と負のリファレンス端子があり、その出力は、正と負の限界を超えようとした場合に、リファレンス電圧の30mV内側にクランプされます。

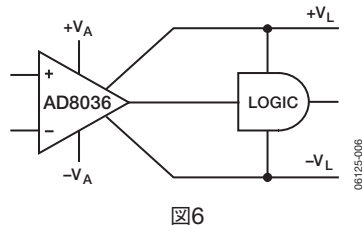


図6

したがって、正と負のロジック電源がリファレンス入力に接続され、かつアンプ電源はロジック電源の外側にある場合、アンプ出力はロジックを安全に駆動します。

前述のように、オペアンプをコンパレータとして使用すると、飽和によって応答速度が予想よりも低下する傾向があります。このため、オペアンプをコンパレータとして使用し、エミッタ結合論理 (ECL) を駆動するようなアプリケーションは、多くあるとは考えられません。ECLは最高のロジック速度が必要な場合に使用されます。

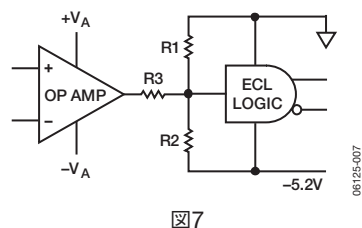


図7

しかし完全を期すために、図7に、3本の抵抗 (R1、R2、R3) だけを使用するインターフェースを示します。これらの抵抗は、オペアンプ出力がその正の限界にあるときにECLゲート入力でのレベルが $-0.8V$ であり、負の限界にあるときに電圧が $-1.6V$ となるように選択します。R1、R2、R3の比率は、この条件によって設定します。絶対値は、速度と消費電力から決定します。

コンパレータとして使用するオペアンプの入力については、考慮すべき問題がいくつもあります。最初の問題は、オペアンプの入力インピーダンスは無有限大であると見なすことです。この仮定は、電圧帰還型オペアンプでは合理的な出発点ですが、設計プロセス全体には適用できません。電流帰還型 (トランスインピーダンス) オペアンプは反転入力においてきわめて低いインピーダンスを持つため、この仮定は成立しません。このため、電流帰還型オペアンプはコンパレータとして使用できません。

入力インピーダンスとバイアス電流の実際の特性を考慮する必要があります。多くのオペアンプではインピーダンスが高くバイアス電流が小さいため、ゼロや無限大ではない実際の期待値の範囲で動作することを比較的簡単に保証できます。しかし、計算は行う必要があります。さもなければ、マーフィーの法則にあるように「うまくいかない可能性のあるものは、うまくいかない」こととなります。

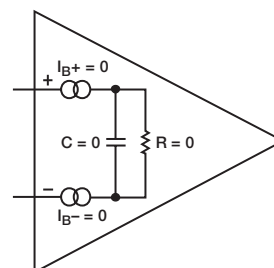


図8

オペアンプによっては、入力段がトランジスタまたはFETのロングテール・ペアから構成されるものもあります。このようなオペアンプでは、反転入力と非反転入力との間に大きな差動電圧が存在する場合でも、入力インピーダンスは高くなります。しかし、多くのオペアンプでは、入力構造はさらに複雑になっています。たとえば、バイアス補償された入力段や、レールtoレールの入力段などです。後者は2つの入力段から構成され、一方ではNPNまたはNチャンネルのデバイスを使用し、他方ではPNPまたはPチャンネルのデバイスを使用して、両方の電源がコモンモード電圧範囲に含まれるように並列接続します。

オペアンプは負帰還で動作するように設計されているため、差動入力是最小限に抑えられます。このように複雑な構造では、大きな差動入力電圧に対してうまく応答しないこともあります。本書ですべてのアーキテクチャを検討することは実際的ではありませんから、このような構造物の1つを、図9に示す保護回路で説明します。 $\pm 0.6V$ を下回る差動入力では、デバイスの入力インピーダンスは高くなりますが、この値を上回ると保護ダイオードが導通して、差動入力インピーダンスは急激に低下します。

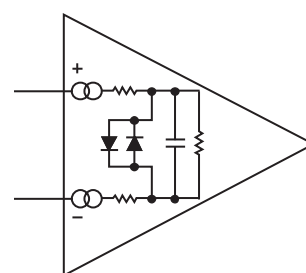


図9

コンパレータ・アプリケーションの多くでは、差動入力はいくつかない数百ミリボルトに制限されますが、制限されないものも多いため、このような影響が重要になります。

データシートでの検討

コンパレータ・アプリケーションで予想される最悪時の電圧がオペアンプ性能に大きな影響を与えて正常動作を妨げるかどうかを判断するには、データシートを綿密に読む必要があります。累積的な過電圧効果もあるため、実験に頼ることはできません。1つの過電圧イベントでは無視できるほどの損傷しか与えないとしても、多くの過電圧イベントが累積することによって、オフセット、ノイズ、オープン・ループ・ゲインは徐々に悪化することがあります。

データシートをご覧になる際は、絶対最大差動入力電圧の最小値、バイアス電流または入力電流対差動電圧またはコモンモード電圧のグラフ（不連続性または総合的な非直線性を示す）、および位相反転の有無を探ることが大切です。データシートの詳しい読み方については、http://www.analog.com/raq_caveat とそのページにリンクされているURL（特に、http://www.analog.com/raq_datasheet）をご覧ください。

このような潜在的な危険が存在する場合、システムの動作を解析して、システムの正常な動作の妨げになるかどうかを判断することが不可欠です。これはシミュレーションによって行えますが、Spiceやその他のモデルでは、大きな差動入力という条件のもとでは、デバイス動作に必ずしも対応できないこともありますので注意してください。予想される影響を机上で簡単に計算してから実験を行うほうがよい場合もあります。

位相反転

以前のFET入力オペアンプだけでなく、バイポーラ型の一部でさえも、位相反転という現象に悩まされてきました。入力が許容コモンモード電圧範囲を外れた場合、反転入力と非反転入力の機能が入れ替わります。

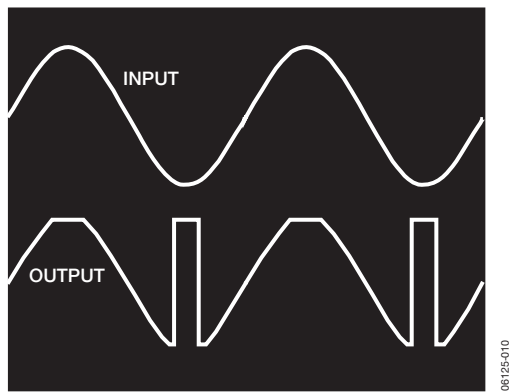


図10

コンパレータ・アプリケーションにおいてこれは好ましいことではありません。コンパレータとして使用するオペアンプで位相反転をなくしてしまう方法（過去10年間に設計されたオペアンプの多くはこの方法を採用）か、あるいはコンパレータ入力位相反転の生じる領域に近づかないように設計する方法を採用することが重要です。

オペアンプ・メーカーは製品の位相反転に注意を向けたくないため、データの表にコモンモード電圧範囲の限界は示しますが、限界を超えたときのことについては詳しく説明しないのが通例です。このことを念頭に置き、オペアンプにこのような現象が生じると思われる場合には、オペアンプをテストする必要があります。

不安定性

コンパレータとして使用されるオペアンプには負帰還がないため、オープン・ループ・ゲインが非常に高くなります。遷移中は、きわめて少量の正帰還で発振が始まることもあります。この帰還は、出力と非反転入力との間の浮遊容量や、共通グラウンド・インピーダンスに流入する出力電流から生じることがあります。

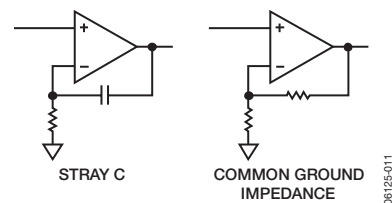


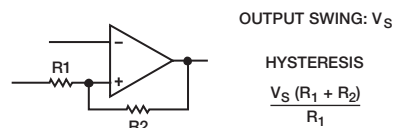
図11

解決策としては、適切なレイアウトによって浮遊容量を最小限に抑えるとともに、非反転入力のインピーダンスをできるだけ低くして、残った容量による帰還を小さくすることです。反転入力への容量性帰還が問題になるのは、完全に補償されていない（つまり、ユニティ・ゲイン安定でない）電圧帰還型オペアンプと電流帰還型オペアンプ（これは推奨されません）の場合だけです。

グラウンド電流帰還は、グラウンド回路レイアウトのインテリジェントな設計によって制御することができます。これについては、アナログ・デバイセズのさまざまなアプリケーション・ノート（特にAN-202、AN-214、AN-280、AN-345、AN-347）で説明しています。アナログ・システム・グラウンドのレイアウトの詳細については、http://www.analog.com/raq_groundingclean をご覧ください。

ヒステリシス

場合によっては、これらの対策でも不安定性を防止できないこともあります。残された唯一の可能性は、制御された少量の正帰還を使用してヒステリシス発生させることです。これにより、いったん遷移が始まったら、入力逆方向へ大きく変化しないかぎり、その遷移を維持するようにします。



SIGNAL APPLIED TO R_1 MUST COME FROM A SOURCE IMPEDANCE WHICH IS MUCH LOWER THAN R_1 .

06125-012

図12

これには2本の抵抗を使用します。ヒステリシスの量は両抵抗の比に比例します。コンパレータへの入力信号は、反転入力または非反転入力に接続できますが、非反転入力に接続する場合は、 R_1 への影響を小さくするためにソース・インピーダンスを十分に低くすることが必要です。もちろんソース・インピーダンスが十分に予測可能な場合は、 R_1 として使用することもできます。

対称電源とグラウンド・リファレンスの場合のように、リファレンス電圧が2つのコンパレータ出力電圧の間にある場合は、ヒステリシスを持たせることによって、正と負のスレッシュホールドはリファレンスから同じ距離だけ移動します。しかしリファレンスがいずれか一方の出力に近い場合は、スレッシュホールドはリファレンス電圧について非対称に設定されます。

リファレンスが電源の間でない場合のスレッシュホールドの計算

コンパレータの出力電圧は V_P と V_N です。

リファレンス電圧は V_R です。

正のスレッシュホールドは、次のとおりです。

$$\frac{R_2 V_R + R_1 V_P}{R_1 + R_2}$$

負のスレッシュホールドは、次のとおりです。

$$\frac{R_2 V_R + R_1 V_N}{R_1 + R_2}$$

結論

結論として、オペアンプはコンパレータとして使用するよう設計されていませんが、オペアンプをコンパレータとして使用することが技術的に適切なアプリケーションも多数あります。選択したオペアンプが予想通りの性能を発揮するには、知識に裏付けられた判断が重要です。

そのためには、データシートを慎重に読み取り、非理想的なオペアンプ・パラメータがアプリケーションに与える影響を考慮することが必要です。オペアンプが非標準的な方法で使用されるため、Spiceモデルがその実際の動作を反映しないこともあり、何らかの実験をした方が良いでしょう。さらに、すべてのデバイス動作が必ずしも標準的ではないため、実験結果の解釈に際しては少し慎重に考えることも必要です。