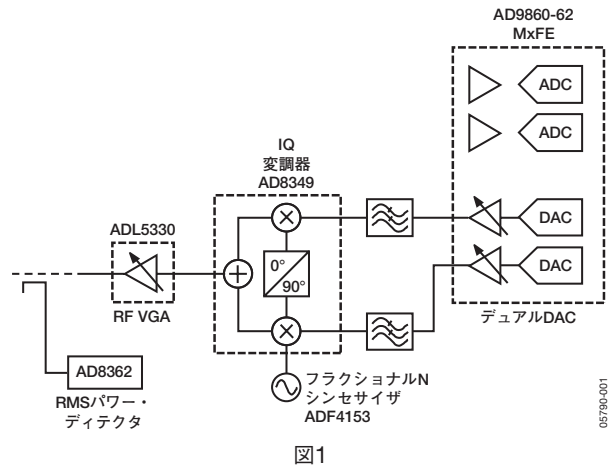


## 2.xGHzのWiMAXダイレクト・コンバージョン・トランスミッタ

著者：Cecile Masse、Qui Luu

### 特長

ダイレクト・コンバージョン送信チェーン  
 5個のチップを使用して構成する送信無線  
 フルスケール電流の設定が可能な128MSPS、12/14ビットの  
 デュアルD/Aコンバータ (DAC) を内蔵する  
**AD9860/AD9862 MxFE**  
 2.7GHzの直交変調器**AD8349**  
 パワー制御範囲50dBの2.7GHz可変ゲイン・アンプ (VGA)  
**ADL5330**  
 4GHzのフラクショナルNシンセサイザ**ADF4153**  
 1024サブキャリアOFDMで使用される20MHzのチャンネル帯  
 域幅に対応  
 QPSK、16QAM、64QAM OFDMに対応  
 トランスミッタの出力パワー：13dBm (max)、CW  
 64QAM OFDMのEVM：1.7%@-1dBm  
 20MHzオフセット時のトランスミッタ・ノイズ：  
 -142.5dBm/Hz@-1dBm  
 高精度の出力RMSパワー制御  
 両電源動作：5V@360mA、3.3V@165mA



### アプリケーション

WiBro/WiMAX 5V CPEおよび基地局

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
 ※日本語データシートはREVISIONが古い場合があります。最新の内容については、英語版をご参照ください。  
 © 2006 Analog Devices, Inc. All rights reserved.

REV. A

**アナログ・デバイセズ株式会社**

本社 / 〒105-6891 東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル  
 電話03 (5402) 8200  
 大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原3-5-36 新大阪MTビル2号  
 電話06 (6350) 6868

# AN-826

---

---

## 目次

---

特長 .....	1	LOシンセサイザ .....	7
アプリケーション .....	1	VGA、およびそのIQ変調器とのインターフェース .....	9
改訂履歴 .....	2	RMSパワー検出 .....	10
はじめに .....	3	システム全体の性能 .....	12
アーキテクチャ .....	3	測定性能の要約 .....	13
アナログ・ベースバンド信号の生成 .....	4	主要デバイスの部品表 (BOM) .....	14
IQ変調器 .....	4	代表的な性能特性 .....	15

## 改訂履歴

### 7/06—Rev. 0 to Rev. A

Changes to Baseband Filtering Section .....	5
Added the Temperature Compensation Section .....	11
Changes to Table 5 .....	14
Changes to Figure 25 .....	15

### 12/05—Revision 0: Initial Version

## はじめに

このアプリケーション・ノートは、帯域幅2.7GHzまでの無線アプリケーションに対応するアナログ・デバイゼズのWiMAX 5V送信シグナル・チェーンの性能を実証することを目的としています。

無線通信業界が、変調周波数の広帯域幅化によるデータレートの高速度とより高いRF周波数に移行する状況のなかで、高性能のリニア送信チェーンが求められています。WiMAX無線ブロードバンド・ネットワークは、このような傾向を反映したものです。ポイントtoポイントおよびポイントtoマルチポイントの固定アプリケーションでは、2.5GHzと3.5GHzの帯域から配備が始まっています。ワイドバンドのOFDM（直交周波数分割多重）変調を利用して、最大80Mbpsのデータレートを達成しています。

WiMAX固定無線規格は、256キャリアのOFDM変調方式を基本としています。QPSK、16QAM、64QAMのいずれかのデータ・シーケンスを使用して、200のサブキャリアをそれぞれ変調できます。この規格は、1.25MHzから20MHzまでの種々の信号帯域幅もサポートするため、可変データレートにも対応します。OFDM複合信号エンベロープの正負間振幅値がきわめて大きくなり、このときに変調深度が100%に近づき、ピーク値対平均値の比が約10dBに達することがあります。そのために、送信系の直線性に対して厳しい条件が適用されます。

このような課題に対処するために、ダイレクト・コンバージョン・アーキテクチャが選ばれました。この特殊な解析では、ベースバンド信号の生成から始まって、電圧可変利得制御アンプおよびパワー・ディテクタの各機能（ただし、パワー・アンプを除く）までを含む完全な送信シグナル・チェーンの評価を実施しました。重点的に対象としたのは2.3~2.4GHzのWiBro周波数帯域で、この周波数帯域は、802.16d（固定）および802.16e（モバイル）規格に準拠するネットワーク配備用として韓国で利用されています。ただし、このシグナル・チェーンは2.7GHzまでの周波数帯域で利用できます（各デバイスの性能に関する詳細は、それぞれの製品のデータシートを参照）。

### アーキテクチャ

無線アーキテクチャはダイレクト・アップコンバージョン方式であり、これには部品点数の削減、ミキシング製品のスプリアス低減、使用するフィルタ数の削減、消費電流の低減などの利点があります。

このアーキテクチャではさらに、アップコンバージョン動作が1回のみなので、使用するシンセサイザは1個のみです。WiMAX OFDM信号またはOFDMA（直交周波数分割多元接続）信号は、内部に存在するN個のサブキャリアがそれぞれLO（局部発振器）の位相ノイズによって変調されるため、LOの位相ノイズの影響を受けやすくなります。このため、変調時に加わる位相誤差の量を最小限に抑えることが重要です。

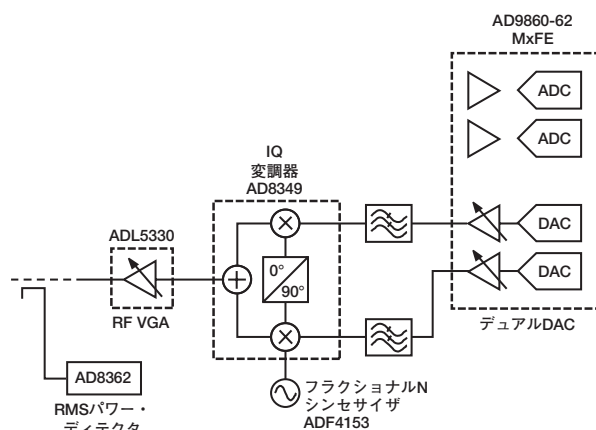


図2. ダイレクト・コンバージョン送信チェーン

このアーキテクチャは、送信DAC、固定ゲインのIQ変調器、LOフラクショナルNシンセサイザ、RF VGA、RMSパワー・ディテクタなどから構成されます。さらに、サンプリング周波数の倍数の周波数で存在するイメージをフィルタリングするために、オフチップのローパス・フィルタをDACの出力に接続する必要があります。DACとシンセサイザには3.3Vの電源が必要ですが、その他のデバイスはすべて5Vの単電源で動作します。送信シグナル・チェーンとして使用する具体的なデバイスは、以下のとおりです。

- AD9860またはAD9862：12/14ビット、128MSPSサンプリングDAC、SNR $\geq$ 70dB
- AD8349：2.7GHzのIQ変調器
- ADF4153：4GHzのLOフラクショナルNシンセサイザ
- ADL5330：2.7GHzの電圧制御アンプ/減衰器VGA
- AD8362：2.7GHzのRMSパワー・ディテクタ

OFDM信号の特性、および超高速のデータレートによって変調精度EVM（エラー・ベクター・マグニチュード）に対して課せられる厳しい条件を前提とした上で、2.7GHzまでの周波数帯域に対する優れた直線性とノイズ性能を考慮して、上記のデバイスを選択しました。

以下の各項では、システム設計の理論的な説明、機能実装、インターフェースに重点を置いた上で、この送信シグナル・チェーン内部の主要な機能を個別に解説します。

## アナログ・ベースバンド信号の生成

送信DACは、アップコンバージョンと増幅が行われる理想的なアナログ信号に最も近い出力を供給する必要があるため、このシグナル・チェーンの中で最も重要度の高いデバイスの1つです。このDACの信号対ノイズ比（SNR）とサンプル・レートに基づいて、IQ変調器を駆動する変調信号のスペクトル純度と信号品質が決定されます。

### SNRとSFDR

このアプリケーション用として選択した送信DACは、AD9860（12ビット）/AD9862（14ビット）ミックスド・シグナル・フロントエンド・ファミリー（MxFE）の一部を構成します。各DACの最大サンプル・レートは128MHzです。これらの送信DACの出力は電流源であり、ピーク電流を2~20mAの範囲で設定できます。フルスケール電流をレジスタの書き込み動作によって設定できるため、12/14ビットの分解能を維持しながら、IQ変調器のピークtoピーク入力電圧を調整できる柔軟性が得られます。

このアプリケーションに適用されるSNRの推奨値は、最大パワー・レベル時のスペクトル・マスク仕様および最小パワー・レベル時のEVM性能を満たす数値である60dB以上とします（たとえば、アンテナの出力パワーが最小のレベルであっても、64QAMスリークォーターOFDMでは、31.4dB+マージンのSNRが要求されます）。AD9860（12ビット）とAD9862（14ビット）はともに、70dBを超えるSNR性能を備えています。

これに加えて、信号周波数が1MHzであるか6MHzであるかに関係なく、最初のナイキスト・ゾーン内のスプリアスフリー・ダイナミック・レンジ（SFDR）が-76dBcの一定値に維持されます。この特長は、DCを中心とするOFDM 10MHz WiMAX信号のように大きい信号帯域幅の周波数を処理する場合などに重要となります。

### サンプリング周波数

最大変調帯域幅に応じて、適切なサンプリング周波数を選択することができます。一例として、10MHzの複合OFDM信号では最低20MHz（4×5MHz）のサンプリング周波数が必要です。しかし、サンプリング・エイリアスはすべて $n \times 20\text{MHz}$ で発生し、この周波数は20MHzよりも高いRF周波数帯域幅の範囲に入ります。このようなイメージをフィルタリングできるのは、DAC出力に外付けするオフチップの再構成フィルタを使用する場合のみです。

サンプリング周波数の倍数に相当するDACのイメージ周波数成分を良好にフィルタリングするには、より高次のフィルタが必要ですが、DACアーキテクチャの内部にあるインターポレーション・フィルタを使用すればその必要はなくなります。DACの入力データレートは同じ速度に維持されますが、インターポレーション・フィルタによって、DACのサンプリング周波数が増加します。その結果、メインの入力信号からさらに離れた場所にイメージが現れます。図3と図4に、AD9860/AD9862に内蔵された4倍のインターポレーション・フィルタをイネーブルにしたときの効果をそれぞれ示します。

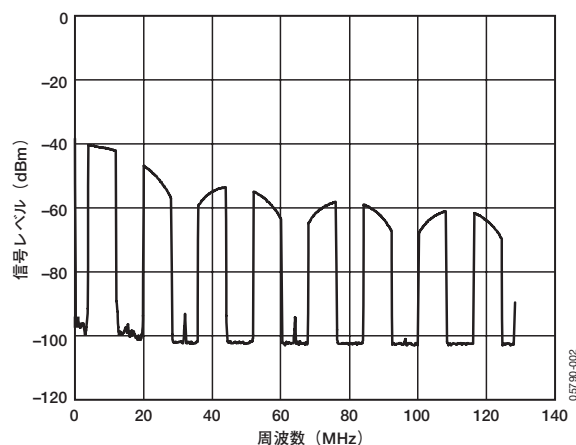


図3. 1倍のインターポレーションでOFDM信号を生成するAD9860/AD9862の送信DAC（ $f_{\text{SAMPLE}}=32\text{MSPS}$ 、1倍のインターポレーション）

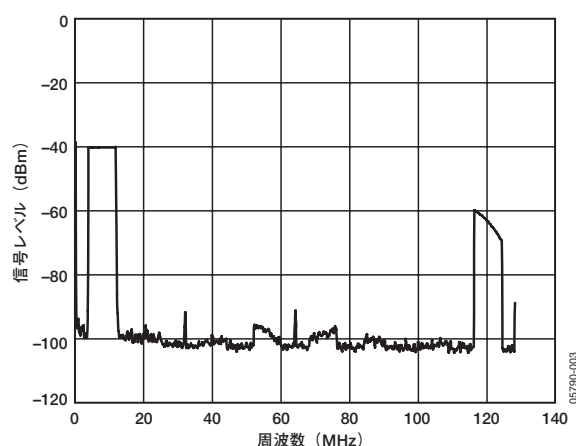


図4. 4倍のインターポレーションでOFDM信号を生成するAD9860/AD9862の送信DAC（ $f_{\text{SAMPLE}}=32\text{MSPS}$ 、4倍のインターポレーション）

したがって、送信デジタル・データは20MHzのレートのみで更新されますが、サンプル・レート全体は4倍のインターポレーション・フィルタによって実質的に80MHzまで増加します。このような効果により、構成の簡単な3次のベッセルLPFをDACの出力に接続できます（「IQ変調器」を参照）。

## IQ変調器

### 変調器のAC駆動レベル

変調器のIとQの各入力には差動で駆動します。ピーク値と平均値の比が10dB以上のWiMAX OFDMなどの信号を変調する場合は、歪みを最小限に抑えるために、圧縮点から少なくとも10dBのマージンを得るようにピーク駆動レベルを設定します。十分なSNRを保ちながら変調器出力のスペクトル歪みを最小限に抑えることによって、実際に最適なレベルが決まります。

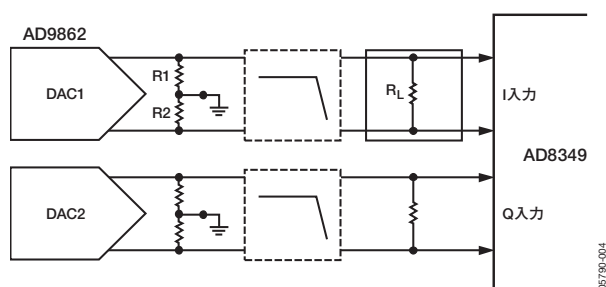


図5. DACとIQ変調器とのインターフェース

AD9860/AD9862 DACとAD8349変調器とのインターフェースを図5に示します。

R1とR2の各抵抗でDCバイアス・レベルを設定し、抵抗 $R_L$ でIおよびQのベースバンド電圧のレベルを設定します。

変調器の差動入力電圧は式1から計算できます。これは抵抗 $R_L$ とDACのフルスケール電流 $I_{DAC}$ 両方の関数として変化します。

$$V_{diff}(\text{差動入力電圧}) = \frac{2 \times I_{DAC} \times R_{DC} \times R_L}{2 \times R_{DC} + R_L} = f(I_{DAC}) = g(R_L) \quad (1)$$

$$R_{DC} = R1 = R2$$

AD8349の電圧ゲインは固定です。適切な値の入力負荷抵抗を選択することによって、この変調器の出力レベルを設定できます。これに代わる方法として、もっと大きい値の抵抗を選択し、DACのフルスケール出力電流を所望の駆動レベルにスケールリングすることもできます。

WiMAXなどのOFDM変調に最適なIQ変調器AD8349の駆動レベルは、 $0.725V_{p-p} \pm 10\%$ です（詳細については、「IQ変調器の最適な動作ポイントを見つける方法」を参照）。このレベルで、変調器の出力レベルとスペクトル品質とのトレードオフの問題を解消する妥協点を見出すことができます。

68 $\Omega$ の $R_L$ 抵抗を使用し、20mAのフルスケール電流で変調器を駆動する方法によって、この電圧を得ることができます。

この最適なACレベルは、最大のピーク電圧が得られる $R_L$ の値を選択し（たとえば、1.2V $_{p-p}$ の場合には240 $\Omega$ ）、DACの出力電流を約12mAに調整する方法によっても設定できます。その後で、R1とR2の接続ポイントにDCオフセットを加えて、DCバイアス・レベルを400mVに維持します。なお、このようにフルスケール電流を低くする場合は、DACのダイナミック性能が約2dB低下します。

### DCバイアス・レベル

R1とR2の各抵抗を使用して、DCバイアス・レベルを設定します。同相電圧の推奨レベルは400mVです。

40 $\Omega$ の値を選択すると、20mAのDACフルスケール電流に必要な400mVのDCバイアス・レベルが、 $R_L$ の値とは無関係に生成されます。

### ベースバンドのフィルタリング

80MHz（20MHzの4倍のインターポレーション）で信号をサンプリングする条件を適用して、イメージ除去の条件を規定できます。DACのサンプル&ホールド動作は、周波数領域で $\sin(x)$ によってサンプリングされた信号波形の畳み込みに相当します。

$$V_{OUT}(f) = V_{sampled}(f) \times \left( \frac{\sin(\pi f T)}{\pi f T} \right) \quad (2)$$

図3は、このサンプリング・イメージ成形の効果を示す適例です。結果として、最高のイメージ周波数は $1 \times f_s$ のサンプリング周波数、つまりこの場合80MHzで発生します。

$\sin(x)/x$ を使用し、これらのサンプリング・イメージのレベルを計算できます。

80MHzのサンプリング周波数で、 $1 \times f_s$ および $2 \times f_s$ で計算されたレベルは、それぞれ-31.6dBcと-37.6dBcです。これらのイメージについて実際に測定されたレベルは、計算値と大きく異なることはなく、-33dBcと-40dBcでした。

アップコンバージョンによって生じたRF帯域に入るイメージを取り除き、クリーンなベースバンド信号を変調器に供給するために、DAC変調器のインターフェースにフィルタを接続します。ローパス・ベッセル構造のフィルタは、帯域内の群遅延が平坦であるため、このアプリケーションに最適です（図7を参照）。3dBカットオフ周波数が8MHzの3次フィルタは、80MHzにおいて50dBのイメージ除去性能を備え、サンプリング・イメージのSNRを80dBcまで低減します。

このフィルタの詳細な性能特性を図6～図8に掲載します。

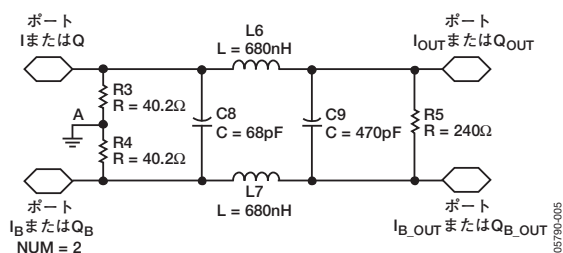


図6. 信号源抵抗と終端抵抗を含むベースバンド・フィルタの回路図

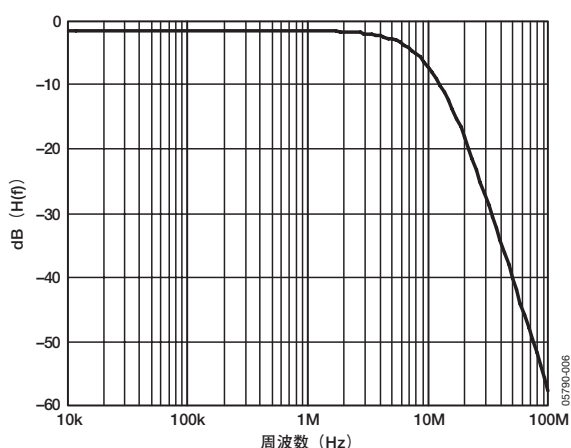


図7. ベースバンド・フィルタのゲイン応答性 (単位: dB)

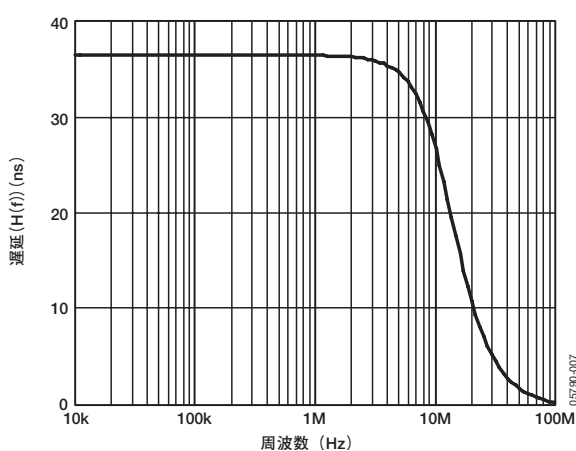


図8. ベースバンド・フィルタの群遅延応答性 (単位: 秒)

IとQの各信号パス間のミスマッチを最小限に抑えるために、フィルタには許容誤差範囲ができるだけ小さい部品を使用してください。

### LOのフィードスルーとサイドバンドの抑制

変調器の出力で発生するLOのリークは、さまざまな原因によって発生します。

- IとQ間のDCオフセット
- Iと $\bar{I}$ 、およびQと $\bar{Q}$ の差動信号間の不平衡を引き起こすDCオフセット
- LOとRF間の不完全なアイソレーション

一般に、LOリークの最も重大な原因は、信号が生成されてから変調器のミキサに入力されるまでにベースバンド信号に蓄積される不要なDCオフセットです。

一方、IとQの各信号間の振幅と位相にミスマッチがあり、90°のLO位相シフトが不正確であれば、これが原因で上側サイドバンドに不要なイメージが発生します。複合出力を供給するように送信DACを設定する場合は、変調器の出力で良好なイメージ除去が行われることがきわめて重要です。このようなスプリアスがチャンネルに入り込んでしまうとフィルタリングできないためです。位相のミスマッチを補償することは不可能ですが、振幅のマッチングはDACレベルで個別にゲインを補正する方法によって実行できます。これと同様に、AD9860/AD9862のDACはDCオフセット補正電圧により、LOのリークを抑制できます。

IとQの振幅のミスマッチ補正は電流スケーリングによって行われます。各送信チャンネルのフルスケール出力電流を個別に調整する手法として、微調整と粗調整のゲイン制御方法（レジスタ14とレジスタ15を使用）があります。電流スケーリングを行わない場合、あるいはフルスケール電流の1/2または1/11だけスケーリングできる場合は、粗調整のゲイン制御をバイパスできます。このスケーリングは、-6dBまたは-20dBの電流変化に相当します。もっと微細な分解能が必要な場合は、微調整のゲイン制御を適用して、フルスケール電流を各レグ上で個別に±4%スケーリングします。

正または負のオフセットをIチャンネルとQチャンネルのいずれかに加えて、LOのリークを抑制することもできます。10ビット精度（レジスタ10~13）の場合には最大±12%、20mAのフルスケールなら±2.4mAまでのオフセット電流をいずれかの差動チャンネルに加えることが可能です。これは、LOのリークを抑制するために通常必要とされる方法よりはるかに効果的な手法です。

ゲインとオフセットのミスマッチは、アナログ変換の後で補正されるため、信号の分解能が維持されます。LOのリークを変調器の出力側で75dBcまで抑制し、不要なサイドバンドを-55dBcに低減できます。

WiMAX OFDM信号にはDCのサブキャリアが存在しませんが、WiMAXバーストのオン時間とオフ時間を復調器が容易に区別できるように、良好なDCオフセット補正を行うことが重要です。ただし、バーストのオフ時間中に変調器をディスエーブルにするときは、LOリーク・キャンセルの条件を緩和してください。

図9に、DCオフセットとゲインのキャリブレーションを適用した後VGA出力で観測された単一のサイドバンド・スペクトル特性を示します。

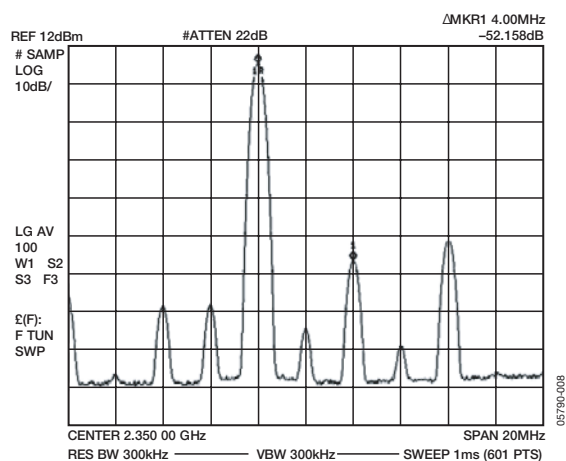


図9. DCオフセット/ゲインのキャリブレーションの後で観測された2.35GHzでの単一サイドバンド・スペクトル (送信シグナル・チェーン出力)



### IQ変調器の最適な動作ポイントを見つける方法

アップコンバージョンされた信号の歪みを周波数領域で測定することによって、変調器の最適な出力レベルを確定することができます。出力パワー・レベルが $-10\text{dBm}$ から $-20\text{dBm}$ の範囲で変化するように、変調器に入力される電圧を掃引します。

802.16-2004規格ではスペクトル品質に特定の条件の規定がないため、通常は各国内の条例によって規定されます。国内の条例でも規定がない場合は、802.16d規格で規定されるIEEEマスクを適用することができます(図10を参照)。しかし、韓国のWiBro規格には具体的なスペクトル・マスク仕様も規定されており、これはオフセット周波数 $f_3$ 時の条件が緩和されたIEEEマスクに相当します。固定無線システム向けにその他のマスクも規定されていますが、これらは固定WiMAXシステムにも適用できます。

IEEEマスクの特性を図10に示します。この特性は、このトップ・レベルの特性評価全体にわたって利用されています。

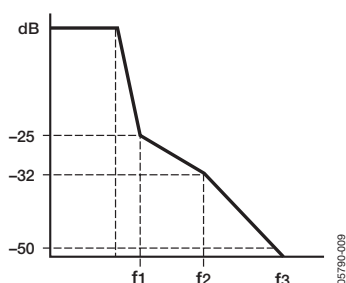


図10. 802.16d規格のスペクトル・マスク

基本的に、各ACPR測定時の周波数オフセットは信号帯域幅に応じて変化します。10MHzの信号の場合は、周波数オフセットが以下のように変化します。

- $f_1 = 1.09 \times BW/2 = 5.45\text{MHz}$ では、 $ACP1 \leq -25\text{dB}$
- $f_2 = 1.95 \times BW/2 = 9.75\text{MHz}$ では、 $ACP2 \leq -32\text{dB}$
- $f_3 = 2.95 \times BW/2 = 14.75\text{MHz}$ では、 $ACP3 \leq -50\text{dB}$

図11に、16QAM 256 OFDM信号を処理する場合の変調器のスペクトル性能を示します。この図では、IQ変調器の出力パワーが $-20\text{dBm}$ から $-11\text{dBm}$ までの範囲になるように、入力駆動レベルを変化させています。最適な動作ポイントは、 $-16\text{dBm}$ の出力時に得られます。

最初の2つの周波数オフセットの場合、パワー・レベルが低下するに従って圧縮点からのマージンが大きくなり、3次インターセプト・ポイントが信号歪みの低減とACPR性能の改善に役立っています。出力パワーがさらに低下すると、これに伴ってSNRが低下し(変調器のノイズ・フロアと比較して信号エネルギーが小さくなるため)、これが原因で各dB単位のACPR性能が劣化します。ACP3と表記している3番目の周波数オフセットでは、スペクトルの再生がまったく見られず、SNRの低下に伴ってACPR性能も同様に低下します。

後で実施するシステムの特性評価のために、VGAの最適な駆動レベルを $-16\text{dBm}$ に設定しています。

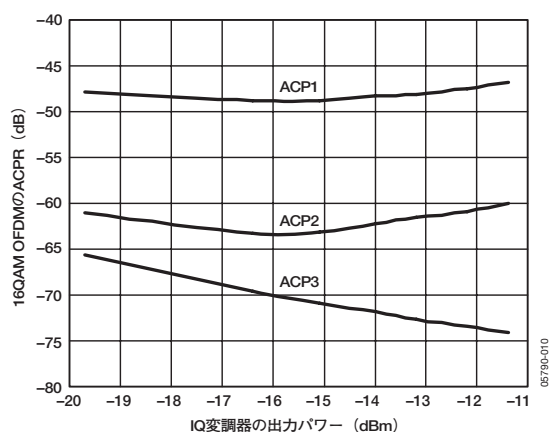


図11. 16QAM OFDM変調時の変調器出力のACPR性能、IおよびQ入力電圧(またはIQ変調器の出力パワー)の関数として変化(2,350MHz時)

WiMAX OFDM信号波形に対するIQ変調器自体のEVM性能も同様に、 $-16\text{dBm}$ の出力時にきわめて良好であり、その数値は1.2% rmsです。主な理由は、上側サイドバンドのキャンセル量が制限されることに加えて、メイン・チャンネルの範囲に収まる各サブキャリアの2次および3次相互変調が優れているためです。

### LOシンセサイザ

このダイレクト・コンバージョン・アーキテクチャでは、1個の局部発振器が必要です。DCから所望のRF周波数へのアップコンバージョンは、IQ変調器によって直接実行されます。位相ノイズや周波数分解能、セトリング時間などの性能は、LOの生成に使用するフラクショナルNシンセサイザによって左右されます。

#### 位相ノイズ

アップコンバージョンでは、局部発振器へのミックス時にWiMAX OFDM信号のN個のサブキャリアそれぞれに位相ノイズが重畳されます。

局部発振器の位相ノイズは、次の2つの悪影響をもたらします。

- すべてのサブキャリアに対するランダムな位相回転
- 特定のサブキャリアがN-1のノイズの多い隣接サブキャリアの悪影響を受けることによって発生するキャリア間の干渉

EVM低下の大きな要因となるこれらの位相誤差を効果的に補正するために、トレーニング・シーケンスのデータで変調される8個のサブキャリアがOFDMシンボルに含まれています。これらのサブキャリアはパイロット・トーンと呼ばれ、LOから発生した隣接する位相ノイズの大部分をレシーバがトラッキングおよび除去する上で役立ちます。ただし、この方法で除去されるのはシンボル長よりも低速に変化する位相のノイズのみであり、シンボル長よりも高速に変化する位相はトラッキングされず、EVMに悪影響を及ぼします。

64QAM変調方式のOFDMの場合、トランスミッタ出力のEVM要求仕様が2.7% rmsときわめて厳しく規定されます。このような理由により、PLLのループ帯域幅に加えて、トータルの積分位相誤差がこのPLLの設計できわめて重要となります。シンセサイザを選択するための基準として、 $1^\circ\text{rms}$ よりも低いトータル位相誤差を適用しています。

インテジャールNシンセサイザを利用する場合、2.3GHzを超えるRF周波数の合成にN分周器が十分に対応し、しかも微細な分解能を維持できます。ただし、PLLのループ帯域幅の範囲で、基準周波数および位相周波数検出器 (PFD) のノイズ・レベルがともに $20 \times \log(N)$ 増加します。これが直接的な原因となって、PLLのトータル位相誤差が劣化し、場合によっては $1^\circ$ rmsよりも高くなる場合があります。

フラクショナルNシンセサイザは、位相ノイズ性能が優れているため、よく用いられます。より高い比較周波数を使用して、きわめて微細な周波数分解能を達成できるため、トータル位相ノイズの低減に効果的です。これらのフラクショナルNシンセサイザの位相ノイズ誤差は、 $0.5^\circ$ rms未満 (typ) に抑えられるため、このアプリケーションに適しています。

ADF4153は低ノイズ・モード、低ノイズ/低スプリアス・モード、低スプリアス・モードの3つのモード選択が可能な4GHzのフラクショナルNシンセサイザです。ナローバンドのループ・フィルタの場合は、ループ・フィルタの応答によってスプリアスがすでに減衰されているため、低ノイズ・モードを推奨します。高速のロッキング・ループが必要とされないWiMAXの双方向通信モードにも低ノイズ・モードを推奨します。

高速ループの場合は、スプリアスがループ帯域幅内に入るため、スプリアスの減衰量が少なくなります。低スプリアス・モードでは、ディザがイネーブルになります。これはフラクショナル量子化ノイズをランダム化するため、このノイズはスプリアス・ノイズではなく、ホワイト・ノイズのように見えます。

### シンセサイザの周波数分解能

IQ変調器のLOに対して要求される最小周波数分解能は、802.16規格で要求されるチャンネル・ラスタースタートに基づいて規定されます。まだ最終的に承認されていませんが、チャンネル・ラスタースタートの要求周波数は250kHzに規定され、一部の特定プロファイルでは125kHzに規定されるはずですが。したがって、PLLから生成されるキャリア周波数はチャンネル周波数ステップの条件に応じて、少なくとも250kHzまたは125kHzの倍数とすることが必要になります。

### 基準周波数

以下に記載する式に基づいて、フラクショナルNシンセサイザの設定を行います。

$$RF_{out} = [INT + K/MOD] \times [F_{REF}] \quad (3)$$

$$MOD = \frac{F_{REF}}{F_{RES}} \quad (4)$$

ここで、

$RF_{out}$ はPLLによって合成された周波数。

$F_{REF}$ は基準周波数であり、この場合、PFDの比較周波数と等しくなります。

$MOD$ は係数。

$INT$ は整数の分周比。

$K$ は合成された周波数の分割値を設定。

$F_{RES}$ はPLLの周波数分解能。

フラクショナルNシンセサイザでは、チャンネル間隔のインターバルでスプリアスが現れ (フラクショナル・スプリアス)、さらにチャンネル間隔のフラクショナルでスプリアスが発生する可能性もあります (サブフラクショナル・スプリアス)。係数の値がサブフラクショナル・スプリアスの場所にどのように作用するかを表1に示します。

表1

条件	スプリアス・インターバル
MODが3では割り切れず、2で割り切れる場合	チャンネル・ステップの1/2
MODが2では割り切れず、3で割り切れる場合	チャンネル・ステップの1/3
MODが6で割り切れる場合	チャンネル・ステップの1/6
上記以外の場合	チャンネル・ステップ

式4より、係数値のMODはPFD周波数とチャンネル間隔に応じて変化します。チャンネル間隔は固定されているため、可能であれば、係数の値によってサブフラクショナル・スプリアスが発生することのないようなPFD周波数を選択してください。

さらに、整数のINT分周比を小さくすることができるように、十分に高い基準周波数を選択しなければなりません (式3を参照)。基準周波数を10MHzよりも高くすると、インテジャールNシンセサイザで達成できないようなPLL位相ノイズの改善が可能になります。

### ロック時間

PLLのロック時間は、以下のような場合、きわめて重要となる場合があります。

- 周波数と時間両方のデュプレックスが使用されるHFDDシステムにおいて
- 信号品質の改善、データ・セキュリティの強化、マルチパス・フェーディングの回避、周波数干渉の回避を目的とする周波数ホッピングの実行中

基準周波数または比較周波数を高くするか、必要に応じてループ帯域幅を増加させることによって、PLLのロック時間を最適化できます。

ADF4153では、32MHzまでの基準周波数またはPFD周波数を選択することが可能であり、またオンチップの周波数ダブラーを利用して、低い周波数の基準クロックを使用しながら、PFD周波数を高くすることができます。

PLLのループ帯域幅を規定する際は、要求されるセトリング時間、受け入れ可能な位相誤差、スプリアス・レベルのどれを優先するかというトレードオフの問題が伴います。ループ帯域幅を高くすると、これに応じてロック時間が高速化されますが、位相誤差とスプリアス・レベルが高くなってしまいます。しかし、ロック時間が重要でない場合は、「位相ノイズ」で説明した理由により、ナローバンドのループ帯域幅の使用を推奨します。



## 性能

この特殊な特性評価では、約20kHzのクローズド・ループ帯域幅に対してPLLを設計しています。10MHzの256-OFDM信号を使用する場合のシンボル持続時間は25.6 $\mu$ sであり、これは39kHzのサブキャリア間隔に相当します。したがって、PLLループの位相ノイズの大部分がパイロット・トラッキング・アルゴリズムによってトラッキングおよび除去できるように、意図的にPLLループがシンボル持続時間よりも低速化するように設計されています。ループ・フィルタを含むPLLの回路図を図12に示します。

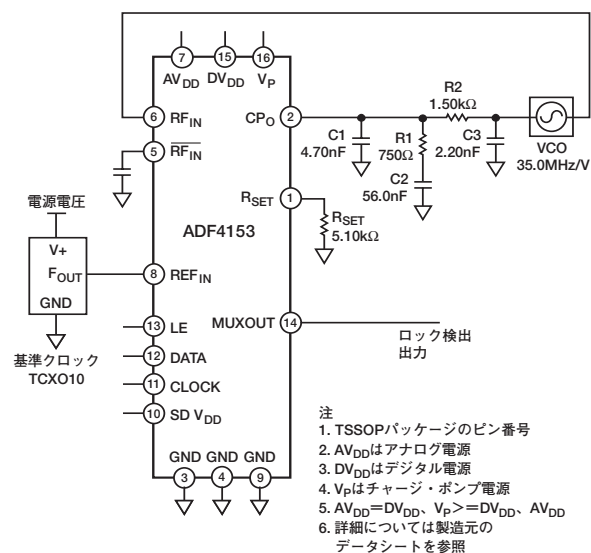


図12. PLLループ回路図

図13は、このPLLのクローズド・ループ位相ノイズ性能を示します。

VCOはSirenza社製のVCO190-2350Tで、同調感度は35MHz/V (typ)です。PLLのクローズド・ループ帯域内位相ノイズは-95dBc/Hzです。

この設計の等価RMS位相誤差はわずか0.35°rmsで、0.6%のEVM性能の寄与に相当します。システム全体のEVM性能に対するこのフラクショナルN PLLの寄与度については、「システム全体の性能」の項で説明しています。

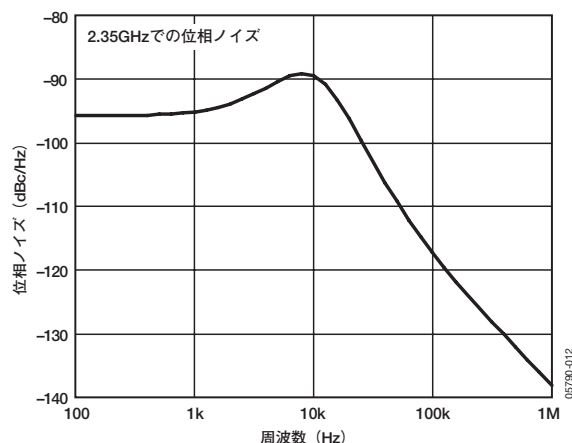


図13. クローズド・ループ位相ノイズのシミュレーション (2.35GHz)

## VGA、およびそのIQ変調器とのインターフェース

WiMAXシステムは見通し外アプリケーションに利用できるため、チャンネルの品質によっては、トランスミッタをゲイン制御して送信出力レベルを調整する必要があります。

ADL5330は高性能のVGA (50 $\Omega$  I/O)です。このVGAは2.3GHzで50dBに近いゲイン制御を行い、そのゲイン制御勾配はおおよそ60dB/Vです。

このVGAのゲイン制御には、0.5~1.4Vの正の制御電圧が必要です。ゲイン電圧を1.4Vに設定すると、15dBに近い最大ゲインが得られます。

IQ変調器のAD8349とADL5330とのインターフェースの基本接続を図14に示します。

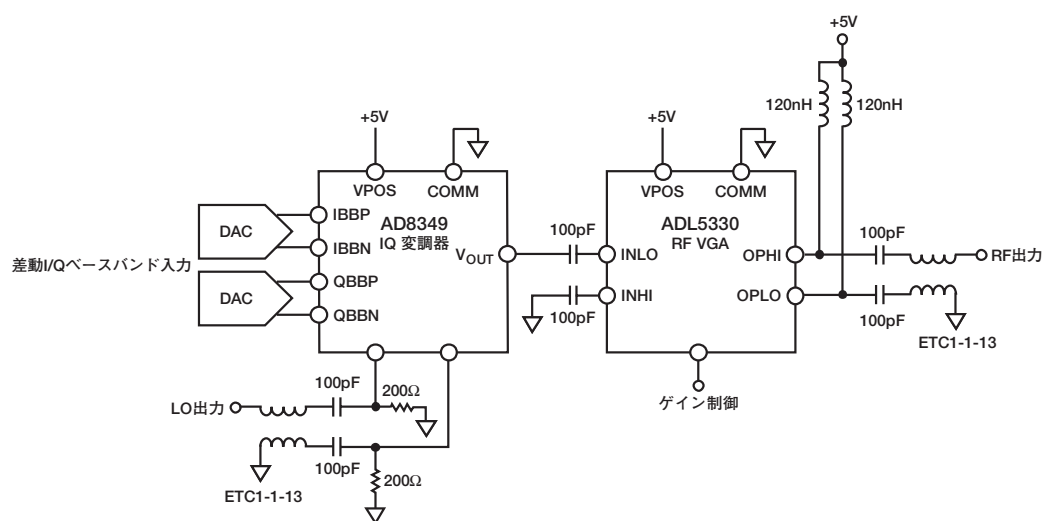


図14. IQ変調器とRF VGAとのインターフェース

AD8349は50Ωの負荷を駆動し、VGAと容易にインターフェースするように設計されています。

このシグナル・チェーンは-3dBmの出力パワーを供給すると同時に、15dBを上回るマージンで802.16スペクトル・マスク仕様を満たし、64QAM OFDM変調方式で1.5%のトータルEVM性能を発揮します。

VGAから要求されるパワーが比較的小さい場合は、変調器とVGAとの間にパッドを追加することを推奨します。この方法を利用すると、直線性の性能が最適化され、さらに出力ノイズ・フロアが改善されます。

2GHzから3GHz帯域における動作の場合は、この帯域に対応するように特別にマッチングされた差動/シングルエンド変換用のバランを使用することも推奨します。ADL5330の入出力は差動です。シングルエンド・インターフェースの場合は、村田製のSP-LDZ-49\_LDB182G5005Gバランを使用すると、RFゲインが1dB以上改善されます。

## RMSパワー検出

高精度で高速のパワー制御を行うために、パワー・アンプの出力にRMSパワー・ディテクタAD8362を接続することができます。AD8362は高精度でワイドバンドのRMS/DC 2乗ディテクタです。この2乗検波機能の出力は、オンチップのコンデンサと外付けコンデンサCLPFの両方によって結合される正の電流です。これによって生成される電圧はDC結合アンプによってバッファされ、計測および制御目的に利用可能な出力がこのアンプから供給されます。

図15に、ディレクショナル・カップラを用いたRMSパワー測定技法の回路を示します。ディレクショナル・カップラは、実用上の理由によりVGAの出力側に配置してありますが、パワー・アンプ (PA) の出力側に配置してもまったく問題なくパワー・レベルを検出できます。

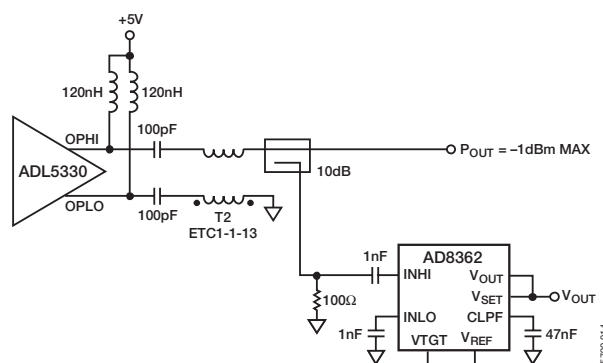


図15. AD8362を用いたパワー検出

AD8362は、ベストな検出範囲が確保される差動で駆動するか、シングルエンドで駆動します。カップラの結合ポートが不平衡であるため、802.16規格ですべての変調に利用できることが規定されているシングルエンドの駆動を適用して、AD8362の特性評価を実施しました。

信号エンベロープの残留成分を除去するために、2乗ディテクタの出力側にフィルタリング用のシャント・コンデンサを外付けします。WiMAX信号の場合には0.1μFのコンデンサを使用すれば、検出精度とセトリング時間に関するトレードオフが適切に解消できます。ただし、高速の応答が必要な場合は、容量の小さいコンデンサを選択してください。

表2

CLPF	40dB以内の精度	セトリング時間
0.1μF	+0.3dB/-0.5dB	160μs
47nF	+0.3dB/-0.75dB	78μs

パワー・ディテクタ性能の測定結果は、図28と図29に記載しています。

図16と図17に、CLPF=47nFを使用する場合のパワー・ディテクタの検波範囲、精度、セトリング時間の特性を示します。

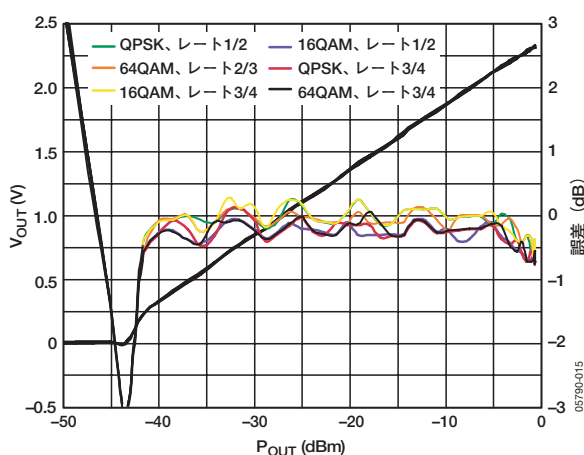


図16. CLPF=47nFを使用する場合のRMSパワー・ディテクタの検波範囲と精度

このディテクタは、適用されるOFDM変調のタイプにまったく左右されない点に注目してください。したがって、QPSK、64QAMいずれの方式でOFDMのサブキャリアを変調する場合でも、キャリアレーションが必要ありません。

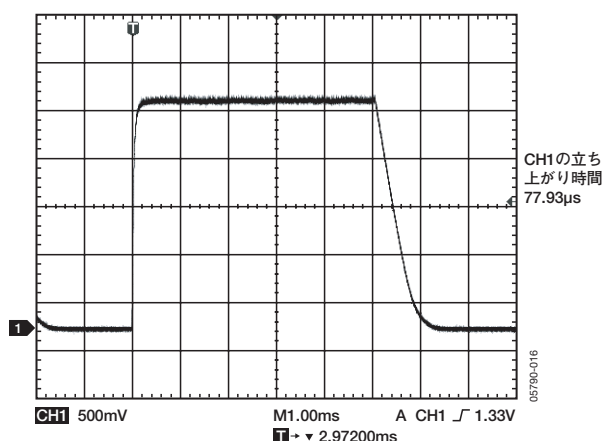


図17. WiMAXダウンリンク・バーストに対するパワー・ディテクタの時間応答性 ( $T_{\text{SYMB}}=25.6\mu\text{s}$ )、CLPF=47nF

### 温度補償

2.35GHz時に全温度範囲にわたってAD8362の測定精度を改善するには、簡単な温度補償の方法を利用できます。これは基本的に、 $V_{\text{DET}}=f(\text{ピン})$  特性の検出器インターセプト・ポイントのドリフト補正になります。伝達関数全体は温度の上昇に伴って降下する傾向がありますが、その勾配はきわめて安定しています。したがって、特定の入力レベル（-15dBmなど）でのドリフト補償がダイナミック・レンジ全体で良好に維持されます（図21を参照）。

補償は簡単で、高精度温度センサTMP36を利用します。25°CでのTMP36の出力電圧は750mV、温度係数は10mV/°Cです。TMP36の正の温度係数によって検出器の負の温度係数を直接補償できます。この構成回路を図18に示します。

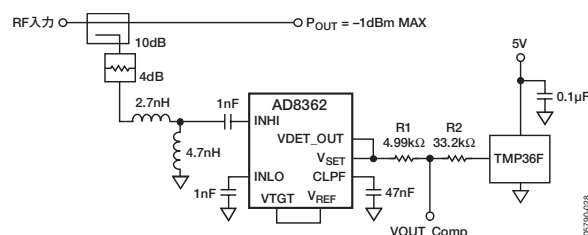


図18. 2.35GHz時のAD8362のパワー検出と温度補償

補正済みの $V_{\text{OUT\_comp}}$ 電圧が全温度範囲で一定になるように、 $R1$ と $R2$ の抵抗比を計算します。

2.35GHz時のAD8362の温度ドリフトは、 $-0.03\text{dB}/^\circ\text{C}$ です。これは、 $-15\text{dBm}$ の検出器入力パワーで測定した値です。

以下の式は、抵抗比の計算方法を示しています。

$$\frac{R2}{R1} = \frac{-\frac{\Delta V_{\text{TMP}}}{\Delta T}}{\frac{\Delta V_{\text{DET}}}{\Delta T}} = \frac{10\text{mV}/^\circ\text{C}}{\text{AD8362 ドリフト (mV}/^\circ\text{C})}$$

dB/°C単位のAD8362の温度ドリフトは、検出器の対数勾配（2.35GHz時で49.79mV/dB）を乗算することによりmV/°Cの単位に換算します。このアプリケーションでは、 $-0.03\text{dB}/^\circ\text{C}$ のドリフトが $-1.51\text{mV}/^\circ\text{C}$ に相当します。

2.35GHz時の補償済み回路についてさまざまな温度での測定性能を図19に示します。なお、 $0\sim 85^\circ\text{C}$ の範囲では、温度ドリフトを最適化するために補償係数を選択しています。これは、低温時の性能が比較的重要ではない最終装置に適しています。

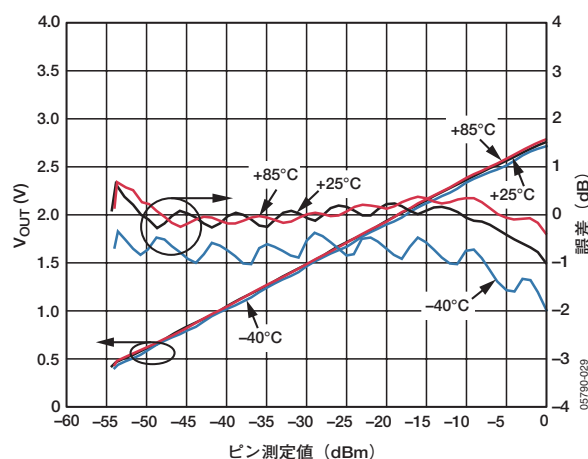


図19. AD8362の2.35GHz時の出力電圧および温度ドリフト（外部温度補償による）

## システム全体の性能

送信チェーン全体の性能を表3にまとめて記載しています。以下のシステム性能の特性評価を実施しました。

- パワー制御範囲
- 最大のリニア出力パワー
- ゲイン平坦性
- ノイズ・フロア
- OPldBとOIP3
- パワー・ディテクタの精度と検波範囲
- WiMAX OFDM信号を処理する場合のEVM性能
- WiMAX OFDM信号を処理する場合のスペクトル品質

Agilent社のシステム/回路シミュレーション・ソフトウェアであるADSを使用して、OFDM信号を生成しています。さらに、256-OFDM信号の生成能力および復調能力を評価のときに限り利用できるようにしました。EVM性能の測定には、Agilent 89600復調ソフトウェア（チャンネル評価シーケンスのみのイコライゼーション）を使用しました。

OFDM信号の場合、EVM性能の低下を引き起こす大部分の原因は、IQ変調器の不完全性、およびローカル発振器の位相ノイズまたは位相誤差によるものです。アップコンバージョンの後でサブキャリアを変調する隣接位相ノイズの一部は、レシーバまたは復調器に内蔵される位相トラッキング・アルゴリズムによって除去できます。

この送信チェーンの各ビルディング・ブロックが-3dBmの出力パワー時にEVM性能に対して寄与する割合を示す数値は、以下のとおりです。

- DAC+IQMODおよび理想的なLO：EVM=1.18%
- DAC+IQMOD+VGAおよび理想的なLO：EVM=1.34%
- DAC+IQMOD+VGAおよび理想的なフラクショナルN PLL：EVM=1.55%

このリファレンス設計に使用したフラクショナルN PLLには、0.35°の位相ノイズによる位相誤差があるため、システム全体のEVM性能が0.2%低下します。

EVMのトータル性能を観察することにより、IQ変調器の出力パワーまたはVGAの入力レベルの影響度についても検討を加えています。すでに確認されている-16dBmの最適なパワー・レベルの周辺で、2つの異なるVGA入力パワー・レベルと等価な2つの異なる変調器入力駆動レベルについて考察しました。

図20に示すように、出力パワーが-17dBmのときにVGAは約-3dBmを出力することが可能であり、そのときのEVMは1.5%です。

変調器から-15dBmのパワーが出力される場合は、EVM性能が1.7%に多少低下しますが、VGAの最大出力パワー・レベルは-1dBmに増加します。

図21では、IQ変調器の2つの出力パワー・レベルを比較しています。

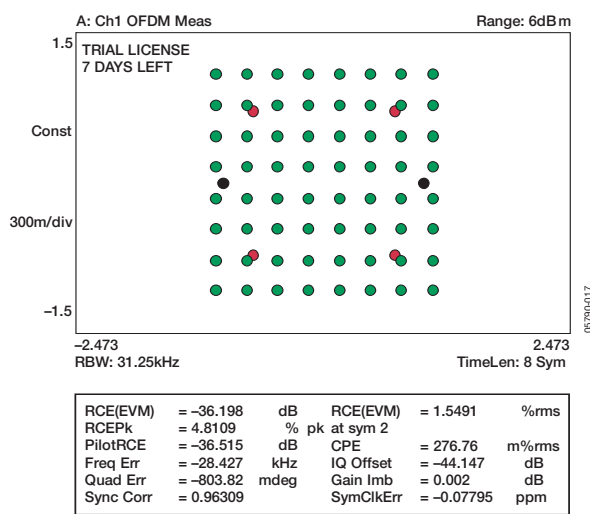


図20. 送信シグナル・チェーンのコンスタレーションと-3dBmの出力パワー時のEVM性能、64QAM OFDM

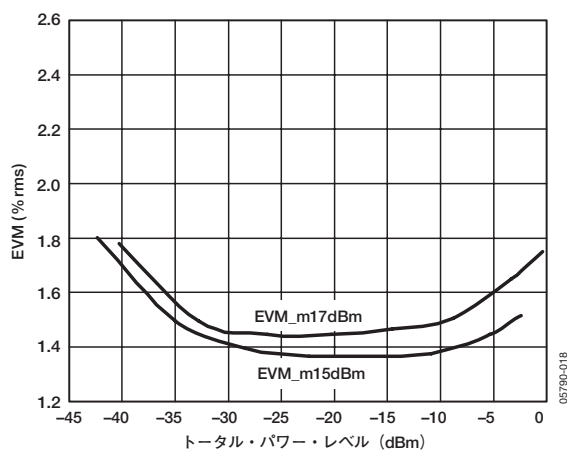


図21. EVM性能に対するIQ変調器の可変出力パワー・レベルの影響度

ミッドパワーの範囲では、EVM性能は基本的にIQ変調器とLOシンセサイザによって決定されます。出力パワーがダイナミック・レンジの下限に到達するときに、信号対ノイズ比の低下に伴って、EVM性能が低下し始めます。

出力パワー・レベルが最大0dBmまでのときは、スペクトル品質もきわめて良好です。参考情報として、-3dBmのときに+15dBを上回るマージンで802.16dマスク仕様を満たします（図25を参照）。さらに、トータル出力パワー・レベルが-1dBmのときに、+17dBを上回るマージンでETSI EN 301 021タイプGマスク仕様に適合します。

これらの性能とトップ・レベルの完全なシグナル・チェーン条件に基づき、このシグナル・チェーンから適切な最大パワー・レベルを選択できます。

## 測定性能の要約

VPS1=5V (AD8349、ADL5330、AD8362)、VPS2=3.3V (ADF4153、AD9860/AD9862のDAC)、無線周波数帯域：2.3~2.4GHz、信号帯域幅：10MHz、QPSK、16QAM、64QAM、256サブキャリアのOFDM変調

表3

パラメータ	条件	typ	単位
最大リニア出力パワー・レベル	64 QAM OFDM、EVM=1.7%	-1	dBm
出力パワー制御範囲	@2.35GHz、±3dBのゲイン法則適合性、VGAの入力パワー<-10dBm	51	dB
周波数対ゲイン平坦性	2.3~2.4GHzの周波数帯域	0.025	dB/MHz
	任意の周波数帯域幅が20MHz時の最悪時性能	0.5	dB
OIP3	@2.35GHz、 $V_{GAIN}^1=1.4V$	19.4	dBm
OP 1 dB	@2.35GHz、 $V_{GAIN}=1.4V$	11.0	dBm
スペクトル・マスク/ACP	RBW=100kHz、VBW=30kHz、 16QAM OFDM— $P_{OUT}=-3dBm$ 、10MHz信号		
	$F_{OFFSET}=1.09 \times BW/2$	-40.5	dB
	$F_{OFFSET}=1.95 \times BW/2$	-54	dB
	$F_{OFFSET}=2.95 \times BW/2$	-72.5	dB
ゲイン制御対EVM性能	64 QAM OFDM、2.35GHz		
	$P_{OUT}=-1dBm$ 、 $V_{GAIN}=\text{ハイ}$	-35.4	dB
		+1.7	%
	$P_{OUT}=-40dBm$ 、 $V_{GAIN}=\text{ロー}$	-34.9	dB
		+1.8	%
広帯域ノイズ・フロア	オフセット周波数=20MHz、 $P_{OUT}=-1dBm$ または $V_{GAIN}=1.4V$	-142.5	dBm/Hz
	オフセット周波数=20MHz、 $P_{OUT} \leq -20dBm$ または $V_{GAIN} \leq 1V$	-155	dBm/Hz
RMSパワー検出範囲	すべての変調方式、誤差<±0.8dB	40	dB

<sup>1</sup>  $V_{GAIN}$ はADL5330のゲイン制御電圧です。

表4. 電源

パラメータ	条件	typ	単位
正電源電圧1		5	V
無負荷時静止電流	AD8349、ADL5330、AD8362の総消費電流	360	mA
正電源電圧2		3.3	V
無負荷時静止電流	ADF4153、80MSPS動作時のAD9860またはAD9862送信パスの総消費電流	165	mA



## 主要デバイスの部品表 (BOM)

表5. デバイスの品名 (受動部品を除く)

デバイス	機能	メーカー名	評価用ボードの製品番号
AD9860/AD9862	ミックスド・シグナル・フロントエンド (ADCおよびDAC)	アナログ・デバイセズ	AD9860-EB、AD9862-EB
AD8349	ダイレクト・コンバージョンIQ変調器	アナログ・デバイセズ	EVAL-AD8349EB
ADL5330	電圧制御アンプ/減衰器	アナログ・デバイセズ	ADL5330-EVAL
ADF4153	フラクショナルN PLL	アナログ・デバイセズ	EVAL-ADF4153EB1
AD8362	RMS応答パワー・ディテクタ	アナログ・デバイセズ	EVAL-AD8362EB

## 代表的な性能特性

VPS1=5V (AD8349、ADL5330、AD8362)、VPS2=3.3V (AD9860/AD9862、ADF4153)、無線周波数帯域：2.3~2.4GHz

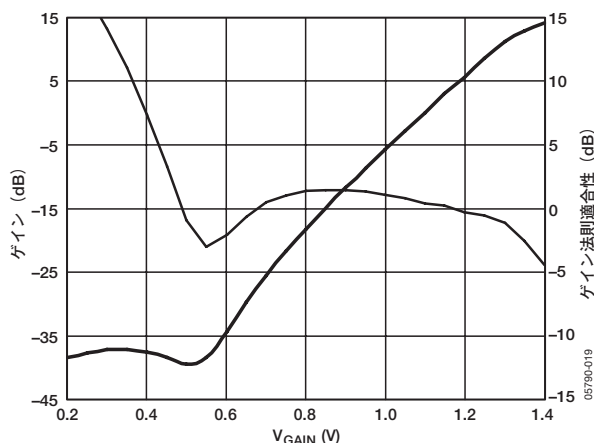


図22. AD8349変調器の出力パワーが $-10\text{dBm}$ のときのパワー・ゲイン範囲、ゲイン法則適合性、および $V_{\text{GAIN}}$ の関連特性 (2350MHz時)

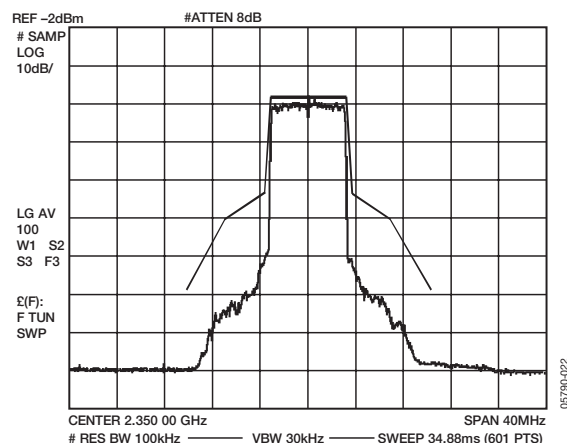


図25. トランスミッタの出力スペクトル (64QAM WiMAX OFDM、BW=7MHz)、 $-3\text{dBm}$ の出力パワー時、802.16dスペクトル・マスクと比較

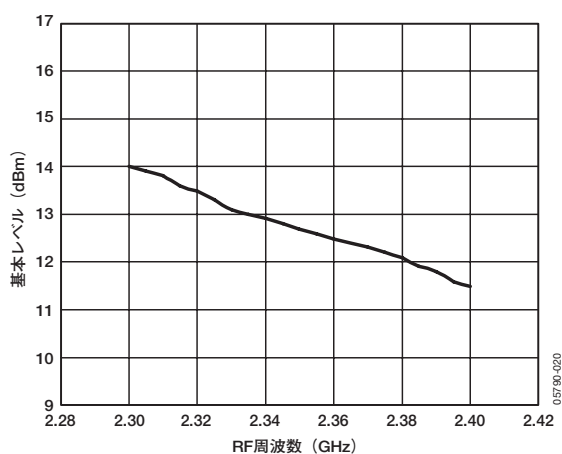


図23. RF周波数 対 トランスミッタのゲイン平坦性 (1.2Vp-pのCW信号が変調器入力に印加される場合)

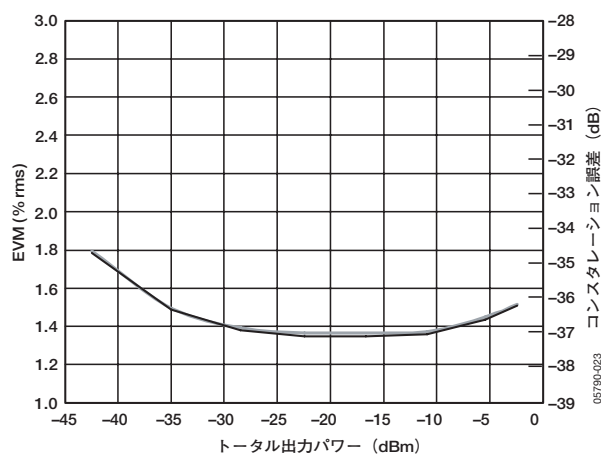


図26. 802.16 64QAM OFDM信号に対するトランスミッタの総EVM性能、10MHzの信号帯域幅

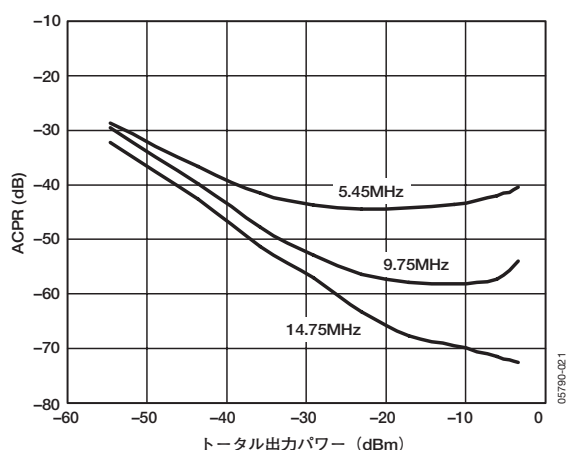


図24. 802.16dマスクに準拠するトランスミッタのACPR (64QAM WiMAX OFDM、10MHzの帯域幅)、出力パワーまたは $V_{\text{GAIN}}$ 電圧の関数

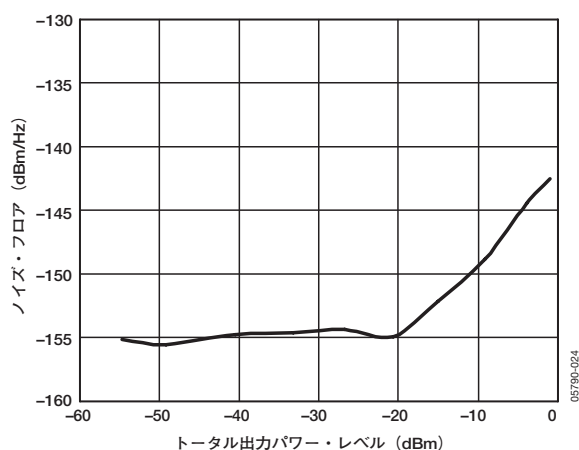


図27. トランスミッタの出力パワー 対 出力ノイズ・フロア (QPSK、16QAM、64QAM OFDM変調信号)

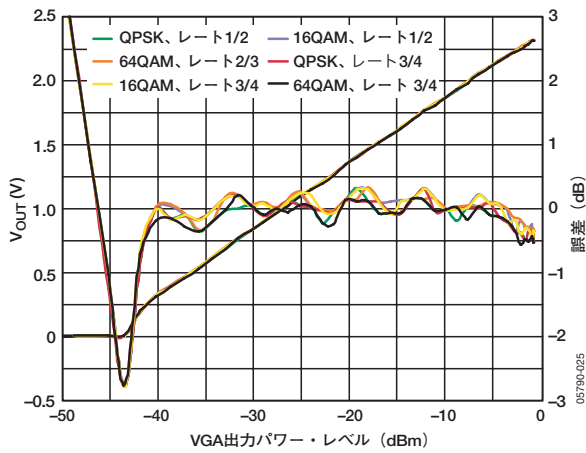


図28. RMSパワー・ディテクタの応答性と検出誤差、および送信シグナル・チェーンの出力パワー・レベルの関連特性、QPSK、16QAM、64QAM OFDM変調 (VGA出力に10dBのカプラを使用)

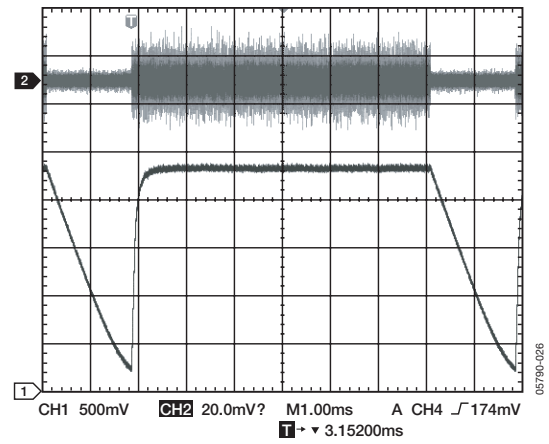


図29. WiMAXダウンリンク・バーストに対するパワー・ディテクタの時間応答性 (長いプリアンプル、FCH、64QAM OFDMデータ・シーケンス)、シンボル時間=25.6 $\mu$ s