

ADuC7026 評価ボード・リファレンス・ガイド

MicroConverter® ADuC7026 開発システム

Aude Richard 著



Rev. A

アナログ・デバイセズ株式会社

本社／〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル
電話 03 (5402) 8200
大阪営業所／〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪 MT ビル 2 号
電話 06 (6350) 6868

目次

評価ボードの概要.....	3	S1-4 ADC3.....	6
注意事項.....	3	S1-5 VIN-.....	6
評価ボードの機能.....	4	S1-6 VIN+.....	6
電源.....	4	S1-7 ADC4.....	6
RS-232 インターフェース.....	4	S1-8 LED.....	6
エミュレーション・インターフェース.....	4	外部コネクタ.....	7
水晶回路.....	4	アナログ I/O コネクタ J3.....	7
外部リファレンス電圧(ADR291).....	4	電源コネクタ J5.....	7
リセット/ダウンロード/IRQ0 の各プッシュ・ボタン.....	4	エミュレーション・コネクタ J4.....	7
電源インジケータ/汎用の各 LED.....	5	シリアル・インターフェース・コネクタ J1.....	7
アナログ I/O の接続.....	5	デジタル I/O コネクタ J2.....	7
汎用のプロトタイプ領域.....	5	外部メモリ・インターフェース.....	9
外部メモリとラッチのフットプリント.....	5	接続.....	9
DIP スイッチ・リンク・オプション.....	6	ポテンショメータ・デモストレーション回路.....	10
S1-1 V_{REF}	6	回路図.....	11
S1-2 V_{OCM}	6	ADuC7026 評価ボードの部品表.....	13
S1-3 POT.....	6		

評価ボードの概要

ADuC7026 評価ボードには次の特長があります。

- 2 層 PCB (4 インチ× 5 インチのフォーム・ファクタ)。
- 3.3 V にレギュレーションされる 9 V 電源を内蔵。
- RS-232 インターフェース・ケーブルへ接続する 4 ピン UART ヘッダーを装備。
- 20 ピンの標準 JTAG コネクタ。
- デモストレーション回路。
- PLL クロックを駆動する 32.768 kHz の時計用水晶を使用。
- 2.5 V の外部リファレンス・チップ ADR291。
- リセット/ダウンロード/IRQ0 の各プッシュ・ボタン。
- 電源インジケータ/汎用の各 LED。
- 外部ヘッダーからすべての ADC 入力と DAC 出力がアクセス可能。すべてのデバイス・ポートを外部ヘッダー・ピンに接続。
- 表面実装でスルーホール汎用プロトタイプ領域を用意。
- 外部メモリおよびラッチ用のフットプリントを用意。

注意事項

- このドキュメントでは、MicroConverter ADuC7026 評価ボード・レビジョン B1 を引用します。
- このドキュメントで使用するボード上の部品のすべての方向は、ボードの部品面を基準にしています(プロトタイプ領域はボードの裏面にあります)。
- このボードは、ボードのアナログ・セクションとデジタル・セクションとの間のカブリングを最小にするようにレイアウトされています。このため、グラウンド・プレーンは、左側のアナログ・セクションと右側のデジタル・プレーンに分割されています。レギュレーションされた 3.3 V 電源は直接デジタル・セクションへ接続され、さらにフィルタされた後にボードのアナログ・セクションへ接続されています。

評価ボードの機能

電源

9 V の電源を 2.1 mm の入力電源ソケット(J5)に接続する必要があります。入力コネクタは中心が負極で構成されています。すなわち、中心ピンが GND で、外側のシールドが+9 V です。

9 V の電源は、リニア電圧レギュレータ U5 でレギュレーションされています。3.3 V のレギュレータ出力は、ボードのデジタル側を直接駆動しています。また、3.3 V の電源はフィルタされた後に、ボードのアナログ側の電源として使われています。

ボードをオンにすると、LED (D3) が点灯して、有効な 3.3 V 電源がレギュレータ回路から得られていることを表示します。すべてのアクティブ部品は、デバイスの電源ピンとグラウンドの間に 0.1 μ F を接続してデカップリングされています。

RS-232 インターフェース

ADuC7026 (U1) の P1.1 ラインと P1.0 ラインは、コネクタ J1 を介して RS-232 インターフェース・ケーブルに接続されます。インターフェース・ケーブルは、PC のシリアル・ポートへ直接接続するために必要なレベル・シフトを行います。添付ケーブルがボードに正しく接続されていることを確認してください。すなわち、DVDD が DVDD へ、DGND が DGND へ、それぞれ接続されます。

エミュレーション・インターフェース

JTAG エミュレータを J4 コネクタに接続すると、ADuC7026 上で、JTAG を使って、他の機能を阻害することなくエミュレーションとダウンロードを行うことができます。

水晶回路

ボードには 32.768 kHz の水晶を装着することができます。この水晶から内蔵 PLL 回路を使って 41.78 MHz のクロックを発生します。

外部リファレンス電圧(ADR291)

外付けの 2.5 V リファレンス・チップ U2 は 2 つの機能を持っています。外部リファレンス電圧オプションの ADuC7026 をデモストレーションするために評価ボードに実装してありますが、主な目的は、差動アンプを使用する場合の V_{OCM} 電圧を発生することです。

リセット/ダウンロード/IRQ0 の各プッシュ・ボタン

ユーザーが手で部品をリセットできるように、リセット・プッシュ・ボタンが用意してあります。ボタンを押すと、ADuC7026 のリセット・ピンが DGND に接続されます。ADuC7026 のリセット・ピンには内部にシュミット・トリガーが付いているため、外付けのシュミット・トリガーは不要です。

IRQ0 プッシュ・ボタンを押すと、P0.4/IRQ0 がハイレベルに駆動されます。これは、外部割込み 0 を起動するときに使うことができます。

シリアル・ダウンロード・モードにするときは、P0.0/BM ピンをローレベルすると同時にリセットをトグルさせます。評価ボード上では、シリアル・ダウンロード・プッシュ・ボタン(S2)を押すと同時にリセット・ボタン(S3)を一旦押した後に離す(戻す)ことにより、シリアル・ダウンロードモードを容易に開始することができます(図 1)。

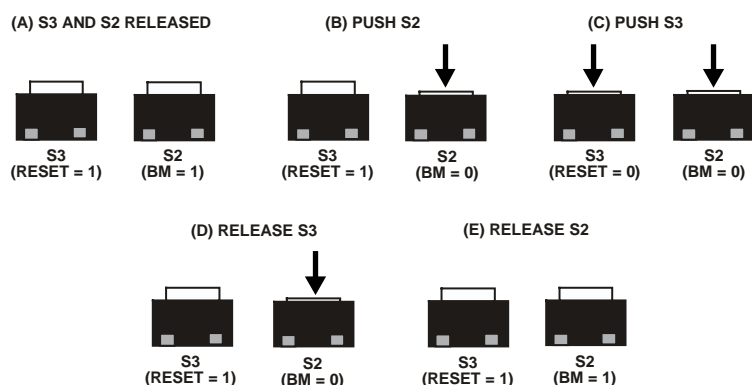


図 1. 評価ボードでシリアル・ダウンロード・モードを開始させる方法

電源インジケータ/汎用の各 LED

電源 LED (D3)は、ボードで十分な電源が使用可能であることを表示します。汎用 LED (D2)は、ADuC7026 の P4.2 に直接接続されています。P4.2 がクリアされると LED が消灯し、P4.2 がセットされると LED が点灯します。

アナログ I/O の接続

すべてのアナログ I/O は、ヘッダー J3 に接続されています。

ADC0 と ADC1 は、シングルエンドと疑似差動モードを評価するため AD8606 でバッファされています。ポテンショメータを ADC0 (バッファ付き)へ接続することができます。

ADC3 と ADC4 はシングルエンドから差動へ変換する内蔵オペアンプでバッファすることができるため、AD8132 を使って、ADC をフル差動モードで評価することができます。

ADC2、および ADC5～ADC11 は、バッファされません。信号をこれらの入力に接続するときは、データシートの推奨事項に必ず従ってください。

LED D1 を S1 スイッチを経由して接続したとき、DAC1 を使って輝度を制御することができます。

汎用のプロトタイプ領域

ユーザーのアプリケーションに応じて、外付け部品を追加できるように、評価ボードの下部に汎用プロトタイプ領域が用意されています。AV_{DD}、AGND、V_{DDIO}、DGND のパターンをプロトタイプ領域に設けてあります。

外部メモリとラッチのフットプリント

32 k × 16 スタティック RAM (CY7C1020CV33)、64 k × 16 フラッシュ (AT29LV1024)、16 ビット・ラッチの各フットプリントが設けてあります。外部メモリ・インターフェース セクションを参照してください。

DIP スイッチ・リンク・オプション

S1-1 V_{REF}

機能

2.5 V の外部リファレンス電圧(ADR291)出力を ADuC7026 の V_{REF} ピン(ピン 68)に接続します。

使用方法

S1-1 をオン・ポジションにスライドさせて、外部リファレンス電圧を ADuC7026 に接続します。

S1-1 をオフ・ポジションにスライドさせて、ヘッダー J3 の V_{REF} ピンで内部 2.5 V リファレンス電圧または他の外部リファレンス電圧を使用します。

S1-2 V_{OCM}

機能

1.67 V を AD8132 の V_{OCM} ピンへ接続します。ADC を差動モードで使うためには、ボード上で他の DC 電圧は不要です。

使用方法

S1-2 をオン・ポジションにスライドさせて、差動アンプの V_{OCM} を ADR291 リファレンス電圧を分割した 1.67 V に接続します。

S1-2 をオフ・ポジションへスライドさせて、DC 電圧をヘッダー J3 の V_{OCM} ピンへ接続することにより、 V_{OCM} に別の電圧を使います。表 1 に示すように、 V_{OCM} 値はリファレンス電圧値に依存することに注意してください。

表 1. V_{OCM} の範囲

V_{REF}	V_{OCM} minimum	V_{OCM} maximum
2.5 V	1.25 V	2.05 V
2.048 V	1.024 V	2.276 V
1.25 V	0.75 V	2.55 V

S1-3 POT

機能

ポテンショメータ出力を ADC0 に接続します。この入力、AD8606 でバッファされます。これは、デモストレーション目的です。

使用方法

S1-3 をオン・ポジションへスライドさせて、ポテンショメータを ADC0 入力チャンネルのオペアンプに接続します。

S1-3 をオフ・ポジションへスライドさせて、ヘッダー J3 上で ADC0 入力を使用します。

S1-4 ADC3

機能

ADC3 (ピン 80) をヘッダー J3 に接続します。

使用方法

S1-4 をオン・ポジションへスライドさせて、ヘッダー J3 の ADC3 を ADuC7026 の ADC3 ピン(ピン 80)へ直接接続します。

S1-4 をオフ・ポジションへスライドさせて、ヘッダー J3 の ADC3 を ADuC7026 の ADC3 ピン(ピン 80)から切り離します。

S1-5 $VIN-$

機能

シングルエンド/差動変換オペアンプ(AD8132)の $-OUT$ ピンを ADC3 へ接続します。S1-5 と S1-6 を一緒に使用する必要があります。 $VIN-$ がオン・ポジションにあるときは、 $VIN+$ もオン・ポジションにあつて、チャンネル ADC3 とチャンネル ADC4 で差動オペアンプを使う必要があります。

使用方法

S1-5 をオン・ポジションにスライドさせて AD8132 の $-OUT$ を ADC3 に接続します。

S1-5 をオフ・ポジションにスライドさせて AD8132 なしで ADC3 を使います。

S1-6 $VIN+$

機能

シングルエンド/差動変換オペアンプ(AD8132)の $+OUT$ ピンを ADC4 へ接続します。 $VIN+$ がオン・ポジションにあるときは、 $VIN-$ もオン・ポジションにあつて、チャンネル ADC3 とチャンネル ADC4 で差動オペアンプを使う必要があります。

使用方法

S1-6 をオン・ポジションにスライドさせて AD8132 の $+OUT$ を ADC4 に接続します。

S1-6 をオフ・ポジションにスライドさせて AD8132 なしで ADC4 を使います。

S1-7 ADC4

使用方法

S1-7 をオン・ポジションへスライドさせて、ヘッダー J3 の ADC4 を ADuC7026 の ADC4 ピン(ピン 1)へ直接接続します。

S1-7 をオフ・ポジションへスライドさせて、ヘッダー J3 の ADC4 を ADuC7026 の ADC4 ピン(ピン 1)から切り離します。

S1-8 LED

機能

DAC1 出力をデモストレーション回路の緑の LED(D1)へ接続します。

使用方法

S1-8 をオン・ポジションにスライドさせて、DAC1 出力を D1 に接続します。

S1-8 をオフ・ポジションへスライドさせて、ヘッダー J3 上で DAC1 出力を使用します。

外部コネクタ

アナログ I/O コネクタ J3

コネクタ J3 は、すべての ADC 入力、リファレンス電圧入力、DAC 出力に対して外部接続を提供します。コネクタのピン配置を表 2 に示します。

電源コネクタ J5

コネクタ J5 を使うと、評価ボードと ADuC7026 開発システム内にある 9 V 電源を接続することができます。

エミュレーション・コネクタ J4

コネクタ J4 は、USB ケーブルおよび mIDAS リンク (ADuC7026 QuickStart™ Plus 開発システムでのみ提供) を使って、評価ボードと PC との間の接続を提供します。

シリアル・インターフェース・コネクタ J1

コネクタ J1 は、ADuC7026 開発システムに添付されている PC シリアル・ポート・ケーブルを使って、評価ボードと PC との間のシンプルな接続を提供します。

デジタル I/O コネクタ J2

コネクタ J2 は、すべての GPIO に対して外部接続を提供します。コネクタのピン配置とピン機能を表 3 に示します。

表 2. アナログ I/O コネクタ J3 のピン機能

Pin No.	Pin Description
J3-1	AV _{DD}
J3-2	AGND
J3-3	V _{REF}
J3-4	DAC _{REF}
J3-5	ADC0
J3-6	ADC1
J3-7	ADC2
J3-8	ADC3
J3-9	ADC4
J3-10	ADC5
J3-11	ADC6
J3-12	ADC7
J3-13	ADC8
J3-14	ADC9
J3-15	ADC10
J3-16	ADC11
J3-17	V _{DIFF}
J3-18	V _{OCM}
J3-19	DAC0
J3-20	DAC1
J3-21	DAC2
J3-22	DAC3
J3-23	ADC _{NEG}
J3-24	AGND

表 3. デジタル I/O コネクタ J2 のピン機能

Pin No.	Pin Description
J2-1	DGND
J2-2	P4.5 AD13/PLAO[13]
J2-3	P4.4 AD12/PLAO[12]
J2-4	P4.3 AD/11PLAO[11]
J2-5	P4.2 AD10/PLAO[10]
J2-6	P1.0 T1/SIN/SCL0/PLAI[0]
J2-7	P1.1 SOUT/SDA0/PLAI[1]
J2-8	P1.2 RTS/SCL1/PLAI[2]
J2-9	P1.3 CTS/SDA1/PLAI[3]
J2-10	P1.4 IRQ2/RI/CLK/PLAI[4]
J2-11	P1.5 IRQ3/DCD/MISO/PLAI[5]
J2-12	P4.1 AD9/PLAO[9]
J2-13	P4.0 AD8/PLAO[8]
J2-14	P1.6 DSR/MOSI/PLAI[6]
J2-15	P1.7 DTR/CSL/PLAO[0]
J2-16	P2.2 PWM0 _L /RS/PLAO[7]
J2-17	P2.1 PWM0 _H /WS/PLAO[6]
J2-18	P2.7 PWM1 _L /MS3
J2-19	P3.7 PWM _{SYNC} /AD7/PLAI[15]
J2-20	P3.6 PWM _{TRIP} /AD6/PLAI[14]
J2-21	P0.7 ECLK/XCLK/SIN/PLAO[4]

Pin No.	Pin Description
J2-22	P2.0 CONV _{START} /SOUT/PLAO[5]
J2-23	P0.5 IRQ1/ADC _{BUSY} /MS0/PLAO[2]
J2-24	P0.4 IRQ0/PWM _{TRIP} /MS1/PLAO[1]
J2-25	P3.5 PWM2 _L /AD5/PLAI[13]
J2-26	P3.4 PWM2 _H /AD4/PLAI[12]
J2-27	P2.6 PWM1 _H /MS2
J2-28	P2.5 PWM0 _L /MS1
J2-29	P0.3 TRST/A16/ADC _{BUSY}
J2-30	P2.4 PWM0 _H /MS0
J2-31	P3.3 PWM1 _L /AD3/PLAI[11]
J2-32	P3.2 PWM1 _H /AD2/PLAI[10]
J2-33	P3.1 PWM0 _L /AD1/PLAI[9]
J2-34	P3.0 PWM0 _H /AD0/PLAI[8]
J2-35	P0.2 PWM2 _L /BHE
J2-36	P0.6 T1/MRST/AE/PLAO[3]
J2-37	P0.0 CMP/MS2/PLAI[7]
J2-38	P4.7 AD15/PLAO[15]
J2-39	P4.6 AD14/PLAO[14]
J2-40	P2.3 AE
J2-41	P0.1 PWM2 _H /BLE
J2-42	DGND

外部メモリ・インターフェース

アドレスとデータが外部バスにマルチプレクスされているため、32 k×16 SRAM、64 k×16 フラッシュ、16 ビット D ラッチのフットプリントをボード上に用意してあります。

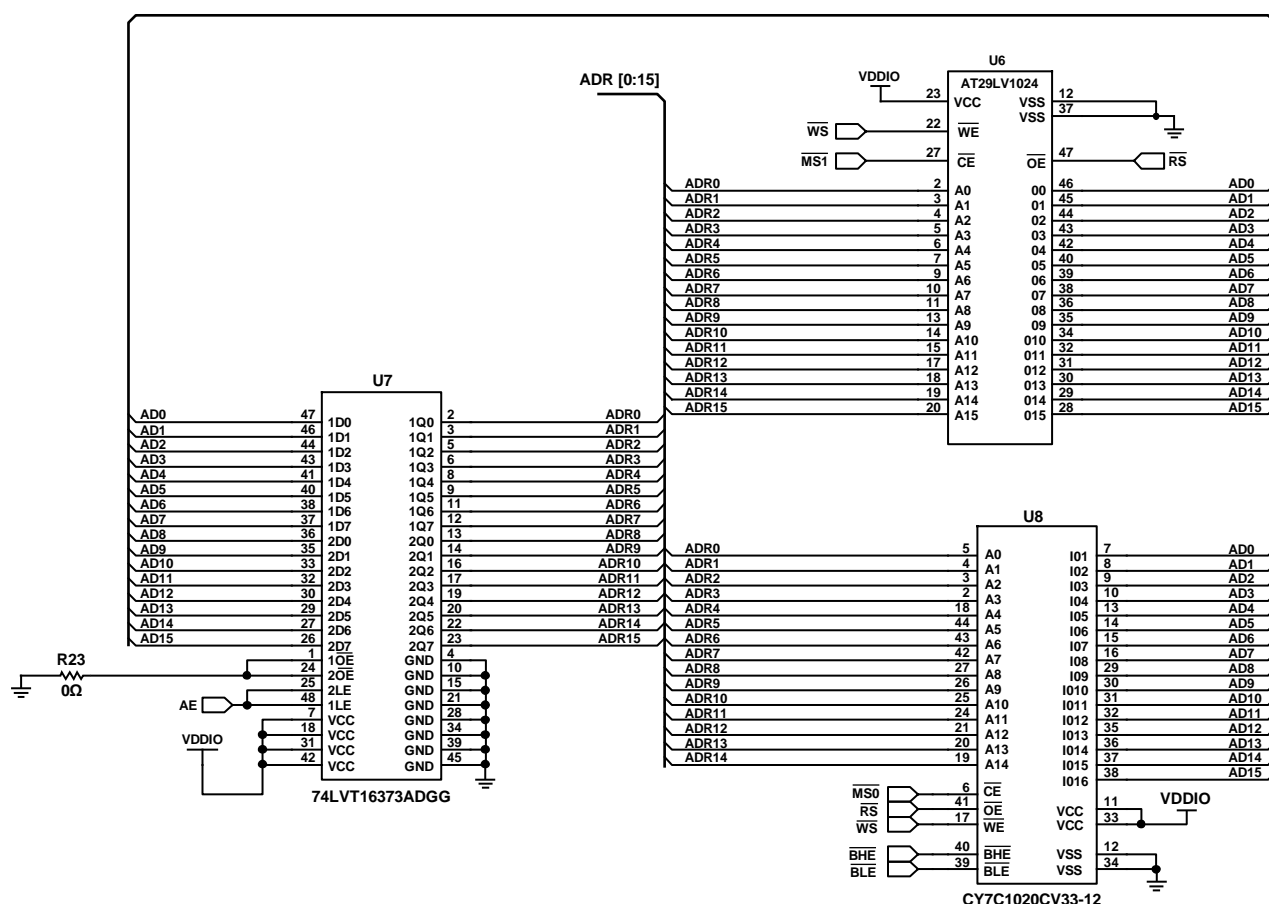
メモリ・フットプリントは、CY7C1020CV33 および AT29LV1024 用のものです。ラッチのフットプリントは、74LVT16373AGG 用です。

CY7C1020CV33 メモリのアクセス・タイムが異なるバージョンも使うことができます。XMxPAR レジスタにウェイト・ステートを追加して、必要に応じて、低速なメモリにインターフェースさせることもできます。

接続

表 4.

Connection	Description
Controls	<p>\overline{RS}, \overline{WS}, and \overline{AE} are the minimum control signals of any memory interface.</p> <p>$\overline{MS0}$ and $\overline{MS1}$, memory select signals, are connected to the \overline{CE} of the SRAM and the flash, respectively, to enable the memory when necessary.</p> <p>\overline{BHE} and \overline{BLE} allows the high or low byte of the 16-bit SRAM to be selected.</p>
Data	16 bits of data AD[15-0] are directly connected from the ADuC7026 to the memory circuitry.
Addresses	<p>16 bits of address AD[16-1] are connected from the ADuC7026 to A[15-0] of the memory devices. AD[0] addresses a byte.</p> <p>To address the 32 k of the SRAM only, 14-bit addresses are required.</p> <p>15-bit addresses are required for the 64 k flash.</p>



NOTES

1. THE FOOTPRINT FOR THE FLASH IS ON THE BOTTOM SIDE OF THE BOARD.

図2.外部メモリの接続

06/02/2002

ポテンショメータ・デモンストレーション回路

添付 CD 上のコード例フォルダにある pot.c のサンプル・コードを使うと、ポテンショメータ抵抗の変化を出力 LED に表示することができます。

内部および外部のリファレンス電圧は 2.5 V であり、シングル・エンド・モードで 0~2.5V の ADC 入力範囲を与えます。ポテンショメータは、0 V~ AV_{DD} (= 3.3 V) の電圧を出力することができます。

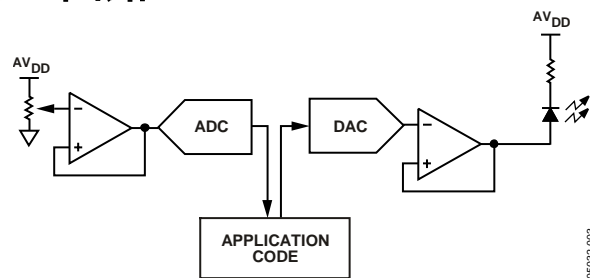


図 3.RTD 回路の回路図

05032-003

回路図

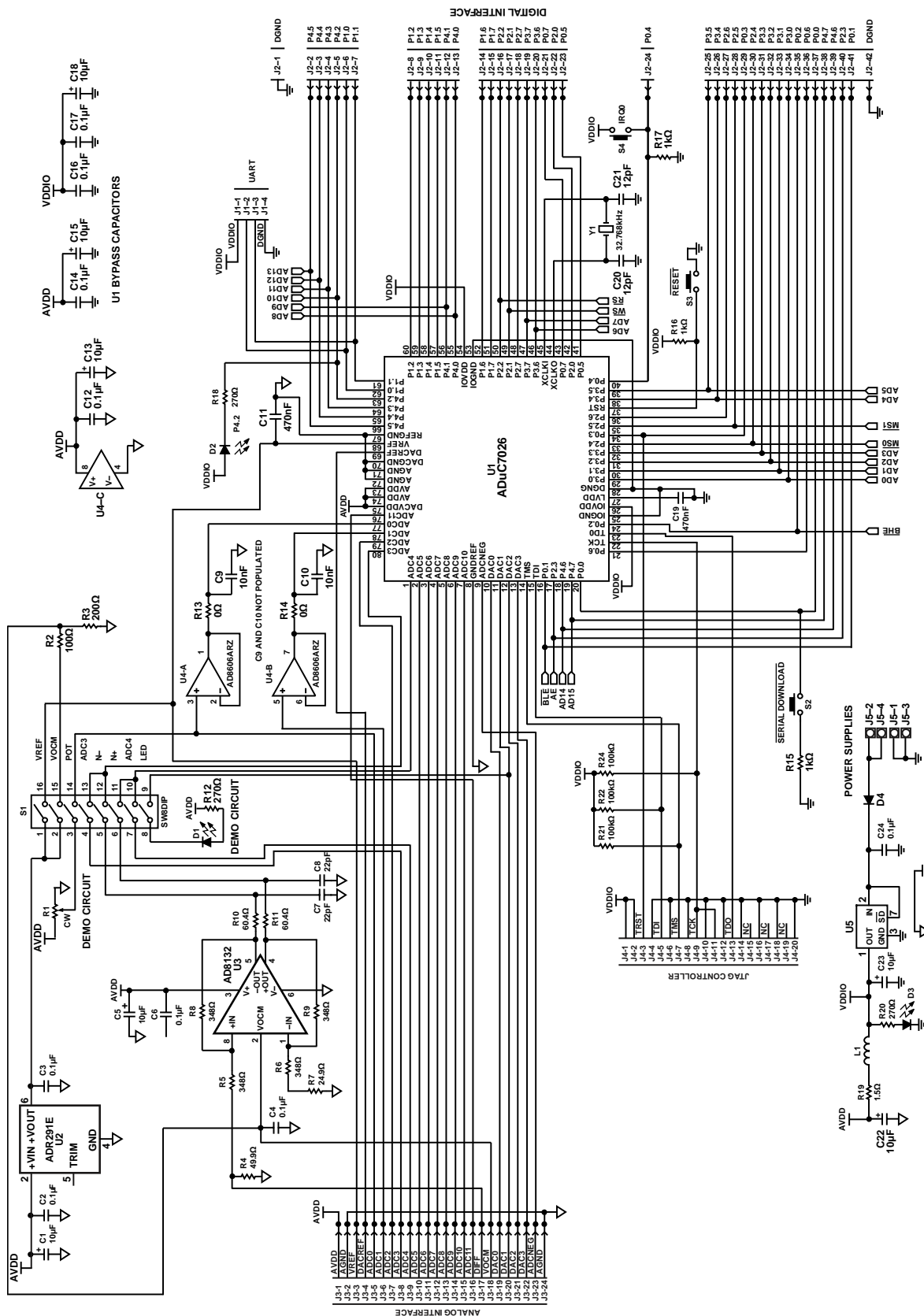
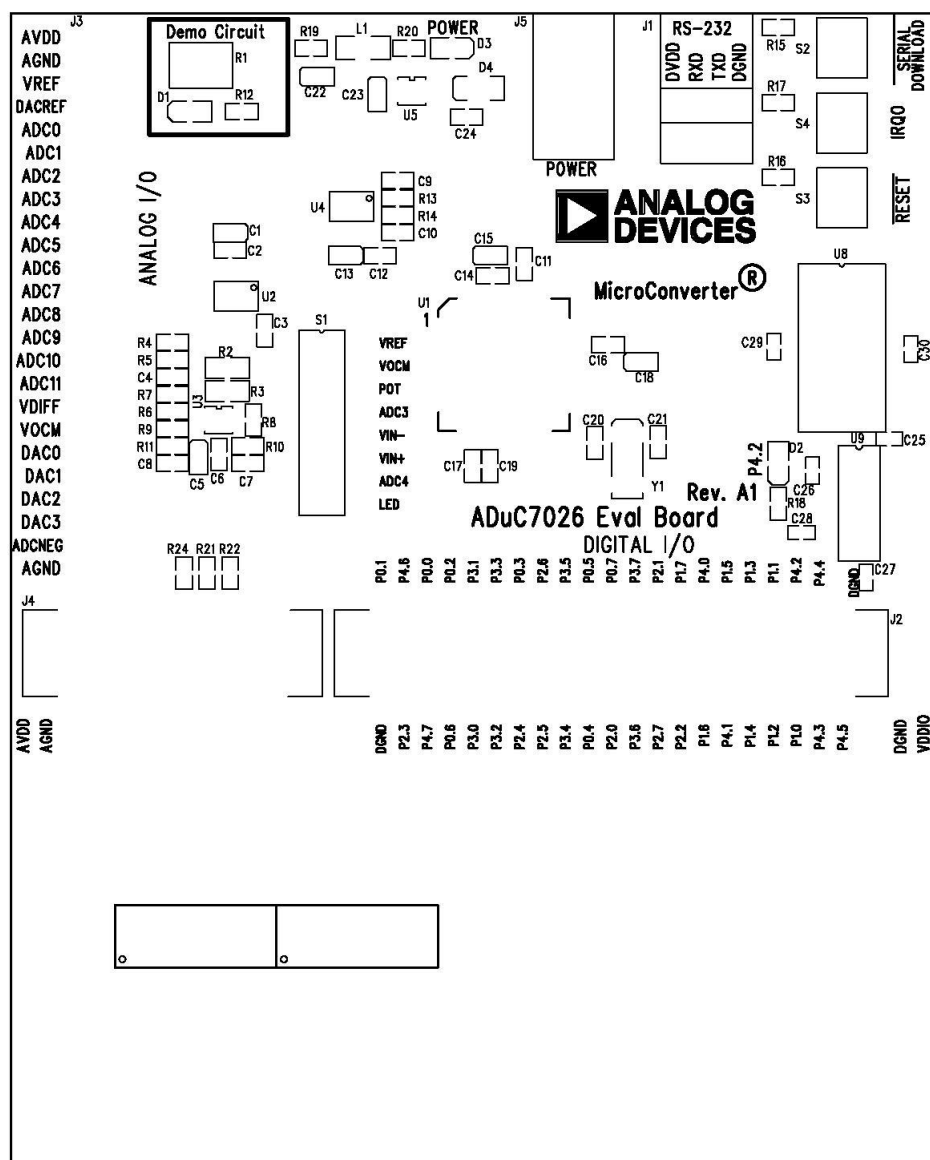


図 4.ADuC7026 評価ボードの回路図

05032-004



ADuC7026 評価ボードの部品表

表 5.

Component	Qty	Part	Description	Order No.	Mfg.
EVAL-ADuC7026QS QuickStart PCB	1	PCB-1	2-sided, surface-mount PCB		Analog Devices
PCB Stand-off	4	Stand-off	Stick-on mounting feet	148-922	Farnell
U1	1	ADuC7026	MicroConverter (80-lead LQFP)	ADuC7026CP	Analog Devices
U2	1	ADR291	Band gap reference	ADR291ER	Analog Devices
U3	1	AD8132	Differential op amp	AD8132ARM	Analog Devices
U4	1	AD8606	Dual op amp, (8-pin SOIC)	AD8606AR	Analog Devices
U5	1	ADP3333	Fixed 3.3 V linear voltage regulator	ADP3333ARM3.3	Analog Devices
U6 (Not populated)	0	AT29LV1024	64 k × 16 flash	AT29LV1024	
U7 (Not populated)	0	74LVT16373ADGG	16-bit D-latch	74LVT16373ADGG	
U8 (Not populated)	0	CY7C1020CV33-12	32 k × 16 Static RAM	CY7C1020CV33-12	
Y1	1	32.768 kHz	Watch crystal	971-3220	Farnell
S1	1	SW\8DIP	8-way DIP switch	GH7242-ND	Digikey
S2, S3, S4	3	Push button switch	PCB-mounted push button switch	177-807	Farnell
D1, D2, D3	3	LED	1.8 mm miniature LED	359-9954	Farnell
D4	1	PRLL4002	Diode	BAV103TPMSCT-ND	Digikey
C1, C5, C13, C15, C18, C22, C23	7	10 µF	Surface-mount tantalum capacitor, Taj-B case	197-130	Farnell
C2 to C4, C6, C12, C14, C16, C17, C24 to C31	16	0.1 µF	Surface-mount ceramic capacitor, 0603 case	317-287	Farnell
C7, C8	2	22 pF	Surface-mount ceramic capacitor, 0603 case	722-005	Farnell
C9, C10	2	10 nF	Surface-mount ceramic capacitor, 0603 case	301-9561	Farnell
C11, C19	2	470 nF	Surface-mount ceramic capacitor, 0603 case	318-8851	Farnell
C20, C21	2	12 pF	Surface-mount ceramic capacitor, 0603 case	721-979	Farnell
R1	1	10 kΩ potentiometer	0.25W, 4 series, (4 mm × 4 mm square)	TS53YJ 10K 20% TR (Lead free)	Vishay
R2	1	100 Ω	Surface-mount resistor, 0603 case	933-2375	Farnell
R3	1	200 Ω	Surface-mount resistor, 0603 case	933-2758	Farnell
R4	1	49.9 Ω	Surface-mount resistor, 0805 case	311-49.9HRCT-ND	Digikey
R5, R6, R8, R9	4	348 Ω	Surface-mount resistor, 0603 case	311-348HRCT-ND	Digikey
R7	1	24.9 Ω	Surface-mount resistor, 0805 case	311-24.9HRCT-ND	Digikey
R10, R11	2	60.4 Ω	Surface-mount resistor, 0805 case	311-60.4HRCT-ND	Digikey
R12, R18, R20	3	270 Ω	Surface-mount resistor, 0603 case	933-0917	Farnell
R13, R14, R23	3	0 Ω	Surface-mount resistor, 0603 case	933-1662	Farnell
R15, R16, R17	3	1 kΩ	Surface-mount resistor, 0603 case	933-0380	Farnell
R19	1	1.5 Ω	Surface-mount resistor, 0603 case	9331832	Farnell
R21, R22, R24	3	100 kΩ	Surface-mount resistor, 0603 case	933-0402	Farnell
L1	1	Ferrite bead	Surface-mount inductor, 1206 case	952-6862	Farnell

J1	1	4-pin header	4-pin, 90° single-row header	TSM-104-02-T-SH	Samtec
J2	1	42-pin header	42-pin, straight single-row header	TSM-121-01-T-DV	Samtec
J3	1	42-pin header	24-pin, straight single-row header	TSM-124-01-T-SV	Samtec
J4	1	20-pin header	20-pin, connector	HTST-110-01-L-DV	Samtec
J5	1	Power socket	PCB mounted socket (2 mm pin diameter)	KLD-SMT2-0202-A	Kycon