

Σ-Δ ADCを使ったチャンネル切り替え

By Mary McCarthy

はじめに

このテクニカルノートは、AD7708とAD7718について説明します。データシートは、シグマ・デルタADCの更新レートを規定しています。更新レートは、一つのチャンネルが選択され、ADCが連続変換している時、変換が実行されるレートです。使用する更新レートは、ADCが使われるアプリケーションによります。デバイスのピーク to ピーク分解能は、更新レートが上がると低減します。データ収集システムのようなマルチ・チャンネルのアプリケーションでは、複数のチャンネルからの変換結果が読み出されます。すなわち各チャンネルが順番に選択され、そのチャンネルについて変換が実行されます。このようなアプリケーションでは、変換が実行されるレートは1チャンネル・システムとは異なります。このテクニカルノートでは、AD7708/AD7718を使ったチャンネル切り替え手順について述べます。

マルチチャンネル・システム

図1に、データ収録システムに使用されているAD7708又はAD7718を示します。各入力チャンネルはセンサーに接続されます。AD7708/AD7718はPGAを内蔵し、更新レートが設定可能なので、異なる振幅で異なる更新レートの信号を変換するのに使用することができます。AD7708とAD7718は、又チョッピングをイネーブルにしたり、ディスエーブルにして使用することができます。チョッピングにより、低オフセット、低オフセット・ドリフトになります。チョッピングをディスエーブルにすると、オフセット誤差とオフセット誤差ドリフトが多少高くなりますが、より高い変換レートが得られます。

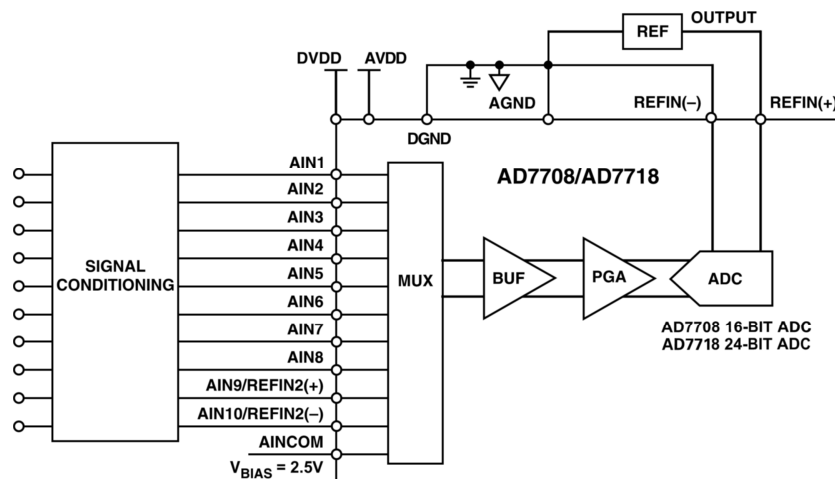


図 1. AD7708/AD7718 を使用したデータ収録システム

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2010 Analog Devices, Inc. All rights reserved.

Rev. 0

チョッピング・ディスエーブル

1チャンネルが選択された時、最初の変換結果は $(24 * SF / fs)$ 時間後に出力可能になります。ここで fs =サンプリング周波数= 32.768 kHz で、 SF はデバイスに内蔵のフィルタ・レジスタ (3 - 255) にロードされるワードです。2番目の変換結果はその後さらに $(8 * SF / fs)$ 秒後に出力可能になります。変換結果が出力可能になると、RDY がロー・レベルになります。

これらの ADC は Sinc フィルタを使用しますが、この Sinc フィルタはアンチョップド・モードでセトリング時間が $(24 * SF / fs)$ です。各チャンネルが選択される度に、フィルタは最初のデジタル・ワードを計算するためにこのセトリング時間がかかります。(2番目の変換のような) 後続の変換は、 $(fs / (8 * SF))$ のレートで起こります。別のチャンネルが選択される度に、新しいチャンネルのアナログ入力はその前のチャンネルのアナログ入力とは異なるので、フィルタは安定しなければなりません。チャンネルを切り替えた後、RDY は有効な変換結果が出力可能になるまで、このハイ・レベルを維持します。

チョッピング・イネーブル

チョッピングを行うと、変換レートは、与えられた SF ワードに対して低減します。チョッピングでは、アナログ入力 が ADC 内部で繰り返し切り替わります。連続サンプルは、そこで 2 で平均化されます。このスイッチングと平均化により ADC のオフセット誤差が取り除かれます。1つのチャンネルから別のチャンネルに切り替わる時、選択したチャンネルのアナログ入力電圧に対応するデジタル・ワードを計算するために、Sinc フィルタが必要とするセトリング時間はチョッピング・イネーブル時に $(48 * SF / fs)$ です。アンチョップ・モードの時 RDY は有効な変換結果が出力可能になるまで、ハイ・レベルを維持するので、DSP/マイクロコントローラはチャンネルを切り替えた後、有効変換結果を見つけるために RDY パルスを数える必要ありません。RDY がロー・レベルになるまで DSP/マイクロコントローラは ADC とはコミュニケーションしないで、RDY 信号を DSP/マイクロコントローラに対するインターラプトとして使用することができます。このチャンネルの後続の変換は $(24 * SF / fs)$ のレートで起こります。

Zero-Latency

AD7708 又は AD7718 の場合、チャンネルが選択された時、最初の変換結果の計算にはより長い時間を必要とします。そのチャンネルの後続の変換はより高いレートで行われます。Zero-latency ADC の場合 (他メーカーから入手可能)、すべての変換と変換の間に十分なフィルタのセトリング時間が必要です。したがって、Zero-latency の場合、ADC の変換レートを低減することが課題です。アナログ・デバイスの ADC は与えられた精度で最高の速度で動作するよう設計されています。

図 2(ii) はアンチョップ・モードでチャンネルを切り替えた時の AD7708/AD7718 の動作を示します。1チャンネルを使用すれば、変換結果は高いレート (破線で示す) で得られます。アナログ入力チャンネルが切り換えられると、ADC は変換を実行するのにより長い時間を必要とします。(アンチョップ・モードで3倍の長さ) 図 2(ii) に、zero-latency システムの場合も示します。このようなシステムで、デジタルフィルタは常に十分なセトリング時間を必要とします。このためかなり遅い更新レートの ADC になります。

AD7708 と AD7708 には又単一変換モードもあり、デバイスは変換を実行した後アイドル・モードになります。アイドル・モードでは ADC のモジュレータとフィルタはリセット状態に保たれます。ユーザーはモード・レジスタの MD2, MD1 と MD0 に書き込むことにより変換を開始することができます。これらのビットを適切にセットすると、モジュレータとフィルタはリセットからリリースされ、変換が始まります。フィルタは安定しなければならないので、変換は $((24 * SF / fs)$ 時間後に完了します。ADC はこの有効な変換結果をデータ・レジスタにロードし、RDY をロー・レベルにして、アイドル・モードに戻ります。この単一変換モードでは AD7708/AD7718 は zero-latency ADC として動作し、各変換を実行するのにセトリング時間が必要となります。

有効な変換結果が出力可能になる時のみ、RDY がロー・レベルになります。それゆえ DSP/マイクロコントローラから見ると、変換の全モードは単一変換サイクルを使っているように見えますが、実際にはこの中にチャンネルを切り替えた後 (又は単一変換モードで) 有効デジタル・ワードを発生するのに必要な追加の変換サイクルがあります。マイクロプロセッサからは見えません。マイクロプロセッサにとって RDY がハイ・レベルになっている時間の長さは問題ありません。マイクロプロセッサは RDY がロー・レベルになると ADC からの有効なワードを読み取る事がわかっています。

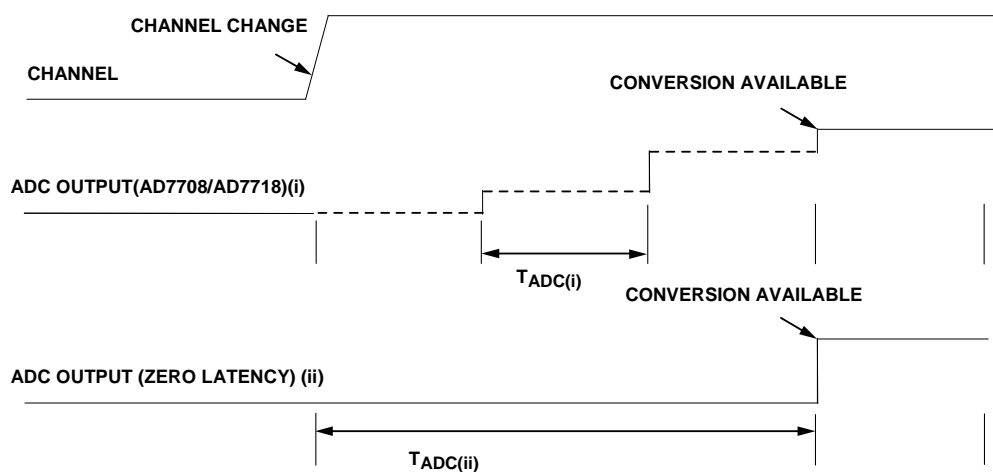


図 2.ADC の変換時間

まとめ

AD7708 と AD7718 の更新レートは切り替え速度とは異なります。チャンネル間で切り替わる時 ADC はセトリグ時間が必要なので、変換が行われるレートは単一チャンネルの変換に比べて低下します。しかし RDY 出力は有効な変換結果が出力可能になった時のみロー・レベルになります。それ故、チャンネルを切り替えた時、RDY は有効なデジタル・ワードが出力可能になるまでハイ・レベルを維持します。

Zero Latency の場合、チャンネル変更が起こるかどうかに関係なく、変換時間は一定になります。しかし、Zero Latency は更新レートを低減します。アナログ・デバイセズの ADC は最適な更新レートが得られるとともに RDY ピンを使用することで有効な変換結果だけを出力させることができるように設計されています。