

## ディファレンス・アンプの性能最適化法

著者: Reza Moghimi

大きな同相モード信号が存在する中で小信号を測定しなければならない場合があります。これらのアプリケーションでは、オペアンプ内部構成内に 2 個または 3 個のオペアンプを使った従来型の計装アンプが広く使われています。計装アンプの同相モード除去比(CMRR)は優れていますが、価格さらに場合によっては仕様がこれらのアプリケーションでの使用の妨げになることがあります。計装アンプは、ユーザが要求する帯域幅、DC 精度、または消費電力の条件を満たさないことがあります。このためこれらの状況では、計装アンプの代わりとしてユーザが 1 個のアンプと外付け抵抗を使ってディファレンス・アンプを構成します。使用する抵抗が高精度で一致しないかぎり、これらの回路の CMRR は非常に小さい値になってしまいます。このアプリケーション・ノートでは、ディスクリット・ディファレンス・アンプを作成して性能を最適化する幾つかの方法について説明します。ソリューション全体のコスト/性能比がモノリシック計装アンプに匹敵する幾つかのアンプも紹介します。

センサー・ブリッジに接続する 1 個のアンプを使った一般的なディファレンス・アンプを図 1 に示します。

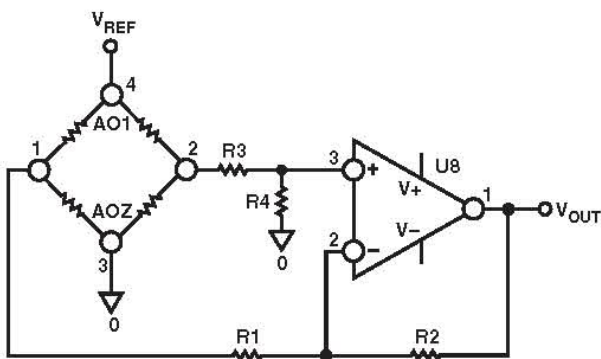


図 1.

重ね合わせの原理を使うと、出力が 2 つの入力間の差の関数であることを示すことができます。図 1 に示す回路の伝達関数は次式で表されます。

$$V_{OUT} = \frac{R2}{R1} \left[ \left( \frac{1 + \frac{R2}{R1}}{1 + \frac{R3}{R4}} \right) V2 - V1 \right] \quad (1)$$

次の条件を満たすときに、特別な状況となり

$$\frac{R2}{R1} = \frac{R4}{R3}$$

前式は次のように簡単になります。

$$\frac{R2}{R1} = \frac{R4}{R3} \quad (2)$$

$$V_{OUT} = \frac{R2}{R1} (V2 - V1)$$

出力は 2 つの入力間の差とゲイン・ファクタ (1 に設定可能) の積になります。式 2 は、抵抗比が厳密に一致するときに成立します。一致する抵抗の値が、 $R2 = R4 = 10 \text{ k}\Omega$ 、 $R1 = R3 = 1 \text{ k}\Omega$ 、 $V1 = 2.5 \text{ V}$ 、 $V2 = 2.6 \text{ V}$  のとき、 $V_{OUT} = 1 \text{ V}$  となります。

前述のように、図 1 に示すこの回路の欠点の 1 つは CMRR が劣ることで、これは抵抗の不一致により発生します。これを調べるため、分かり易い回路を図 2 に示します。

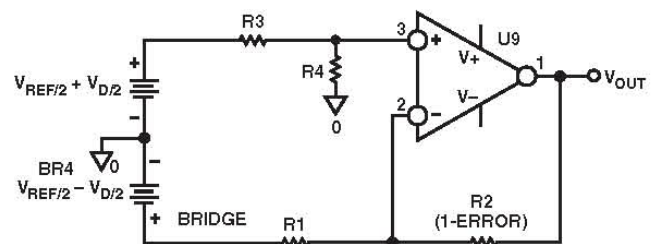


図 2.

R2の抵抗偏差は、誤差R2(1-error)として加わります。重ね合わせ原理を使い、R1=R3かつR2=R4とすると、出力電圧(V<sub>OUT</sub>)の式は次のように変形することができます。

$$V_{OUT} = \left\{ \begin{array}{l} \left[ \frac{R2}{R1} \left( 1 - \frac{R1+2R2}{R1+R2} \times \frac{error}{2} \right) \right] \\ vd + \left( \frac{R2}{R1+R2} \times error \right) V_{REF} \end{array} \right\} \quad (3)$$

同相モード・ゲイン(A<sub>cm</sub>)と差動ゲイン(A<sub>dm</sub>)は、式3から次のように求めることができます。

$$A_{cm} = \frac{R2}{R1+R2} \times error$$

$$A_{dm} = \frac{R2}{R1} \left( 1 - \frac{R1+2R2}{R1+R2} \times \frac{error}{2} \right) \quad (4)$$

式4から、抵抗値誤差がないとき(error=0)、A<sub>cm</sub>=0となつて、アンプは予想通り差動電圧にのみ応答することが分かります。

$$\left( V_{OUT} = \frac{R2}{R1} \times V_D \right)$$

このため、抵抗比誤差がゼロ(error=0)のとき、回路のCMRRは選択したアンプのCMRRに強く依存するようになります。図2のように抵抗誤差がゼロでないときは、回路のCMRRは次のように表すことができます。

$$CMRR = 20 \log \left( \frac{A_{dm}}{A_{cm}} \right)$$

$$CMRR = 20 \log \frac{\frac{R2}{R1} \left( 1 - \frac{R1+2R2}{R1+R2} \times \frac{error}{2} \right)}{\frac{R2}{R1+R2} \times error} \quad (5)$$

R2の誤差の分数部分について、上式の2項目は無視できるため、次式のように表すことができます。

$$CMRR = 20 \log \frac{\frac{R2}{R1}}{\frac{R2}{R1+R2} \times error} \quad (6)$$

ユニティ・ゲインのディスクリート・ディファレンス・アンプで、R2=R4=10kΩ、R1=R3=10kΩ、error=1%の場合、CMRRの近似値は46dBになります。この46dBの値は、モノリシック・ディファレンス・アンプ(AMP03)のCMRR(図3にグラフを表示)より劣ります。

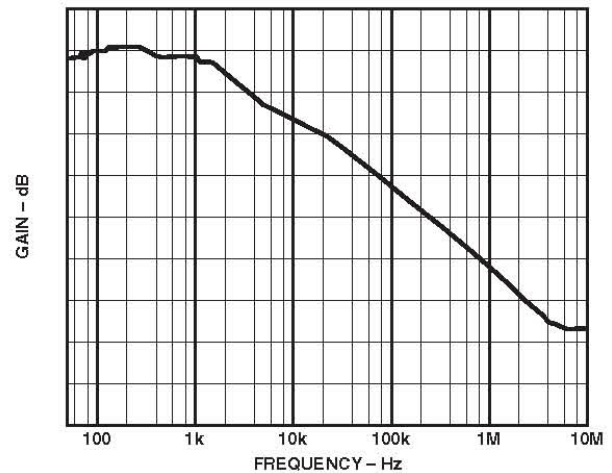


図3. AMP03(モノリシック・ディファレンス・アンプ)のCMRRの周波数特性

前述のように、抵抗不一致により発生する誤差はディスクリート・ディファレンス・アンプの大きな欠点ですが、回路を最適化する幾つかの方法があります。この問題に対する解決策を次に示します。

- a. 式3で、差動ゲインは(R2/R1)の比に比例しています。このため、上記回路の性能を最適化する1つの方法は、可能な場合、アンプを高ゲイン構成にすることです(高ゲイン構成のために抵抗を大きくすると、ノイズ問題が生じるので対策が必要です)。R2=R4の値を大きくし、かつR1=R3の値を小さくしてゲインを大きくするほど、CMRRが向上します。一例として、R2=R4=10kΩ、R1=R3=1kΩ、error=0.1%の場合、CMRRは80dB以上に改善されます。高ゲイン構成で注意すべきことは、非常に小さいI<sub>b</sub>と非常に大きいゲインを持つアンプ(たとえばアナログ・デバイセズのAD8551アンプ・ファミリー)を選択して、ゲイン誤差を小さくすることです。ゲイン誤差と回路の直線性は、アンプ性能の関数になります。

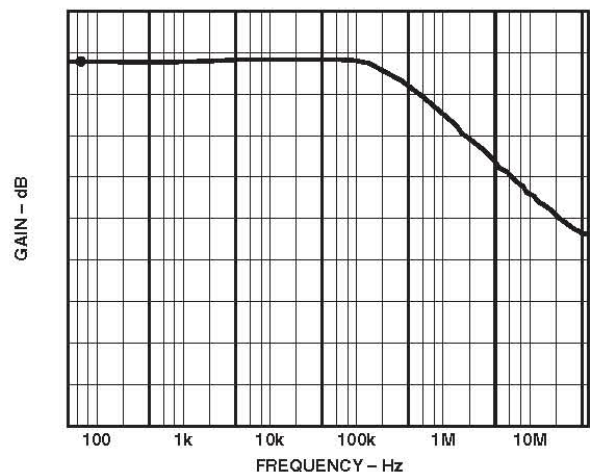


図4a. AD8605のCMRR、G=1

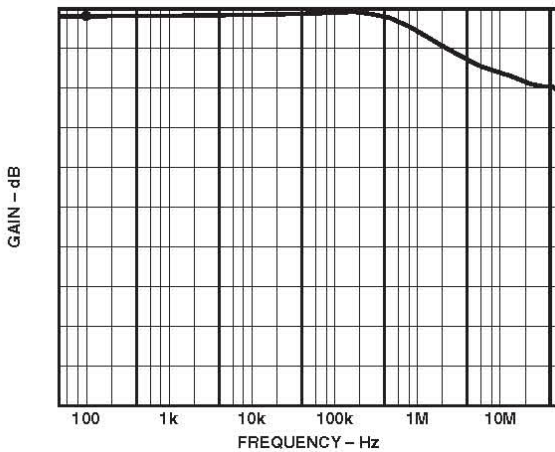


図 4b. AD8605 の CMRR、G = 10

- b. 偏差と精度の厳しい抵抗を選択します。抵抗が一致するほど、CMRR が向上します。一例として、上記回路で CMRR = 90 dB が必要な場合、両抵抗は約 0.02% で一致する必要があります。このとき、回路の CMRR は優れた AC 仕様と DC 仕様を持つ高精度計装アンプと同等になります。

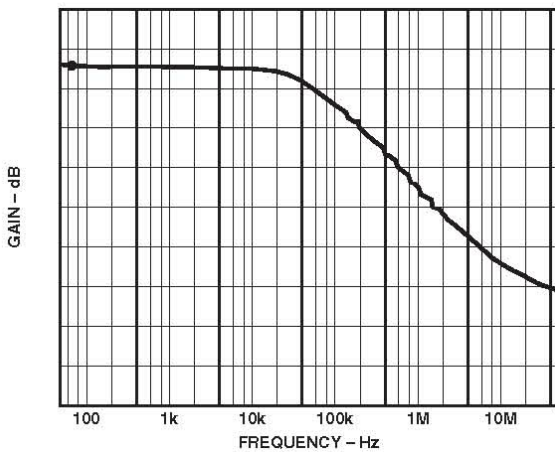


図 5a. OP1177 の CMRR (G = 1)

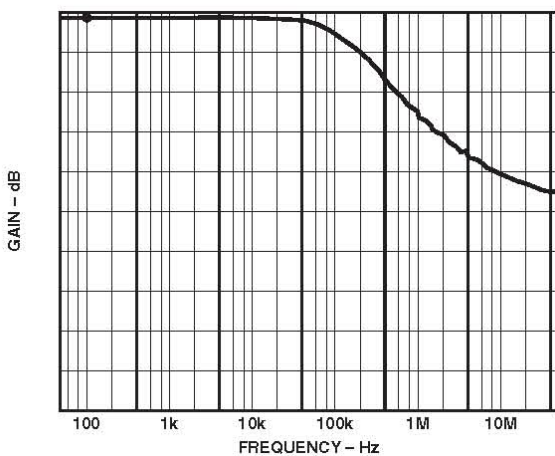


図 5b. OP1177 の CMRR (G = 10)

- c. 図 1 に示す回路の CMRR を向上させるもう 1 つの方法は、図 6 に示すように機械的な調整用ポテンシオメータを使用する方法です。

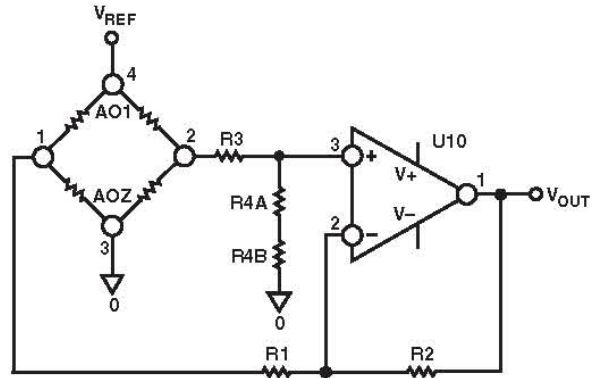


図 6.

この方法を使うと、偏差の大きい抵抗を使うことができますが、定期的な調整が必要になります。

- d. 高精度が不要な回路向けの代案として、デジタル・ポテンシオメータを図 7 のように使うことができます。AD5235 (不揮発性メモリと 2 個の 1024 ポジション・デジタル・ポテンシオメータを内蔵) と AD8628 を組み合わせて使い、ゲイン=15 のディファレンス・アンプを構成します。ポテンシオメータを使うことによりプログラミング機能を実現できるため、ゲイン設定と 1 ステップごとの調整が可能になります。この回路のもう 1 つの利点は、2 本の抵抗(AD5235)の温度係数が 50 ppm であるため、抵抗比の一致が容易になることです。回路で必要とされる精度と偏差に応じて、他のデジタル・ポテンシオメータを選択することもできます。

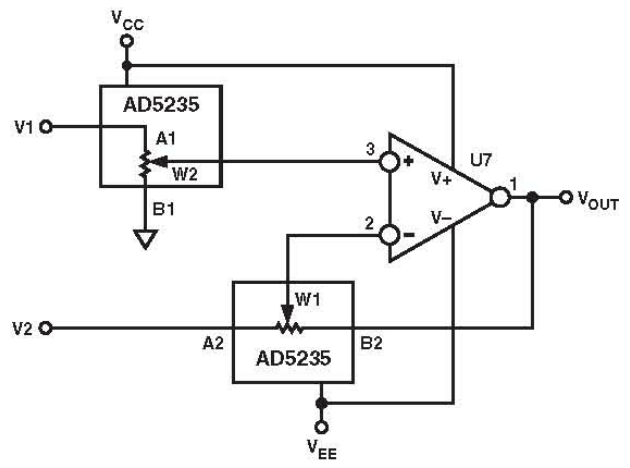


図 7.

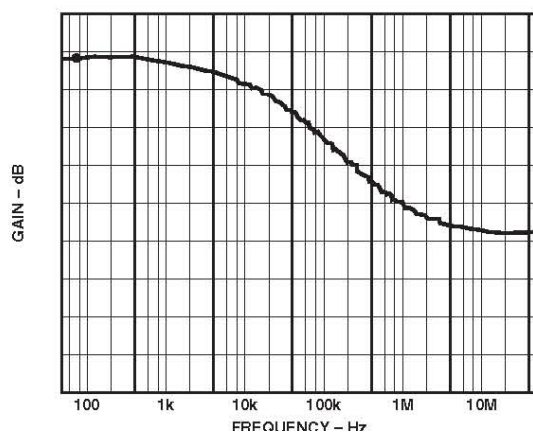


図 8. 図 7 に示す回路の CMRR の周波数特性

- e. これより優れた CMRR と高入力インピーダンスを持つ計装アンプを作成するときは、デュアルまたはクワッドのアンプを使ってください。これは高価なソリューションになり、モノリシック計装アンプと同じ方法です。計装アンプでは提供されない優れた BW、 $I_{SY}$ 、 $V_{OS}$  のような実際のニーズに合わせて、適切なアンプを選択する必要があります。

AD8628 や AD855x ファミリーのようなオート・ゼロ・アンプは、これらのタイプのアプリケーションに最適です。これらのアンプは非常に高い DC 精度を持つため、出力誤差が増えることはありません。オート・ゼロ・アンプの長時間安定性により、システムによっては必要となる周期的なキャリブレーションが不要になります。オート・ゼロ・アンプの CMRR は最小 140 dB であるため、大部分の回路では抵抗一致の方が制約要因になります。したがって、ディファレンス・アンプを作成して、上記ガイドラインに従って性能を最適化することが最善の方法です。

Part Number	$V_{OS}$ ( $\mu$ V)	$I_B$ (nA)	BW (MHz)	Rail-to-Rail	Package
AD8628	5	0.1	2	Yes	SOT-23
AD8551/AD8552/AD8554	5	0.05	1	Yes	SOIC
AD8510/AD8512/AD8514	500	0.03	8	No	MSOP
OP1177/OP2177/OP4177	60	2	1.3	No	MSOP
AD8605/AD8606/AD8608	300	0.06	8	Yes	SOT-23
OP184/OP284/OP484	65	350	3.25	Yes	SOIC