

シグマ・デルタ・コンバータの使い方（その2）

これは、シグマ・デルタ・コンバータに関する解説の続きになります。前回は、アンチエイリアシング条件、アイドル・トーン、信号源負荷について説明しました。

Q: 入力信号がシグマ・デルタ・コンバータの入力範囲を超えたらどうなりますか？ たしか、コンバータが不安定になると聞いたように思いますが。

A: 推奨範囲外の入力で駆動されると、変調器が一時的に不安定になることがあります。しかし、この不安定性はユーザからはわかりません。というのは、デシメータがデジタル出力を単純にクリップするように設計されており、通常のコンバータの場合のように負側または正側のフルスケールを示すからです。

Q: シグマ・デルタ・コンバータの仕様は、特定の入力クロック・レート、つまり特定のサンプリング・レートを前提としています。それより高い、もしくは低いクロック周波数でもコンバータを安全に使用できるでしょうか？

A: 仕様は特定のサンプリング周波数で測定されていますが、デバイスが動作できる入力クロック周波数の範囲を規定することもよくあります。これを、サンプリング・レートの範囲に置き換えられます。その範囲を大きく超える設計の場合は、若干の性能低下が予想されます。仕様規定された値より高いレートでサンプリングすると、内部のスイッチド・キャパシタ回路が次のクロック・エッジが来るまでに必要な精度に収まらないことがあります。サンプリング・レートが低すぎると、コンデンサのリーク電流によって性能が低下します。

コンバータのデジタル・フィルタ特性（群遅延やカットオフ周波数など）は、サンプリング・レートに応じて変化します；入力インピーダンス（入力がバッファされる場合を除く）や消費電力も同様です。

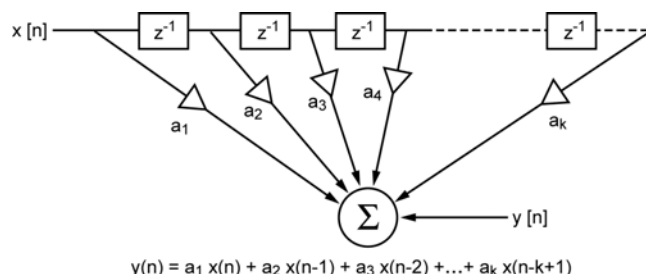
Q: シグマ・デルタ・コンバータを使用し、コンバータの入力側にマルチプレクサを接続し、複数の信号をデジタル化しようと考えています。これには何か問題があるでしょうか？

A: たしかにアンチエイリアシングが容易という点はシグマ・デルタ・コンバータの長所ですが、マルチプレクサで AC 信号を切り替えて入力するアプリケーションにはあまり適していません。というのは、シグマ・デルタ・コンバータの出力は、最新のアナログ入力信号だけでなくその前の入力信号との関数にもなるからです。これは主にデジタル・フィルタが過去の入力を保持しているためですが、変調器にもある程度の保持能力があります。マルチプレクサ入力のアプリケーションの場合、一つの入力から次の入力に切り替わった後、コンバータの出力データが更新する前に、フィルタが保持しているす

べての過去の入力データを除去しなければなりません。

ACアプリケーション用のシグマ・デルタ・コンバータに含まれる大部分のデシメーション・フィルタは、基本的に位相応答がリニアなので FIR フィルタです。FIR フィルタは、過去のすべての入力データに関する情報をフィルタから除去するための時間を簡単に計算できます。次の図は、FIR フィルタの構造を示しています；すべての過去のデータ点をクロック出力するのに必要なクロック・サイクル数（つまり、フィルタのセトリング時間）は、フィルタ内のタップ数である k と等しくなります。新しい入力に対応するデータがフィルタを通過し、過去のデータに入れ替わる間に、過去のデータと新しいデータの組み合わせからフィルタの出力が計算されます。たとえば、18 ビットオーディオ A/D コンバータの AD1879 は、4096 タップの FIR フィルタで、3.072MHz での動作時にはセトリング時間 1.33ms になります。

マルチプレクサ入力のアプリケーションでのシグマ・デルタ・コンバータの実効サンプリング・レートは、非常に低くなります。これは、前の信号が除去されるのを待ってから、新しい入力の有効なデータ点を取り込むためです。複数のチャンネルから AC データを取り込む必要があるアプリケーションでは、直接変換したり段数が少なくて済む従来のコンバータのほうががはるかに適しています。



チャンネル切り替え後に待機する時間的余裕がある複数チャンネルの DC アプリケーションや、チャンネル切り替えを頻繁に行う必要がないアプリケーションでは、シグマ・デルタ・コンバータの使用も十分に考えられます。アナログ・デバイセズでも、特にこのようなアプリケーション向けに、入力側にマルチプレクサを備えた 16~24 ビットのコンバータ (AD771x ファミリー) を用意しています。

Q: このことも、シグマ・デルタ・コンバータが一部のプロセス制御用アプリケーションに適していない理由になっているのでしょうか？

A: そのとおりです。制御ループでは安定性のために遅延を最小限に抑える必要があることから、相対的に長い時間遅延が必要となるシグマ・デルタ・コンバータはプロセス制御用アプリケーションに適切とはいえません。ただ、実際の遅延は予想可能です；処理する信号が比較的遅いアプリケーションでは、コンバータの位相遅延、つまり制御ループのポールやゼロの位置に与える影響は恐らく無視できるでしょう。しかし、たとえそうであっても、このようなアプリケーションには従来のオーバーサンプリングでないタイプのコンバータを選ぶ方がはるかによいでしょう。なぜなら同じ位相遅れを考えた場合、シグマ・デルタ・コンバータのほうが従来のコンバータよりはるかに高いサンプリング・レートで動作させる必要があるからです。これによって、A/Dコンバータのデータの処理回路に必要な以上の負担がかかるでしょう。

Q: シグマ・デルタ・コンバータの使用について、ほかに注意すべき点はありますか？

A: グラウンディングや電源のバイパスなど、すべてのコンバータに当てはまる一般的なガイドラインのほかに、シグマ・デルタ・コンバータを用いて設計するとき特に注意しなければならないポイントがいくつかあります。最初の留意点は入力に関してです。前述のように、AD1877などいくつかのシグマ・デルタ・コンバータには、入力にバッファがあります。一方、AD1879（すでに製造中止になってます。）などバッファのないシグマ・デルタ・コンバータでは、スイッチド・キャパシタ入力のため、入力コンデンサを周期的な過渡電流で充電しなければなりません。従って外部回路とスイッチド・キャパシタの端子間の配線のインダクタンス分を最小にするために、コンバータ駆動回路をできるだけコンバータに近づけることが重要です。これによって入力回路のセトリング時間が短縮し、入力回路から回路基板の他の部品への放射を最小限に抑えられます。

もう1つの留意点は、A/D変換に影響を及ぼすクロック信号からの干渉の対策についてです。すでに述べたように、デジタル・デシメーション・フィルタは、変調器のサンプリング・レートの倍数に近い周波数の信号を除去できません。正確に言えば、通過帯域は $[kF_{ms} \pm f_b]$ になります。ここで、 k は整数、 F_{ms} は変調器のサンプリング・レート、 f_b はデシメータのカットオフ周波数です。

前述したアンチエイリアシングへの影響のほか、デシメータのカットオフ周波数も、コンバータと同じシステムで動作するデバイスのクロック周波数の選択に関係してきます。こうした周波数帯域（つまり、通過帯域）は、コンバータが最も干渉（誘導性/容量性結合や電源ノイズなど）の影響を受やすい帯域になっています。なぜなら変調器に侵入したこうした周波数帯域の信号は、フィルタによる減衰を免れてしまう可能性があるからです。したがって、変換に伴う干渉が生じないようにするには、コンバータのクロックと同期する場合を除き、これらの帯域に入るクロック周波数を使用しないようにすることです。

コンバータのノイズについての質問

Q: 最近、両電源のA/Dコンバータを評価しました。実施したテストの1つは、入力を接地し、LED表示器で出力コードを調

べることでした。コード出力は1つのはずなのに、驚いたことに複数の出力コードが出てしまいました。

A: その原因は回路ノイズです。DC入力が2つの出力コードの変化点にある時、最高精度のDCコンバータでもわずかな回路ノイズで出力に2つのコードが現れます。これがコンバータの世界での現実です。あなたの例もそうですが、多くの場合、内部ノイズは複数の出力コードが出てしまうほどの大きさになります。たとえば、2LSBをわずかに上回るピーク to ピーク・ノイズのあるコンバータを考えてみましょう。このコンバータの入力を接地または入力にクリーンなDC源を接続した時、いつも3つ（場合によっては4つ）のコードが出力に現れます。回路ノイズのせいで、サンプリングされた電圧が1つのデジタル・コードに対応する電圧範囲に収まりません。A/D入力（ノイズの多い信号を含む）、電源、制御ラインのどのような外部ノイズによっても内部回路のノイズが増大し、その結果さらに多くのビットが不安定になります。

Q: コンバータにDC信号を印加した時、どのくらいの数のコードが現れるかを確認する方法はありますか？

A: ノイズ分布や、DC入力に対する正確なコードの大きさや、具体的に1コード内のどこに入力があるか（中央、あるいは2つのコードの境など）などがわかっている理想的な条件では、そのような計算は難しくありません。しかし、現実にはこのような情報は存在しません。それでも、コンバータのいくつかのAC仕様（S/N比やダイナミック・レンジなど）がわかっているならば、推定することはできます。これらの仕様から、フルスケールを基準としたコンバータのノイズのrms値を求めることができます。おそらくノイズはガウス振幅分布になると考えられるため、分布の標準偏差（sd）がrms値に等しくなります。これはまた現れるコードは同じ確率で出力に発生しないことを意味しています。ガウス分布の99.7%が平均から ± 3 の標準偏差内で発生するというに基づき、ピーク to ピーク・ノイズ電圧を標準偏差の6倍と推定することができます。 N_{rms} をコンバータのノイズのrms値、 V_{LSB} をボルト単位のLSBサイズ（ $= V_{span}/2^b$ ）とすると、LSBに換算したピーク to ピーク・ノイズ（ N_B ）は次式で表すことができます。

$$N_B = \frac{6 \times N_{rms}}{V_{LSB}} = \frac{6 \times 2^b \times N_{rms}}{V_{span}}$$

一般的に、コンバータのS/N比がフルスケールに対するノイズのパワーを表しているとする、次式が成立します。

$$N_B = \frac{3}{\sqrt{2}} \times 2^b \times 10^{-SNR/20}$$

ここで、 b は出力ワード内のビット数です。

どのくらいの数の出力コードが現れるかは、コード変化点に対して入力の平均（つまり、DC入力値）がどこにあるかに依存します。平均が2つの出力コードの境界に近い場合の方が、1つの出力コードの真ん中にある場合に比べて、より多くのコードが出現する可能性が高くなります。このことから、特定の N_B の値に対して現れるコードの数（ N_C ）は、DC入力値に応じて $\text{INT}(N_B)+1$ または $\text{INT}(N_B)+2$ になることがすぐわかります [ここで、 $\text{INT}(N_B)$ は N_B の整数部です]。ですから、可能性は薄いですが、ノイズ振幅が $\geq 3sd$ ともなれば、さらに多くのコードが出現しても驚くことではありません。

N_C によって出力でどのくらいの数のビットが切り替わるでしょうか？ N_C 個のコードを表すために必要なビット数は、次のようになります。

$$\text{INT}\left(\frac{\log N_C}{\log 2} + 0.5\right)$$

しかし、切り替わるビットの数はコンバータの実際の DC 入力の値の関数であるため、これ以上のビットが切り替わる可能性があります。たとえば、2の補数コードのコンバータで出力ワードが-1から0に1コード変化すると、すべての出力ビットが反転します。

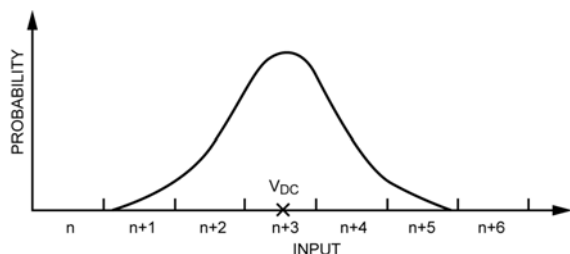
103dBのダイナミック・レンジの18ビット・シグマ・デルタ・コンバータであるAD1879を使用する例で調べてみましょう。ダイナミック・レンジの定義から、次式が成立します。

$$103 = 20 \log \frac{S}{N_{\text{rms}}}$$

AD1879のデータシートから、フルスケール入力信号 (S) の rms 値は $6/\sqrt{2}$ V rms であることがわかります。これによって、 N_{rms} の値を求めると $30\mu\text{V}$ になります。次に、全入力範囲を可能な最大出力コード数で割算して、LSB サイズを求めます。

$$V_{\text{LSB}} = \frac{12}{2^{18}} = 45.8\mu\text{V}$$

したがって上記の式より、 N_B は3.9になります。したがって、入力を接地したとき（グラウンドはAD1879の1/2フルスケール入力に対応）、AD1879の出力には4つないし5つの異なるコードが現れることになります。

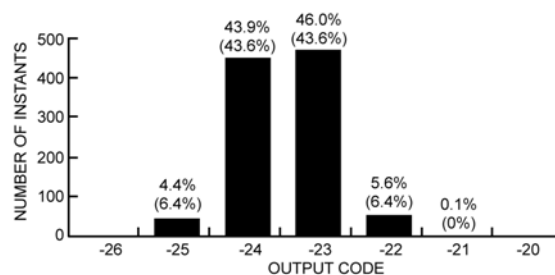
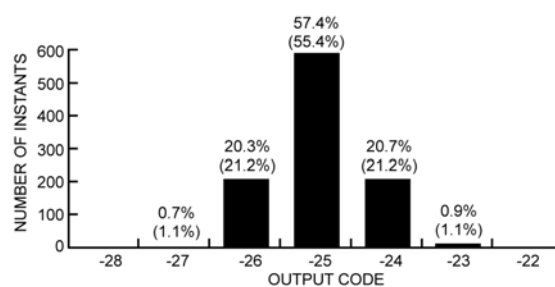


この計算をさらに発展させることができます。ガウス分布の標準偏差 (rms 値) と平均 (この場合、ノイズの平均は0) がわかっている場合、ガウス分布の標準テーブルを使用することで、ノイズが特定の出力コードに対応する電圧範囲に入っている時間が何パーセントになるかを計算できます。出力でのコードの分布を示すヒストグラムを推測できます。また、作業手順を逆にして、所定の DC 入力値に対する出力におけるノイズ・コードの分布を示すヒストグラムからコンバータの S/N 比を予測することもできます。

AD1879の例を利用して、これを現実に行ってみましょう。入力が1つの出力コードの真ん中にある場合と、入力が2つのコードの変化点にある場合の2つを考えてみます。上の計算から、ノイズ (rms 値) の標準偏差 (sd) が $30\mu\text{V}$ になることがわかりました。1LSBのサイズを sd に換算すると、次のようになります。

$$\frac{45.78\mu\text{V}}{30.0\mu\text{V}} = 1.524$$

次に示すように、DC 入力が1つのコードの真ん中にある場合は、ノイズが入力電圧から $-0.5 \sim +0.5\text{LSB}$ の範囲に収まれば A/D 出力で正しいコードになることは明らかです。これは、ノイズが平均 (0) から (-0.5×1.524) sd \sim $(+0.5 \times 1.524)$ sd の範囲を出ないということに相当します。標準テーブルから、ノイズがこの範囲に収まる時間は 55.4%であることがわかります。ノイズが $0.5 \sim 1.5\text{LSB}$ の範囲内になる場合は、出力が1コード以上高くなります。再び標準テーブルを調べると、これが 21.2%の時間になることがわかります。これを続けていけば、出力コードの分布を示す全体のヒストグラムを作ることができます。



上の図は、DC 入力が偶然 -25LSB となった実際の測定値を示しています。 -27 から -23 まで5つの出力コードが現れました。1024回の測定が行われ、各コードのパーセント分布は各縦棒の上に記されています。計算による分布は、各縦棒の上の括弧の中の値です。ご覧のように、実験結果と計算値はよく一致しています。下の図は、DC 入力が2つのコード間の境界に近い場合を示しています。同じような手順に従って、ヒストグラムを計算して作成することができます。この場合も、実験値と計算値はよく一致しています。なお、実際に印加される DC 入力は2つのコード間の境界を若干上回りますが、計算では正確に境界上にあるものと仮定しています。

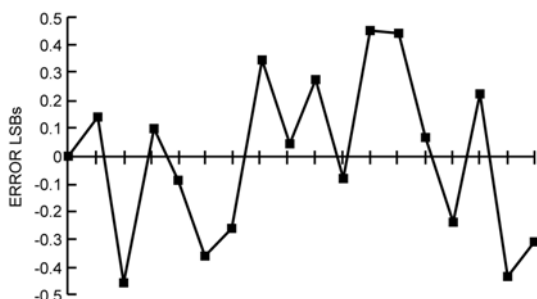
この計算方法の最大の弱点は、通常のコンバータではコード幅 (デジタル出力を1ビット増やすために必要な DC 入力の増加量) がコードによって異なることです。つまり、DC 入力がコード幅が狭い領域にある場合は、コード幅が広い領域にある場合に比べて切り替わるビットが増えると考えられます。さらにこの方法では、印加される信号が AC か DC かを問わず、コンバータ内の回路ノイズが一定であると仮定しています。しかし、多くの場合そうではありません。

シグマ・デルタ・コンバータを使用する場合、おそらくこの計算はもっと正確になるでしょう (「デッドバンド」を除きます)。というのは、このタイプのコンバータでは上記の2つの要因のいずれも問題にならないからです。

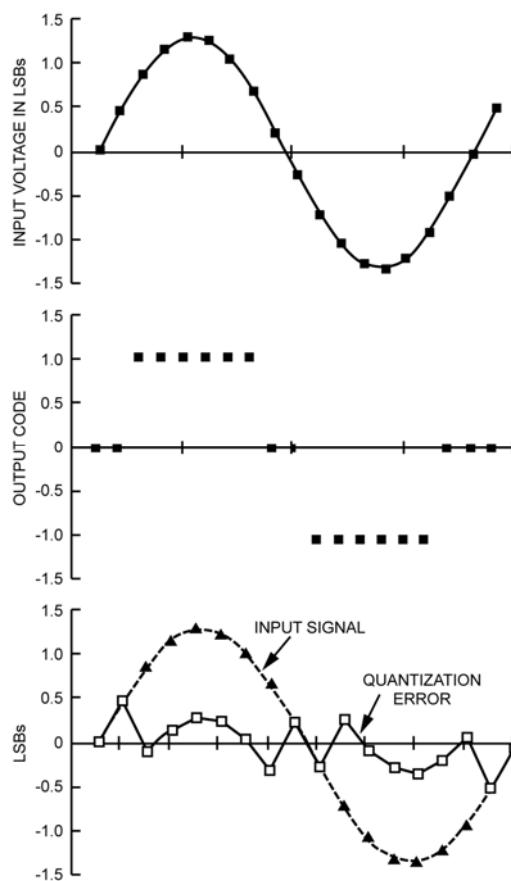
Q: これで出力になぜ複数のコードが現れるのかやっとわかりました。しかし、切り替わるビットは捨てて、安定したビットだけを取り出せばいいのではないのでしょうか？ それ以外のものは不確定ですから。それがコンバータの本当の分解能になりませんか？

A: 多くのコンバータは AC または動的アプリケーション向けに設計されており、THD (全高調波歪み) と THD+N (全高調波歪み+ノイズ) が最も重要な仕様になります。このため、A/D の設計はノイズを許容レベルに保ちながら、大小の入力信号での高調波歪みを最小限に抑えることに重点をおきます。ところが、こうした条件は、高調波歪みが問題にならない低速信号、高精度変換のために最適化された優れた DC コンバータの条件とはやや矛盾します。非常に低い入力信号レベルで歪みを最小限に抑えるには、実は入力信号に若干のノイズ (ディザと呼ばれます) を重ね合わせる方法が望ましいのです。反復計測が可能の場合に、ディザを用いて DC 精度を改善することもできます。

このことを理解するために、まず量子化ノイズについて考えてみましょう。理想的な A/D コンバータの出力は、入力電圧を表すことができるビット数が有限であるために有限の精度になります。 2^b 個の量子のそれぞれは、公称入力値の $-0.5 \sim +0.5\text{LSB}$ のアナログ・レンジ内のすべての値を 1 つの値で代表します。したがって、A/D 出力は、アナログ入力+誤差信号 (量子化ノイズ) の代表値と考えることができます。変動する大きい入力信号 (数十、数百、または数千 LSB) がコンバータに印加された場合、量子化ノイズと入力信号の相関関係はごくわずかになります。つまり、ほとんどがホワイト・ノイズになります。次の図は、入力信号が振幅約 100LSB のサイン波の場合の、完璧な A/D コンバータのさまざまな時点における量子化ノイズを示しています。



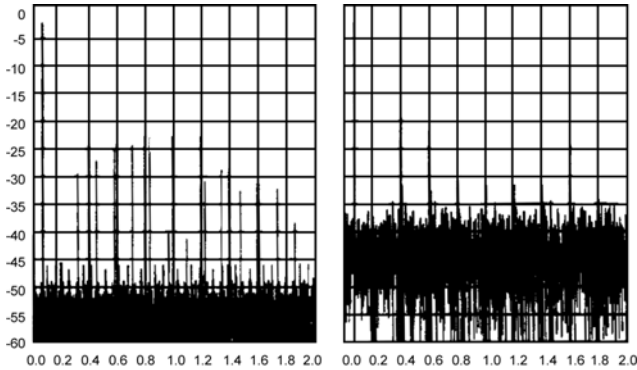
A/D 入力信号の振幅ががきわめて低く、サンプル間での変動が 1LSB 以下である場合、サンプルは一定時間同じ量子にとどまり、出力コードは数サンプル期間にわたって一定になります。これを次の図に示します。この図では、わずか 1.5LSB の入力信号、A/D 出力、量子化ノイズを示しています。なお、サンプルが一定である限り、量子化誤差は正確に入力波形に従います。サンプルが一定の状態を長く保つほど、量子化ノイズは入力波形に似通ってきて、入力信号と量子化ノイズの間の相関関係が強くなります。量子化誤差の rms は変化していませんが、量子化誤差は不均一なスペクトルの形になります。実際、相関量子化ノイズは A/D スペクトルに高調波として現れます。



この現象にはもう 1 つの見方があります。入力信号 (サイン波) がわずか約 1LSB の大きさで、デジタル出力が矩形波に似ている場合を考えてみましょう。矩形波には実に高調波がたくさん含まれています。高調波 (つまりノイズ変調成分) は、オーディオ・アプリケーションを始め、多くのコンバータ・アプリケーションで非常に好ましくありません。

この問題を解決するために、ディザリングと呼ばれる方法を用いて、入力信号と相関関係のある量子化ノイズを人間の耳にとって不快さがより少ないホワイト・ノイズに取り替えます。ディザリングを行うには、入力信号にランダム・ノイズを付加する回路素子を用います。これによってコンバータの合計ノイズは増加しますが、ノイズの増加分によって出力コードの単純な矩形波波形を崩します。量子化誤差は、入力信号の関数ではなく、ディザ・ノイズの瞬時値の関数になります。このようにして、ディザが量子化ノイズと入力信号の相関関係をなくします。ディザ信号の大きさは、一般的に約 $1/3\text{LSB rms}$ (ガウス・ノイズの場合は 2LSB ピーク to ピーク) です。これによって、もちろん、入力を接地したときにコンバータの出力に 3 つ以上のコードが出現することになります。前述の AD1879 を利用した例でも、DC の入力レベルに応じて出力に 4 つないし 5 つのコードが現れたことを見てきました。

下の図は、ディザリングしていない低レベルの入力信号による A/D コンバータの出力をシミュレーションした結果を示しています。量子化ノイズは、サンプルする時点の入力信号の大きさの関数になります。このような量子化ノイズと入力信号との相関関係は、A/D の出力スペクトルに高調波ごとの棒の集合として現れます。なお、図の振幅スケールは、フルスケール入力ではなく入力信号を基準にしています。



右の図は、量子化ノイズ・フロアを 4dB 上回るディザ信号を入力に付加した後の A/D 出力を示しています。この場合の量子化ノイズは、サンプルを取得した時点のディザ信号の大きさに依存します。ディザの値は入力信号に依存しないため、量子化ノイズは入力と相関関係がなくなり、A/D スペクトルの高調波が除去されますが、その代わりにノイズ・フロアが全体的に増加します。

ディザリングを行うには、実際に A/D 入力にノイズを付加するのではなく、コンバータの熱ノイズをディザ信号として利用し、量子化ノイズ特性との相関による影響が見えないぐらい十分な出力ビットを使って計算する方法もあります。

この例では A/D コンバータを使用しましたが、ディザを利用する方法は、D/A コンバータにも同じように適用できます。D/A コンバータにディザを適用する場合は、デジタル・ノイズ・ジェネレータの出力を D/A に送られるデジタル・ワードに付加します。

Q: しかし、DC アプリケーションでは毎回正確に測定したいと思えます。特定の測定において数 LSB の誤差が生じるような不確定性は許容することができないこともあります。

A: 毎回の変換に n ビットの DC 精度を求めているのに、適切な n ビット・コンバータを選ぶことができない場合は、2つの方法があります。その1つは、 $(n+2)$ ビットのコンバータを使用して、単純に2つの LSB を無視する方法です。これに対し、もしあなたのハードウェアにある程度の信号処理を行う能力（および時間）がある場合は、ノイズの多い（ディザリングされた）DC コンバータの分解能を向上させることができます。実際 n ビットのコンバータで n ビットを超える精度を実現することができます。

その理由を理解するために、理想的な n ビット・コンバータについて考えてみましょう。特定の DC 入力の値に対し、出力で1つのデジタル・コードが得られます。しかし、その入力が1つのコード量子のどこにあるか（中央か上の変化点の近くか、など）はわかりません。現在のアプリケーションには十分な正確さかもしれませんが、コンバータの入力にノイズを付加して、出力に複数のコードが現れるようにすると、入力の DC 値をもっと正確な値に設定するのに必要な情報がコード分布の中に含まれていることがわかるでしょう。AD1879 を使用し

た前述の例では、入力がコード変化点の近くにあるときのコード分布がどうなるかを確認しました；最も頻りに現れる2つの出力コードは、変化点の両側のコードです。したがって、それらの平均から入力信号のある位置を推定することができます。入力信号をそのままの位置に置きながら多数の変換の平均をとることは、コンバータの分解能を向上させるための優れた方法になります。コンバータ出力の処理時には、丸めの誤差を無しで出力のワード長を維持することができるように注意する必要があります。そうしないと、最終的な出力に再量子化ノイズと呼ばれる望ましくないノイズを注入してしまうことになります。なお、ノイズを除去することは決してそれ以上のものではなく、積分非直線性や微分非直線性などのコンバータのほかの誤差源には効果はありません。

この分解能向上の考え方は興味深いものであり、必ずしも DC 領域だけに限りません。実際、複数のコンバータの出力を組み合わせることで、AC 領域の帯域幅の代わりに分解能を高め、より高精度の出力を得ることができます。基本原理となっているのは、信号の繰返し（自己相関）は直線的に加算するのに対し、ランダム・ノイズの繰返しは平方根的な増加をもたらすということです。したがって、サンプル数が4倍に増加すれば、S/N は 6dB 増加します。おそらく、この原理の役に立つ応用例について将来論じることができるかもしれません。

Q: コンバータのいくつかの AC 仕様について説明していただきましたが、A/D コンバータと D/A コンバータで S/N、THD+N、THD、S/THD、S/THD+N、ダイナミック・レンジをどのように測定するのか、またこれらがどのように関係しているのかわかりません。この点について教えていただけますか？

A: わからなくなるのも無理はありません。残念ながら、これらの量を測定する方法、したがってその厳密な意味について必ずしも業界の標準があるわけではありません。場合によっては、メーカーが自社の部品に都合がよい定義を選んでいるという場合もあります。

多くの場合、データシートには、テスト条件やさまざまな仕様を計算した方法について記載されています。私が今お勧めできる最善の策は、こうした注意書きを入念に読むことです。簡単な計算によって、ある部品の仕様を別の部品の仕様と比較するのに、公正に比較することのできる数値に置き換えることもできます。

大部分の仕様は絶対値の単位で表されておらず、相対的な測定値や倍率で表されています。たとえば、ノイズは rms ボルトで規定されているのではなく、S/N 比、つまり特定のテスト条件のもとでの信号とノイズのパワー比として規定されています。これらの比は、通常はデシベル (dB) 単位ですが、場合によってはパーセント値 (%) として表されることもあります。ベル単位のパワー比 x は、 $\log_{10}x$ になります。デシベル (ベルの 1/10) 単位の場合は、これを 10 倍します ($10\log_{10}x$)。したがって S/N 比は $10\log_{10}$ (信号パワー/ノイズ・パワー) dB に等しくなります。rms 電圧量に換算すれば、S/N 比 = $20\log_{10}(V_{\text{signal}}/V_{\text{noise}})$ になります。

この知識を武器にして、ご指摘いただいた複数の仕様（多くは重複しています）から有意義な結果を得られるか試してみましょう。これらの仕様は、コンバータの不完全性がそのコンバータで処理される AC 信号の特性にどのような影響を与えるかを説明しようとしています。DC アプリケーションの場合は、実際の不完全さを羅列すれば十分ですが、AC 特性を決めるには不十分です。たとえば、積分非直線性は大信号歪みを (D/A のグリッチ・エネルギーとともに) 決定付けるための主な指標ですが、微分非直線性の大きさは小信号歪みを決定付けるための主な指標です。AC 特性を正確に決定するには、A/D の場合で少なくとも 2 種類のテストが行われます。これらのテストは以下の通りです。

フルスケール・サイン波 (a)

フルスケールに近いサイン波信号をコンバータに印加します。この信号は十分に大きく、コンバータの不完全性のために、かなりの高調波成分が入力信号周波数の倍数で発生します。高調波は、ノイズとともに出力スペクトルに現れます。一般的な性能評価の指標は高調波成分の相対的な大きさであり、通常は dB 単位で表されます。何を基準にした相対性なのでしょう？ 印加した入力信号、そしてコンバータのフルスケール（フルスケールはほとんどの場合、印加した入力信号とは異なります）の 2 つの可能性があり、高調波の基準をフルスケールにすると、実際の入力信号の rms 値を基準にする場合に比べて、明らかに低い（より好ましい）数値が得られます。ダイナミック特性を評価するときは、それぞれの性能評価が何を基準にしているかについて一般的に認められた標準が存在しないために多くの混乱が生じます。一番良いことは、あらかじめ何も仮定せずに、メーカーのデータシートを注意深く読むことでしょう。

個々の高調波の大きさが規定されていることもありますが、通常は全高調波歪み (THD) のみが規定されています。THD は高調波の全パワーであり、個々の高調波を rss 方式で加算することにより得られます。入力信号を基準とする THD の式は、次のようになります。

$$20 \log_{10} \left[\frac{\sqrt{\sum_{i=2}^m H^2(i)_{rms}}}{S} \right] \text{ または } 10 \log_{10} \left[\frac{\sum_{i=2}^m H^2(i)_{rms}}{S^2} \right]$$

ここで、 $H(i)_{rms}$ は i 番目の高調波成分の rms 値、 S は入力信号の rms 値を表しています。通常は 2~5 番目の高調波で十分です。ちなみに入力周波数（つまり基本波）成分が最初の高調波になります。任意の高調波をフルスケール基準にするには、上の式に x dB を加算します。ここで、 x はフルスケールを基準とする入力信号の大きさです。この簡単な変換式はほかの仕様にも適用できますが、ログの値の極性が正しくなるように注意してください。

最近では全高調波歪み+ノイズ (THD+N) と THD を一般にはつきりと区別していますが、これまでは必ずしもそうでありませんでした。THD+N には、変換時に生成された高調波だけでなくノイズも含まれます。入力信号を基準とする THD+N の式

は、以下の通りです。

$$20 \log_{10} \left[\frac{\sqrt{N^2_{rms} + \sum_{i=2}^m H^2(i)_{rms}}}{S} \right]$$

または

$$10 \log_{10} \left[\frac{N^2_{rms} + \sum_{i=2}^m H^2(i)_{rms}}{S^2} \right]$$

ここで、 N_{rms} は測定のために規定された帯域幅内の総合ノイズの rms 値です。

よく用いられるもう 1 つの仕様は、信号/ノイズ&歪み ($S/[N+D]$ または $S/[THD+N]$) であり、 sinad と呼ばれます。これは、基本的に信号を基準にした場合 THD+N の逆数です；dB 値は同じですが極性が反対になります。

テスト結果を記述するためのもう 1 つの性能評価の指標は、信号対ノイズ比 (S/N 比または SNR) です。これは相対的なノイズ・パワーの指標であり、高調波がない場合の小信号に対する応答を予測するのに最も便利です。 S/N 比が規定されており、入力信号を基準とした THD と THD+N が与えられている場合は、THD+N から THD を rss 減算してノイズ対信号比 $[=1/(S/N)]$ を求めることができます。数値が dB 単位で与えられている場合は、付録の対数値に対する rss 減算式を使用して次のように計算することができます。

$$SNR = -10 \log_{10} (10^{(THD+N)/10} - 10^{THD/10})$$

これにより、dB 単位のノイズ・パワーを基準にした入力信号パワーが得られます。

低レベル・サイン波 (b)

よく行われる 2 番目のテストでは、フルスケールを十分に下回るサイン波信号をコンバータ（通常は -60dB）に印加します。この入力レベルでは、シグマ・デルタ・コンバータが示す非直線性はごくわずかであるため、ノイズ（高調波成分なし）のみがスペクトルに現れます。（すべての仕様を同じ入力レベルを基準にすると）この入力レベルでは $S/N = S/(N+D) = -THD+N = -THD$ となります。したがって、ノイズ・レベルを示す 1 つの仕様だけで、十分にテストの結果を表すことができます。この仕様はダイナミック・レンジ（反対は、ダイナミック・レンジ歪み）と呼ばれ、フルスケールを基準として、コンバータに -60dB の入力信号を印加した場合の、特定の帯域幅での総合ノイズ（存在すれば、高調波も含む）の大きさを規定します。

従来の（つまり、シグマ・デルタでない）コンバータでは、低レベルの入力信号でも出力スペクトルに高調波が現れることがあります。これは、すべてのコードが等しい幅を持つとは限らないためです（微分非直線性）。このような場合は、 -60dB の入力信号で測定された（高調波を無視した） S/N はダイナミック・レンジと異なることがあります。

よく見られるのは、同じコンバータに対して、 -60dB の $\text{THD}+\text{N}$ とダイナミック・レンジが規定されているものです。前述のように、使用する基準が異なっているだけなので、実は重複した仕様といえるでしょう。ダイナミック・レンジについてのみの特徴は、オーディオ・コンバータを規定するときに、人間の耳の周波数応答をまねるフィルタをコンバータ出力に適用することがあるという点です。このコンバータ出力の処理は（ A -weighting フィルタが使用されることから）、 A -weighting と呼ばれます；これはノイズ・フロアを効果的に低減します。従ってノイズがホワイトの場合は S/N 比を高めます。」

これまで述べてきたことは A/D コンバータと D/A コンバータの両方に当てはまりますが、 S/N 比だけは別かもしれません。 S/N 比は、場合によって（特にオーディオ D/A コンバータの場合）、コンバータにゼロ（ $1/2$ フルスケール）コードを送信したときの D/A 出力の「静けさ」を示す指標になります。このような条件では、 S/N 比は D/A 出力における、フルスケール出力を基準としたアナログ・ノイズのパワーを表しています。

上記の性能評価は、測定の帯域幅、サンプリング周波数、入力信号周波数によって左右されますので、注意してください。2つのコンバータを公正に比較するには、各々のテスト条件が類似していることを確認する必要があります。

最後にもう1つ質問

Q：デジタル・オーディオ再生用アプリケーション向けに、アナログ・デバイスの AD1800 オーディオ D/A コンバータ・ファミリを使用したいと考えています。 D/A 出力であらゆるイメージを除去したいとすると、 D/A の前段にインターポレータを配置すれば D/A 出力のフィルタリングが簡単になると理解しています。しかし、 $>40\text{kHz}$ でサンプリングすればすべてのイメージが可聴範囲を上回ります。それでも、出力のフィルタリングは本当に必要なのでしょうか？

A：良い質問です。最終的に D/A の出力を受け取るオーディオ機器（オーディオ・アンプ、イコライザ、パワーアンプなど）は、一般的に $20\text{Hz}\sim 20\text{kHz}$ の信号を扱うように作られています。したがってそれらは 20kHz をはるかに上回る周波数では応答するには設計されていないため（実質的にフィルタとして機能する）、フィルタのない D/A 出力から送信される、 20kHz をはるかに超えた大きなエネルギーの受信信号を処理するにはスルーレートとゲインが足りないかもしれません。スルーレートとゲインのこのような限界があるために、アンプは非直線領域で駆動し、歪みが生じます。こうした歪みの発生は高周波だけに限定されなく、 $20\text{Hz}\sim 20\text{kHz}$ の範囲にも同様に影響を与えることがあります。したがって、 DAC において高周波信号を減衰させることによって歪みが生じる可能性を低減できます。 CD プレーヤには、合計帯域外エネルギーをフルスケールよりも $>80\text{dB}$ 下回るレベルまで低下できるような十分急峻なフィルタがよく組み込まれています。

付録

対数値の RSS 加算：2つの rms 信号 (S_1 と S_2) の2乗和平方根には、 $\sqrt{S_1^2 + S_2^2}$ という rms 値があります。所定のリファレンスを基準にし、 dB 単位で表した2つの数値の RSS 和を計算しなければならないことがよくあります。それには、真数を取り、 RSS 加算を行い、その結果を dB に再変換する必要があります。これらの3つの操作を合わせて、1つの式に便利にまとめることができます。 D_1 と D_2 が dB 単位の比率 [負または正] の場合、その和は dB 単位で次のように表すことができます。

$$10 \log_{10} \left(10^{D_1/10} + 10^{D_2/10} \right)$$

同様に、2つの rms 量の差を求めるには、次の式を計算します。

$$x = \sqrt{S_2^2 - S_1^2}$$

dB 単位の結果 (x) は、次のようになります。

$$10 \log_{10} \left(10^{D_2/10} - 10^{D_1/10} \right)$$

参考文献：

- [1] 『Oversampling Delta-Sigma Data Converters - Theory, Design, and Simulation』J.C. Candy, G.C. Temes 編、IEEE Press、Piscataway、NJ、1991 年
- [2] J. Vanderkooy, S.P. Lipshitz 「Resolution Below the Least Significant Bit in Digital Systems with Dither」J. Audio Eng. Soc., vol. 32、106～113 ページ (1984 年 3 月) ; 同修正、889 ページ (1984 年 11 月)
- [3] A.H. Bowker, G.J. Lieberman 『Engineering Statistics』Prentice Hall、Englewood Cliffs、NJ、1972 年