

受動部品による落とし穴を回避するには

**正しい受動部品を使用しないと最良のオペアンプやデータ・コンバータでも失敗する可能性があります
注意を要する基本的なトラップ**

著者: Doug Grant、Scott Wurcer

25 ドル以上する高精度オペアンプやデータ・コンバータを購入して、実際にボードに使用してみても、そのデバイスが仕様を満たしていない、ということがあります。この場合は、回路がドリフトや不十分な周波数応答や発振などの悪影響を受けているか、あるいは単に期待どおりの精度を達成できていないということです。しかし、デバイスそのものを責めるより、コンデンサ、抵抗、ポテンショメータなどの受動部品、それに PC ボード (PCB) 自体も調べてみる必要があります。許容誤差、温度、寄生素素、寿命、ユーザの組立て手順などによる微妙な影響によって、ユーザの知らないうちに回路が劣化している可能性もあります。メーカーの資料をみると、これらの影響についての仕様がない場合や仕様が不足している場合が往々にしてあります。

一般に、12 ビットあるいはそれ以上の分解能をもつデータ・コンバータや 5 ドルを超えるようなオペアンプを使用する場合は、特に受動部品の選択に注意を払う必要があります。問題を正しくとらえるために、12 ビットの D/A コンバータ (DAC) の場合を考えてみましょう。LSB (最下位ビット) の 1/2 はフルスケールの 0.012% に相当し、122ppm (parts per million) にすぎません。さまざまな受動部品現象により、このレベルをはるかに越える誤差が短時間で蓄積される可能性があります。

最高価格の受動部品を購入してもこの問題を必ず解決できるとは限りません。たとえば、プレミアム・グレードの 8 ドルの部品より 25 セントの適正なコンデンサを用いたほうが、性能やコスト効率に優れた設計が可能になる場合はよくあります。必ずしも簡単なことではありませんが、受動部品の効果と影響を理解し、その分析を行い、基本事項をいったん理解すれば、かなり大きな成果を期待できます。

コンデンサ

ほとんどの設計技術者は、通常、入手できる特定範囲のコンデンサ製品については熟知しています。しかし、コンデンサのタイプは多岐にわたるので、高精度回路の設計で動的誤差と静的誤差の両方が発生するメカニズムに精通している人はほとんどありません。コンデンサの種類には、ガラス、アルミ・ホイル、ソリッド・タンタル、タンタル・ホイル、シルバー・マイカ、セラミック、テフロンなどがあり、ポリエステル、ポリカーボネート、ポリスチレン、ポリプロピレンなどを原料としたフィルム・コンデンサもあります。

図 1 に、現実のコンデンサの等価回路モデルを示します。公称容量 C は、絶縁抵抗またはリークを表す抵抗 R_p でシャントされます。2 つ目の抵抗 R_s 、すなわち等価直列抵抗 ESR はコンデンサと直列に接続され、リードおよびコンデンサ・プレートの抵抗を表します*。

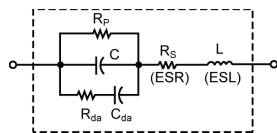


図 1. コンデンサ等価回路

* コンデンサ現象を単独のものとして扱うことはできません。上記の現象および解決モデルは説明のための便宜的なものです。

Analog Dialog (1983) 17-2 より転載

インダクタンス L、すなわち等価直列インダクタンス ESL は、リードとプレートのインダクタンスをモデル化したものです。また、抵抗 R_{da} とコンデンサ C_{da} の組合せは、誘電体吸収として知られる現象を簡素化したモデルです。誘電体吸収があると、高速回路と低速回路の両方での動的性能が損なわれる可能性があります。

誘電体吸収

誘電性吸収 (soakage) または「誘電体ヒステリシス」とも呼ばれる誘電体吸収は、きわめて有害な容量効果であるにもかかわらず、ほとんど理解されていません。ほとんどのコンデンサは、放電時に、充電したすべての電荷を積極的に放出することはありません。図 2 にこの効果を示します。コンデンサは t_0 時に電圧 V まで充電されたあとに、時刻 t_1 でスイッチに短絡されます。その後、 t_2 でコンデンサの端子はオープンになり、残留電圧がゆっくりと上昇して、ほぼ一定の値になります。この電圧は「誘電体吸収」に起因するものです。

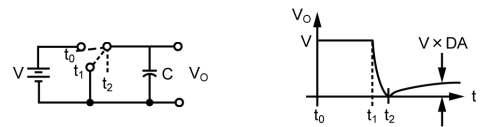


図 2. コンデンサの誘電体吸収特有の残留電圧

誘電体吸収を規定または測定する標準的な方法はほとんどありません。測定結果は、一般に、コンデンサに再び現れる元の充電電圧のパーセンテージで表されます。通常、コンデンサは 1 分以上充電され、1~10 秒のうちの設定時間だけ短絡されます。このあと、コンデンサを約 1 秒間復帰させ、残留電圧を測定します (参考文献 10 を参照)。

実際の誘電体吸収はいろいろな形で現れます。積分器がリセットして 0V にならなかつたり、電圧/周波数コンバータが予想外の非直線性を示したり、サンプル&ホールド回路がさまざまな誤差を示したりします。最後に示した現象は、特に、隣接チャンネルの電位差がフルスケールに近くなるデータ・アキュイジション・システム内で悪影響を及ぼします。このケースについては、図 3 のサンプル&ホールド回路の例を参照してください。

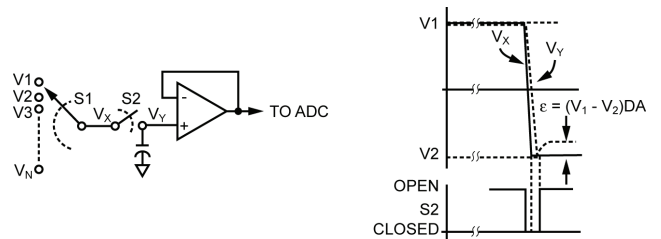


図 3. サンプル&ホールド回路における誘電体吸収による誤差

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。* 日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

誘電体吸収は主に誘電体材料自身の特性ですが、コンデンサの劣悪な製造工程や電極材料の影響を受けることもあります。誘電体吸収は充電電圧のパーセンテージで表されます。テフロン、ポリスチレン、ポリプロピレンの各コンデンサでは 0.02%と小さい値になりますが、アルミ電解コンデンサは 10%以上の場合もあります。特定の時間枠に限ると、特殊ポリスチレン・コンデンサの誘電体吸収 (DA) は約 0.002%となります。

一般的なセラミックやポリカーボネート・タイプのコンデンサは誘電体吸収が 0.2% (typ) ですが、この値は 8 ビットでの 1/2LSB に相当します。シルバー・マイカ、ガラス、タンタルの各コンデンサの誘電体吸収はさらに大きく 1.0~5.0% (typ) の値を示し、ポリエステルは 0.5%程度と小さくなります。普通、コンデンサの規格表に特定の電圧レンジや時間枠内の誘電体吸収が規定されていなければ注意が必要です。

誘電体吸収により、ハイパスフィルタやACアンプの高速セトリング回路などの過渡応答で長いセトリング・テールが生成されます。このような用途に利用されるデバイスでも、図 1 に示した R_{da} - C_{da} モデルの誘電体吸収で決定される時定数は数ミリ秒を示すことがあります*。高速充電、高速放電用途では、誘電体吸収が「アナログ・メモリ」のように動作します。コンデンサは過去の充電電圧を呼び戻そうとします。

設計によっては、誘電体吸収 (DA) の特性が単純で簡単に評価できる場合、DA の効果を特別な微調整によって補償することもできます。たとえば、積分器では、適正な補償回路を通して出力信号を帰還させることができます。この回路は、負のインピーダンスを並列に接続することで誘電体吸収の等価回路がキャンセルされるようにします。このような補償により、サンプル&ホールド回路の性能を 10 倍以上高めることができます (参考文献 7 を参照)。

寄生要素と誘電正接

図 1 にコンデンサのリーク抵抗 R_p 、等価直列抵抗 R_s 、等価直列インダクタンス L が示されています。これらは寄生要素として作用し、外部回路の特性を劣化させます。これらの要素が引き起こす効果は、ひとまとめにして、誘電正接 (DF) と定義することができます。

コンデンサのリーク電流は、電圧を加えたときに誘電体に流れる微小電流です。リーク電流は、コンデンサに並列接続された絶縁抵抗 (R_p) としてモデル化されますが、実際には電圧に対して非直線的な値を示します。メーカーは誘電体の自己放電時定数として、メガオーム (MΩ) とマイクロファラッド (μF) の積をとり、それをリークとして秒単位で表すこともあります。リークの多いアルミ・コンデンサやタンタル・コンデンサなどの場合、この値は 1 秒以下の値で、セラミック・コンデンサの場合は 100 秒を超えます。ガラス・コンデンサの場合、自己放電時定数は 1,000 秒以上です。しかし、最もリーク電流が少ないコンデンサはテフロン・コンデンサや一部のフィルム・コンデンサ (ポリスチレン、ポリプロピレン) で、1,000,000MΩ・μF に達します。このようなコンデンサでは、素子のケース表面の汚れ/汚染や配線、あるいは組立の具合によってリークの経路が生成され、時には誘電体によるリーク電流を覆い隠してしまう場合があります。

等価直列インダクタンス ESL (図 1 を参照) は、コンデンサのリードや電極で発生し、特に高い周波数領域で、通常容量性リアクタンスを示すコンデンサ特性が誘導性に変わる可能性があります。ESL の値はコンデンサの内部構造に大きく依存します。金属箔を巻いた筒状タイプのコンデンサは、モールドされたラ

ジアル・リード構成のコンデンサに比べて、かなり大きなリード・インダクタンスを示します。多層セラミック・コンデンサやフィルム・タイプのコンデンサは一般に最も小さな直列インダクタンスを示し、タンタル・コンデンサやアルミ電解コンデンサは一般に最も大きな値を示します。したがって、一般的には電解コンデンサで高速信号をバイパスさせることは適切ではありません。

コンデンサの製造メーカーは、等価直列インダクタンスをインピーダンスと周波数特性のグラフで規定する場合があります。このカーブは、低周波の部分ではほぼ容量性リアクタンスを示していますが、高い周波数では直列インダクタンスの影響によりインピーダンスが増加します。

等価直列抵抗 ESR (図 1 の抵抗 R_s) はリードと電極の抵抗です。前述したように、多くのメーカーは ESR、ESL、リーク電流を一つのパラメータにし、誘電正接 (DF) として表しています。誘電正接は、コンデンサの基本的な非効率性を示します。メーカーは、これをコンデンサの 1 サイクルにつき失われたエネルギーと保存されたエネルギーの比として定義しています。ある規定周波数における ESR とコンデンサの総リアクタンスの比は、DF の値にほぼ等しく、性能指数 Q の逆数に等しくなります。

誘電正接は、多くの場合、温度と周波数に応じて変化します。マイカ誘電体やガラス誘電体をもつコンデンサの DF は一般に 0.03~1% です。セラミック・コンデンサの DF は、室温下で 0.1~2.5% の範囲です。電解コンデンサは通常このレベルをさらに上回ります。通常、フィルム・コンデンサが最も優秀で、DF は 0.1%未満となります。

許容誤差、温度、その他の影響

一般に、高精度コンデンサは高価であり、またコストは見合っても入手が難しい場合もあります。実際には、入手可能な特性と許容誤差の範囲からコンデンサを選択するしかありません。セラミック・コンデンサの一部や、ほとんどのフィルム・タイプのコンデンサでは ±1% の許容誤差が一般的ですが、希望納期に沿わない場合があります。特注であれば、ほとんどの場合、フィルム・コンデンサの許容誤差を ±1%未満に抑えることができます。

ほとんどのコンデンサは、温度変化に左右されます。誘電正接、誘電体吸収、それに静電容量自体は温度とともに変化します。コンデンサにはこれらのパラメータが温度とともにほぼ直線的に変化するものもありますが、かなり非直線的に変化するものもあります。サンプル&ホールド回路では一般に重視されませんが、極端に大きな温度係数 (ppm/°C) は、高精度積分器、電圧/周波数コンバータ、発振回路を劣化させます。NPO セラミック・コンデンサは、温度ドリフトは 30ppm/°C と小さく、一般に最高の安定性を示します。一方、アルミ電解コンデンサの温度係数は 10,000ppm/°C を超える可能性があります。

また、コンデンサの最大動作温度を考慮する必要もあります。たとえば、ポリスチレン・コンデンサは約 85°C で溶け始めますが、テフロン・コンデンサは 200°C でも動作します。

応用回路によっては静電容量や誘電体吸収が印加電圧の影響を受けやすいため、コンデンサの性能が低下することがあります。コンデンサ・メーカーは必ずしも電圧係数を明確に定義していませんが、電圧係数の影響は考慮する必要があります。たとえば、高密度セラミック・コンデンサに最大電圧を印加すると、静電容量値は半分以下になります。

* これよりはるかに大きい時定数も珍しくありません。実際、コンデンサには、広範囲の時定数をもつ複数の R_{da} - C_{da} 並列回路でモデル化できるものがあります。

また、誘電定数の変動という主要原因により、各種の静電容量や誘電正接も周波数とともに大きく変化します。この点では、ポリスチレン、ポリプロピレン、テフロンが優れた誘電体といえます。

重要部品は最後に実装

設計者の心配事は設計プロセスの後も続きます。一般に利用されている PC ボード (PCB) 組立て技術を採用しても、最高の設計が台無しになることもあります。たとえば、通常利用されている PCB 洗浄液が電解コンデンサに浸透することがあります。ゴムで蓋がしてあるタイプは特に洗浄時に敏感です。さらに悪いことに、フィルム・コンデンサ (特にポリスチレン・コンデンサ) によっては、洗浄液に溶けてしまうこともあります。これ以外のコンデンサでも、リード線を粗雑に扱くと回路が不規則または間欠的に故障を引き起こします。金属箔をエッチングしたコンデンサは、特にこのような問題を起こしやすいタイプです。これらの問題を回避するために、特にデリケートで重要な部品は、できれば、ボード組み立て工程の最後に実装するのがよいでしょう。

設計者は、コンデンサ固有の故障メカニズムも考慮する必要があります。たとえば、メタライズド・フィルム・コンデンサは自己修復することがよくあります。誘電膜の小さな孔によってできた導電性ブリッジにより不良状態にあったコンデンサなどでは、その結果、異常電流が流れることによってブリッジを切断するだけの熱が発生し、通常の動作に戻ることがあります (静電容量はわずかに小さくなります)。ただし、高インピーダンス回路では十分な電流が流れないためブリッジは溶解されません。

タンタル・コンデンサはフィルム・コンデンサとは異なり、故障発生箇所の温度がゆっくり上昇すると、自己修復作用がある程度認められます。したがって、タンタル・コンデンサは、コンデンサの欠陥によるサージ電流を抑制する高インピーダンス回路で、最高の自己修復機能を発揮します。タンタル・コンデンサを高電流設計回路で使用するときは注意してください。

電解コンデンサの寿命は、多くの場合、コンデンサの溶液がキャップから漏れる速度に左右されます。エポキシ封止材の性能はゴム封止よりも優れていますが、エポキシ封止のコンデンサは過酷な逆電圧または過電圧状態のもとでは破裂する可能性があります。

抵抗器とポット (可変抵抗器)

抵抗器 (技術) には、カーボン・コンポジション、カーボン・フィルム、バルク・メタル、メタル・フィルム、それに誘導/無誘導の巻線タイプなど、広範な選択肢があります。抵抗器はおそらく最も基本的な部品で、しかも最もトラブルの少ない部品ですが、高性能回路で潜在的な誤差源になるということは見落とされがちです。抵抗器の選択が不適切な場合、122ppm (1/2LSB) を優に超える誤差が発生して 12 ビット設計の精度が極端に劣化する可能性があります。さて、読者の皆さんが抵抗器に関するデータシートを最後に読まれたのはいつのことでしょうか? たぶん、データを詳しく調べ直すことがいかに有益か驚かれるでしょう。

ここで、図 4 の回路について考えてみます。この回路は、0~10V の入力範囲をもつ 12 ビット A/D コンバータ (ADC) で変換処理するために 0~100mV の入力信号を 100 倍に増幅しています。ゲイン設定抵抗器は、初期許容誤差が±0.001% (10ppm) と高精度なバルク・メタル・フィルム型を入手できます。抵抗器の初期許容誤差は、校正または選別によって修正することもできます。したがって、回路の初期ゲイン精度は、必要な許容誤差に設定することができますが、これは校正時に使用する計測器に左右されます。

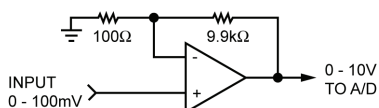


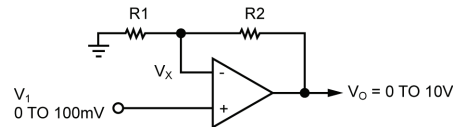
図 4. 温度変化が増幅器の精度を劣化させます

図 4 に示すような増幅回路の精度は、温度変化によってさまざまな影響を受けます。抵抗器の絶対温度係数は、正しく通電している限りさほど重要ではありません。そうはいつても、温度係数が 1,500ppm/°C のカーボン・コンポジション抵抗器は、上記のアプリケーションには適しません。温度係数がそのわずか 1% だったとしても、その結果生じる 15ppm/°C の誤差は適切ではありません (8°C シフトするだけで 120ppm の 1/2 に相当する LSB 誤差が生じることになります)。

メーカーは、絶対温度係数が ±1~±100ppm/°C の範囲のメタル・フィルム抵抗器とバルク・メタル抵抗器を提供しています。しかし、温度係数にはばらつきがあり、抵抗器のバッチが異なる場合には特にその傾向が顕著なため注意が必要です。この問題を避けるために、数社のメーカーはマッチングのとれた高価なペア抵抗器を提供しています。この抵抗器の温度係数は、2~10ppm/°C 内で互いにトラックングされます。低価格の薄膜回路は品質が優れているので広く使用されています。

残念ながら、マッチングのとれたペア抵抗器でも温度による抵抗器誤差の問題を完全に解消することはできません。図 5a に、自己発熱によって生じる誤差を示します。抵抗器は同じ温度係数をもっていますが、この回路内では消費電力がかなり異なります。1/4W 抵抗器の熱抵抗が 125°C/W とした場合 (データシート)、抵抗 R1 の温度は 0.0125°C 上昇し、抵抗 R2 の温度は 1.24°C 上昇します。温度係数が 50ppm/°C の場合は、誤差が 62ppm (0.006%) となります。

さらに悪いことに、自己発熱の影響によって非直線性誤差が生じます。図 5a の例では、電圧入力が半分で、誤差は 15ppm にしかありません。図 5b は、図 5a の回路に対応した非直線伝達関数をグラフ化したものです。これは決して最悪時の例ではありません。抵抗器が小さくなると熱抵抗が高くなるため、結果もさらに悪くなります。



a.

R₁ = 100Ω, ±0.001%, +50ppm/°C
 R₂ = 9.9kΩ, ±0.001%, +50ppm/°C
 θ_{FA} = 125°C/W
 AT V₁ = 0V, V₀ = 0V, V_x = 0V
 P_{D IN R1} = P_{D IN R2} = 0
 AT V₁ = 100mV, V₀ = 10V, V_x = 100mV
 $P_{D IN R1} = \frac{(0.10)^2}{100} = 0.1\text{mW}$
 $P_{D IN R2} = \frac{(9.9)^2}{9.9\text{k}\Omega} = 9.9\text{mW}$
 R₁ WILL HEAT UP 0.0125°C
 R₂ WILL HEAT UP 1.24°C
 (1.24°C) (50ppm/°C) = 62ppm = 0.006% ERROR

b.

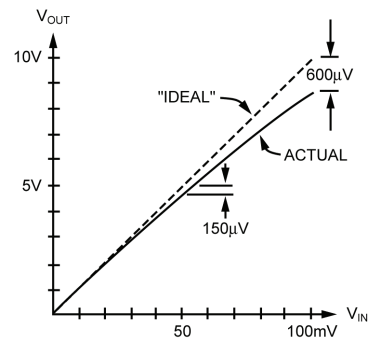


図 5. 抵抗器の自己発熱でアンプは非直線的な応答を示します。(a) 温度によって生じる非直線性の分析、(b) 非直線性の伝達関数 (拡大したスケールで描かれています)

最も電力を消費するこれらのデバイスにワット数の高い抵抗器を使用すれば、抵抗の自己発熱の影響を最小限に抑えることができます。薄膜/厚膜抵抗回路を使用し、所与のパッケージ内の全抵抗器に対して熱を均等に拡散することで自己発熱の影響を最小化することもできます。

誤差源として見落とされがちですが、典型的なワイヤ/PC ボード相互接続抵抗の温度係数によって回路の誤差が大きくなる可能性があります。PC ボードや相互接続ワイヤに使用されるメタル（銅など）は、温度係数が 3,900ppm/°C にもなります。たとえば、0.1Ω の相互接続抵抗をもつ高精度の 10Ω、10ppm/°C 巻線抵抗器は、実際には 45ppm/°C 抵抗器となります。相互接続の温度係数は、薄膜相互接続の抵抗が無視できないほどの大きさとなる高精度ハイブリッドで、特に重要な役割を果たします。

ここでは、主に周囲温度の大きな変動に対応した回路設計に関して、一つだけ考慮すべき点を挙げておきます。温度リトレースとして知られる現象は、抵抗の変化を示すもので、内部損失が一定の高温/低温の周囲環境に規定サイクル数だけさらされた後に発生します。温度リトレースは、良質のメタル・フィルム部品でも 10ppm を超える場合があります。

抵抗回路の設計で温度関連誤差を最小限に抑えるには、（コストとともに）以下の点を考慮する必要があります。

- ・ 抵抗と温度係数を厳密にマッチングさせる
- ・ 絶対温度係数の小さい抵抗器を使用する
- ・ 熱抵抗の小さい抵抗器を使用する（定格電力が大きくなると、ケースも大きくなる）
- ・ マッチングした抵抗器を熱的に密接に結合する（標準的な抵抗回路や単一のパッケージに複数の抵抗器を収めたものを使用）
- ・ 大きな減衰比を得るためには、ステップ式アッテネータの使用を検討する

抵抗器の寄生要素

抵抗器は、特に高周波領域で高レベルの寄生インダクタンスまたは寄生容量を示します。1 つの周波数または複数周波数における、「抵抗」と「インピーダンス・DC 抵抗間の差」との比に基づいて、メカがこれらの寄生効果をリアクタンス誤差（%または ppm 単位）として規定することは珍しくありません。

巻線抵抗は、特にトラブルを生じやすい性質があります。抵抗器メカは一般的な巻線抵抗器か無誘導の巻線抵抗器を提供しますが、無誘導の巻線抵抗器でも設計者にとっては頭痛の種になります。これらの抵抗器は、10,000Ω 未満の R 値でも誘導性をわずかに（20μH 程度）示します。10,000Ω を超える非誘導巻線抵抗器ならば、並列容量は約 5pF にも達します。

これらの寄生効果によって、動的回路アプリケーションが破壊される可能性があります。特に重大な影響があるのは、10,000Ω 以上の値と 10,000Ω 以下の値の巻線抵抗器を使用するアプリケーションです。こうしたアプリケーションでは、特性にピークが出たり、場合によっては発振（振幅）が見られることも珍しくありません。これらの影響は、数 kHz 未満の周波数で顕著になります。

低周波回路のアプリケーションでも、巻線抵抗器の寄生効果によって問題が生じます。1ppm までの指数関数セトリングには 20 以上の時定数を要します。セトリング時間は、巻線抵抗器の寄生要素によってその時定数よりかなり長くなる可能性があります。

巻線タイプではない抵抗でも、許容値を超える寄生リアクタンスが生じることはよくあります。たとえば、一部のタイプのメタル・フィルムはリード間容量がかなり大きく、高周波で現れます。カーボン抵抗器は高周波での動作に最適です。

熱電効果

2 つの異なるメタル間を結合すると、熱起電力（EMF）が生じます。多くの場合は、その結合により高精度回路設計で非常に

大きな誤差が簡単に生じてしまいます。たとえば、巻線抵抗器の場合、抵抗ワイヤはリードとの接続時に 42μV/°C の熱 EMF を発生させます。代表的なリード材料は、77%の銅と 23%のニッケルからなる合金 180 です。抵抗器の 2 つの終端が同じ温度であれば、EMF がキャンセルされ、差し引きで誤差はなくなります。しかし、抵抗器を垂直に実装すると、長いリード線を通す空気流とその低い熱容量のために、抵抗器の一番上と一番下で温度勾配が存在することになります。

温度差が 1°C しかない場合でも、42μV の誤差電圧が生じます。この電圧レベルは、典型的な高精度オペアンプのオフセットである 25μV を上回っています。抵抗器を水平に実装すれば（図 6）、問題は解決されます。抵抗器のメカによっては、特注品としてスズメッキ銅線を提供しています。この銅線を使用すれば、熱 EMF が 2.5μV/°C にまで低下します。

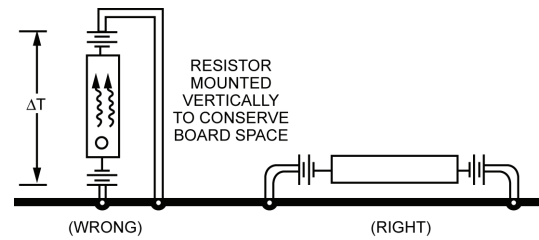


図 6. 熱勾配で発生する熱電回路誤差

一般に、重要な回路ボード上またはボードの近くでは熱勾配を避ける必要があります。つまり、消費電力の非常に高い部品は必要に応じて熱的に絶縁します。大きな温度勾配によって引き起こされる熱乱流は、動的ノイズに似た低周波誤差の原因にもなります。

電圧、故障、寿命

抵抗器は、印加電圧に応じて変化することで困難に直面することもあります。堆積酸化高メグオーム・タイプの部品は特に敏感であり、電圧係数の範囲は 1ppm/V から 200ppm/V 以上に及びます。このことから、高電圧分周器などの高精度アプリケーションでは注意が必要です。

抵抗器の故障メカニズムに関しても、細心の注意を怠れば、回路上のトラブルを招く可能性があります。カーボン・コンポジション抵抗器は、オープン・サーキットにすることで故障によるダメージを防ぐことができます。したがって、アプリケーションによっては、これらの部品がヒューズとしての二次的な役割を果たします。こういった抵抗器をカーボンフィルム・タイプに置き換えると、カーボンフィルム・デバイスがショートして故障を引き起こすためトラブルを生じることがあります。（メタル・フィルム抵抗器も通常、故障する際にオープン・サーキットのような動作を示します。）

すべての抵抗器は、時間経過とともに抵抗値がわずかに変化する傾向があります。メカは、年間の ppm の変化という単位で長期の安定性を規定します。1年で 50ppm ないし 75ppm という値は、メタル・フィルム抵抗器では特に珍しくありません。重要なアプリケーションの場合、メタル・フィルム抵抗器は定格電力で最低でも 1 週間はバーンインする必要があります。バーンイン中、R 値は最大 100ppm ないし 200ppm シフトします。メタル・フィルム抵抗器は、バーンイン期間が与えられない場合、完全に安定するまでに動作時間が 4,000 ないし 5,000 時間ほど必要になることがあります。

抵抗器の過剰ノイズ

ほとんどの設計者は、抵抗の熱ノイズ、すなわちジョンソン・ノイズについていくらかの知識は持っています。しかし、第二のノイズ現象、いわゆる過剰ノイズが高精度オペアンプやコンバータ回路で特に厄介であるという事実はそれほど広く認知されていません。過

剩ノイズは、電流が抵抗器を通過するときのみ現れます。

簡単に説明すると、熱ノイズは、抵抗器内で熱により発生した電荷キャリアのランダムな振動によって生じます。この振動による平均電流はゼロのままですが、電荷の瞬時の動きによって抵抗器の端子に瞬時電圧が生じます。

一方、過剰ノイズは、主にカーボン・コンポジション抵抗器などの不連続媒体に直流電流が流れるときに発生します。電流が圧縮された炭素の粒子の間を偏って流れると、微細な粒子間に放電現象が生成されます。この現象により、熱ノイズ・スペクトルのほかに、1/f ノイズ・パワー・スペクトルが生成されます。言い換えると、過剰スポット・ノイズ電圧は周波数の平方根の逆数に比例して増大します。

不注意な設計者が過剰ノイズに驚くことはよくあります。通常のオペアンプ回路におけるノイズ・フロアは、抵抗の熱ノイズやオペアンプのノイズで定まります。電圧が入力抵抗の両端に現れて、電流が流れるときだけ、過剰ノイズは大きなファクタに、そして多くの場合は主要ファクタとなります。一般に、カーボン・コンポジション抵抗器が最も多く過剰ノイズを発生させます。伝導性媒体の均一性が増すと、それに伴って過剰ノイズは小さくなります。カーボン・フィルム抵抗器のほうが性能は優れており、メタル・フィルム抵抗器はさらに優れています。

メーカーは、ノイズ指数に基づいて過剰ノイズを規定します。ノイズ指数とは、ディケード周波数における抵抗両端間の DC 電圧降下 1V 当たりのノイズの RMS 値を μV 単位で表したものです。ノイズ指数は 10dB (帯域幅ディケード当たり DC 電圧につき $3\mu\text{V}$) 以上に増大する可能性があります。過剰ノイズは低周波数で最も大きくなります。100kHz を超えると、熱ノイズが優勢になります。

ポテンショメータ

固定抵抗器にトラブルをもたらす現象のほとんどが、トリム・ポテンショメータにも悪影響を与えます。また、これらの部品特有のほかの危険性についても注意する必要があります。

たとえば、トリム・ポテンショメータの多くは封止されないもので、ボードの洗浄液によって、あるいは湿度が高いだけでも大きな損傷をこうむる可能性があります。振動や単なる使い過ぎによっても、抵抗素子やワイパー終端を傷める可能性があります。また、接触ノイズ、温度係数、寄生効果、調整可能範囲の制限などはすべて回路動作を妨げます。さらに、巻線タイプの解像度には限界があり、サーメット (金属皮膜) やプラスチック・タイプにも隠れた制約条件 (ヒステリシス、適合しない材料温度係数、ゆるみ) が存在することから、正確な設定を確定し安定させるには、際限ないプロセスが必要となります。以下のような原則が必要です: 限りなきフラストレーションを避けるには、際限ない注意を払い、微細なレンジでの調整を行なうことが必要です。

PCボード

PC ボードは、すべての高精度回路設計で「見えない部品」として振舞います。ほとんどの設計者は PC ボードの電気特性を回路要素の一つとして考慮しません。したがって回路の性能は予想を下回ることとなります。

高精度回路の性能にとって有害となる PC ボードの影響には、リーク抵抗、グラウンド・ホイールにおける電圧降下、浮遊容量、誘電体吸収、「フック (屈曲)」（回路のステップ応答波形の主な特徴）などがあります。また、PC ボードには大気中の湿度を吸収する特性 (吸湿性) があるので、湿度が変化すると特定の寄生効果が日々変化することになります。

一般に、PC ボード効果は 2 種類に分けることができます。一つは、回路の静的または DC 動作に最も大きな影響を与え、もう一つは回路の動的または AC 動作に最も大きな影響を与えます。

静的PCボード効果

リーク抵抗は非常に大きな静的回路ボード効果です。ボード表面の汚染は磁束の残留、塩分の堆積、その他異物の付着といった形で現れ、これによって回路ノード間にリーク経路が生成されます。かなりクリーンなボード上でも 15V の電源レールから近くのノードに 10nA 以上の電流がリークすることは珍しくありません*。数ナノアンペアのリーク電流が間違ったノードに流れて、回路の出力に数ボルトの誤差が生じることも稀ではありません。たとえば、10 メガオームの抵抗に 10nA の電流が流れると、0.1V の誤差が生じます。

「このノードに数ナノアンペア以上のスプリアス電流が流れた場合に、何か問題が生じるか」といった単純な問いかけをするだけで、リーク電流効果に敏感なノードを特定することができます。

回路をすでに構築している場合は、従来のテストで、疑わしいノードへの湿度感度を特定できます。回路動作を観察し、シンプルなストローを使って問題のありそうな箇所息を吹きかけます。ストローで息の湿気が集中するので、それに触れると、設計回路の敏感な部分に含まれている塩分により、回路は動作を停止してしまいます。

単純な表面リークの問題を解消する方法はいくつかあります。回路ボードを完璧に洗浄して残留物を除去する方法はかなり有効です。この手順は簡単です。まずイソプロピル・アルコールでボードを根気よくブラッシングし、次に脱イオン水で十分に洗浄し、最後に数時間 85°C でベークアウトします。この場合、ボードの洗浄液は間違いのないように選択してください。フロン系溶液で洗浄すると、水溶性フラックスによって塩分が堆積し、リーク問題は悪化します。

残念なことに、回路がリークに敏感であれば、いくらこまめに清掃してもそれは一時的な解決策にしかありません。ボードが頻繁に扱われたり、汚い環境や湿気の多い場所に置かれたりすると、問題はすぐに生じます。これに対し、ガーディング (ガード・リング) という方法はかなり信頼性が高く、表面リーク問題への根本的な解決策になります。ガード (保護用導体) を適正に配置すれば、回路が厳しい産業環境にさらされている場合でもリーク問題を解消できます。

ガーディングの原理は単純です。浮遊電流を簡単にシンクできる導体で敏感なノードを囲い込み、その導体を敏感なノードの電位と同じ電位に維持します。保護用導体の電位を敏感なノードに近い電位にしておかないと、保護用導体は浮遊電流を消滅させるどころか発生源になってしまいます。たとえば、リーク抵抗を 1,000 メガオームとした場合、ノードへのリーク電流を 1 ピコアンペア未満に抑えるには、保護用導体とノードの電位差を互いに 1.0 ミリボルト以内にする必要があります。

図 7a と 図 7b に、典型的な反転/非反転オペアンプ・アプリケーションに適用されるガーディング原理を示します。図 7c には、保護用導体に対応した実際の回路ボードレイアウトを示します。効率を最大限に高めるために、保護用導体のパターンを回路ボードの両側に設けるようにします。新しいボード・パターンを初めてレイアウトするときは、レイアウト工程の最初から保護用導体を実装してください。通常は、この後の段階では、たとえ実装スペースがあっても、最適に配置するスペースは十分に残されていません。

動的PCボード効果

静的 PC ボード効果は湿度の変化やボードの汚染に応じて変動しますが、回路の動的性能に最も影響を及ぼす問題は一般にそれほど変動しません。新しい設計が不十分だと、これらは洗浄その他の単純な方法では解決できません。したがって、これらの問題は設計の仕様や性能に永続的に悪影響を与える可能性があります。

* 残念なことに、標準オペアンプのピン配置では、高インピーダンスに設定されることの多い+入力すぐ隣に-15V 電源ピンがあります。

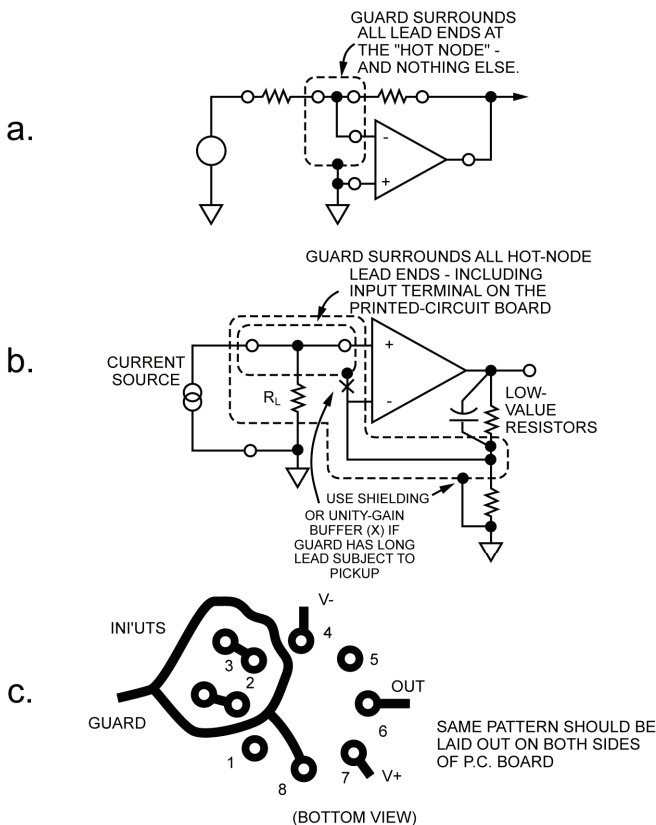


図 7. 適正なガード・リングで PC ボードの静的誤差と動的誤差の両方を解決。(a) 反転アプリケーションにガード・リングを使用。(b) 非反転アプリケーションに局所的なガード・リングを使用。電圧バッファはケーブル保護に役立ちます。(c) オペアンプ用の PC ボードガード・リングのパターン。

リードや部品に接続される浮遊容量の問題については、回路設計者の大半がかなりの知識を持っています。リードの配置は適正なレイアウトによって根本的に対処できるので、残る問題は、組立工場での部品の最適な向きやリードの最適な折り曲げ方についてトレーニングを施せば解決できます。

一方、誘電体吸収はもっと厄介であり、この回路ボード現象はいまでも深く理解されていません。コンデンサの誘電体吸収と同様、PCボードの誘電体吸収も直列抵抗とコンデンサを、間隔の小さい 2 つのノードに接続することでモデル化できます (図 8)。この影響は、間隔と反比例し、長さに比例します。モデルの実効容量は $0.1 \sim 2.0 \text{ pF}$ で、抵抗は $50 \sim 500 \text{ M}\Omega$ です。最も一般的な値は 0.5 pF と $100 \text{ M}\Omega$ です。したがって、回路ボードの誘電体吸収は、高インピーダンス回路との相互作用に最も影響されます。

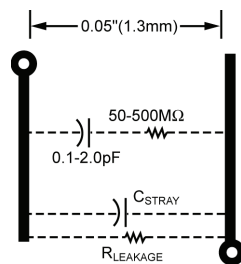


図 8. PC ボード回路の動的応答にトラブルをもたらす誘電体吸収

こういった誘電体吸収は、セトリング時間などの動的回路応答に最も大きな影響を及ぼします。回路のリークとは違って、こ

の影響は一般に湿度その他の環境条件に関連するものではなく、ボードの誘導特性に比例します。メッキ・スルーホール生成時の化学反応で、問題は悪化すると考えられます。回路が過渡応答の予想仕様を満たしていない場合は、回路ボードの誘電体吸収がその原因である可能性があります。

幸い、解決策はいくつかあります。コンデンサの誘電体吸収の場合と同様に、外部部品を使ってその影響を補償することができます。さらに重要なことは、敏感なノード全体を絶縁する表面保護用導体で問題を完全に解決できることは多々あります。(保護用導体はボードの両側で重複使用します。)

回路ボードの「フック」(誘電体吸収と同じではなくても類似している)は、周波数に応じた実効回路ボード容量の変動とみなすことができます。一般にフックは、ボードの容量が全回路容量のかなりの部分を占める、高インピーダンス回路の過渡応答に影響を与えます。最も影響を受けやすいのが 10 kHz 未満の周波数で動作する回路です。回路ボードの誘電体吸収の問題と同様に、ボードの化学的組成もその影響を大きく左右します。

細心の注意が必要

高精度オペアンプやデータ・コンバータをベースにした設計が仕様を満たしていない場合に、細心の注意を払って誤差源を見つけるようにしてください。能動部品と受動部品の両方を分析し、事実を覆い隠す可能性のある前提や予想をすべて特定し、その正当性を疑ってみる必要があります。何事も当然視してはなりません。

たとえば、ケーブル導体が動かないようしっかりと固定されていないと、誘電体に囲まれた中で動いて大きな静電荷を蓄積し、誤動作を引き起こします。高インピーダンス回路に接続されている場合は特にこの現象がみられます。コストはかさみますが、これにはリジッド・ケーブル、あるいは高価な低ノイズ・テフロン絶縁ケーブルを使用することで対応できます。

オペアンプの精度やデータ・コンバータの分解能が高くなるにつれて、またシステム設計者がより高い精度や速度を必要視するにつれて、本書で説明した誤差源を深く理解することがますます重要になってきています。

参考文献

以下の参考文献は、補足情報が必要な場合に役に立ちます。星印(*)の付いている場合のみアナログ・デバイセズから入手できます。

1. James E. Buchanan 著『Dielectric Absorption-It Can Be a Real Problem In Timing Circuits』EDN、1977年1月20日、83ページ
2. Lew Counts, Scott Wurcer 著『Instrumentation Amplifier Nears Input Noise Floor』Electronic Design、1982年6月10日
3. W. Doeling, W. Mark, T. Tadewald, P. Reichenbacher 著『Getting Rid of Hook: The Hidden PC-Board Capacitance』Electronics、1978年10月12日、111ページ
4. Tarlton Fleming 著『Data-Acquisition System (DAS) Design Considerations』WESCON 81 Professional Program Session Record No. 23
5. Walter C. Jung, Richard Marsh 著『Picking Capacitors, Part I』Audio、1980年2月
6. Walter C. Jung, Richard Marsh 著『Picking Capacitors, Part II』Audio、1980年3月
7. Robert A. Pease 著『Understand Capacitor Soakage to Optimize Analog Systems』EDN、1982年10月13日、125ページ
8. Andy Rappaport 著『Capacitors』EDN、1982年10月13日、105ページ
9. *Alan Rich 著『Shielding and Guarding』Analog Dialogue 17-1、1983年、8ページ
10. 仕様 MIL C-19978D: Capacitor, fixed, plastic (or paper and plastic) dielectric, general specification for