

ADP5300/ADP5301/ADP5302/ADP5303
超低消費電力降圧 DC/DC レギュレータを使用した反転電源の設計

著者: Kevin Yao and Bin Shao

はじめに

バイポーラ・アンプ、光学モジュール、電荷結合素子 (CCD) バイアスなどの特定のアプリケーションでは、通常、正の入力電圧から負の出力電圧を得る必要があります。パワー・マネージメント・システム的设计者には、パワー・マネージメントに関するこれらの課題を解決することのできる、多機能のスイッチング・コントローラとレギュレータが必要です。アナログ・デバイセズの **ADP5300/ADP5301/ADP5302/ADP5303** 超低消費電力降圧 DC/DC レギュレータは自己消費電流が極めて小さい、同期整流降圧機能を備えています。これらのレギュレータは、0.8 V の範囲まで降圧が可能で、入力電源電圧範囲は 2.15 V ~ 6.50 V、出力電流は最大 500 mA です。

ADP5300/ADP5301/ADP5302/ADP5303 は同期整流降圧アプリケーション向けのデバイスですが、多機能であるため、ソリューションのコスト、外付け部品、サイズなどを増やすことなく、正の入力電圧から負の出力電力を生成できる反転昇降圧トポロジを実装することができます。

また、ADP5300/ADP5301/ADP5302/ADP5303 は超低消費電力なので、ヒステリシス・モードでの軽負荷動作時に、高い効率を実現することができます。これらのデバイスは、低ノイズ性能と重負荷動作を実現するために、パルス幅変調 (PWM) モードで使用できます。

このアプリケーション・ノートでは、同期整流反転昇降圧トポロジに ADP5300/ADP5301/ADP5302/ADP5303 を実装して、正の入力電圧から負の出力電圧を生成する方法を説明します。また、昇降圧トポロジのいくつかの制約と、可能な解決策についても検討します。

昇降圧トポロジの基本

簡略化した昇降圧トポロジを図 1 に示します。このトポロジは、1 個のインダクタ、互いに逆位相で動作する 2 個のパワー・スイッチ、1 個の入力コンデンサ、および 1 個の出力コンデンサで構成されます。

S1 がオンおよびオフした際に電流が流れる経路を、それぞれ図 2 と図 3 に示します。スイッチ S1 がオンすると、スイッチ S2 がオフになり、電流が入力コンデンサから流れ出してインダクタを充電し、一方で出力コンデンサが負荷にエネルギーを供給します。スイッチ S1 がオフすると、スイッチ S2 がオンになり、出力コンデンサを充電しながら電流がインダクタから負荷に流れます。

電流がグラウンドから VOUT に流れ、それによって出力電圧が負になることに注意してください。

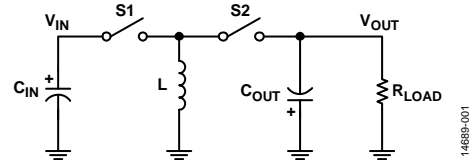


図 1. 昇降圧トポロジの簡略図

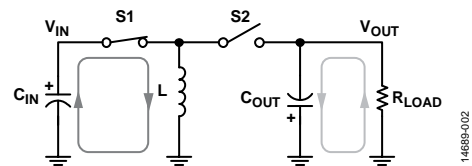


図 2. オン時の電流経路

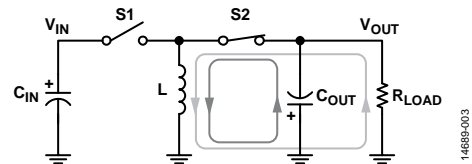


図 3. オフ時の電流経路

式 1 では、定常状態での変換比が、インダクタのボルト秒バランスとコンデンサの電荷バランスの原理をこのトポロジに適用することによって記述しています。式 2 は、PWM モードでの DC インダクタ電流 I_L を規定しています。式 3 はインダクタのリプル電流 ΔI_L の詳細を示しています。

$$\frac{V_{OUT}}{V_{IN}} = \frac{-D}{1-D} \quad (1)$$

$$I_L = \frac{I_{OUT}}{1-D} \quad (2)$$

$$\Delta I_L = \frac{-V_{OUT} \times (1-D)}{L \times f_{SW}} \quad (3)$$

ここで、
VOUT は出力電圧、
VIN は入力電圧、
D はデューティ・サイクル:

$$D = \frac{|V_{OUT}|}{|V_{OUT}| + V_{IN}}$$

IOUT は出力電流、
L はインダクタ、
fsw はスイッチング周波数です。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

はじめに.....	1	出力コンデンサの選択.....	4
昇降圧トポロジーの基本.....	1	入力コンデンサの選択.....	4
改訂履歴.....	2	イネーブル信号のレベル・シフト.....	5
ADP5300 ~ ADP5303 による昇降圧トポロジーの実装.....	3	スタートアップ前の V_{OUT} のランプアップの低減.....	5
インダクタの選択.....	3	まとめ.....	6

改訂履歴

7/2016—Revision 0: Initial Version

ADP5300 ~ ADP5303 による昇降圧トポロジーの実装

ADP5300/ADP5301/ADP5302/ADP5303 同期整流降圧レギュレータを使って昇降圧トポロジーの反転電源アプリケーションを実装する際は、表 1 に示す設計上の制約を考慮してください。

表 1. ADP5300/ADP5301/ADP5302/ADP5303 で昇降圧トポロジーを実装する際の設計上の制約

Voltage and Current	Restriction	Parameter	Value
V_{IN_MIN}	>	V_{UVLO}	2.06 V
$V_{IN_MAX} + V_{OUT} $	<	V_{MAX}	6.50 V
$I_{L_PEAK_HYS}$	<	I_{LIM_HYS}	265 mA
$I_{L_PEAK_PWM}$	<	I_{LIM_PWM}	1000 mA

昇降圧回路の最小入力電圧は、ADP5300/ADP5301/ADP5302/ADP5303 の UVLO 電圧より高くなければならず、レギュレータを動作させるには代表値が 2.06 V でなければなりません。最大入力電圧と出力電圧の絶対値の合計は、レギュレータの最大動作入力電圧（代表値 6.50 V）より小さくしなければなりません。回路を正常に動作させるために、ピーク・インダクタ電流が、レギュレータの最小電流制限トリガ・ポイント未満になるようにしてください。

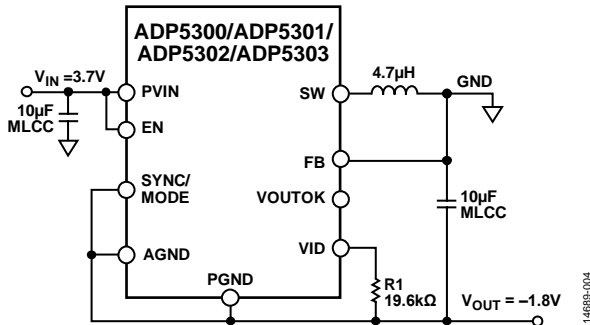


図 4. ADP5300/ADP5301/ADP5302/ADP5303 で実装した反転昇降圧トポロジー

同期整流降圧レギュレータを昇降圧トポロジーに変換するには、インダクタと出力コンデンサを降圧トポロジーと同様に接続します。グラウンド電圧ポイントと出力電圧ポイントが逆になっていることに注意してください（図 4 参照）。出力電圧は、外付けの VID 抵抗によって設定された降圧トポロジーと同じです。抵抗値については表 2 を参照してください。

表 2. VID ピンによる出力電圧 (V_{OUT}) オプション

VID Configuration	V_{OUT} (V)	
	Factory Option 0	Factory Option 1
Short to AGND	-3.0	-3.1
Short to PVIN	-2.5	-1.3
$R_{VID} = 499 \text{ k}\Omega$	-3.6	Not applicable
$R_{VID} = 316 \text{ k}\Omega$	-3.3	Not applicable
$R_{VID} = 226 \text{ k}\Omega$	-2.9	-4.2
$R_{VID} = 174 \text{ k}\Omega$	-2.8	-3.9
$R_{VID} = 127 \text{ k}\Omega$	-2.7	-3.4
$R_{VID} = 97.6 \text{ k}\Omega$	-2.6	-3.2
$R_{VID} = 76.8 \text{ k}\Omega$	-2.4	-1.9
$R_{VID} = 56.2 \text{ k}\Omega$	-2.3	-1.7
$R_{VID} = 43 \text{ k}\Omega$	-2.2	-1.6
$R_{VID} = 32.4 \text{ k}\Omega$	-2.1	-1.4
$R_{VID} = 25.5 \text{ k}\Omega$	-2.0	-1.1
$R_{VID} = 19.6 \text{ k}\Omega$	-1.8	-1.0
$R_{VID} = 15 \text{ k}\Omega$	-1.5	-0.9
$R_{VID} = 11.8 \text{ k}\Omega$	-1.2	-0.8

インダクタの選択

動作周波数、入力電圧、およびインダクタのリプル電流がインダクタ値を決定します。ピーク・インダクタ電流を考慮して、降圧トポロジーに使用するインダクタより大きいインダクタの使用を推奨します。ただし、インダクタはループの安定性に影響するので、大きくし過ぎないようにしなければなりません。電流制限が早く生じ過ぎないようにするために、ピーク・インダクタ電流が、最小ピーク電流制限閾値（PWM モードの I_{LIM_PWM} とヒステリシス・モードの I_{LIM_HYS} ）を超えないようにしてください。

ピーク・インダクタ電流は、平均インダクタ電流と、ピーク to ピーク・インダクタ・リプル電流の半分を加えることによって計算します。

$$I_{PEAK} = I_{AVG} + \frac{\Delta I_L}{2}$$

ここで、 I_{AVG} は平均インダクタ電流です。

$$I_{AVG} = \frac{I_{OUT}}{1-D}$$

インダクタを 4.7 μH、スイッチング周波数を 2 MHz と仮定して、ピーク・インダクタ電流を考慮に入れた場合、PWM モードとヒステリシス・モードでの一般的な入力電圧に対する反転昇降圧トポロジーでの ADP5300/ADP5301/ADP5302/ADP5303 の負荷電流能力を、図 5 と図 6 に示します。

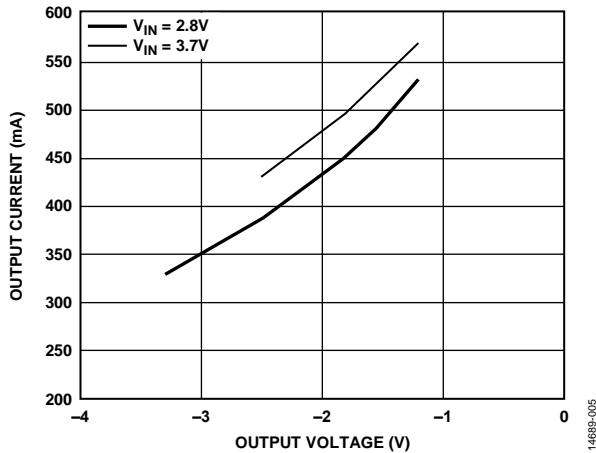


図 5. PWM モードでの一般的な入力電圧に対する負荷電流能力

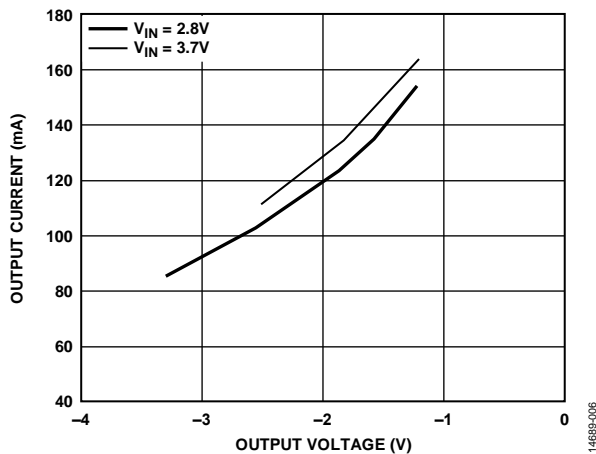


図 6. ヒステリシス・モードでの一般的な入力電圧に対する負荷電流能力

インダクタの飽和電流は、ピーク・インダクタ電流よりも大きくする必要があります。急峻な飽和特性を持つフェライト・コア・インダクタの場合、インダクタの飽和電流定格がスイッチの電流制限の閾値より大きいものにして、通常動作時にインダクタが飽和するのを防止する必要があります。

出力コンデンサの選択

反転昇降圧トポロジーでは、出力電流が不連続であることに注意してください。出力コンデンサは、インダクタに蓄えられるエネルギーが増大するオンの時に、負荷にエネルギーを供給します。オフの時は、インダクタが負荷と出力コンデンサの両方にエネルギーを供給します。

出力コンデンサの容量に関する大きな問題は、出力コンデンサの 2 つのパラメータによって決まる許容出力電圧リップルです。そのパラメータの 1 つが出力コンデンサの容量で、もう 1 つが等価直列抵抗 (ESR) です。以下の式は、出力電圧リップルを許容範囲内に維持するために必要な最小容量 (C_{OUT}) の予想値を与えます。

$$C_{OUT} \approx \frac{I_{OUT} \times D}{f_{SW} \times (\Delta V_{RIPPLE} - I_{PEAK} \times ESR)}$$

ここで、

ΔV_{RIPPLE} は許容出力リップル電圧、

ESR は出力コンデンサの合計等価直列抵抗、

I_{PEAK} はインダクタのピーク電流です。

出力リップル電圧をできるだけ小さくするには、ESR 値が非常に低い積層セラミック・コンデンサ (MLCC) を使用することを推奨します。選択した出力コンデンサの RMS 定格電流は、次式を使用して計算される値より大きくする必要があります。

$$I_{RMS_C_{OUT}} = \sqrt{\left(\frac{I_{OUT} \times D}{1-D}\right)^2 \times (1-D) + \frac{\Delta I_L^2}{12} \times (1-D) + I_{OUT}^2 \times D}$$

入力コンデンサの選択

反転昇降圧トポロジーでは、入力電流も不連続です。電源オン時の入力コンデンサのエネルギー消費による入力電圧の変動を入力電圧の 5% 未満と仮定すると、この要求を満たすために必要な最小入力容量 (C_{IN}) は以下の式で計算できます。

$$C_{IN} = \frac{I_{AVG} \times D}{f_{SW} \times (0.05 \times V_{IN} - I_{PEAK} \times ESR_{C_{IN}})}$$

ここで、

I_{AVG} は平均インダクタ電流、

$ESR_{C_{IN}}$ は入力コンデンサの等価直列抵抗です。

少なくとも 10 μF のセラミック・コンデンサを 1 個使用することが推奨されますが、このコンデンサは PVIN ピンのできるだけ近くに取り付ける必要があります。選択した入力コンデンサの RMS 電流は、次式で求められる値より大きくする必要があります。

$$I_{RMS_CIN} = \sqrt{\left(I_{OUT}^2 + \frac{\Delta I_L^2}{12}\right) \times D + \frac{D^2 \times I_{OUT}^2}{1-D}}$$

入力電圧レールの容量の大部分はシステム・グラウンドを基準にしていますが、図 7 に示すように、入力電圧と ADP5300/ADP5301/ADP5302/ADP5303 の PGND ピンの間に入力デカップリング・コンデンサを追加することで、出力電圧リップルを減らして過渡応答を改善することができます。

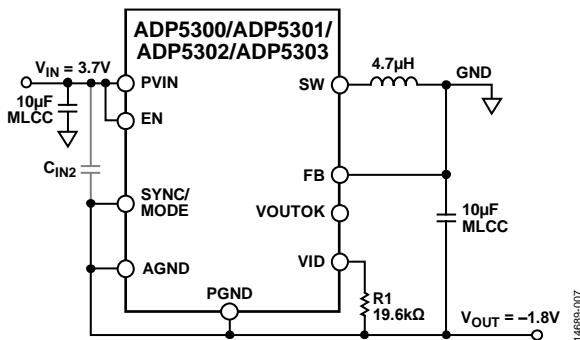


図 7. PVIN と PGND の間に入力デカップリング・コンデンサを備えた反転昇降圧トポロジ

イネーブル信号のレベル・シフト

ADP5300/ADP5301/ADP5302/ADP5303 には、レギュレータをイネーブル/ディスエーブルするための EN ピンがあります。ただし、反転昇降圧アプリケーションでは、IC はシステム・グラウンドではなく負の出力電圧を基準にしています。レギュレータをディスエーブルするつもりでシステム・グラウンドに EN ピンを接続しても、ADP5300/ADP5301/ADP5302/ADP5303 はスイッチングを続けます。

このイネーブル信号用に考えられるソリューションは、図 8 に示すように、超低消費電力インバータ、P 型 MOSFET（金属酸化膜半導体電界効果トランジスタ）、および適切に接続した抵抗によって、EN レベル・シフト回路を形成することです。

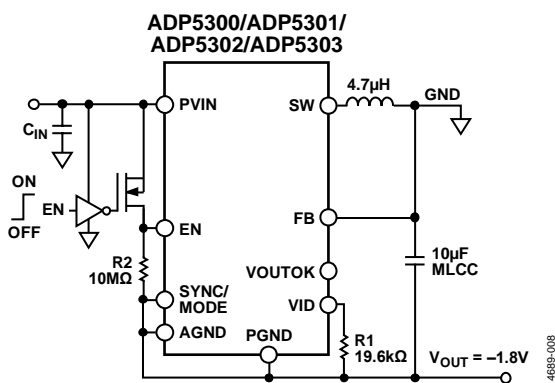


図 8. 反転昇降圧トポロジ用の EN レベル・シフト回路

レベル・シフト回路を使用すると、ADP5300/ADP5301/ADP5302/ADP5303 の高精度イネーブル機能が失われることに注意してください。イネーブル機能が必要な場合は、図 8 に示すように、単純に EN ピンを入力電圧に接続します。

スタートアップ前の V_{OUT} のランプアップの低減

同期整流降圧レギュレータを使って反転昇降圧トポロジを実現する場合の一般的な問題の 1 つは、出力電圧がランプアップして、レギュレータの動作開始前に正の電圧になる可能性があります（図 9 参照）。

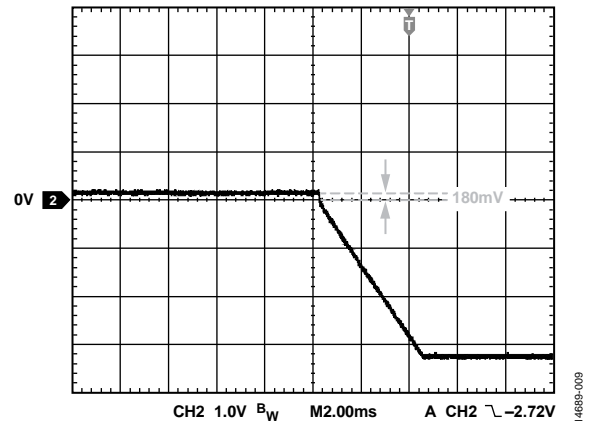


図 9. スタートアップ前の V_{OUT} のランプアップ

この正の出力電圧のランプアップは、図 10 に示すように、レギュレータのシャットダウン電流が IC の PGND ピンからローサイド MOSFET のボディ・ダイオードを通り、システム・グラウンドへ流れることによって発生します。

ADP5300/ADP5301/ADP5302/ADP5303 のシャットダウン電流は非常に小さいので、ローサイド MOSFET のボディ・ダイオードは、V_{OUT} を代表値が約 180 mV の順方向電圧レベルにクランプします。

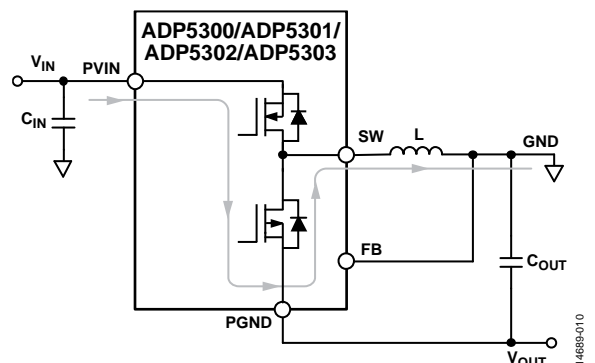


図 10. ローサイド MOSFET のボディ・ダイオードを流れる電流

V_{OUT} はレギュレータの PGND ピンに接続されますが、このピンは実際に UVLO などの内部回路の基準点なので、PGND ピンに現れる正電圧は UVLO 閾値電圧を下げます。入力電圧がレギュレータの UVLO 閾値電圧（代表値 2.06 V）に非常に近い場合は、レギュレータがスタートアップできない可能性があります。

このアプリケーション・ノートに示したように、反転昇降圧トポロジを実現するために同期整流降圧レギュレータを使用する場合は、ほぼすべての同期整流降圧レギュレータでこの問題が発生します。この問題を完全になくすことは非常に困難です。

まとめ

反転昇降圧トポロジーに ADP5300/ADP5301/ADP5302/ADP5303 を実装することで、降圧トポロジーの実装と同程度にシンプルで安価、かつサイズの小さいソリューションを実現することができます。このアプリケーション・ノートは、イネーブル/ディスエーブル機能が必要な場合にシンプルな EN レベル・シフト回路を提供するとともに、同期整流降圧レギュレータを反転昇降圧トポロジーに適用する際に、 V_{OUT} が正電圧にランプアップすることに伴う問題について説明しています。

このアプリケーション・ノートの設計式や推奨事項に従うことによって、システム設計者は、すべての要件を満たす信頼性の高い設計を実現することができます。