

## 真の RMS/DC コンバータ AD8436 の使用法

著者: James Staley

### はじめに

アナログ・デバイセズの AD8436 は、必要な機能をすべてワンチップに内蔵した真の RMS 測定システムです。このデバイスは設計者のアプリケーション・ニーズに沿った測定に関し最大限の柔軟性を設計者に提供するほか、標準品のアナログ AC 測定フロントエンドの中でフットプリントと消費電力が最も小さいという特長を備えています。

AD8436 は、図 1 に示すように、完全に独立した 3 つの回路ブロックで構成されています。レール to レール電界効果トランジスタ (FET) 入力アンプ、高ダイナミック・レンジの真のゼロ RMS 計算コア、および高精度のレール to レール出力アンプが、メガオームのレベルの高インピーダンス電圧源で動作する測定システムに優れた性能を提供します。同時に、AD8436 のこれら 3 つのコンポーネントは、ゼロに近いレベルで加えられた入力電圧の RMS 値に等しい高精度の DC 出力電圧を提供するほか、適切な入力減衰を行うことで、最大定格入力電圧よりはるかに大きい電圧にも対応することができます。

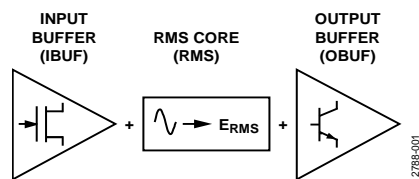


図 1. 独立した 3 つの回路

このアプリケーション・ノートでは、 $R_{V-I}$  抵抗や  $R_{I-V}$  抵抗など、AD8436 の内部コンポーネントは添え字付きの文字で表します。CAVG コンデンサ、CIN コンデンサ、CCF コンデンサなどの外付けコンポーネントは、評価用ボードに合わせてすべて大文字で表します。

### 概要

図 2 に示す通り、AD8436 の心臓部は真のゼロに対応した高ダイナミック・レンジのアナログ計算コアです。このコアは、1mV 未満から 3V までの電圧レベルで連続的に動作するように設計されています。AD8436 RMS コアの特長として、アナログ・デバイセズの従来の RMS/DC コンバータ製品よりもダイナミック・レンジが広く、応答が速く、一貫性も向上しています。

信号源が負荷誤差に対して敏感なアプリケーションや、低レベル AC 信号を増幅するためにゲインを上げる必要のあるアプリケーションでは、内蔵の FET 入力アンプが実際の信号をコンバータ・コアに合うようにします。ただでさえ余裕のないプリント回路基板 (PCB) 上に、新たにコンポーネントやスペースを追加する必要はありません。

低インピーダンス負荷駆動用の高精度 DC 出力アンプは、コンバータ・コアと次の段の性能を最適化します。出力バッファも Sallen-Key またはその他のアクティブ・フィルタ・アーキテクチャとして構成可能で、他のアナログ RMS/DC ソリューションはおろか、デジタル RMS/DC ソリューションでも実現できないレベルまで、さらにセトリング時間を短縮します。

これらの機能は、すべて RoHS 適合の 20 ピン LFCSP と QSOP で提供されます。

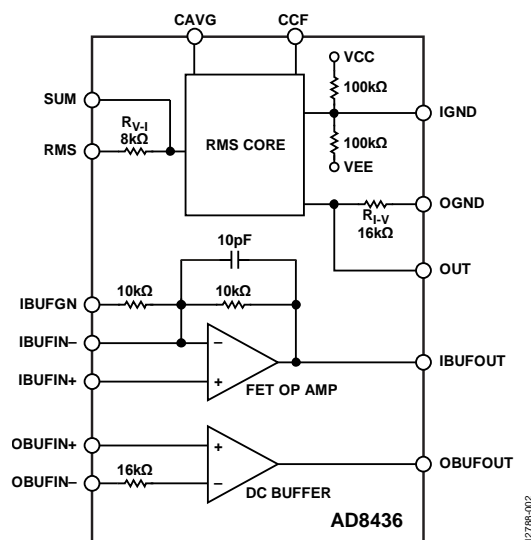


図 2. AD8436 RMS/DC コンバータの機能ブロック図

### 範囲

このアプリケーション・ノートは、AD8436 の各種構成方法とその詳細な内容を示したもので、できるだけ明確な表現で書かれています。エンジニアからのフィードバックをできるだけ取り入れるようにし、示した回路のほとんどは実験で検証されています。また、シミュレーションや、その他の形式のペーパーウェアの使用は最小限に止めています。ここに示すアプリケーションやアイデアの多くは、数多くの AD8436 ユーザから寄せられた電子メールや質問がヒントになっています。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

## 目次

はじめに .....	1	高精度 DC 出力バッファの使用 .....	9
概要 .....	1	単電源動作.....	10
範囲 .....	1	AC 電流、地絡、および 3 相アプリケーション.....	11
改訂履歴 .....	2	危険な回路の測定 .....	11
コアの使用.....	3	低コストの 3 相電源ライン監視 — セトリング時間の最適化 .....	12
RMS ピンの使用 .....	3	誤差源 .....	15
基本的な AC 結合のトリミング .....	3	PCB に関する注意事項.....	16
入力の DC カップリング — 校正と $V_{OS}$ トリム.....	3	結論 .....	16
SUM ピン .....	4	関連リンク .....	16
コンデンサの選択 .....	4		
出力接続 — コア .....	6		
入力および出力オペアンプ .....	6		

## 改訂履歴

1/15—Revision 0: 初版

## コアの使用

### RMS ピンの使用

コストや消費電力が主な関心となるアプリケーションの場合、基本的な AC/DC 変換を行うために必要なのは、コアと 2 個の外付けコンデンサ（電源フィルタリングを除く）だけです（図 3 と「単電源動作」を参照）。通常、入力電圧はメタライズド・ポリエステル・コンデンサや高品質のタンタル・コンデンサといった低リーク・コンデンサ（CIN）を経由して、RMS ピンに AC カップリングされます。加えられた電圧は、RMS コアに接続された  $8k\Omega$  の抵抗 ( $R_{V-I}$ ) によって電流に変換されます。 $R_{V-I}$  とコアの接合部は、加算アンプとして構成されたオペアンプのような挙動を示しますが、いくつかの重要な違いがあります。詳細については、これらの違いについて記した「コンデンサの選択」と「SUM ピン」を参照してください。薄膜抵抗  $R_{V-I}$  と  $R_{I-V}$  はそれらの比が整合しており、レシオメトリックな温度特性を備えているので、ほぼすべてのアプリケーションで RMS ピンを入力ポートとして使用することを推奨します。

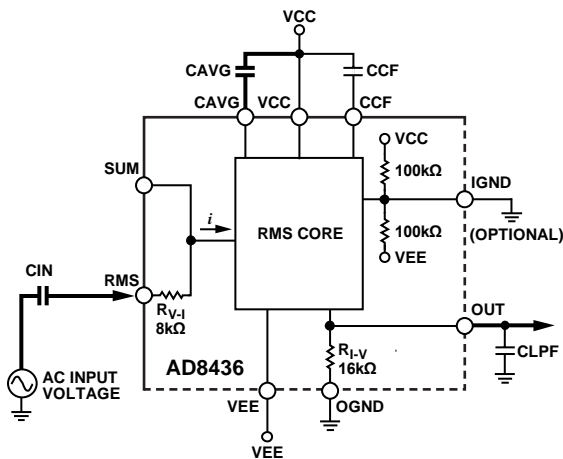


図 3. 最小入力/出力接続（太線は信号パス）

RMS ピンの入力インピーダンスは  $8k\Omega$  の電圧-電流変換抵抗 ( $R_{V-I}$ ) で、これは IGND ピンが基準です。入力が電圧源によって供給される場合（つまり  $Z_{OUT} = 0\Omega$ ）は、 $8k\Omega$  という比較的小さい入力抵抗によって入力振幅が影響を受けることはありません。コンデンサ CIN はコアとの間に流れる DC 電流をブロックするので、入力により発生するオフセット電圧は無視できる程度に小さい値となります（たとえば  $V_{OS} < \pm 101\mu V$ ）。一般家庭用電源電圧などの危険な電圧から AD8436 を保護しやすくするために、CIN コンデンサには高電圧コンデンサがよく使われます。FET 入力バッファ・アンプ (IBUF) は、ゼロ以外の抵抗電圧源からの電圧を容易に扱うことができます。これは抵抗がメガオーム範囲のものであっても同様です。詳細については「入力および出力オペアンプ」を参照してください。

### 基本的な AC 結合のトリミング

外部校正を行うには、信号源と RMS ピンの間に小さい値の金属皮膜抵抗（図 4 では  $200\Omega$ ）を挿入することによって、内部抵抗  $R_{V-I}$  の値を大きくします。OGND ピンとグラウンドの間には小さいトリマ（図 4 では  $R_{TRIM} = 500\Omega$ ）を追加します。AD8436 は  $R_{TRIM}$  を調整することによって校正しますが、 $V_{OS}$  との相互作用はありません。

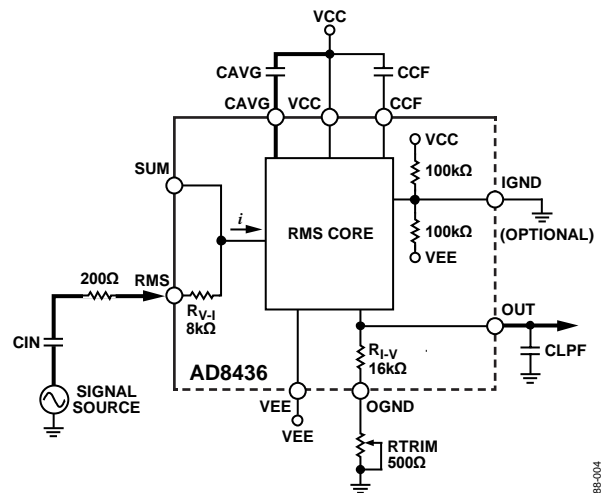


図 4. 基本的な AC 結合の校正

### 入力の DC カップリング — 校正と $V_{OS}$ トリム

AD8436 の入力ピン (RMS) が信号源と DC カップリングされている場合は、DC 信号と AC 信号が組み合わされて AC+DC とし処理されます（「SUM ピン — マルチ入力特性」を参照）。ただし、コア内のわずかな DC 誤差源によって小さい DC オフセット誤差 ( $V_{OS}$ ) が発生します。AD8436 は製造時に  $V_{OS}$  誤差のテストが行われており、データシートの仕様が保証されています（B グレード・モデルでは  $< 0.25mV$ 、A グレード・モデルと J グレード・モデルでは  $< 0.5mV$ ）。

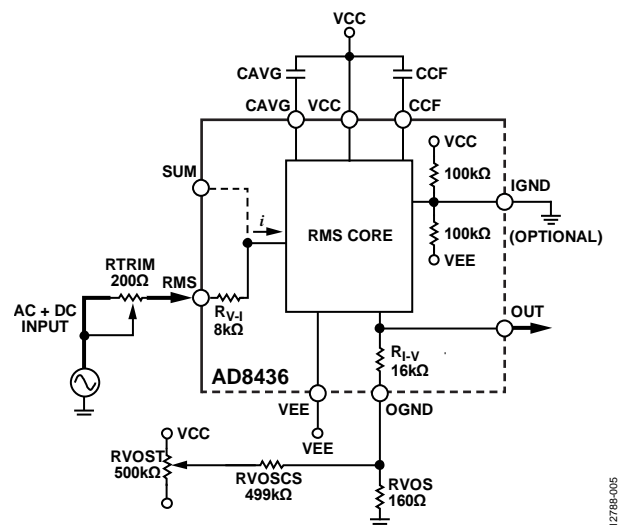


図 5. オフセット補正およびトリム機能を含む AC + DC 信号用のオプション入力接続 ( $V_{CC} = +5V$ 、 $V_{EE} = -5V$ )

OGND ピンとグラウンドの間に  $R_{LV}$  抵抗と直列に小さい固定抵抗 ( $R_{VOS} = 160\Omega$ ) を挿入することによって、小さい  $V_{OS}$  誤差を減らす方法を図 5 に示します。RVOST トリマとワイパーに直列の RVOSCS で構成される電流源を、OGND ピンに接続してください。この電流源は、小電流を加えるか減じるかすることでオフセット電流をなくします。 $R_{LV}$  の値は  $160\Omega$  の抵抗を追加することによって変化するので、抵抗  $R_{LV}$  は、RMS ピンと信号源の間に外付け抵抗を接続することによって補償する必要があります。200  $\Omega$  のトリマは、十分過ぎるほどのトリム範囲を提供します。デバイスをトリムするにはすべての入力信号を遮断し、RVOST を使って OUT ピンの DC 出力を 0V に設定します。次に、200  $\Omega$  トリマに 300mV、1kHz のテスト信号を加えて、OUT ピンの電圧が 300mV DC になるように調整します。一方の調整によってもう一方の調整結果に変化が生じる場合は、希望の結果が得られるまで同じ手順を繰り返してください。

## SUM ピン

SUM ピンを使用すれば RMS コアへ直接アクセスして、効果的に使用可能入力電圧範囲を変更することができます。ダイレクト・コア・アクセスは AD8436 だけのオプション機能です。

範囲をシフトさせるアプリケーションでは、 $R_{V-I}$  の値を増加または減少させることで 内蔵の  $8k\Omega$  の抵抗値固有のデフォルト範囲全体にわたって、希望の誤差を最適化できます。RMS ピンにおける抵抗値を内蔵抵抗の  $8k\Omega$  未満にするとコア入力電流が増大し、この値を  $8k\Omega$  より大きくすると逆の結果が得られます。このコア・スケールリング方法は便利な方法で、外付けのアッテネータやアンプは不要です。オンチップ FET 入力アンプの調整可能なゲイン機能および出力電圧のスケラビリティとこの方法を組み合わせれば、RMS ピンを使用した場合同様、セトリング時間に悪影響を及ぼすことなく、低レベルの電圧をより高い電流レベルに変換できます。

SUM ピンを使用する場合は、 $R_{V-I}$  および  $R_{LV}$  の温度係数のミスマッチによる温度誤差を考慮する必要があります。AD8436 に使われているシリコン・クロム (SiCr) 抵抗の抵抗温度係数 (TCR) は 50ppm 未満です。温度ドリフト誤差が重要な場合は、TCR の等しい抵抗を使ってください。低電流アプリケーションでは、希望の値を得るのにちょうど良い外付け抵抗を追加することによって、 $8k\Omega$  の  $R_{V-I}$  を補完しなければならないことがあります。

## SUM ピン — マルチ入力特性

SUM ピンには、個別の V-I 抵抗を使用して複数の電圧を加えることができます。ただし、出力が入力の算術合計である標準的なオペアンプ加算回路と異なり、SUM ピンに加えらるる入力電圧は残差平方和 (RSS) に変換されます。2 つの RMS 電圧  $V_{RMS1}$  と  $V_{RMS2}$  の場合は次のようになります。

$$V_{OUT} = \sqrt{(V_{RMS1})^2 + (V_{RMS2})^2}$$

一例として、100mV の DC 電圧を SUM ピンの 100mV、60Hz AC 電圧に加えた場合、この DC 成分は出力に AC 変換オフセット (200mV) を生成しないで、結果は 141mV DC となります。

$$V_{OUT} = \sqrt{(0.1V \text{ ac})^2 + (0.1V \text{ dc})^2} = 0.141V \text{ dc}$$

幸い、AD8436 の出力に固定オフセット電圧を加える方法があります。これについては「異なる同相電圧の DC マッチング・デバイス」に述べます。

## コンデンサの選択

入力のデカップリング (CIN)、平均 RMS DC の計算 (CAVG)、およびリップル抑制 (CLPF) には外付けコンデンサが必要です。コンデンサ CLPF は、平均整流値を求めるように AD8436 を構成する際にも使用します。CAVG コンデンサと CFILT コンデンサ、および  $5k\Omega$  と  $16k\Omega$  の内蔵充電抵抗は、コンバータのセトリング時間を直接制御します。コンデンサ CCF は補助平均化コンデンサで、パッシブ RC ローパス・フィルタの 2 つめの極を形成します。コンデンサ CCF の 3dB 周波数は、CAVG によって制御される最初の極の周波数の 3 倍以上に調整する必要があります。

## 入力デカップリング・コンデンサ (CIN)

コンデンサ CIN は、IGND 基準で V-I 抵抗に接続してハイパス・フィルタを構成します。入力周波数が  $\infty$  に近付くと、 $X_C$  の直列減衰は  $0\Omega$  に近付きます。つまり、低周波数に対応するにはコンデンサの値を増やす必要があります。

CIN の値を計算するための非常に簡単な方法は、 $R_{V-I}$  のパーセントとしてオーム数単位のリアクタンスで希望誤差を表わし、次いで希望周波数での等価容量を計算することです。この例では  $R_{V-I}$  が  $8k\Omega$  なので、1% 誤差に対する等価直列抵抗は  $R_{ERR} = 80\Omega$  で、コンデンサの最小値は次のようになります。

$$CIN \approx 1/\omega R_{ERR} = 1/2\pi \times 50 \times 80 = 40\mu F$$

これに最も近い標準値は  $47\mu F$  で、この場合の容量性リアクタンスは 50Hz で  $68\Omega$ 、誤差は 0.85% です。

平均化コンデンサ (CAVG)

基本的な RMS/DC 変換には、RMS の平均値を得るための外付けコンデンサ (CAVG) が必要です。以下のいずれかの方法で CAVG コンデンサの値を選択します。

方法 1 は図 7 に示す簡単な図式解法です。水平軸上と垂直軸上に希望の周波数と誤差レベルを取り、それらの点から線を引きます。2本の線が交差する位置で、コンデンサ値を選ぶか見積もってください。2つの例をオレンジ色のマークと破線で示します。この例では、希望の周波数が 50Hz と 60Hz、許容誤差は 1% です。どちらの例についても、これに最も近い標準コンデンサの値は 2.2μF です。

方法 2 は表 1 に示す RMS 誤差の式を用いる方法です。より正確な計算結果を求める代わりにこれら 3 つの経験式のどれかを使用し、その結果より大きい値で、最も近い標準値のコンデンサを選択してください。

表 1. 3 つの RMS 誤差値に対する CAVG と周波数 (f) の式 (方法 2)

RMS Error (%)	CAVG (fKF)
0.1	200/f
1	70/f
5	20/f

方法 3 (図 6 を参照) は両対数グラフを使用する図式解法です。オレンジ色のマークと破線は両対数グラフに取った希望の周波数 (50Hz) と CAVG の値を示し、青い斜線は誤差値 (1%) を表わします。図 6 は、比較的高い周波数のアプリケーション用に小さい平均化コンデンサを選択する際に便利です。

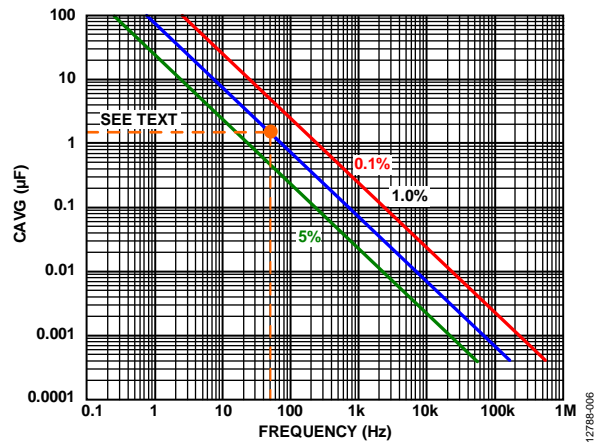


図 6. 3 つの誤差値に対する CAVG と周波数 (方法 3)

回路トポロジ的には、平均化コンデンサは RMS コアの二乗および平方根の算出セルの後に配置されます。その唯一の役割は、連続する絶対値周期のそれぞれから十分な電荷を保存して、リップルのない DC 電圧を生成することです。この機能を具体的に思い浮かべるには、どの DC 電源にも使われるフィルタ・コンデンサを思い出してください。コンデンサは表に現れない変換フィードバック・ループ内に置かれるので、得られる DC 電圧は RMS/DC 変換になります。RMS での結果を必要とするほとんどのアプリケーションで、コンデンサの値に関して唯一求められることは、入力波形を十分な周期数で平均して希望周波数における最大許容誤差を求めるために、十分大きな値にする必要があるということです。

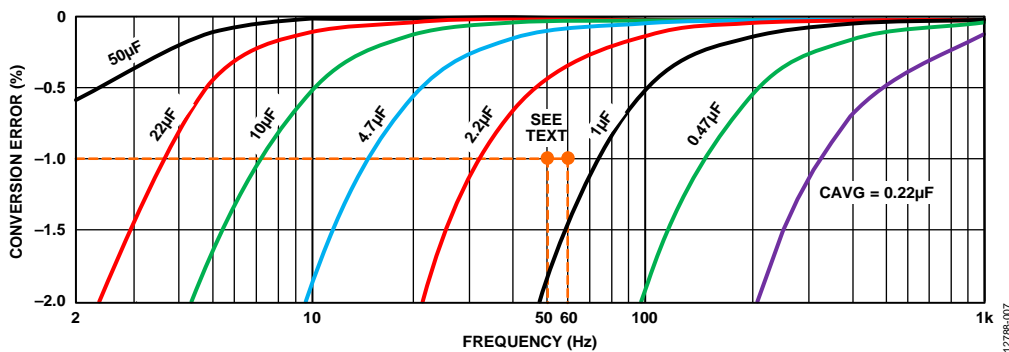


図 7. さまざまな CAVG 値における周波数と変換誤差 (方法 14)

## ローパス・フィルタの帯域幅 (CLPF)

AD8436 の出力インピーダンスは、グラウンド基準で  $16\text{k}\Omega$  です。RMS 変換後の残留リップル誤差は、電圧源駆動回路が駆動インピーダンスの影響を受けることなく  $5\text{k}\Omega$  抵抗を介してコンデンサ CLPF を充電するので、このポイントで最も効果的に除去できます。出力構造は  $16\text{k}\Omega$  抵抗を駆動する電流源で、これは  $16\text{k}\Omega$  の抵抗によって電圧源への変換を行います。このポイント（この例では OUT ピン）にコンデンサを接続すると、グラウンドを基準としたローパス・フィルタになります。実験では、 $10\mu\text{F}$  の CAVG コンデンサと  $3.3\mu\text{F}$  の CLPF コンデンサを組み合わせると、 $300\text{mV RMS}$ 、 $60\text{Hz}$  の正弦波入力波形に対して、リップルがピーク to ピークで  $1\text{mV}$  未満に減少することが確認されています。ノイズとセトリング時間は、「低コストの 3 相電源ライン監視 — セトリング時間の最適化」に示すように、2 極の Sallen-Key ローパス・フィルタとして構成された出力バッファによって改善されます。

## クレスト・ファクタ・コンデンサ (CCF)

ほとんどの正弦波アプリケーションでは、クレスト・ファクタ誤差が問題となることはありません。しかし、低デューティ・サイクルの矩形波やパルスを正確に測定したい場合は、これらの誤差が重要な意味を持ちます。CCF ピンは、CAVG コンデンサを充電する  $5\text{k}\Omega$  抵抗のタップに接続されたノードです。このポイントにコンデンサを接続すると、RMS ローパス・フィルタに極が生じます。CCF コンデンサの正確な値はそれほど重要ではありませんが、これら 2 個のコンデンサが 2 極の RC ローパス・フィルタとしての挙動を示すようにするには、その値を CAVG の値の 10% 未満とする必要があります。AD8436-EVALZ 評価用ボードには  $100\text{nF}$  のフィルタが使われていますが、これはほとんどの特性評価データに使われるデフォルト値です。

## コンデンサの種類

RMS/DC コンバータのデータシートは、CAVG コンデンサには高品質のコンデンサを使用することを推奨していますが、そのアプリケーションにとって最も重要なのは何かということについては、ほとんど何も書かれていません。従来のアナログ・デバイセズのデータシートは、タンタル型のコンデンサを推奨しています。これらのコンデンサが適切な選択であることに変わりはありませんが、現在ではより良い選択肢があります。平均化コンデンサにとって最も重要な属性は DC リーク（端子間抵抗値）であり、その次に重要なのが誘電吸収です（図 30 を参照）。

誘電体の着実な改善によって、現在、セラミック・コンデンサのリーディング・メーカーは、自動車市場向けの高温度表面実装コンデンサ（ $150^\circ\text{C}$ 、サイズ 1210）を提供しています。 $47\mu\text{F}$  という大容量のコンデンサもあります。X8L 誘電体を使用した高温用コンデンサを探してください。これらは通常、自動車用アプリケーションや石油掘削用アプリケーションに使われず、これらのコンデンサは物理的に安定しており、他のすべてのセラミック・コンデンサ用誘電体が示すマイクロホン特性は見られません。

過去数年間の需要は縮小していますが、平均化コンデンサ・アプリケーションには薄膜コンデンサも適しています。ただし、その多くはリフロー・アセンブリには適していません。また、アプリケーションの温度制限にも注意する必要があります。

## 出力接続 — コア

### 最小出力構成

RMS コアからの出力は電流として得られ、通常、その大きさは入力電流の半分です。さらにこの電流が、 $16\text{k}\Omega$  抵抗  $R_{I-V}$  で生成される電圧に変換されます。この変換は以下のように表されます。

電圧の変換は次式で表されます。

$$V_{OUT(DC)} = e_{RMSIN}$$

アンペア単位の電流の変換は次式で表されます。

$$I_{DCOUT} = (I_{RMSIN}/2) \text{ A}$$

ここで、 $I_{RMSIN} = (e_{RMSIN}/8 \text{ k}\Omega)$  です。

出力電圧が次の段に直接加えられる場合、この出力は直列抵抗値が  $16\text{k}\Omega$  の電圧源のように見えます。

## $R_{V-I}$ 抵抗と $R_{I-V}$ 抵抗を使用して AD8436 を高電圧または低電圧にスケール

AD8436 の有効範囲は、その入力電流と出力電流の因数です。一例として、 $300\text{mV}$  の公称入力電圧（規定トリム電圧）を考えてみます。使おうとする入力電圧が  $600\text{mV}$  の場合は、 $R_{V-I}$  と  $R_{I-V}$  の抵抗値を単純に 2 倍すれば AD8436 の有効入力電圧も 2 倍になります。有効範囲が入力および出力電流の因数であるというのは AD8436 の便利な特性で、より高い信号レベルを使用していた他の RMS/DC コンバータを AD8436 に置き換える場合に役立ちます。これらの特性は、RMS/DC 変換電圧振幅をシフトさせるために使用するという点に留意することが重要です。ダイナミック・レンジには影響しません。

## 入力および出力オペアンプ

図 2 を参照してください。AD8436 に組み込まれている入力および出力オペアンプは、RMS コアとのインターフェース用に設計されています。IBUF はユニティ・ゲインの FET 入力オペアンプで、ピン選択によってゲインを 2 にすることができます。出力オペアンプは高精度バイポーラ DC アンプで、 $16\text{k}\Omega$  の電流マッチング抵抗が非反転入力に直列に接続されています。いくつかの抵抗を追加することによって、どちらかのオペアンプ、または両方のオペアンプをさまざまなゲインに設定できます。

FET 入力バッファ — 内部ゲイン・オプション

高入力インピーダンスの入力バッファは金属酸化膜半導体電界効果トランジスタ (MOSFET) を使用した入力アーキテクチャが特長で、ピン選択によって 6dB のゲインが得られるように厳密にマッチングされた 2 つの 10kΩ 抵抗が接続されています。ユーザは、単純なピン選択によってユニティまたは 6dB のゲイン設定を選択できるほか、外付け抵抗 1 個を使用して外部で最大 40dB のゲイン調整を行うことができます。

ユニティ・ゲイン・オプションを図 8 に、6dB ゲイン用のピン接続を図 9 に示します。ゲート電圧を IBUFIN+ピンから IGND ピンへバイアスするには、10MΩ の外付け抵抗をユーザが用意する必要があります。

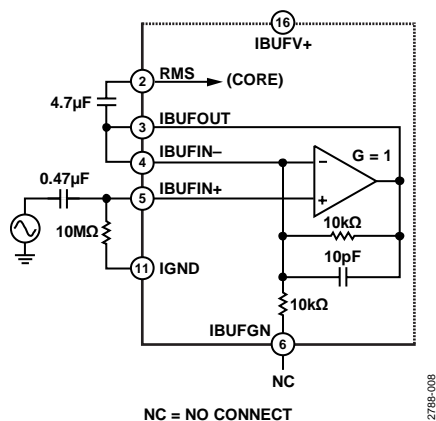


図 8. ユニティ・ゲインに設定された AC 結合の高インピーダンス入力バッファ (LFCSP)

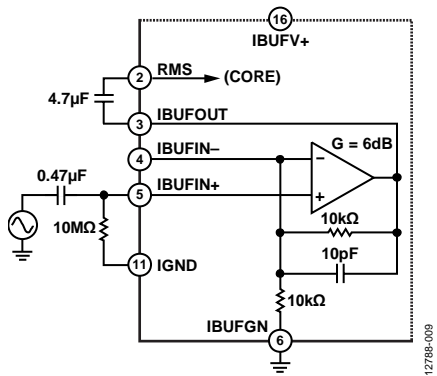


図 9. G = 6 dB に設定された AC 結合の高インピーダンス入力アンプ (LFCSP)

内部 10kΩ 帰還抵抗の両端に接続された小さいコンデンサは、ノイズの低減と安定性向上を目的としています。0dB と 6dB のオンボード・ゲイン・オプションを使用した場合の大信号帯域幅と小信号帯域幅を図 10 と図 11 に示します。

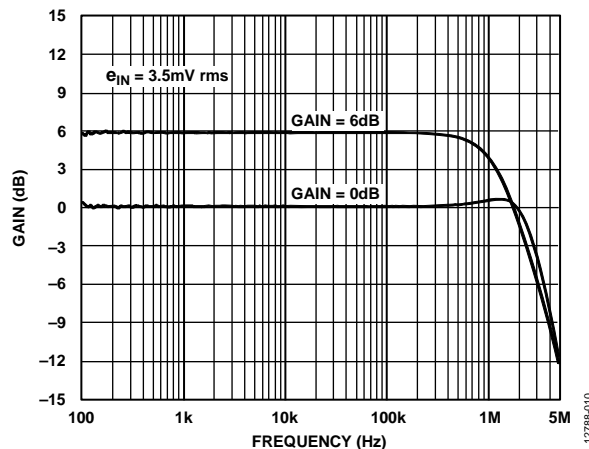


図 10. AD8436 FET 入力バッファの小信号帯域幅 (0dB と 6dB の内蔵ゲイン・オプション使用時)

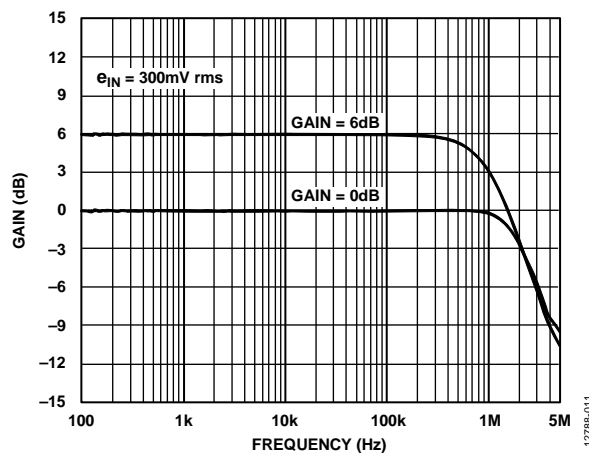
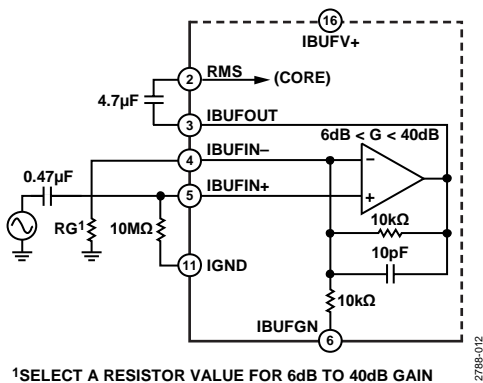


図 11. AD8436 FET 入力バッファの大信号帯域幅 (0dB と 6dB の内蔵ゲイン・オプション使用時)

6dB を超える入力ゲイン用の IBUF 構成

AD8436は、幅広い入力電圧と周波数に対してゲインを設定することができます。10倍あるいは100倍といったゲイン値は、測定可能なAC電圧の有効範囲を数十マイクロボルトのレベルまで拡大します。ゲイン値を大きくするには、IBUFIN-ピンとグラウンドの間に外付け抵抗を1個追加する必要があります。あらゆるオペアンプ同様、ゲインは、従来からあるゲイン帯域幅(GBW) 20dB/ディケードという関係を満たしています。内部帰還抵抗は10kΩで、1%の精度にレーザー・トリムされています。6dBを超えるゲインについては、非反転ゲインの式  $G = R_{FB}/R_G + 1$  を変形して、ゲイン抵抗  $R_G$  の新しい値を計算します (図12参照)。



1SELECT A RESISTOR VALUE FOR 6dB TO 40dB GAIN

図12. 外部ゲイン調整用に構成したFET入力バッファ (LFCSP)

IBUFの帯域幅は、オーディオ・アプリケーションや電力アプリケーションには十分過ぎるほどです。5種類のゲイン値とそれらに対応するRGの値を表2に示します。また、これらのゲイン値に対応するGBWのプロットを図13に示します。

表2. 入力バッファのゲイン設定

Gain (dB)	Gain (x)	RG (Calculated)	RG, Nearest 1%	Measured 3 dB Bandwidth (see 図13)
0	1	∞	Leave open	2.82 MHz
6	2	10 kf $\Omega$	10 kf $\Omega$	1.29 MHz
10	3.16	4.1625 kf $\Omega$	4.64 kf $\Omega$	639 kHz
20	10	1.101 kf $\Omega$	1.1 kf $\Omega$	160 kHz
40	100	101 f $\Omega$	101 f $\Omega$	15 kHz

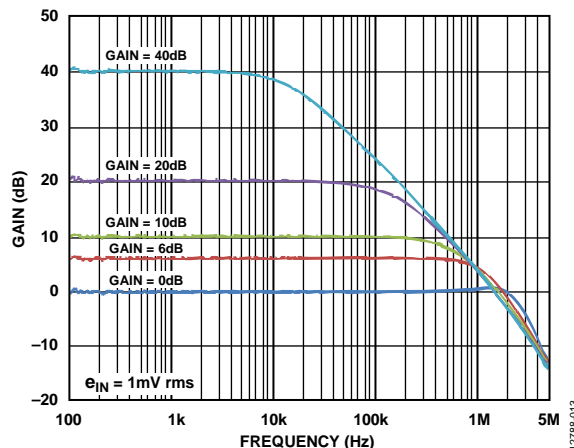


図13. 5つのゲイン値に対するFET入力バッファのゲインと帯域幅オプション

FET入力アンプの際立った特長は、信号源に対する負荷の影響が少ないことで、これは現実のほぼあらゆる信号源に対してあてはまります。多くの信号源回路は、抵抗分圧器を使用して、送電線や電源などの高電圧を計測に使用できる値に変換します。デジタル・マルチメータ (DMM) やその他のレンジ切り替え式計測器などがその良い例です。DMM フロントエンド設計のあらゆるバリエーションを洩れなく解説することはこのアプリケーション・ノートの範囲を越えますが、その本質的な特性を示すために、これらの計測器のフロントエンドの回路図を図14に示します。高電圧コンデンサ (コンポーネントを選ぶ時は安全に留意してください) は、予期せぬDC電圧から回路を保護します。ダイオード・ペアと小さい直列抵抗は電源の過電圧をクランプし、低電圧RMS/DCコンバータ入力を保護します。最後に、1つまたは複数のタップを持つ大きな抵抗ネットワークは、入力電圧をAD8436の使用可能範囲まで下げる役割を果たします。また、この抵抗ネットワークに組み込まれている1kΩ抵抗により、入力にはIGNDピンを基準にすることに注意してください。

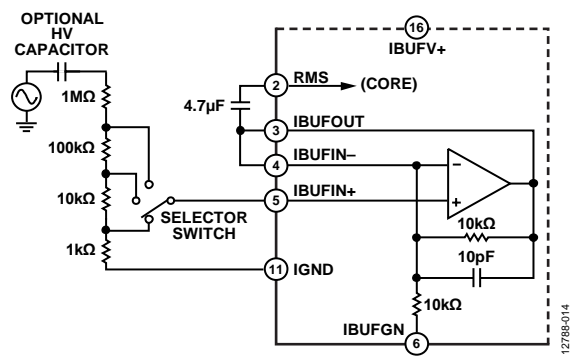


図14. LFCSP AD8436 FET入力バッファのレンジ切り替え

超低入力電圧時のAD8436の動作

AD8436は1mV未満の入力電圧を変換しますが、このような低電圧では起動時のセトリング時間が長くなります。これは、CAVGコンデンサをその動作バイアス電圧まで充電するために使用できる入力電流レベルが低いからです。入力信号が1mV RMSの時の標準的な起動時間は30秒で、入力電圧がこれよりも低ければ起動時間も長くなります。



起動遅延が問題になるようなコアのみのアプリケーションでは、 $R_{V-I}$ と $R_{I-V}$ をスケールアップして電流量を増やすことによってこの影響を軽減できます。ひとつの方法としては、入力バッファの構成を変えてゲインを調整し、同じ入力電圧でのコア入力電流を増やします。適切な値にスケールアップした外付け抵抗をSUMピンとOUTピンに接続すれば（それぞれ8kΩ未満と16kΩ未満）、全体的なゲインは1に戻ります。入力バッファのゲインを6dBに設定し、温度安定性を最適化するため入力抵抗 $R_{IN}$ と出力抵抗 $R_{ON}$ の値をマッチングさせた構成を図15に示します。

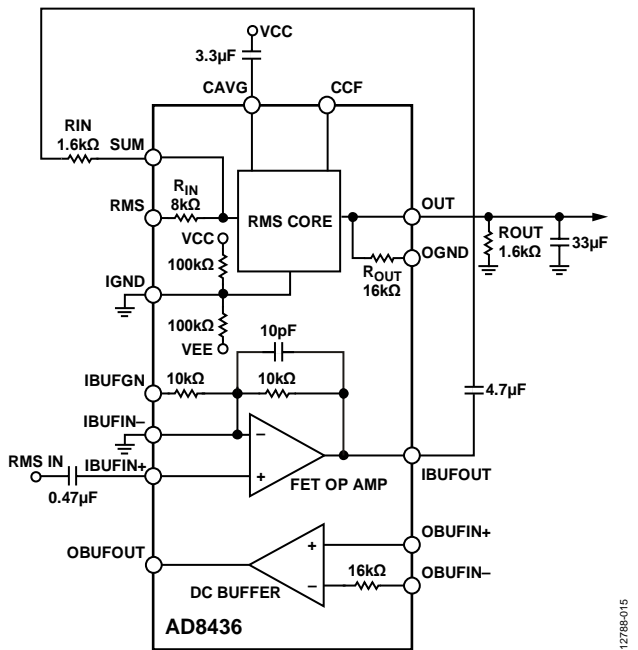


図 15. 起動性改善のため低電圧入力に合わせて最適化された AD8436

さらに、RMS 誤差に関する要求を満たすために、必要最低限の値の平均化コンデンサを使用することを推奨します。次に、CLPF コンデンサの値を大きくすることによって残留リップルを除去します。

コア入力電流を5倍にして内蔵入力バッファのゲインを2倍にすれば全体的なゲインは10倍になり、1mA 入力時の起動セトリング時間は約30秒から3秒未満に減少します。ただしこの方法を使用する場合は、トレードオフとして最大使用可能電圧が小さくなるという点に留意する必要があります。

### 高精度 DC 出力バッファの使用

AD8436 の出力オペアンプをユニティ・ゲイン・バッファとして構成

図16に示すように、AD8436の出力バッファは、DCオフセット電圧誤差が非常に小さい高精度のバイポーラ・オペアンプです。オペアンプの出力と反転入力の間にある16kΩの抵抗が、非反転入力から $R_{I-V}$ に流れるバイアス電流によって生じるオフセット電圧を打ち消し、オフセット電圧誤差を最小限に抑えます。

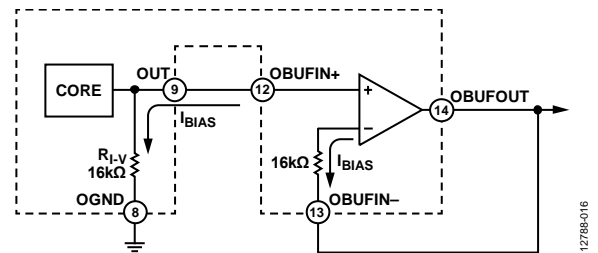


図 16.  $V_{OS}$  の同相バイアス電流成分を打ち消す高精度の DC 出力バッファ

### AD8436 の高精度出力オペアンプによるゲイン調整

変換後も追加的な駆動電圧を必要とするアプリケーションでは、図17に示すように、反転入力にトータムポール回路を挿入することによって出力バッファのゲインを大きくします。この構成は、コアのオーバードライブを避けるために最初に入力信号をダウンスケールしなければならない場合や、より高いDC出力を必要とするアプリケーションに有効です。必ず合計負荷抵抗が500Ωを超え、トータムポール・ゲイン回路の抵抗が10kΩ~25kΩとなるようにします。バイアス電流に起因する $V_{OS}$ の変化は出力回路の並列抵抗により生じますが、これを補償するために非反転入力に抵抗を追加します。

ゲイン3と10の時の抵抗値と最終的なゲイン値を表3に示します。

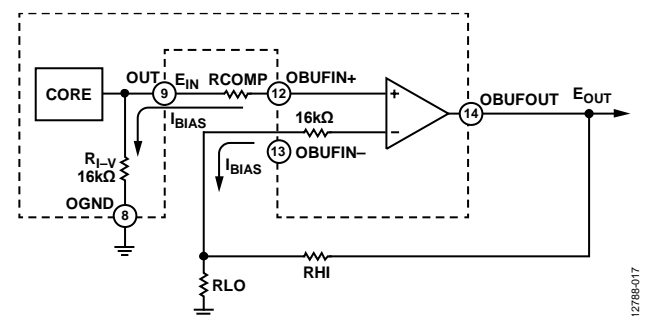


図 17. ゲインが1より大きくなるように構成された LFCSP AD8436 の高精度 DC オペアンプ

表 3. ゲイン 3 と 10 の時の外付け抵抗値

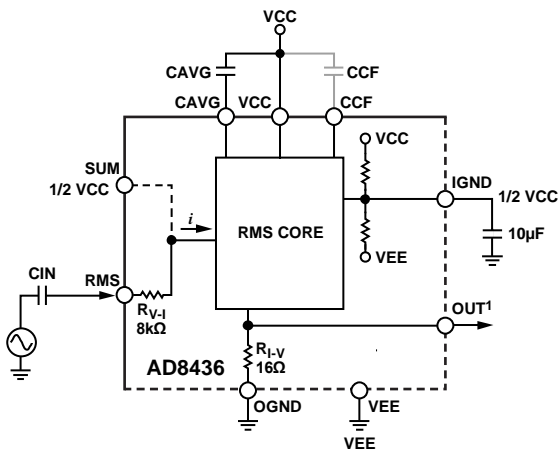
RHI (kΩ)	RLO (kΩ)	RCOMP (kΩ)	Gain, (RHI/RLO) + 1	$E_{IN}$ (V)	$E_{OUT}$ (Calculated)	$E_{OUT}$ (Measured)	Gain (Measured)	Error (%)
6.65	3.32	2.21	3.003×	3.3	9.91	9.91	3.003	0.1
9.09	1	909	10.09×	0.3	3.03	3.03	10.09	0.17

単電源動作

AD8436は、携帯型 DMM やその他の小型携帯計測器などの単電源アプリケーションに最適です。これらのアプリケーションの入力信号は、通常、0V (グラウンド) を基準にしています。デバイス内部で VCC と VEE の間に接続されているマッチングした 2 つの 100kΩ 抵抗は、AD8436 回路用に中間電源電位の DC 基準を提供しますが、これらの抵抗には IGND ピンからアクセスできません。RMS ピンと SUM ピンの入力はともに IGND 基準ですが、FET オペアンプをバイアスするために、IBUF+ピンと IGND ピンの間には外付け抵抗 (10MΩ を推奨) が必要です。また、IGND ピンと VEE (グラウンド) の間には、10μF のデカップリング・コンデンサを取り付けることを推奨します。

最小入力接続

基本的な AC 入力接続を図 18 に示します。CIN コンデンサは、グラウンド基準の AC 入力、RMS ピンを基準とする中間電源電位の IGND から絶縁するために必要です。



1THE OUT PIN IS REFERRED TO GND REGARDLESS OF SUPPLY VOLTAGE CONFIGURATION.

図 18. 単電源での基本的な入力接続

異なる同相電圧の DC マッチング・デバイス

DC 同相入力が異なる A/D コンバータ (ADC) やパルス幅変調器 (PWM) などに AD8436 をマッチングさせることは珍しいことではありませんが、これには、AD8436 の出力の同相電圧をシフトさせるための手段が必要です (図 19 のブロック図を参照)。

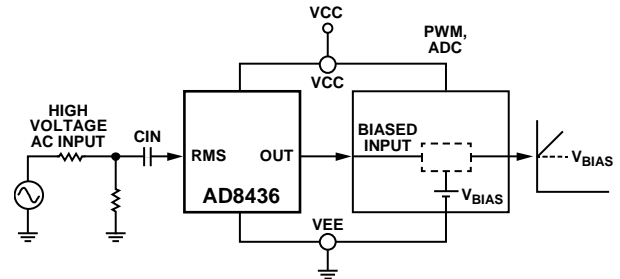


図 19. 固定 DC 入力バイアスが必要な外部デバイスを駆動する AD8436 のブロック図

最も簡単なソリューションは、差動アンプや計装アンプなどのオフセット可能なアンプによって AD8436 の DC 出力電圧をオフセットすることです。AD8436 と後に続く信号パス内のデバイスの中に、バッファおよびレベル・シフタとして構成した AD8237 計装アンプを使用した回路図を図 20 に示します。AD8237 は定電流、単電源、レール to レールの計装アンプで、このアプリケーションに最適です。必要なオフセット電圧をリファレンス入力に直接加えて AD8436 の出力を AD8237 の非反転入力に接続し、さらに反転入力をグラウンドに接続します。1 つのデバイスでバッファとレベル・シフトを行うことができます。AD8436 への入力保護には影響しません。

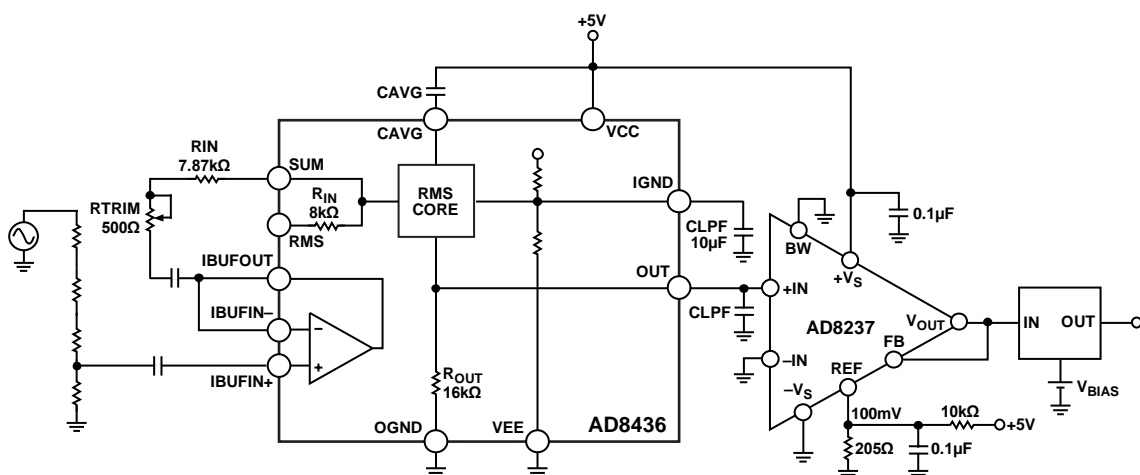


図 20. 単電源およびバイアス出力負荷用に構成された AD8436 の回路図

# AC 電流、地絡、および 3 相アプリケーション

## 危険な回路の測定

### 電流トランスの構成

AD8436 のようなモノリシック RMS/DC コンバータは、低コストのトロイダル電流トランスを使用する電流測定に適しています。トロイダル電流トランスは、多年にわたりミリアンペア単位から数百アンペア単位までのさまざまな電流範囲の測定に広く使われてきました。

ドーナツ状のこのトランスの 1 次側は、数百回コイルが巻かれた強磁性体の中心を 1 回ないし複数回通過する形で構成されています。負荷と直列に接続されてトロイド中心部の穴を 1 回ないし複数回通過するワイヤが 1 次側コイルで、コア周囲に数百回巻かれているのが 2 次側コイルです。トロイダル電流トランスの原理を図 21 に示します。

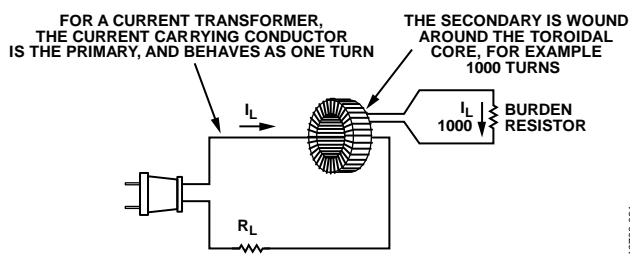


図 21. トロイダル電流トランスの原理図

トランスの 2 次側電流は最大限の精度を得るためにすべて負荷抵抗に流す必要があるため、AD8436 は電流トランスに最適なインターフェースです。また、FET 入力バッファにはシャント電流経路誤差が生じません。電流トランスと、その最適な使用方法を実験するためのベンチ・セットアップの回路を図 23 に示します。

下の実験に使用する電流トランスはミリアンペア・レベルの電流値を検出し、小さいコア・ホール（約 7mm）を有していて、1kΩ の負荷抵抗を使用した場合の最大精度は約 80% です。AD8436 の FET 入力バッファは、電流トランスの負荷誤差を発生させず、約 2dB のゲインを得るための 2.4kΩ 外付け帰還抵抗 1 個に伴うトランス誤差を補償します。

一般的な 60W の白熱灯が、ベンチ実験の有効な電流負荷としての役割を果たします。Tektronix のスコープまたは電源付き電流プローブで電流レベルをモニタし、電圧は Agilent または Fluke の二次標準 DMM で測定します。60W 電球の負荷電流は通常 0.5A RMS で、試験に使用した電流での測定値は 0.499A RMS でした。

### 地絡電流の検出

AC 接続機器に関して各種の厳しい国際的安全基準が定められていることは、よく知られています。米国の UL は幅広い業界分野にわたって電気的安全性の試験と認定を行う任意団体で、メーカーは、その製品の安全性が第三者によってテストされたことを購入者に保証するために、この試験と認定を申請します。

また、IEC は欧州共同体における安全基準を策定する国際的組織であり、数多くの安全規制や法的制約の基本的枠組みとして認められています。

これらの規制対象のひとつが漏洩電流です。漏洩電流は任意の電源からの AC ライン電流によるもので、装置の通電部品に触れた者を感じさせる恐れがあります。このような漏洩電流は地絡電流と呼ばれ（欧州共同体では「残留電流」）、命に関わることもあります。地絡電流の経路を図 22 に示します。地絡電流は 1 次保護装置を作動させるには小さ過ぎますが、人体にとっては十分に致命的な大きさです。米国では、家庭用屋外配線に漏電遮断器（Ground Fault Circuit Interrupter : GFCI）と呼ばれる特別なサーキット・ブレーカを取り付けることが義務付けられています。

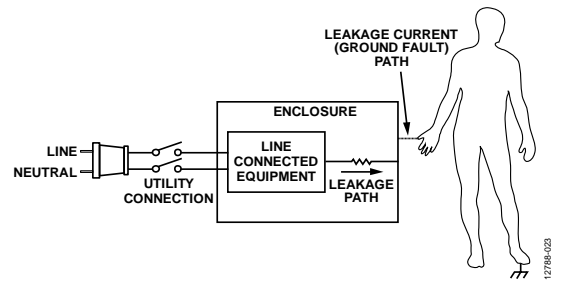


図 22. 地絡電流経路による人体への危険

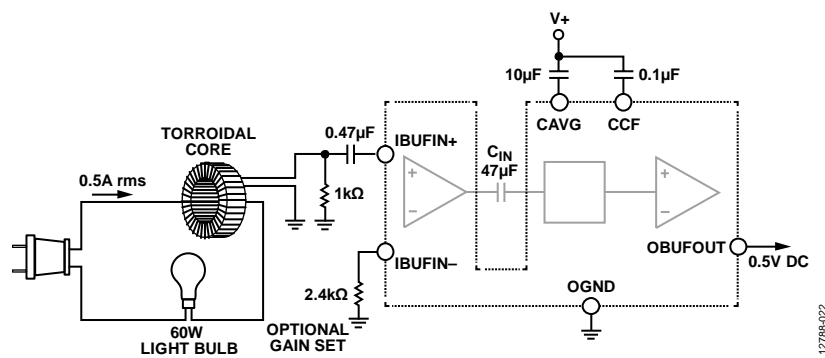


図 23. AD8436 を使用した電流トランスの構成図

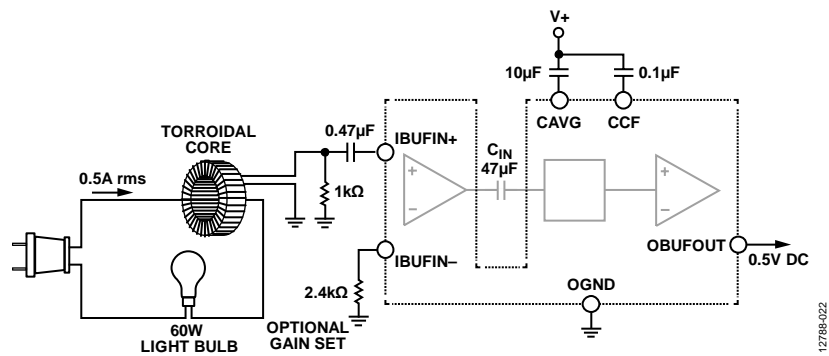


図 24. 高精度全波整流器として構成された AD8436 を使用した地絡（残留電流）テスト回路（絶対値回路）

AD8436 は、これらの小さい電流値の測定または検出が必要な場合に特に有効です。一般的な手法は、電線に流れるソース電流とリターン電流を使って差動電流を検出できるように構成された電流トランスを使用することです。通常の場合下では負荷への電流と負荷からの電流は等しいはずで、両者の差は漏電によって生じたものと考えられます。電流トランスがこの差を検出できるように配線されている場合は、生じるべきでない時に差が生じるとアラームをトリップします。AD8436 を使用して地絡電流を検出するためのベンチ・テスト用の回路を図 24 に示します。

コアの中心を通る負荷電流に不均衡を生じさせるためにトロイド周囲に接続されたネオン・ランプによって、わずかな電流差が生成されます。このネオン・ランプはツェナー・クランプのような挙動を示します。低電圧では電流は流れませんが、約 90V で電流が流れ始め、その後は 2mA RMS というごくわずかな電流が流れます。このように電流値が非常に小さいので、その検出はある程度難しくなります。

図 25 は対象波形のオシロスコープ写真です。トレース 1 はネオン・ランプのライン電圧、トレース 2 はランプに流れる電流で約 2mA RMS、トレース 3 は最終的な電流トランスの 2 次側電圧です。

波形は一連の過渡応答で、ネオン・ランプが点灯して消灯する際の電流遷移を捉えたものです。その振幅は非常に小さく、ピーク to ピークで約 2mV、0V に対して対称です。この波形は、この特定の実験の特徴を示しているだけです。通常、危険な地絡電流はコンポーネントの故障やその他の偶発的イベントによって生じるので、その発生を予測することはできません。この問題のソリューションのひとつは、パルスを整流し、固定レベルのコンパレータを使用して振幅を検出することです。このソリューションを実証するために、優れた検出器特性を備えた低レベルの絶対値回路として AD8436 を構成し、図 25 のトレース 4 に示すようなピークが約 1mV のモノポーラ・パルス・トレインを生成します。

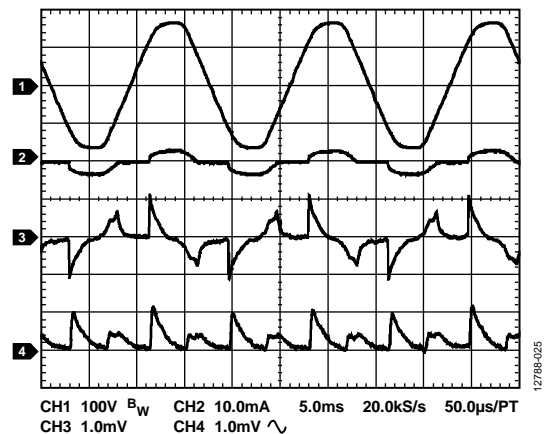


図 25. GFI 実験テスト回路のシミュレート波形（図 24 参照）；  
 トレース 1：ネオン・ランプ電圧；  
 トレース 2：ネオン・ランプ電流；  
 トレース 3：電流トランスの負荷抵抗波形；  
 トレース 4：コンパレータ入力に加えられた AD8436 の出力

### 低コストの 3 相電源ライン監視 — セトリング時間の最適化

AD8436 のトランスリニア帰還ループ構造に含まれる高ゲインのドライバは、その入力ダイナミック・レンジ全体にわたってセトリング時間を安定させる助けとなります。利点は、前の回路より小さい容量の平均化コンデンサで同じ RMS 精度が得られることですが、リップルがわずかに大きくなります。このリップルは、時定数が短い外付けの 2f ローパス・フィルタで簡単に除去できます。このフィルタを組み込んだコンバータ・アプリケーションで同じ変換精度を実現するには、全体的なセトリング時間を短くする必要があります。

図 26 (アナログ・デバイセズのフィールド・アプリケーション・スタッフによる) は、代表的なヨーロッパの 3 相交流波形の位相関係を示したグラフです。公共電力システムの高電圧 RMS 測定には、負荷誤差を減らすために、高インピーダンス・バッファを備えた高電圧用分圧器が必要です。そのシステム内の相数に応じ、マルチプレクサによって 1 つまたは複数の RMS/DC コンバータとローパス・フィルタが選択され、1 つの ADC でサンプリングすることによって、それらの出力がデジタルに変換されます (図 27 の上側に示すマルチチャンネル測定システムの例を参照)。マルチプレクサと ADC は、電源ラインの 1 電圧周期 20ms の中ですべての相のサンプリングを継続的に行います。

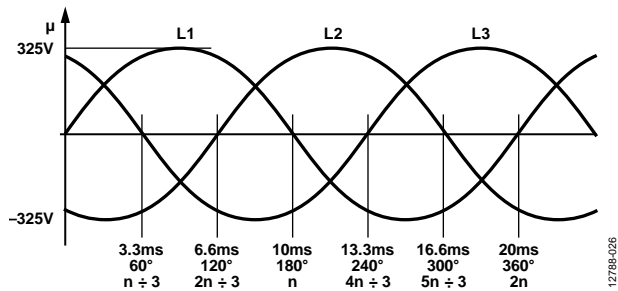


図 26. ヨーロッパ公共電力システムの 50 Hz/3 相交流

ただし、長時間にわたってサンプル数を少なくすることができるときは、RMS/DC コンバータとローパス・フィルタを 1 つにすることも可能です。公共電力システムの周波数は 50Hz~60Hz であり (国際的に)、RMS 値を求めるには複数のフル・サイクルが必要なので、1 秒間という比較的長いサンプリング時間が現実的です。したがって図 27 の下側に示すように、1 つの RMS/DC コンバータとローパス・フィルタでも、0.33 秒ごとにサンプリングを行うことによって 3 相すべてを順番に変換することが可能です。

このシナリオでは、3 : 1 のマルチプレクサを信号パスの前に置き、その後 AD8436 を置きます。各相はマルチプレクサによって選択され、その共通出力は AD8436 の IBUFIN+ピンに接続されます。FET バッファは分圧器の負荷を軽減し、RMS/DC コンバータを駆動します。中間帯域幅のオペアンプ (約 15MHz) が、3dB 周波数が十分に低い 2 極の Sallen-Key ローパス・フィルタとしての役割を果たし、残りの 100Hz 出力リップルを効果的に除去します。3 相データを収集する際に RMS/DC コンバータが 1 つだけの場合は構造が極めて簡単になり、結果としてコストも削減されます。FET 入力バッファを Sallen-Key フィルタとして構成できる場合は、さらに構造の簡素化とコスト削減が可能です。場合によっては帯域幅が足りなくなることも考えられます。

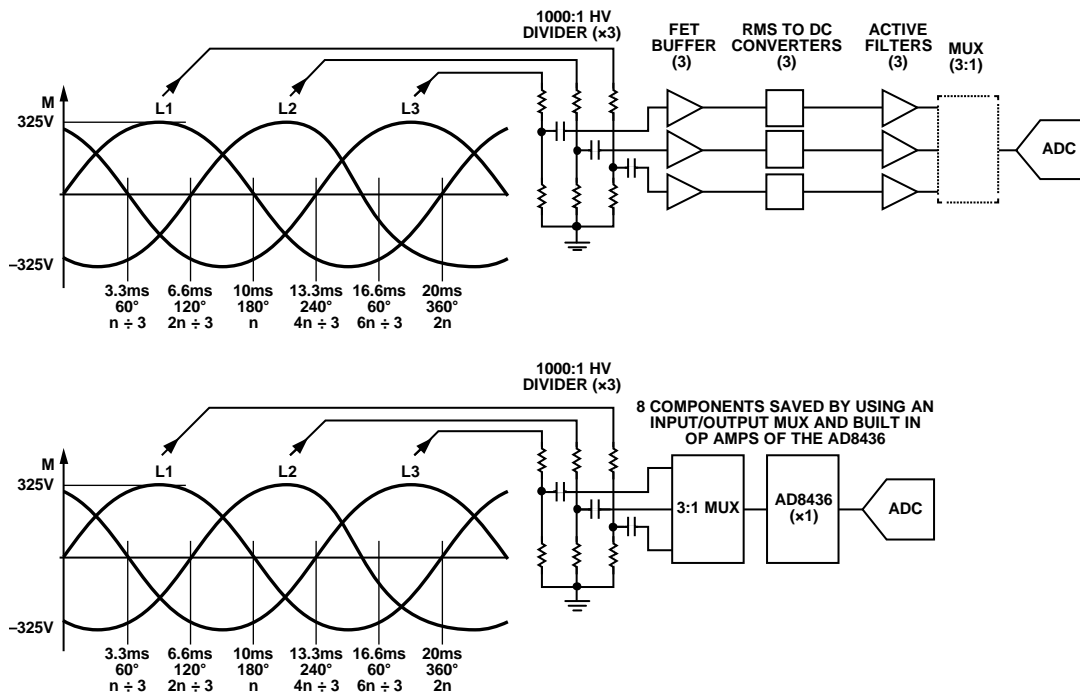


図 27. AD8436 を使用した 3 相公共電力システムの RMS 電力測定方法の比較

性能

図 28 は、AD8436 を図 29 の回路図に示すように構成し、バースト信号を使用して、マルチプレクサ (たとえば ADG1604) 出力で切り替えられたサンプルをエミュレートした時のテスト結果の記録です。AD8436 の電源には 4.8V DC を使用し、スコープ上で入力と出力を観察しました。AD8436 の出力バッファは、図 29 に示すように  $2\mu\text{F}$  と  $1.5\mu\text{F}$  のコンデンサ、および外付けの  $8.01\text{k}\Omega$  抵抗を使用し、2 極の 10Hz Sallen-Key ローパス・フィルタとして構成されています ( $16\text{k}\Omega$  の入力抵抗はデバイス内蔵)。

テスト波形の周期は 1 秒で (ただし大幅に短縮が可能)、50Hz サイクルの 16 サイクル・バースト (20ms  $\times$  16 = 320 ms) を使用する 252mV RMS の正弦波入力です。

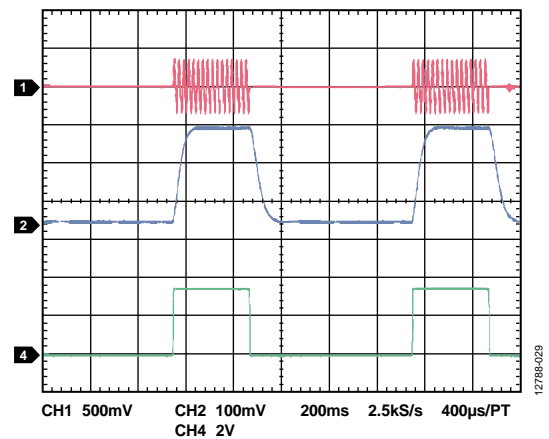


図 28. 3 相変換用に構成された AD8436 のタイミング測定 ;  
 トレース 1 : 入力バースト—16 サイクル、1 サイクル 20ms、  
 1 秒周期 ; トレース 2 : 出力 ;  
 トレース 3 : タイミング・リファレンス—バースト・ゲート  
 (関数発生器の同期出力)

直接接続された電源ラインの測定

ライン電圧は、AD628 などのステップダウン抵抗回路によって構成された適切な差動アンプを使用して測定できます。何らかの方法で電源ラインに直接接続された回路は、デバイス数とコストの面では効率的ですが、人体にとっては危険であり、使用する場合は必ずガルバニック絶縁を行う必要があります。ライン電圧測定の詳細については、技術記事 MS-2405 「Simple Circuit Measures the RMS Value of an AC Power Line」 (簡単な回路による AC 電源ラインの RMS 値測定) を参照してください。

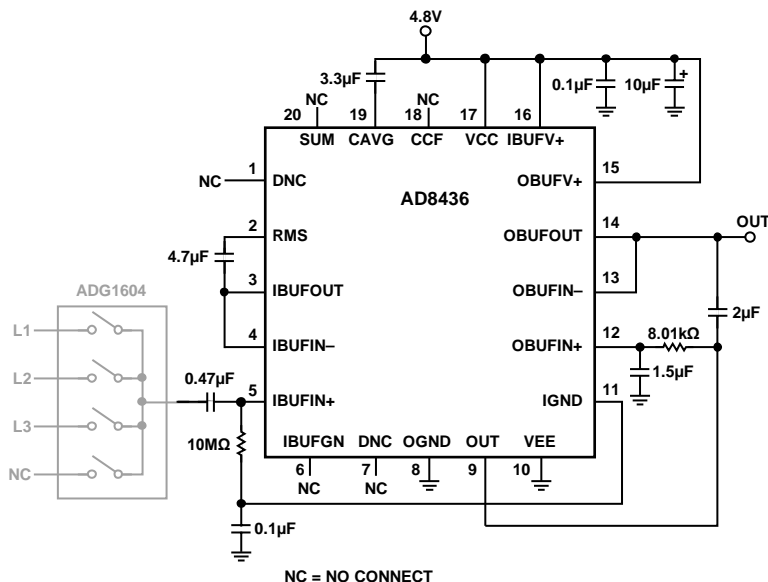


図 29. 高インピーダンス入力バッファと高精度出力バッファを持つ LFCSP AD8436 (高インピーダンス電源と 2 極 Sallen-Key ローパス出力フィルタを使用できるように構成)

## 誤差源

AD8436はデータシートの仕様に合わせてレーザー・トリムされていますが、コンデンサの種類を慎重に選択し、PCBレイアウトや組み立てに十分な注意を払う必要があります。これは、高精度の低レベルRMS/DC変換においては特に重要です。

### CAVG ピン

図30において、CAVGピンの寄生インピーダンスとコンデンサの種類は、ともに小さい誤差の要因となることがあります。基板の汚れやコンデンサのリークなどのために出力経路から漏れてくる外部電流は、変換出力の電圧を低下させて負の誤差を発生させます。相補型金属酸化膜半導体 (CMOS) デバイスに適用する PCB 取り扱い手順を定めてください。

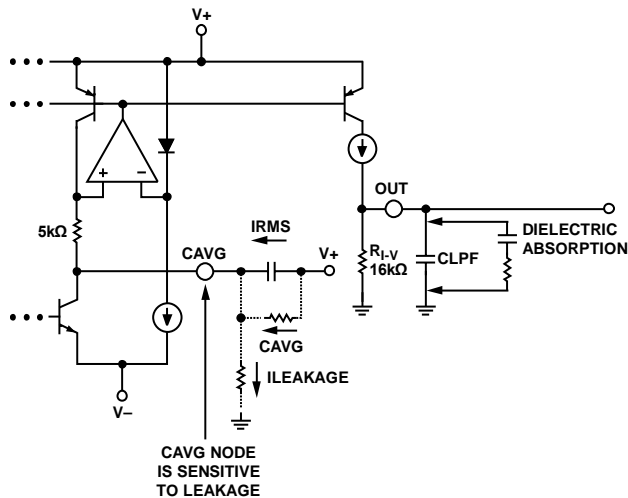


図 30. コンデンサとリーク電流による誤差

### CLPF ピン

図30において、AD8436の出力は16kΩ抵抗R<sub>1-V</sub>の駆動電流源です。ローパス・フィルタ・アプリケーションには誘電吸収率が十分小さいコンデンサを使用する必要があります。そうでないと、電源遮断後に誤差電圧が発生したり、一時的なゼロレベル信号が発生したりする可能性があります。誘電吸収の等価誤差回路を図30に示します。

## 変換誤差

図31に示すように、AD8436の出力には、希望する出力に加えていくつかの小さな振幅、すなわちAC誤差成分とDC誤差成分が含まれています。AC誤差は平均後またはフィルタリング後に出力に生じる入力周波数の2倍のリプル電圧であり、これは、予想される最小動作周波数に合わせてCAVGおよびCLPFコンデンサを慎重に選ぶことで処理できます。固定DC誤差は外部オフセット調整によって補正でき、非線形性は外部的手段(スケーリングまたは校正)によって補正できます。

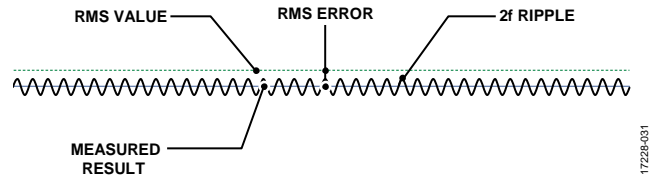


図 31. AD8436 の出力成分

図31における小さいDC RMS誤差は、真のDC RMS値と測定されたDC値の間に差があることを示しています。数学的には、平均化コンデンサまたは周波数値が無限大に近づくにつれてRMS誤差はゼロに近づきます。実際には、この理論的な収束は無視されるのが普通ですが、高周波アプリケーション用のコンデンサのサイズを決定するには両対数表現が便利です。さらに、動作周波数が高い場合は(たとえば100kHz)、ACカップリングを使用して周波数応答を制限するという形で、何らかの入力ハイパス・フィルタリングを行うのが現実的です。

現在のADCアプリケーションやマイクロコントローラ・アプリケーションでは、精度とビット分解能によってはリップル誤差が大きな問題となることがあります。低電源電圧のコンバータはごく一般的で、そのリファレンス電圧は1Vに過ぎません。中間的な性能の10ビットコンバータの場合、LSBの重みは1mVで、曖昧さのないサンプリングを行うには、リップルが500μV未満でなければなりません。

DC誤差は固定オフセット誤差からなっており、これは校正によって除去できます。その他の誤差は、AD8436に使われているトランスリニア・アプローチの非線形性によって生じます。幸い、極めて広いダイナミック・レンジに対してこの誤差は非常に小さいものですが、広い範囲で使用する場合は、複数の校正点が必要になります。コア抵抗値は、±5V電源使用時に300mV RMS入力にトリムされています。

## PCB に関する注意事項

AD8436では多くのオプションを選択することができ、その選択によっては、いくつかのサンプル・ステップによって結果に大きな違いが生じることがあります。ここでは、プリント回路基板やその他の物理的特性について述べます。AD8436を使用したすべての基板設計には専用のグラウンド層が必要です。また、電源層に複数の電源や信号トレースが含まれていたとしても、電源層を設けることは有効です。最上層と最下層を銅で覆われた空きスペースとすれば、ノイズ性能がさらに向上します。AD8436のIBUFはFETを使用した構造になっており、LFCSPバージョンのAD8436は基板の表面リークに対して特に脆弱です。幸い、これらの影響は業界でもよく知られており、無数ともいえるほどのMOSFETアプリケーションが前例として存在しています。パッケージの下に入り込んだ塩やフラックスなどによる汚れを除去する場合、QSOPモデルでは適切な溶剤を使用した手洗浄で十分ですが、LFCSPモデルでは機械による洗浄と乾燥が最も効果的です。PCBアセンブリ・ハウスはこれらの問題を認識しており、対処するためのあらゆる設備を備えています。

## 結論

AD8436は、柔軟性、性能、およびコスト削減の面で、従来のRMS/DCコンバータや他のさまざまなデジタル方式を採用したコンバータよりもはるかに優れた利点を備えています。ここに述べたアプリケーションや引用したデータは実際の状況に対するソリューションを提供するものですが、その多くはユーザからの情報提供やフィードバックに基づいています。

## 関連リンク

[AD8436 データシート](#)

[RMS to DC Converter Application Guide](#)

[Rarely Asked Questions \(RAQs\): Resistors in Analog Circuitry](#)