

リニア・ゲイン設定モードの詳細説明

著者: Miguel Usach

はじめに

デジポットは、一般にアンプのゲインをデジタル的に設定するとき、または電源レギュレータの出力電圧を設定するときに使われます(図1と図2参照)。

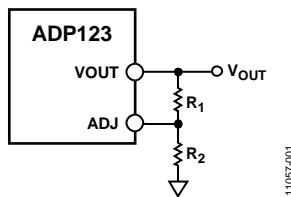


図 1.LDO 出力電圧の調整

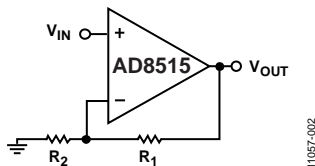


図 2.非反転アンプ

両ケースとも、LDO の場合は式 1 に、非反転アンプの場合は式 2 にそれぞれ示すように、伝達関数は 2 つの変数 R_1 と R_2 に依存します。

$$V_{OUT} = 0.5 \times \left(1 + \frac{R_1}{R_2} \right) \quad (1)$$

$$V_{OUT} = V_{IN} \times \left(1 + \frac{R_1}{R_2} \right) \quad (2)$$

ポテンショメータ・モードでデジポットを使う場合、これらの伝達関数は簡単ではありません。これは、両抵抗ストリング R_{AW} と R_{WB} は相補的、すなわち $R_{AW} = R_{AB} - R_{WB}$ であるためです(図3参照)。

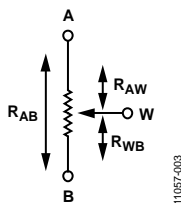


図 3.ポテンショメータ抵抗

抵抗 R_1 と R_2 をデジタル・ポテンショメータで置き換えると、伝達関数は対数になります。図4に、LDO の例を示します。

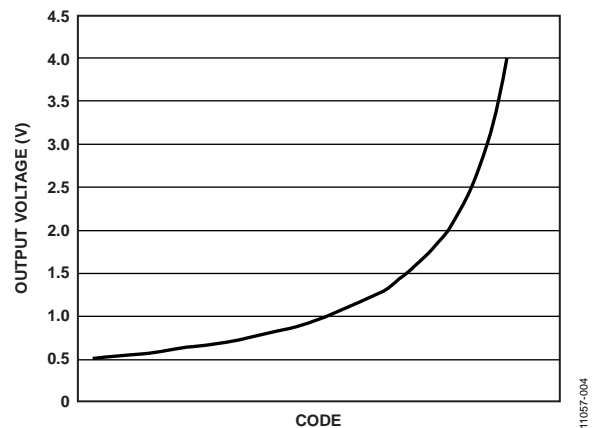


図 4.LDO の対数伝達関数

人体は照明やオーディオの刺激の直線的な受容体でないため、照明やオーディオの制御などのアプリケーションによってはこの対数伝達関数が望ましい場合がありますが、多くの電子的アプリケーションでは直線的な伝達関数が好まれます。

出力の直線化

デジポットにロードするコードに比例する直線的な出力を実現する方法は 3 つあります。これら 3 つの方法を次のセクションで詳しく説明します。

デジポットを可変抵抗器モードで使用

デジポットは、2 つの端子のみを使用する可変抵抗器モードで使用することができます(図5参照)。

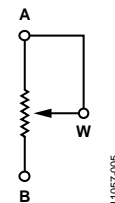


図 5.可変抵抗器モード

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

このモードでは、ディスクリート抵抗とデジポットの組み合わせを使う必要があります。非反転アンプでの例を図 6 に示します。

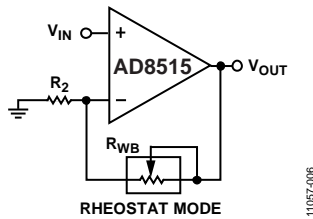


図 6. 可変抵抗器制御による非反転アンプ

このソリューションを使用する主な利点は、回路の簡素さ、広い出力範囲、高速なセトリング・タイムです。トレードオフ点は、デジポットの許容誤差は一般に最大約 ±20% であるため全体出力誤差が大きくなることです。R₂ を固定すると、これにより抵抗不一致が生じます。

アナログ・デバイゼスは、これらの構成の性能を向上させるため ±8% および ±1% の抵抗許容誤差を持つデジポットを提供しています(セクション・テーブル参照)。

さらに、デジポットに直列に抵抗を接続して出力誤差を小さくすることができます(LDO の図 7 を参照)。

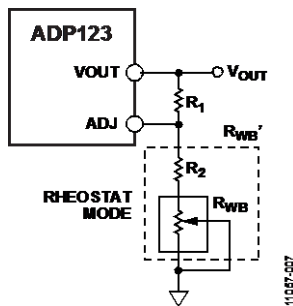


図 7. 直列抵抗による許容誤差の削減

このケースでは、許容誤差を 20% とすると、誤差は無視できません (R₂ >> R_{WB})。言い換えれば、調整可能な出力ゲインを小さくし、セトリング・タイムを大きくすることにより、出力誤差を向上させることができます。最終抵抗値は式 3 で決まります。

$$R_{WB}' = R_2 + R_{WB} \quad (3)$$

誤差を小さくする 2 つ目の方法は、デジポットに並列に抵抗を接続する方法です(図 8 参照)。

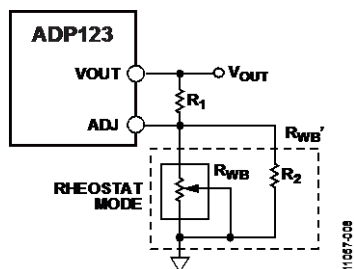


図 8. 並列抵抗による許容誤差の削減

このケースでは、公称端子間抵抗値は 10 kΩ、50 kΩ、100 kΩ であるため、R₂ << R_{WB} とすることができます。

結論は前述の方法と同じです。すなわち、調整可能な出力ゲインは小さくなりますが、このケースではセトリング・タイムが小さくなります。これは式 4 の R_{WB}' 値が小さいためです。

$$R_{WB}' = \frac{R_2 \times R_{WB}}{R_2 + R_{WB}} \quad (4)$$

全体並列抵抗値は小さくなるため、抵抗ノイズは直列抵抗の場合より小さくなります。

デジポットには内部リーク電流があることに注意が必要です。デジポットを流れる電流を少なくするため並列抵抗 R₂ を小さく選択すると、直線性誤差(R-INL と R-DNL)がデータ・シートの既定値よりかなり大きくなる可能性があります。

ポテンシオメータの直線化

デジポットをバーニア DAC として構成すると(図 9 参照)、端子 A と端子 B の電圧は直列抵抗 R₁ と R₂ の存在により制限されます。

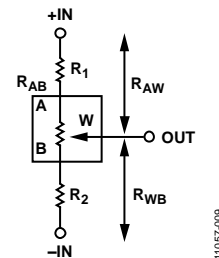


図 9. バーニア DAC

この方法の目的は、出力範囲を小さくして出力の直線性を向上させることです(2つの構成に対する図 10 を参照)。

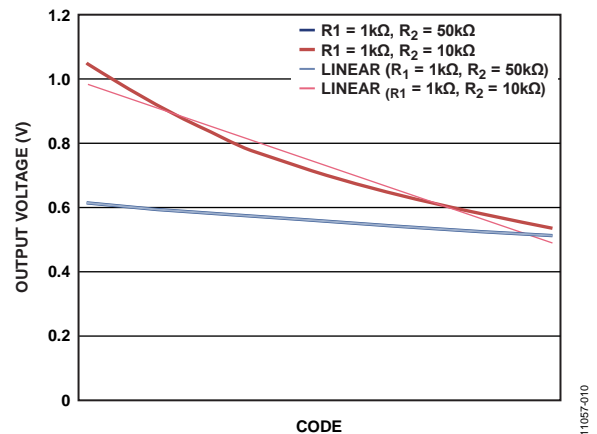


図 10. バーニア DAC による LDO 電圧

この構成では、可変抵抗器モードのデジポットより直線性誤差が小さくなり、温度係数が小さくなります。

端子間の最終抵抗値は式 5 と式 6 で決まります。

$$R_1' = R_1 + R_{AW} \quad (5)$$

$$R_2' = R_2 + R_{WB} \quad (6)$$

抵抗許容誤差が小さい(±8%および±1%)レジポットを使うことが推奨されます。許容誤差が大きいほど、抵抗不一致誤差が大きいことに注意してください。

このケースでは、20% (typ)の抵抗許容誤差を使い、並列抵抗とレジポットを組み合わせることで、全体誤差を小さくします。(図 11 参照)。

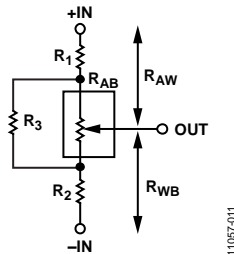


図 11. バイナリ DAC での許容誤差の削減

この場合も、この構成のリーク電流の影響を考慮することが重要です。小さい並列抵抗値を選択すると、R₃ に電流が流れます。端子間の最終抵抗値の計算は非常に複雑であるため、最適な方法は図 12 に示す Y-Δ 変換を使用する方法です。

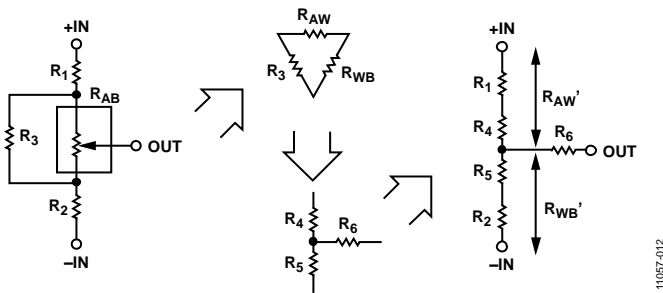


図 12. Y-Δ 変換

ここで、

$$R_4 = \frac{R_{AW} \times R_3}{R_{AB} + R_3} \quad (7)$$

$$R_5 = \frac{R_{WB} \times R_3}{R_{AB} + R_3} \quad (8)$$

$$R_{AW}' = R_1 + R_4 \quad (9)$$

$$R_{BW}' = R_2 + R_5 \quad (10)$$

R₆ は、この抵抗の影響を無視できるようにするため、高インピーダンス入力へ接続する必要があります。

リニア・ゲイン設定モードのイネーブル

リニア・ゲイン設定モードでは、内部抵抗ストリング R_{AW} と R_{WB} は相互に依存します。AD5144、AD5142、AD5124A、AD5141 で採用されている特許取得済みの新しいアーキテクチャは、柔軟性を向上させて各ストリング R_{AW} と R_{WB} の独立な値設定を可能にします(図 13 参照)。

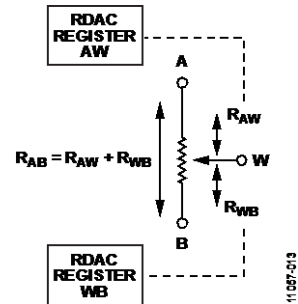


図 13. リニア・ゲイン設定モード

このモードをイネーブルすると、出力電圧は直線的になり、一方の抵抗ストリング値 R_{WB} を固定し、他方のストリング R_{AW} を設定します。動作モードは、可変抵抗器モードのレジポットとディスクリット抵抗とを組み合わせる場合と同じですが、このケースでは、外付けの並列抵抗または直列抵抗の組み合わせを使用しないで、全体許容誤差が 1% 以下になります。

ゲインは抵抗比により設定され、両ストリング・アレイで共通に全体抵抗許容誤差が無視できるため、これを実現することができます。

図 14 に、R_{AW} をゼロスケールからフルスケールへ変化させ、R_{WB} を 10 kΩ のレジポットのミッドスケールに固定する例を示します。プロットを詳細に解析すると、抵抗 R_{AW} または R_{WB} が小さいとき小さいコードで、不一致が ±1% を超えます。これは、内部 CMOS スイッチ抵抗内の無視できない影響により加わった誤差が原因です。

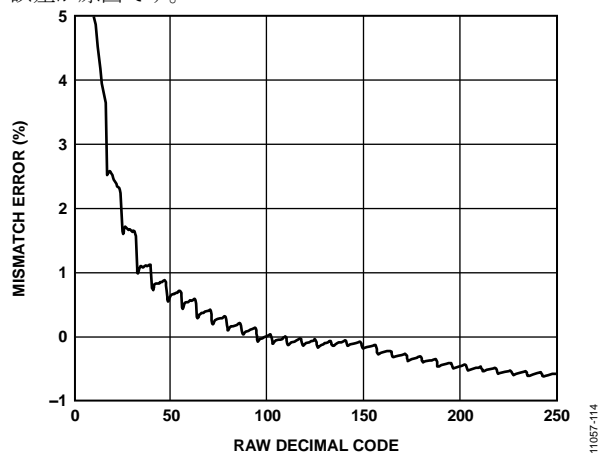


図 14. 10 kΩ 抵抗の一致誤差

このスイッチの影響は、1/4 スケールより大きいコードを選択することにより相殺できます。

リニア設定モードをイネーブルすると、端子 A と端子 B との間の最大抵抗を公称デジポット抵抗の 2 倍に設定することができます。言い換えれば、 R_{AB} 抵抗がポテンショメータ・モードで 10 kΩ の場合、リニア設定モードで両ストリング抵抗をフルスケールに設定すると、 $R_{AB} = 20 \text{ k}\Omega$ になります。

同じ性能を 2 チャンネル・デジポットを使って実現できますが、このソリューションではコストとサイズが増加し、セトリング・タイム性能が低下します。

この構成を使用するもう 1 つの利点は、温度係数が小さくなることです(図 14 参照)。このケースでは、各ストリング抵抗の絶対温度係数が重要ではなく、比を決定する特定コードに対する温度係数間の差が重要です。

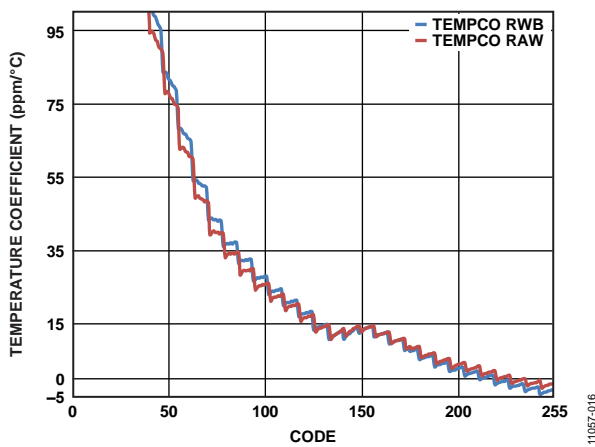


図 15.10 kΩ 抵抗温度係数

例えば、図 16 の回路を例にします。ゲイン = 3 とすると、コード比は式 11 で表されます。

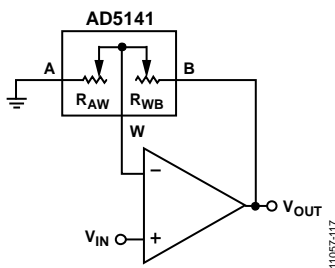


図 16.リニア・ゲイン設定モードでの非反転アンプと AD5141

$$Gain = 1 + \frac{R_{WB}}{R_{AW}} \Rightarrow 2 \times R_{AW} = R_{WB} \quad (11)$$

R_{WB} コードを 250 に固定すると、 R_{AW} コードは 125 になります。概算として、フル温度範囲での温度係数による全体誤差は次のようになります。

コード 125 での R_{AW} は 20 ppm/C

コード 250 での R_{WB} は -2 ppm/C

R_{AW} によるゲイン誤差は、

$$Error_{R_{AW}} = \frac{|Gain - Gain_{R_{AW}}|}{Gain} = \frac{\left| 3 - \left(1 + \frac{R_{WB}(250)}{R_{AW}(125) + \frac{20 \times R_{AW}(125) \times 100}{1e6}} \right) \right|}{3} = \frac{\left| 3 - \left(1 + \frac{9765625}{48828125 + 9.765} \right) \right|}{3} = 0.13\%$$

R_{WB} によるゲイン誤差は、

$$Error_{R_{WB}} = 0.04\%$$

したがって、総合誤差は、

$$GAIN_{ERROR} = Error_{R_{AW}} + Error_{R_{WB}} = 0.17\%$$

抵抗一致誤差と同様に、小さいコードではスイッチ抵抗温度係数が支配的ですが、大きいコードでは影響が小さくなります。

温度に対して小さい誤差が必要な場合は、大きい端子間抵抗値を使う必要があります(100 kΩ に対する図 17 参照)。この特別なケースでは、コード全範囲で温度係数が平坦であるため、誤差は小さくなると予想されます。

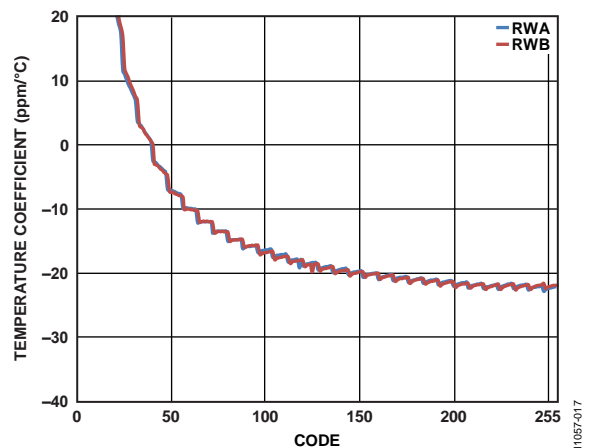


図 17.100 kΩ 抵抗の温度係数

改訂履歴

8/13—Rev. 0 to Rev. A

Changes to Equation 2..... 1

12/12—Revision 0: Initial Version