

AD9833/AD9834 の設定方法

著者: Liam Riordan

はじめに

このアプリケーション・ノートでは、AD9833/AD9834 での正弦波波形出力の設定方法について説明します。この手順には、リセット・モードへの入り方、Freq0 レジスタへのデータ設定、リセット・モードからの抜け方が含まれています。

AD9833/AD9834 の設定

AD9833/AD9834 をパワーアップするとき、デバイスをリセットする必要があります。このリセット機能は、該当する内部レジスタを 0 にリセットしてアナログ出力をミッドスケールにしま

す。AD9833 の初期化中に余計な DAC 出力が生じないようにするため、デバイスが出力を発生できるようになるまで RESET ビットに 1 を設定する必要があります。RESET では位相レジスタ、周波数レジスタ、コントロール・レジスタはリセットされません。これらのレジスタは無効なデータが格納されていることがあるため、ユーザが値を設定する必要があります。その後で RESET ビットを 0 に設定して、出力を開始させる必要があります。RESET ビットを 0 に設定してから MCLK で 8 サイクル後に DAC 出力に信号が現れます。

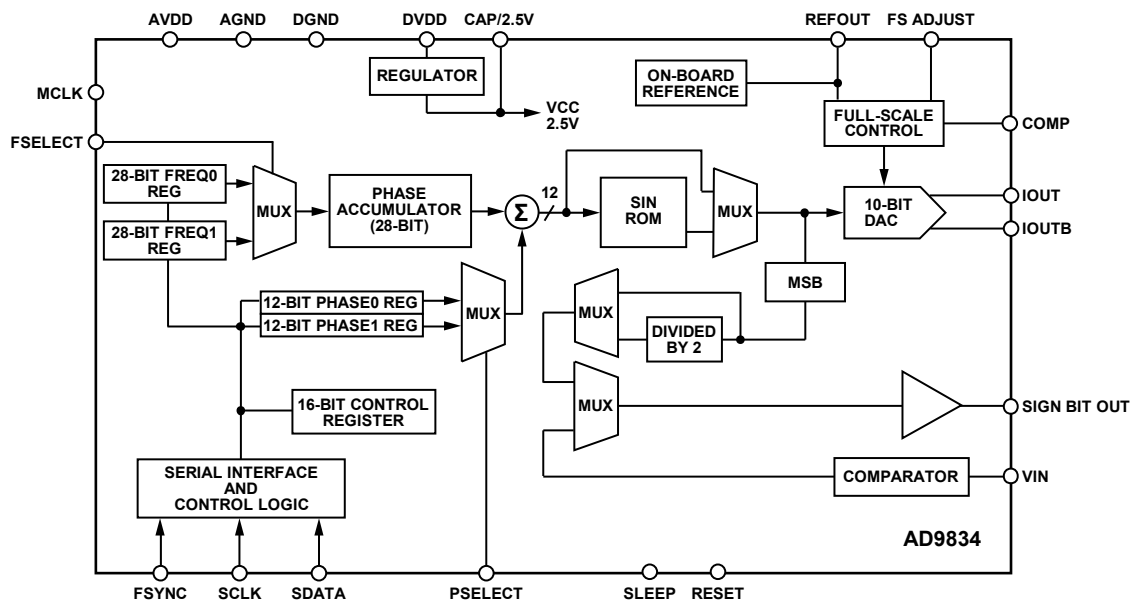
機能ブロック図


図 1. AD9834 の機能ブロック図

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2010 Analog Devices, Inc. All rights reserved.

Rev. 0

目次

はじめに.....	1	AD9833/AD9834 設定の詳細.....	3
AD9833/AD9834 の設定.....	1	基本的な例.....	3
機能ブロック図.....	1	コマンド・シーケンスの説明.....	3

AD9833/AD9834 設定の詳細

AD9833/AD9834 の設定方法を説明するには、シンプルな例が最も適しているでしょう。詳細については、AD9833 または AD9834 のデータ・シートを参照してください。

基本的な例

目的は、MCLK=25 MHz の AD9833 を使って 400 Hz の出力周波数を発生させることです。

このために必要なコードは次式で求めます。

$$FreqReg = \frac{f_{OUT} \times 2^{28}}{f_{MCLK}}$$

したがって、この例では $Freq\ 0 = 400\ Hz$ となります。

$$FreqReg = \frac{400\ Hz \times 2^{28}}{25\ MHz}$$

$$= 4295\ (10\ 進) = 0x10C7 = 0001\ 0000\ 1100\ 0111$$

必要とされる初期化シーケンスを表 1 に示します。

表 1.

Hexadecimal	Binary
0x2100	0010 0001 0000 0000
0x50C7	0101 0000 1100 0111
0x4000	0100 0000 0000 0000
0xC000	1100 0000 0000 0000
0x2000	0010 0000 0000 0000

コマンド・シーケンスの説明

0x2100—コントロール・レジスタ

- DB13 を 1 に設定します。これにより 2 回の連続した書込みによりワード全体が周波数レジスタへロードできます。最初の書込みは下位 14 ビットになります。2 回目の書込みは上位 14 ビットになります。
- RESET ビット(DB8)を 1 に設定します。これにより内部レジスタが 0 にリセットされて、アナログ出力がミッドスケールになります。

0x50C7—周波数レジスタ 0 LSB

- DB15 と DB14 をそれぞれ 0 と 1 に設定します。これは周波数レジスタ 0 のアドレスです。
- 残りの 14 ビットは、データの下位 14 ビットです(0x10C7 = 01 0000 1100 0111)。

0x4000—周波数レジスタ 0 MSB

- DB15 と DB14 をそれぞれ 0 と 1 に設定します。これは周波数レジスタ 0 のアドレスです。
- 残りの 14 ビットはデータの上位 14 ビットで、この場合は全ビット 0 です。

0xC000—位相レジスタ 0

- DB15、DB14、DB13 をそれぞれ 110 に設定し、DB12 は don't care (X)です。これは位相レジスタ 0 のアドレスです。
- 残りの 12 ビットはデータ・ビットで、この場合は全ビット 0 です。

0x2000—リセットの終了

- RESET を 0 に設定してから MCLK で 7 サイクル後に DAC 出力に信号が現れます。