

デジタル・フィルタの選択：AD7190、AD7192

by Mary McCarthy

はじめに

上記のシグマ・デルタ ($\Sigma\Delta$) ADC はユーザ選択可能な sinc^3 と sinc^4 デジタル・フィルタを特徴としています。このアプリケーション・ノートでは、 sinc^3 フィルタと sinc^4 フィルタを比較し、各フィルタの利点と、他方に対して一方のフィルタを使用する理由について確認します。

SINC フィルタ

シグマ・デルタ ADC は、シグマ・デルタ変調器とその後段のデジタル・フィルタで構成されています。変調器はアナログ入力を高サンプリング・レートで連続してサンプリングし、1 ビットデータ・ストリームを出力します。ビット・ストリームの "1" の量が、アナログ入力電圧に対応します。次にデジタル・フィルタが、ビット・ストリームを処理し、デシメーションを行って 24 ビット変換結果を生成します。

Sinc フィルタはこのアプリケーション・ノートで取り上げている製品のデジタル・フィルタとして使用されています。出力データレート f_{ADC} は ADC が単一チャンネルを連続的に変換する時のレートで次の式で表せます。

$$f_{\text{ADC}} = f_{\text{CLK}} / (1024 \times \text{FS}[9:0])$$

ここで、 f_{CLK} は、マスタ・クロック（公称 4.92 MHz）です。FS[9:0] は、モード・レジスタのビット FS9 からビット FS0 のコードの 10 進相当値です。

上記の式はチョップがディスエーブルの時の、出力データレートの式です。特記のない限りこのアプリケーション・ノートではチョップはディスエーブルと仮定しますのでご注意ください。

図 1. は出力データレート 10 Hz とした場合の sinc^3 フィルタの周波数応答を示し、図 2. は出力データレート 10 Hz のした場合の sinc^4 フィルタの周波数応答を示します。ノッチの位置は、出力データレートによって決まります。ノッチの幅はフィルタの次数によって変わります。次数が増えると、ノッチの幅が広がります。従って、出力データレートは、ノッチの位置を決定しますが、ノッチ付近で得られる除去はフィルタの次数で決定されます。フィルタの次数が増加すると、セトリング時間とノイズとともに、ロールオフおよび阻止帯域減衰量も変わります。

50Hz/60Hz 除去

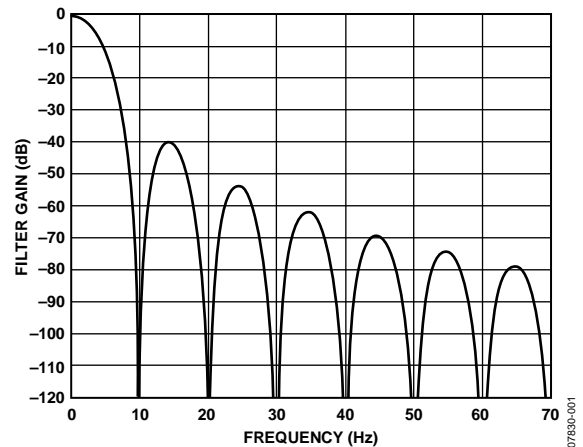


図1. sinc^3 フィルタ応答 ($f_{\text{ADC}} = 10 \text{ Hz}$)

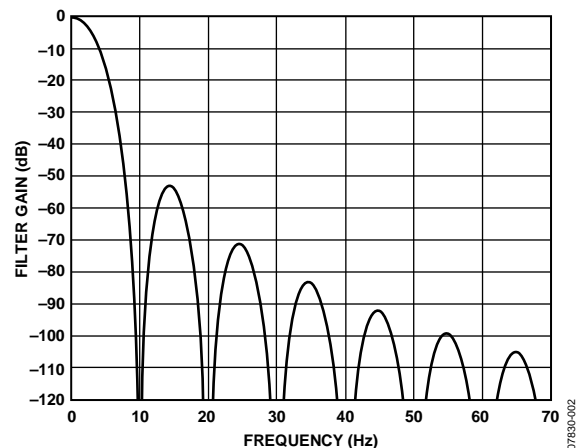


図2. sinc^4 フィルタ応答 ($f_{\text{ADC}} = 10 \text{ Hz}$)

図 1. に出力データレート 10 Hz の時の sinc^3 フィルタの周波数応答を示します。ノッチは出力データレートとその出力データレートの倍数の周波数に存在します。つまり、ノッチは 10 Hz、20 Hz、30 Hz などに位置にあります。この機能は、主電源からの干渉を除去する（多くのアプリケーションでキーの要求になっています。）ために使用することができます。世界のいくつかの地域では、50 Hz を除去しなければなりません、他の地域では 60 Hz を除去しなければなりません。sinc フィルタのノッチはこの干渉を除去するために使うことができます。出力データレートが 10 Hz の時、ノッチは 50 Hz と 60 Hz にもあります、それ故 50 Hz と 60 Hz の同時除去が可能です。

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2010 Analog Devices, Inc. All rights reserved.

もし最終製品が世界中で数多くさまざまな国で販売される場合、この 50Hz/60Hz 同時除去の機能が重要です。図 1 から出力データレートが 10Hz の時、 $50\text{Hz} \pm 1\text{Hz}$ と $60\text{Hz} \pm 1\text{Hz}$ での除去比は 100 dB 以上あることがわかります。この場合、例えば、システム・クロックとしてクリスタルを使用するかして、システム・クロックが低ジッタ、低ドリフトであると仮定しております。

図 2 は出力データレート 10Hz の sinc^4 フィルタの周波数応答を示します。 sinc^3 フィルタと同じように、ノッチは 10Hz とその倍数の周波数にあります。しかしノッチの幅がより広がるので、 $50\text{Hz} \pm 1\text{Hz}$ と $60\text{Hz} \pm 1\text{Hz}$ での除去比は 120dB を超えます。

50Hz 又は 60Hz どちらか一方だけ除去すればよい場合は、出力データレートを高くする事ができます。50Hz のみ除去する場合、使用可能な最大出力データレートは 50Hz です。この場合 sinc フィルタの最初のノッチの位置は 50Hz です。同様に、出力データレートを 60Hz にすると、最初のノッチの位置は 60Hz になります。

ADC が出力データレート 50Hz で動作する時、チップ内蔵機能によりノッチの位置を 60 Hz に設定する事も可能です。モード・レジスタの REJ60 ビットを 1 にセットすると、出力データレートが 50Hz の時、ノッチの位置が 60Hz に設定されます。したがってこの場合、出力データレートを 10Hz から 50Hz に高くする事ができるとともに、50Hz と 60 Hz の同時除去が可能になります。

図 3 は出力データレートを 50Hz とし RDJ ビットを "1" に設定した時のフィルタ応答です。 $50\text{Hz} \pm 1\text{Hz}$ と $60\text{Hz} \pm 1\text{Hz}$ での除去比のワーストケースは 67dB です。 sinc^4 フィルタ (図 4 を参照) を使用した時の $50\text{Hz} \pm 1\text{Hz}$ と $60\text{Hz} \pm 1\text{Hz}$ での、除去比のワーストケースは 82dB です。

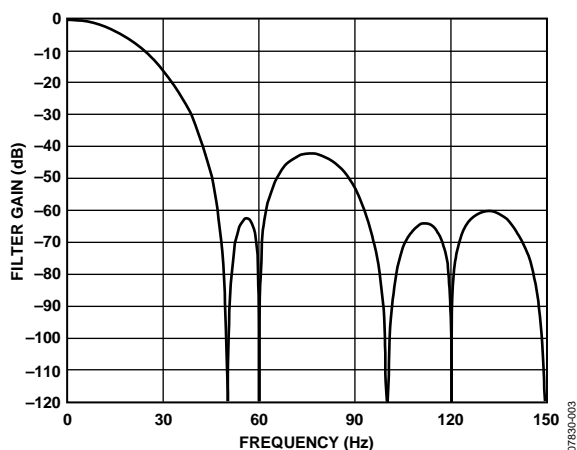


図3. Sinc^3 フィルタ応答 ($f_{\text{ADC}} = 50\text{ Hz}$, $\text{REJ60}=1$)

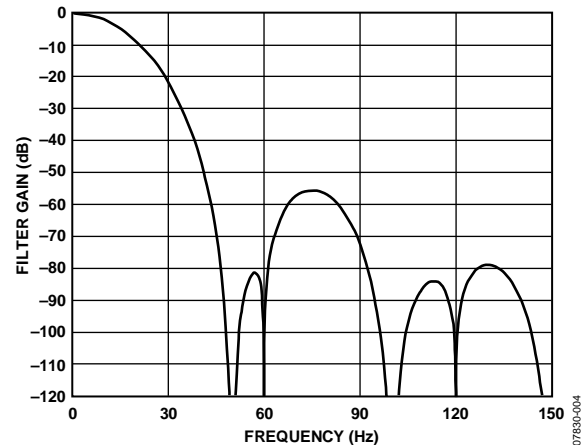


図4. Sinc^4 フィルタ応答 ($f_{\text{ADC}} = 50\text{ Hz}$, $\text{REJ60}=1$)

阻止帯域減衰量

フィルタの次数の違いによるフィルタ応答の変化は、阻止帯域減衰量と、フィルタのロールオフとさらにノッチ幅も変えます。阻止帯域減衰量は最初のノッチから上の周波数についてデジタル・フィルタによって得られる除去量です (図 5 参照)。フィルタの次数が高くなるにつれ、阻止帯域減衰量が改善されます。 sinc^3 フィルタの阻止帯域減衰量は 40dB で、 sinc^4 フィルタの阻止帯域減衰量は 53dB です。

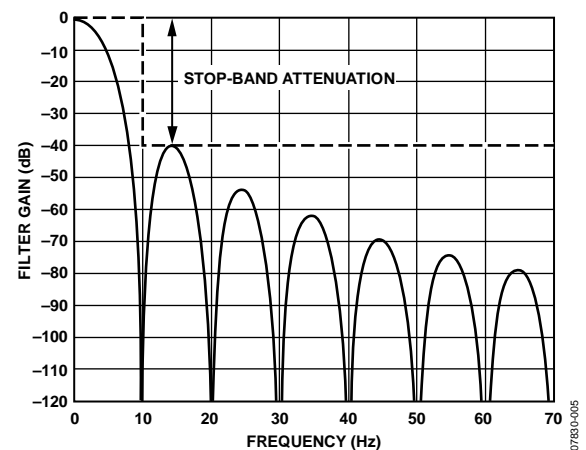


図5. 阻止帯域減衰量

ノイズ/分解能

これらのデバイスの出力データレートはプログラマブルで、4.7 Hz から 4.8 kHz までの範囲で動作するように規定されています。フィルタの次数とともに、出力データレートは、ノイズと、さらに解像度に影響を与えます。低出力データレートでは、rms ノイズは sinc³ と sinc⁴ とでは似たような大きさです。(図 6。)しかし、高出力データレート (1 kHz 以上) では、sinc⁴ フィルタの方が、rms ノイズは小さくなります。図 7 のグラフは出力データレートに対するノイズフリー (ピーク to ピーク) 分解能を示します。

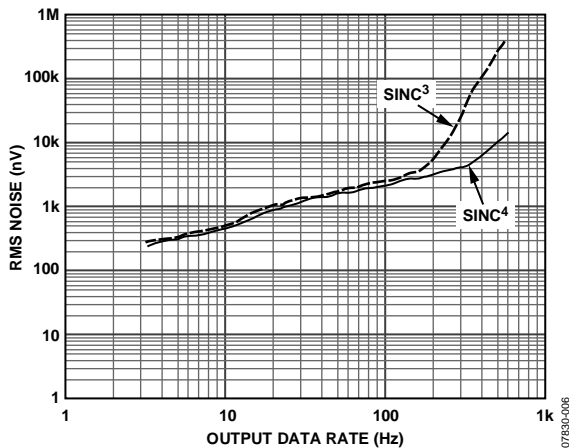


図6.RMS ノイズ対出力データレート (ゲイン=1、VREF = 5 V)

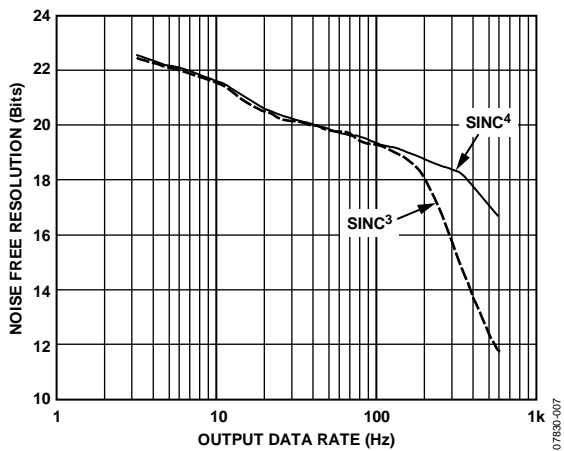


図7. ノイズフリー分解能対出力データレート (ゲイン=1、VREF = 5 V)

セトリング時間

マルチチャンネル・アプリケーションではどんな形でも、セトリング時間は考慮しなければならないもう一つのパラメータです。単一チャンネルについて連続的に変換している時でもアナログ入力信号が連続信号の時には、有効な変換結果が、設定された出力データレートで出力します。しかし、なんらかの設定変更を行い、チャンネル、ゲインまたは出力データレートなどが変更になると、設定変更後の最初の変換には、追加の処理時間が必要となります。図 8 は ADC が出力データレート 10Hz で動作している時のチャンネル変更の影響を示しています。チャンネルの変更が起こった時、変調器、フィルタがリセットされます。それから ADC は、新しいアナログ入力のサンプリングを開始します。フィルタは、最初の有効な変換結果を生成するために、完全に安定するまでの時間が必要です。sinc³ フィルタの場合、セトリング時間 t_{SETTLE} は

$$t_{SETTLE} = 3/f_{ADC}$$

sinc⁴ フィルタの場合、セトリング時間は、

$$t_{SETTLE} = 4/f_{ADC}$$

ADC が単一チャンネルを変換している場合でも、アナログ入力信号にステップ的な変化が起こると、ADC は又新しいアナログ入力に追従して安定する必要があります。もしステップ的な変化が変換処理と同期していれば、有効な変換結果が出力可能になる前にセトリング時間が必要です。ADC はアナログ入力のステップ変化を検出しません。したがって、ADC は設定された出力データレートで変換結果を出力し続けます。しかし、中間の変換結果は正確ではありません—それらはアナログ入力の変化を反映しますが、精度は低下します。

もし変換途中で入力信号にステップ的な変化が起こった場合、電流変換が完了しなければなりません。そして有効な変換結果を生成するために ADC には適切なセトリング時間が必要となります。sinc³ フィルタの場合全体の時間は 4/f_{ADC} に増えます。一方 sinc⁴ フィルタの場合有効な変換結果を生成するのに必要な時間は 5/f_{ADC} です。

要約すると、出力データレートが同じであれば、sinc³ フィルタは、sinc⁴ フィルタ よりもより速く安定します。出力データレートが同じとすると、sinc⁴ フィルタは、sinc³ フィルタ よりも rms ノイズ、ノイズフリー分解能が優れていますが、セトリング時間は長くなります。

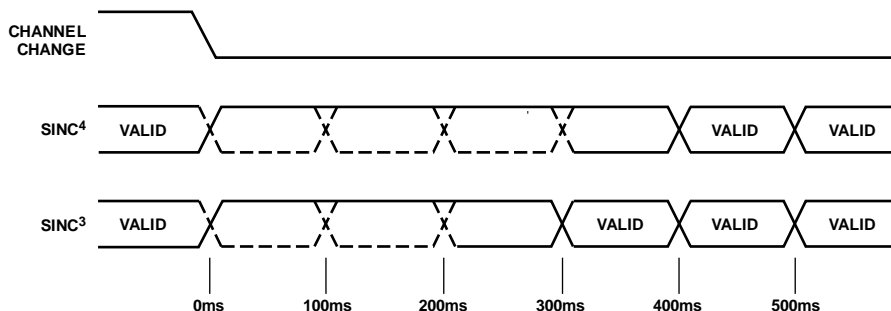


図8. セトリング時間 (同期したステップ変化)

結論

sinc フィルタの次数は Σ - Δ ADC から得られる性能に影響を与えます。sinc フィルタの次数がより高くなるとノッチにおいてより大きな除去量が得られ、より大きな阻止帯域減衰を示します。さらに又高次になると高い出力データレートでより優れたノイズ性能と解像度が得られます。欠点はセトリング時間が増すことです。sinc⁴ フィルタは安定

するまで sinc³ フィルタよりもさらに 1 変換分の時間が必要となります。したがって、フィルタの選択は、要求される 50Hz と 60Hz の除去量、アプリケーションで使用される出力データレート、要求されるノイズ性能と分解能のコンビネーションで決まります。表表 1はこのアプリケーション・ノートで取り上げている Σ - Δ ADC についてデジタル・フィルタの選択によって影響を受けるいくつかの主要な特性パラメータを示します。

表1.Sinc³フィルタと sinc⁴ フィルタのいくつかの主要な特性パラメータの比較

パラメータ	3	Sinc ⁴
RMS ノイズ @ $f_{ADC} = 10$ Hz (ゲイン = 1)	350 nV	330 nV
ノイズフリー分解能 @ $f_{ADC} = 10$ Hz (ゲイン = 1)	22	22
RMS ノイズ @ $f_{ADC} = 4800$ Hz (ゲイン = 1)	442 μ V	14.3 μ V
ノイズフリー分解能 @ $f_{ADC} = 4800$ Hz (ゲイン = 1)	11.5	16.5
50 \pm 1 Hz と 60 \pm 1 Hz での除去 ($f_{ADC} = 10$ Hz)	-100 dB	-120 dB
50 \pm 1 Hz と 60 Hz \pm 1 Hz での除去($f_{ADC} = 50$ Hz, REJ60 = 1)	67 dB	82 dB
阻止帯域減衰量	40 dB	53 dB
セトリング時間	3/ f_{ADC}	4/ f_{ADC}