

テスト済み回路設計集“Circuits from the Lab™”は共通の設計課題を対象とし、迅速で容易なシステム統合のために製作されました。さらに詳しい情報又は支援は <http://www.analog.com/jp/CN0374> をご覧ください。

使用したリファレンス・デバイス

ADL5380	直交復調器、400~6000MHz
ADA4940-2	ADC ドライバ用アンプ、デュアル、超低消費電力、低ひずみ性能
AD7903	A/D コンバータ、16ビット、1MSPS、デュアル、差動入力、12.0mW、QSOPパッケージ、PulSAR
ADR435	電圧リファレンス、出力電圧 5.0V、超低ノイズ、XFET®、電流シンク/ソース機能付き

RF-to-Bits ソリューションが 6GHz まで高精度の位相および振幅データを提供

評価および設計サポート環境

回路評価ボード

- ADL5380 評価用ボード (ADL5380-EVALZ)
- ADA4940-2 評価用ボード (ADA4940-2ACP-EBZ)
- AD7903 評価用ボード (EVAL-AD7903SDZ)
- システム・デモンストレーション・プラットフォーム (EVAL-SDP-CB1Z)

設計と統合ファイル

- 回路図、レイアウト・ファイル、部品表

回路の機能とその利点

図 1 に示す回路は、400MHz~6GHz の RF 入力信号を、それらの信号に対応するデジタルの振幅および位相に高精度で変換します。シグナル・チェーンは、900MHz における 0°~360°の位相測定を 1°の精度で行います。回路には、高性能直交復調器、デュアル差動アンプ、およびデュアルの 16 ビット 1MSPS 差動逐次比較型 A/D コンバータ (SAR ADC) が使われています。

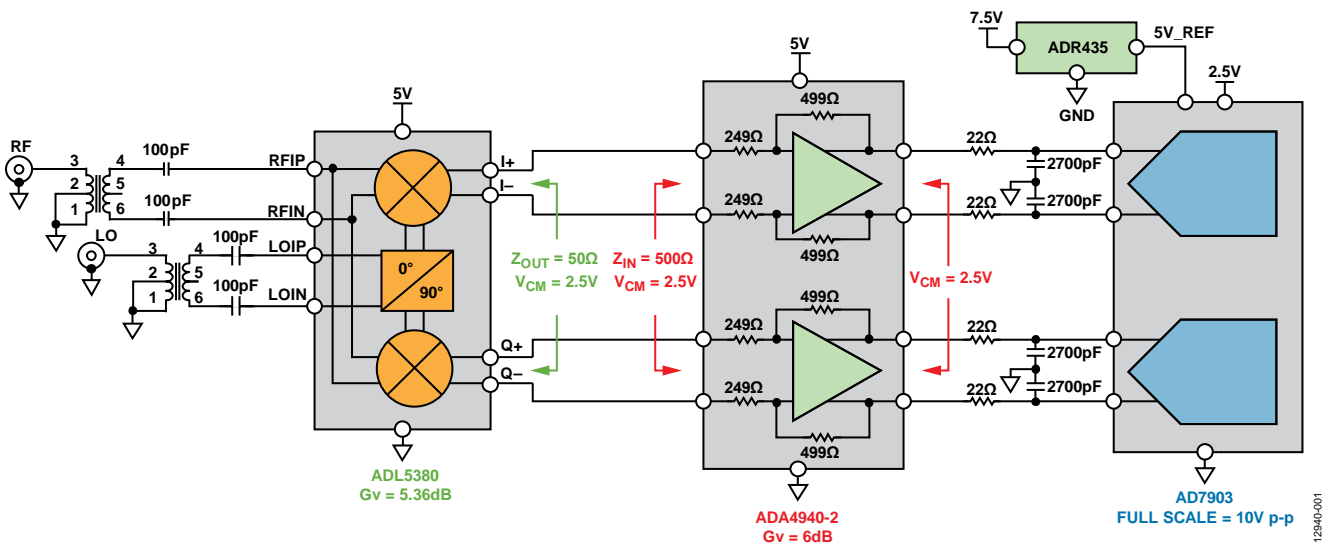


図 1. 振幅および位相測定用レシーバ・サブシステムの簡略回路図 (全接続の一部およびデカップリングは省略されています)

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

回路説明

直交復調器

直交復調器は、位相差がちょうど 90° の同相 (I) 信号と直交 (Q) 信号を生成します。I 信号と Q 信号はベクトル量なので、受信信号の振幅と位相シフトは、図 2 に示すように三角関数の恒等式を使用して計算できます。局部発振器 (LO) の入力オリジナルの送信信号で、RF 入力が受信信号です。復調器は合計および差分の項を生成します。RF 信号も LO 信号も周波数はまったく同じ ( $\omega_{LO} = \omega_{RF}$ ) なので、高周波の合計項は除去されますが、DC に差分項が存在します。受信信号の位相 ( $\phi_{RF}$ ) と送信信号の位相 ( $\phi_{LO}$ ) は異なり、この位相シフトは  $\phi_{LO} - \phi_{RF}$  として表すことができます。

実際の I/Q 復調器には、直交位相誤差、ゲインのアンバランス、LO から RF へのリークなど多くの不完全性があり、これらはすべて、復調信号の品質を低下させる原因となり得ます。復調器を選ぶ際には、まず、RF 入力周波数範囲、振幅精度、および位相精度に関する条件を決定します。

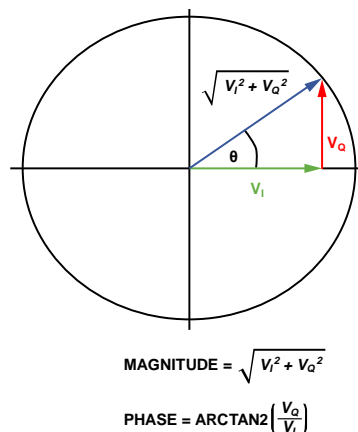
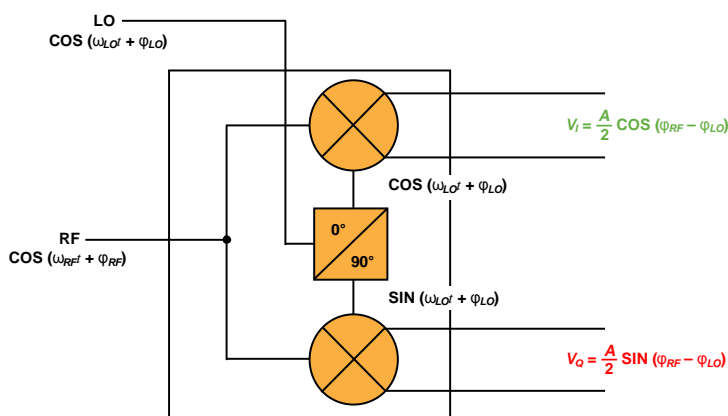
5V 単電源を使用する ADL5380 復調器は、400MHz~6GHz の RF または IF 入力周波数を受け入れることができるので、レシーバのシグナル・チェーン用に最適です。5.36dB の電圧変換ゲインが得られるように構成された ADL5380 の I 出力と Q 出力は、500Ω 負荷で 2.5Vp-p 差動信号をドライブすることができます。900MHz で、10.9dB のノイズ指数 (NF)、11.6dBm の 1 次インターセプト・ポイント (IP1)、29.7dBm の 3 次インターセプト・ポイント (IP3) という性能が優れたダイナミックレンジを

提供し、その 0.07dB という振幅バランスと 0.2° の位相バランスが高い復調精度を実現します。先進的な SiGe パイボラ・プロセスを使用して製造される ADL5380 は、4mm×4mm の小型 24 ピン LFCSP パッケージで提供されます。

ADC ドライバと高分解能高精度 ADC

ADA4940-2 完全差動デュアル・アンプは、その優れたダイナミック性能と調整可能な出力同相電圧によって、高分解能デュアル SAR ADC のドライブに最適なデバイスとなっています。5V 単電源を使用する ADA4940-2 は、2.5V の同相電圧で ±5V の差動出力を生成します。ゲイン 2 (6dB) を実現できるように構成されたこのデバイスは、ADC 入力をフルスケールまでドライブします。RC フィルタ (22Ω/2.7nF) がノイズを制限し、ADC 入力の容量性 D/A コンバータ (DAC) から生じるキックバックを軽減します。独自の SiGe 相補型パイボラ・プロセスを使用して製造される ADA4940-2 は、4mm×4mm の小型 24 ピン LFCSP パッケージで提供されます。

AD7903 デュアル 16 ビット 1MSPS SAR ADC は優れた精度を備えており、ゲイン誤差は ±0.006% FS、オフセット誤差は ±0.015mV です。2.5V 単電源で動作する AD7903 の 1MSPS における消費電力は、わずか 12mW です。高分解能の ADC を使用する主な目的は、特に入力信号の DC 振幅が小さい場合などに、±1° の位相精度を実現することにあります。ADC に必要な 5V リファレンスは、ADR435 低ノイズ・リファレンスによって生成されます。



$$I = A \cos(\omega_{RF}t + \phi_{RF}) \times \cos(\omega_{LO}t + \phi_{LO}) = \frac{A}{2} [\underbrace{\cos(\omega_{RF}t - \omega_{LO}t + \phi_{RF} - \phi_{LO})}_{\text{Let } \omega_{RF} = \omega_{LO} \text{ difference term at dc}} + \underbrace{\cos(\omega_{RF}t + \omega_{LO}t + \phi_{RF} + \phi_{LO})}_{\text{Sum term gets filtered}}]$$

$$V_I = \frac{A}{2} [\cos(\phi_{RF} - \phi_{LO})]$$
(1)

$$Q = A \cos(\omega_{RF}t + \phi_{RF}) \times \sin(\omega_{LO}t + \phi_{LO}) = \frac{A}{2} [\underbrace{\sin(\omega_{RF}t - \omega_{LO}t + \phi_{RF} - \phi_{LO})}_{\text{Let } \omega_{RF} = \omega_{LO} \text{ difference term at dc}} + \underbrace{\sin(\omega_{RF}t + \omega_{LO}t + \phi_{RF} + \phi_{LO})}_{\text{Sum term gets filtered}}]$$

$$V_Q = \frac{A}{2} [\cos(\phi_{RF} - \phi_{LO})]$$
(2)

図 2. 直交復調器を使用した振幅および位相測定

## バリエーション回路

回路の周波数範囲は、ADL5387 30MHz~2GHz 直交復調器を使用することによって、より低い周波数域に拡張できます。

個々のアプリケーションに応じて、復調器と ADC 間のアンプが必要な場合と不要な場合があります。ADL5380 と AD7903 の同相電圧には互換性があるので、これらのデバイスは直接インターフェースすることができます。同相電圧が復調器の範囲内でない別の ADC を使用する場合は、最小限の電力損失でアンプのレベル変換を行う必要があります。

AD798x と AD769x ファミリの ADC は、AD7903 の代わりに使用することができます。

## 回路の評価とテスト

図 3 に示すように、レシーバ・サブシステムは、ADL5380-EVALZ、ADA4940-2ACP-EBZ、EVAL-AD7903SDZ、および EVAL-SDP-CB1Z 評価キットを使用して実装できます。これらの回路コンポーネントはサブシステム内での相互接続用に最適化されており、2つの高周波フェーズロック入力ソースが RF および LO の入力信号を生成します。

レシーバ・サブシステムの各コンポーネントの入力および出力電圧レベルの概要を表 1 に示します。復調器の RF 入力における 11.6dBm の信号は、ADC フルスケール・レンジの-1dB 以内の入力を生成します。表 1 は、ADL5380 の負荷が 500Ω、変換ゲインが 5.3573dB、電源ゲインが-4.643 dB、ADA4940-2 のゲインが 6dBであることを前提としています。このレシーバ・サブシステムの校正ルーチンと性能から得られる結果について、以下の項で説明します。

表 1. 図 1 の入力および出力電圧レベル

RF Input	ADL5380 Output		AD7903 Input
+11.6 dBm	+6.957 dBm	4.455 V p-p	-1.022 dBFS
0 dBm	-4.643 dBm	1.172 V p-p	-12.622 dBFS
-20 dBm	-24.643 dBm	0.117 V p-p	-32.622 dBFS
-40 dBm	-44.643 dBm	0.012 V p-p	-52.622 dBFS
-68 dBm	-72.643 dBm	466 μV p-p	-80.622 dBFS

## レシーバ・サブシステムの誤差校正

レシーバ・サブシステムには、オフセット、ゲイン、位相という 3つの主要な誤差源が含まれています。

I および Q チャンネルのそれぞれの差動 DC 値は、RF および LO 信号の相対位相に関して正弦関数の関係にあります。結果として、I および Q チャンネルの理想 DC 値は、以下の式で計算できます。

$$\text{Voltage } I_{\text{CHANNEL}} = \text{Max } I/Q \text{ Output} \times \cos(\theta) \quad (3)$$

$$\text{Voltage } Q_{\text{CHANNEL}} = \text{Max } I/Q \text{ Output} \times \sin(\theta) \quad (4)$$

位相が極座標グリッド上を移動していくと、理論的にはいくつかの位置で同じ電圧が生じます。たとえば、I (余弦) チャンネルの電圧は+90°または-90°の位相シフトで同じになるはずですが、しかし、位相シフト誤差が RF および LO の相対位相に関係なく一定だとすると、サブシステム・チャンネルは、同じ DC 値となるはずの入力位相に対して異なる結果を生成します。これを図 4 と図 5 に示します。これらの図では、入力が 0V となるべき時に 2つの異なる出力コードが生成されています。この場合の-37°の位相シフトは、フェーズロックループを含む実際のシステムにおける予想よりはるかに大きい値です。結果は+90°が実際には+53°、-90°が-127°として現れています。



図 3. レシーバ・サブシステム評価用プラットフォーム

表 2. 0dBm RF 入力の測定位相シフト

Input Phase RF to LO	Average I Channel Output Code	Average Q Channel Output Code	I Channel Voltage	Q Channel Voltage	Measured Phase	Measured Receiver Subsystem Phase Shift
-180°	-5851.294	+4524.038	-0.893 V	+0.690 V	+142.29°	-37.71°
-90°	-4471.731	-5842.293	-0.682 V	-0.891 V	-127.43°	-37.43°
0°	+5909.982	-4396.769	+0.902 V	-0.671 V	-36.65°	-36.65°
+90°	+4470.072	+5858.444	+0.682 V	+0.894 V	+52.66°	-37.34°
+180°	-5924.423	+4429.286	-0.904 V	+0.676 V	+143.22°	-36.78°

結果は 10°ステップで-180°から+180°まで収集したもので、その未補正データは図 4 と図 5 に示す楕円形状を描きます。この誤差は、システム内に存在する追加位相シフトの大きさを求めることによって表せます。表 2 は、システムの位相シフト誤差が、伝達関数全体を通じて一定であることを示しています。

### システム位相誤差の校正

図 3 に示すシステムで、10°ステップでの平均測定位相シフト誤差は-37.32°でした。この追加位相シフトが分かれば、調整されたサブシステムの DC 電圧を計算できます。変数  $\phi_{\text{PHASE\_SHIFT}}$  は、平均測定追加システム位相シフトとして定義されます。位相補正されたシグナル・チェーンで生成される DC 電圧は、次式で計算できます。

$$\text{Voltage } I_{\text{CHANNEL}} = \text{Max I/Q Output} \times (\cos(\theta_{\text{TARGET}})\cos(\phi_{\text{PHASE\_SHIFT}}) - \sin(\theta_{\text{TARGET}})\sin(\phi_{\text{PHASE\_SHIFT}})) \quad (5)$$

$$\text{Voltage } Q_{\text{CHANNEL}} = \text{Max I/Q Output} \times (\sin(\theta_{\text{TARGET}})\cos(\phi_{\text{PHASE\_SHIFT}}) + \cos(\theta_{\text{TARGET}})\sin(\phi_{\text{PHASE\_SHIFT}})) \quad (6)$$

式 5 と式 6 は、所定の位相設定に対するターゲット入力電圧を与えます。これでサブシステムが直線化されたので、オフセット誤差とゲイン誤差を補正できます。直線化された I および Q チャンネルの結果は、図 4 と図 5 にも示されています。データセットに対して線形回帰を行うと、図に示す最適直線が得られます。この直線が、各変換シグナル・チェーンについて測定されたサブシステムの伝達関数です。

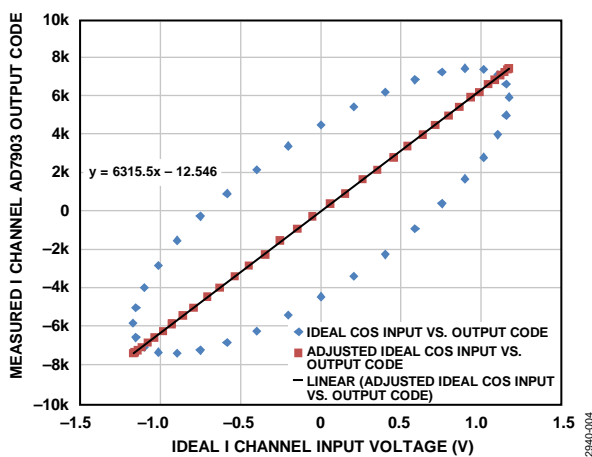


図 4. 直線化された I チャンネルの結果

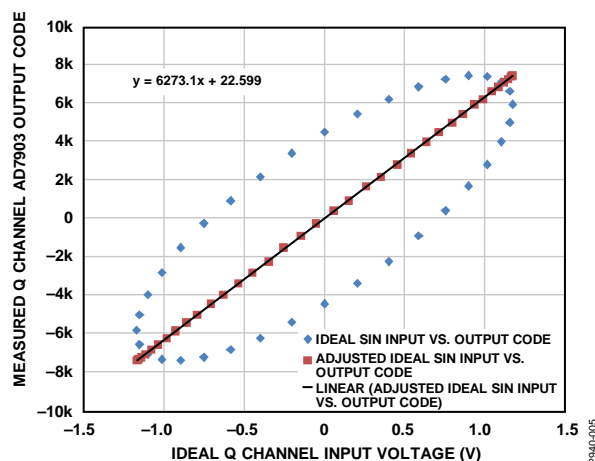


図 5. 直線化された Q チャンネルの結果

### システム・オフセットとゲイン誤差の校正

レシーバ・サブシステム内の各シグナル・チェーンのオフセットは理論的には 0LSB ですが、I チャンネルと Q チャンネルの測定オフセットは、それぞれ-12.546LSB と+22.599LSB でした。最適直線の勾配は、サブシステムの勾配を表わしています。理想的なサブシステムの勾配は次式で計算できます。

$$\begin{aligned} \text{Ideal Slope} &= \frac{\text{Max Code} - \text{Min Code}}{+V_{\text{REF}} - (-V_{\text{REF}})} \\ &= \frac{65,535 - 0}{+5 - (-5)} \\ &= 6553.5 \frac{\text{Codes}}{\text{V}} \end{aligned} \quad (7)$$

図 4 と図 5 の結果は、I チャンネルと Q チャンネルの測定スロープがそれぞれ 6315.5 と 6273.1 だったことを示しています。これらのスロープは、システムのゲイン誤差を補正するために調整する必要があります。ゲイン誤差とオフセット誤差を補正すれば、式 1 を使って計算した信号振幅が理想信号振幅に一致します。オフセット補正值は測定オフセット誤差の反数です。

$$\text{オフセット誤差補正值} = -\text{測定オフセット誤差} \quad (8)$$

ゲイン誤差補正係数は次式で表されます。

$$\text{Gain Error Correction} = \frac{\text{Ideal Slope}}{\text{Measured Slope}} \quad (9)$$

受け取った変換結果は次式で補正できます。

$$\text{CorrectedOutput Code} = \frac{\text{ReceivedOutput Code} \times \text{Ideal Slope}}{\text{Measured Slope}} + \text{Offset Error Correction} \quad (10)$$

サブシステムの校正 DC 入力電圧は、次式で計算できます。

$$\text{Measured Signal Input Voltage} = \frac{2 \times V_{REF} \times \text{Corrected Output Code}}{2^N - 1} \quad (11)$$

Iチャンネルと Qチャンネルの両方に式 11 を使用して、各サブシステム・シグナル・チェーンの測定アナログ入力電圧を計算します。これら完全調整済みの I および Qチャンネルの電圧は、個々の DC 信号値によって定義される RF 信号振幅を計算するために使われます。完全校正ルーチンの精度を評価するには、収集した結果を、位相シフト誤差が無いものとして、復調器の出力に生成される理想サブシステム電圧に変換します。各トライアルにおける測定位相の正弦波部分から計算した位相シフト誤差を除去して、先に計算した平均 DC 値に乗じてください。計算は次のようになります。

完全補正 Iチャンネル電圧=

$$\text{平均校正後振幅} \times (\cos(\theta_{MEASURED})\cos(\phi_{PHASE\_SHIFT}) + \sin(\theta_{MEASURED})\sin(\phi_{PHASE\_SHIFT})) \quad (12)$$

完全補正 Qチャンネル電圧=

$$\text{平均校正後振幅} \times (\sin(\theta_{MEASURED})\cos(\phi_{PHASE\_SHIFT}) - \cos(\theta_{MEASURED})\sin(\phi_{PHASE\_SHIFT})) \quad (13)$$

ここで、

$\phi_{PHASE\_SHIFT}$  は先に計算した位相誤差です。

平均校正後振幅は、オフセット誤差とゲイン誤差について補正した式 1 から得た DC 値です。

0dBm RF 入力振幅時のさまざまなターゲット位相入力における校正ルーチンの結果を表 3 に示します。式 12 と式 13 において行われる計算が、この回路ノートに示す方法で位相と振幅を検出しようとするあらゆるシステムに組み込まれる補正係数です。

表 3. 0dBm RF 入力振幅時の特定ターゲット位相入力から得られる結果

Target Phase	I Channel Fully Corrected Input Voltage	Q Channel Fully Corrected Input Voltage	Fully Corrected Phase Result	Absolute Measured Phase Error
-180°	-1.172 V	+0.00789 V	-180.386°	0.386°
-90°	-0.00218 V	-1.172 V	-90.107°	0.107°
0°	+1.172 V	+0.0138 V	+0.677°	0.676°
+90°	+0.000409 V	+1.171 V	+89.98°	0.020°
+180°	-1.172 V	-0.0111 V	+180.542°	0.541°

図 6 は、測定された絶対位相誤差のヒストグラムで、-180°から +180°まで 10°ステップでの測定誤差は 1°未満です。

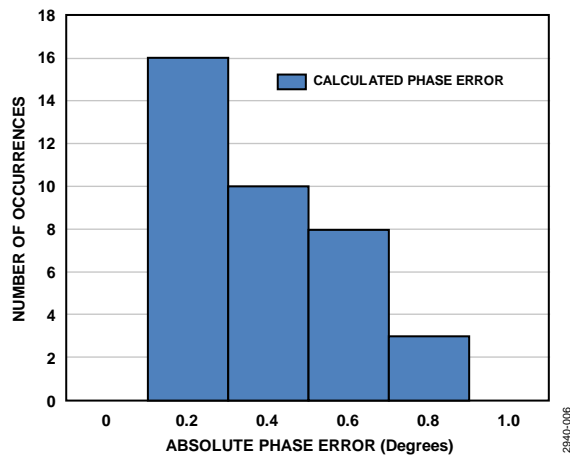


図 6. 0dBm 入力レベル、10°位相ステップでの測定絶対位相誤差ヒストグラム

あらゆる入力レベルで正確な位相測定を行うには、LO を基準とする RF の測定位相シフト誤差 ( $\phi_{PHASE\_SHIFT}$ ) が一定でなければなりません。測定位相シフト誤差がターゲット位相ステップ ( $\theta_{TARGET}$ ) または振幅の関数として変化し始めると、この項に示す校正ルーチンの精度も低下し始めます。室温における評価結果は、900MHz での RF 振幅範囲が最大 11.6dBm から約 -20dBm までの範囲で、位相シフト誤差が比較的一定であることを示しています。

レシーバ・サブシステムのダイナミック・レンジと、これに対応する振幅起因の追加位相誤差を図 7 に示します。入力振幅が -20dBm を超えて減少すると、位相誤差校正精度が低下し始めます。システム・ユーザーは、最小許容信号振幅を決定するために、シグナル・チェーン誤差の許容レベルを決定しなければなりません。

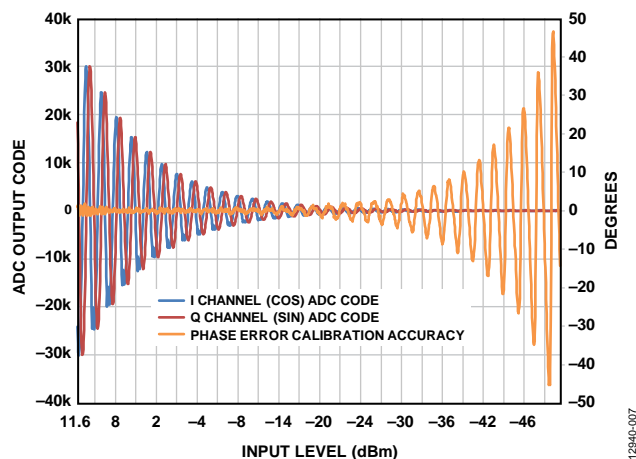


図 7. レシーバ・サブシステムのダイナミック・レンジと対応する追加位相誤差

図 7 に示す結果は、5V ADC リファレンスを使用して収集したものです。ADC リファレンスの振幅はシステムの量子化レベルを小さくすれば減らすことができ、これによって小信号の位相

誤差精度が段階的に改善されますが、システムが飽和する可能性が大きくなります。システムのダイナミック・レンジを増加させるもうひとつの方法は、ADCのノイズフリー・ビット分解能を向上させるオーバーサンプリング方式を採用することです。平均するサンプル数を2倍にすることにより、システム分解能は1/2LSBずつ向上します。所定の分解能の増加に対するオーバーサンプリング比は次式で計算できます。

$$\text{オーバーサンプリング比} = 2^{2N} \quad (14)$$

ここで、 $N$ はビット増加数です。

ノイズ振幅がサンプル間のADC出力コードをランダムに変更するのに十分でなくなると、オーバーサンプリングは限界点に達します。この点に達すると、システムの有効分解能を上げることができなくなります。システムは大きさがゆっくりと変化する信号を測定するので、オーバーサンプリングによる帯域幅減少が大きな問題となることはありません。

AD7903 評価用ソフトウェアは、ADCの出力結果の3つの誤差源（位相、ゲイン、オフセット）をユーザーが補正できる校正ルーチンを備えています。この回路ノートで計算した校正係数を求めるには、そのシステムにおける未補正結果を収集する必要があります。校正係数部分をマークしたGUIの **Amp/Phase Panel** タブを図8に示します。係数が決まれば、このタブを使用して復調器からの位相および振幅結果を示すこともできます。極座標グラフは、測定されたRF入力信号を視覚的に示しています。振幅と位相の計算は、式1と式2を使って行われます。オーバーサンプリング比は、**Num Samples** ドロップダウン・ボックスを使い、キャプチャごとのサンプリング数を調整することによって制御できます。

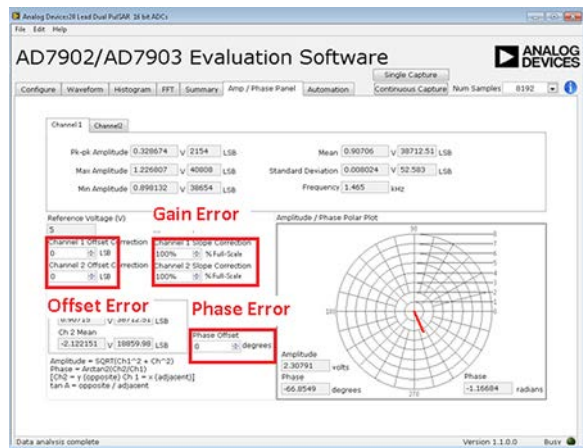


図 8. レシーバ・サブシステム校正 GUI

### 必要な装置

回路の評価には以下の装置を使用します。

- USBポート付きのWindows® XP、Windows Vista（32ビット）、またはWindows® 7（32ビット）搭載PC
- ADL5380-EVALZ、ADA4940-2ACP-EBZ、EVAL-AD7903SDZ、およびEVAL-SDP-CB1Z評価ボード
- 2台の位相制御機能付きRF信号発生器（R&S SMT06など）
- デジタル・マルチメータ
- 5Vおよび9V電源
- AD7903 評価用ソフトウェア（得られる振幅情報と位相情報のデジタル処理に使用）

テスト・セットアップのブロック図を図9に示します。

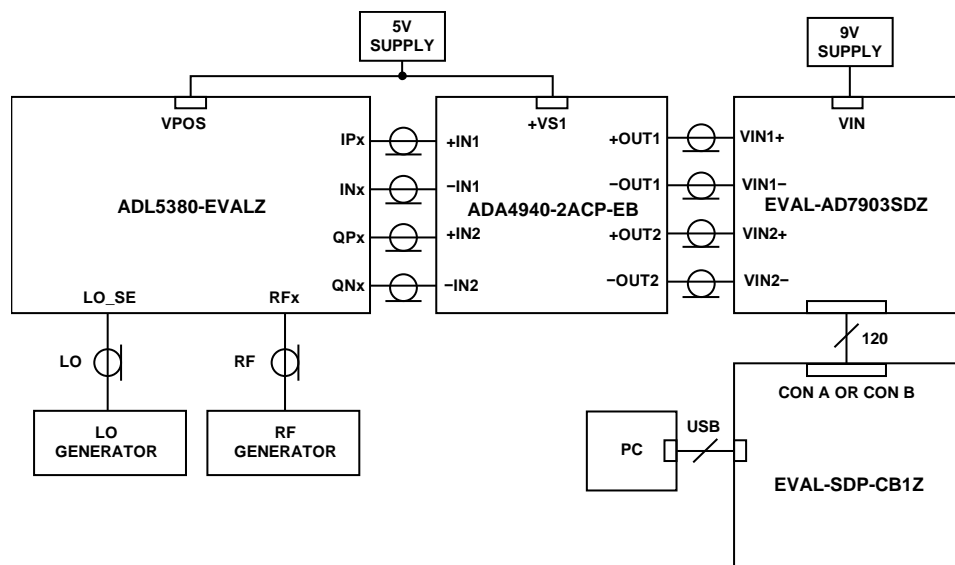


図 9. テスト・セットアップの機能図

**さらに詳しい資料**

CN-0374 Design Support Package:

[www.analog.com/CN0374-DesignSupport](http://www.analog.com/CN0374-DesignSupport)

UG-609. EVAL-AD7903SDZ Evaluation Board User Guide. Analog Devices.

UG-018. Evaluation Board for High Speed Differential Amplifiers. Analog Devices.

Analog Dialogue 39-09 : 高速プリント回路基板レイアウトの実務ガイド

ADIsimRF Design Tool.

MT-031 Tutorial : Grounding Data Converters and Solving the Mystery of "AGND" and "DGND". Analog Devices.

MT-101 Tutorial : Decoupling Techniques. Analog Devices.

Analog Dialogue 48-4 : RF-to-Bits Solution Offers Precise Phase and Magnitude Data for Material Analysis4

**データシートと評価ボード**

[ADL5380 データシート／評価ボード](#)

[ADA4940-2 データシート／評価ボード](#)

[AD7903 データシート／評価ボード](#)

**改訂履歴**

1/15—Revision 0: 初版

「Circuits from the Lab／実用回路集」はアナログ・デバイセズ社製品専用に作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab／実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確かつ信頼できるものであることを期しています。しかし、「Circuits from the Lab／実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab／実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2015 Analog Devices, Inc. All rights reserved. 商標および登録商標は各社の所有に属します。