



テスト済み回路設計集“Circuits from the Lab™”は共通の設計課題を対象とし、迅速で容易なシステム統合のために製作されました。さらに詳しい情報又は支援は <http://www.analog.com/jp/CN0364> をご覧ください。

使用したリファレンス・デバイス	
AD7173-8	A/D コンバータ、24 ビット、8/16 チャンネル、 $\Sigma \Delta$ 型、31.25 kSPS、高集積 IC、低消費電力
AD5700-1	高精度発振器内蔵の低消費電力 HART モデム
ADuM5211	デジタル・アイソレータ、デュアルチャンネル、DC/DC コンバータ内蔵 (1/1 チャンネル方向)
ADuM3151	SPI インターフェースに特化したアイソレータ、3.75kV、(信号方向 2/1 の AUX チャンネル内蔵)
ADG704	CMOS 低電圧 4 W、4 チャンネル・マルチプレクサ
ADP2441	ステップダウン DC-DC レギュレータ、36V、1A、同期型

HART 準拠の PLC/DCS 用クワッド・チャンネル電圧および電流入力

評価および設計サポート環境

回路評価ボード

CN-0364 評価用ボード (EVAL-CN0364-SDPZ)

システム・デモンストレーション・プラットフォーム (EVAL-SDP-CB1Z)

設計と統合ファイル

回路図、レイアウト・ファイル、部品表

回路の機能とその利点

図 1 に示す回路は、複数の電圧入力と HART 準拠の 4mA ~ 20mA 電流入力を必要とする、プログラマブル・ロジック・コントローラ (PLC) や分散制御システム (DCS) のアプリケーションに適した、フル機能、完全絶縁型、高柔軟性のクワッド・チャンネル・アナログ入力システムを実現します。

アナログ入力回路は、グループ絶縁された工業用アナログ入力用に設計されており、 $\pm 5V$ 、 $\pm 10V$ 、 $0V \sim +5V$ 、 $0V \sim +10V$ 、 $+4mA \sim +20mA$ 、および $0mA \sim +20mA$ の電圧と電流の入力範囲に対応することができます。

この回路は 24V 標準バス電源から給電され、絶縁された 5V システム電源電圧を発生します。

回路説明

データ変換は 24 ビット $\Sigma \Delta$ A/D コンバータ (ADC) AD7173-8 によって行われます。AD7173-8 は、8 つの完全差動チャンネルまたは 16 のシングルエンド入力チャンネルをソフトウェアで設定可能なデバイスで、内部クロスポイント・マルチプレクサにより高い柔軟性を提供します。AD7173-8 は小型 6mm x 6mm LFCSP パッケージを採用しているため、スペース

を重要視する場合に最適です。クロックと 2.5V の高精度電圧リファレンスを内蔵していることによって外付け部品が最小限に抑えられ、その結果、さらなる省スペースが図られます。4 本の設定可能な汎用出力ピン (GPIO0、GPIO1、GPIO2、GPIO3) で外部マルチプレクサを制御できるため、多重化された HART インターフェースの制御を可能とし、プロセッサやコントローラからの制御ラインを追加する必要がありません。AD7173-8 は、入力経路全体のオフセットとゲインの補正を行うための設定可能なキャリブレーション・レジスタを内蔵しています。

AD5700-1 は消費電力とフットプリントが業界最小の HART 準拠モデムで、電流入力チャンネルと併用して HART 準拠の 4mA ~ 20mA レシーバ・ソリューションを構成します。AD5700-1 は高精度の内部発振器を備えており、特に絶縁型アプリケーションでさらなる省スペースを実現します。

マルチプレクサ ADG704 は複数の電流入力チャンネルへの HART 接続を行います。

ADuM5211 は 2 つのデータ・チャンネル (Tx、Rx) の絶縁と、搭載した *isoPower*® 技術による 5V 電源の絶縁も行います。ADuM3151 SPI Isolator は、最大 17MHz のクロック・レートでのシリアル・ペリフェラル・インターフェース (SPI) の絶縁 (B グレード) を行うとともに、さらに 3 本のデータ・チャンネルを絶縁します。

36V 降圧 DC/DC レギュレータ ADP2441 は、工業用の 24V 標準電源に対応でき、広い入力電圧範囲で動作します。ADP2441 は入力電圧を 5V に降圧し、コントローラ側の全ての回路に電力を供給します。この回路は 24V 電源端子の標準的な外部保護も行います。

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

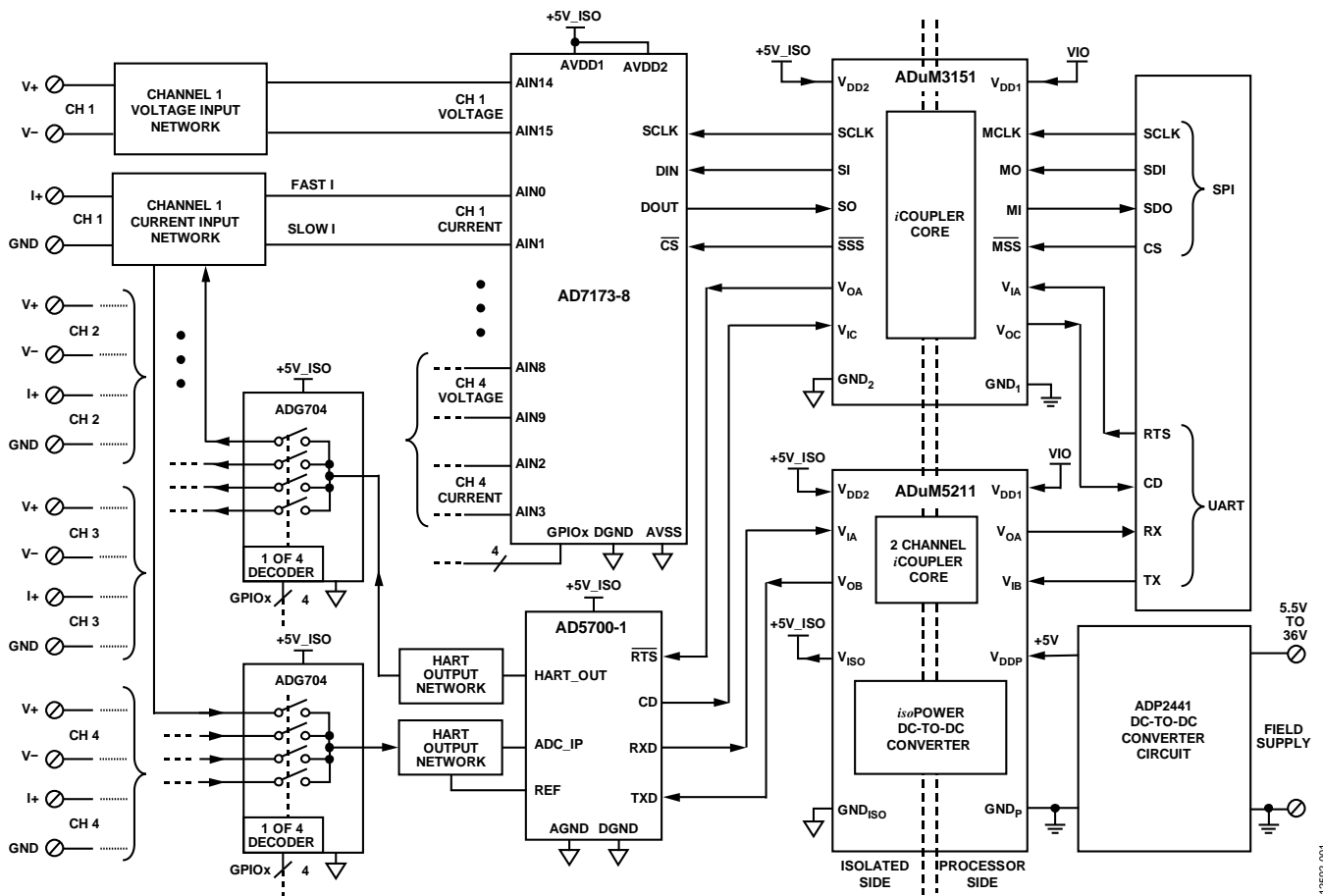


図 1. PLC/DCS 用クワッド・チャンネル電圧および電流入力のフロントエンド
(簡略回路図：全接続の一部およびデカップリングは省略されています)

電圧入力回路

チャンネル 1 の電圧入力ネットワークを図 2 に示します。

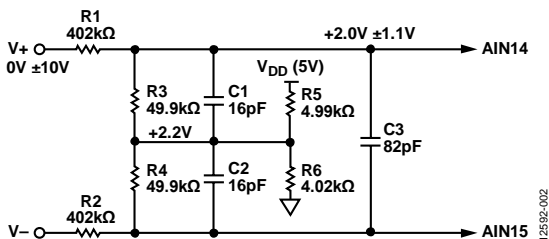


図 2. 電圧入力の等価回路 (簡略図)

この回路は差動入力を備え、同相電圧が最大±5V で最大±10V の入力範囲に対応します。入力インピーダンスは約 900kΩ で、高抵抗値の R1 と R2 は高電圧のトランジェントが生じたときに入力の保護も行います。

抵抗 R1、R2、R3、および R4 は差動抵抗分圧器を形成します。これらの抵抗のマッチングが回路の DC 精度にとって非常に重要になります。初期誤差を除去するため、シングルポイント・キャリブレーションを行うことを推奨します。マルチポイント・キャリブレーションを使って温度ドリフトの影響をキャンセルすることができます。ボードはデフォルトとして、R1、R2、R3、および R4 に許容誤差 0.1%、温度ドリフト 25ppm/°C の抵抗を実装しています。

抵抗 R5 と R6 によって ADC の同相電圧を設定します。AD7173-8 の許容入力電圧範囲は 0V ~ 3.9V です。+2.2V のバイアス電圧と入力分圧器の抵抗により、±10V の入力信号をレベル・シフトして減衰し、ADC 入力で +2V の同相電圧を中心とした ±1.1V の信号にします。

入力同相ノイズの除去は R1||R3/C1 および R2||R4/C2 によって行われ、周波数は約 200kHz です。差動ノイズの除去は R1||R3、R2||R4、および C3 によって行われ、周波数は約 20kHz です。

4 つの電圧入力チャンネルのパラメータを表 1 に示します。

表 1. 電圧入力回路のパラメータ（ワーストケースの計算による最大値）

Parameter	Value	Unit	Test Conditions/ Comments
Input Impedance	903	k Ω	
Divider Ratio	0.11		Resistor divider of 402 k Ω and 49.9 k Ω
Initial Error from Resistors	0.18	%FSR max	25°C, uncalibrated; assumed 0.1% resistors
Error from Input Leakage	± 0.01	%FSR	± 10 V range; AD7173-8, ± 2 nA typical leakage
Error from Resistor Drift	18	ppm/ $^{\circ}$ C max	Assumed 10 ppm/ $^{\circ}$ C resistors
	9	ppm/ $^{\circ}$ C max	Assumed 5 ppm/ $^{\circ}$ C resistors
Error from Reference Drift	10	ppm/ $^{\circ}$ C max	Internal reference
Common Mode	± 5	V	
Data Rate	31.25	kSPS	1 input enabled (14.7 bit noise-free code resolution for ± 10 V)
	1.55	kSPS	4 channels, each fully settled, sinc5+1 filter (14.7 bit noise-free code resolution for ± 10 V)
	6.25	SPS	4 channels, each fully settled, 50 Hz/60 Hz reject (18.8 bit noise-free code resolution for ± 10 V)
Input Filter	20	kHz	Differential
	200	kHz	Common mode

電流入力回路

チャンネル 1 の電流入力ネットワークを図 3 に示します。

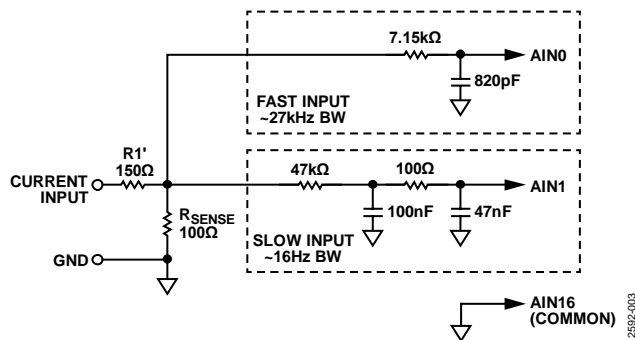


図 3. 電流入力の等価回路（簡略図）

この回路は 4 つの電流入力チャンネルを備え、0mA~24mA の最大入力範囲に対応します。回路の入力インピーダンスは 250 Ω で、入力はグラウンドを基準にしています。100 Ω の高精度電流検出抵抗を使って、24mA の入力 で 2.4V を生成します。この電

圧は AD7173-8 (2.5V の内部リファレンスを使用) の 2.5V フルスケール範囲内です。ボードはデフォルトとして、許容誤差 0.1%、温度ドリフト 10ppm/ $^{\circ}$ C の R_{SENSE} 抵抗を実装しています。

ADC 入力を分離するための 2 つの入力経路があります。高速入力経路は HART を使用しないチャンネル用で、低速入力経路は HART を使用するチャンネル用です。

高速入力経路では Σ - Δ ADC の全入力帯域幅までの信号を入力できます。内部 sinc フィルタを使って、1.2kHz~2.2kHz の HART 周波数を除去することもできます。ただし、sinc フィルタを使用するには関連するチャンネルを 400SPS のデータレート (sinc3 フィルタ) で動作させる必要があり、これにより 4 つ全てのチャンネルを変換するのに必要な時間が増加します。

低速入力は 16Hz の 2 極フィルタを備えており、これにより 1.2kHz~2.2kHz の HART デジタル信号周波数を除去します。この入力を使用すると、 Σ - Δ ADC は高速データレートでの動作を維持することができ、HART デジタル信号周波数の除去も行います。4 つ全てのチャンネルを変換するのに必要な時間が減少することはありません。HART がイネーブルされていないチャンネルもある場合、ADC を高速データレートで動作させることは特に有用です。

電流入力回路のパラメータを表 2 に示します。

表 2. 電流入力回路のパラメータ（ワーストケースの計算による最大値）

Parameter	Value	Unit	Test Conditions/ Comments
Input Impedance	250	Ω	Grounded
Error from Resistor	N/A ¹	%FSR max	Per R_{SENSE} resistor specifications
Error from Resistor Drift	N/A ¹	ppm/ $^{\circ}$ C max	Per R_{SENSE} resistor specifications
Error from Reference Drift	10	ppm/ $^{\circ}$ C max	Internal reference
Data Rate	31.25	kSPS	1 input enabled (14.8 bit noise-free code resolution for 0 mA to 20 mA)
	1.55	kSPS	4 channels, each fully settled, sinc5+1 filter (14.8 bit p-p resolution for 0 mA to 20 mA)
	6.25	SPS	4 channels, each fully settled, 50 Hz/60 Hz reject (18.1 bit p-p resolution for 0 mA to 20 mA)
Input Filter	27	kHz	Fast input
	16	Hz	Slow input providing HART filtering

¹ N/A は適用なしを表します。

HART 入出力回路

HART 入出力回路を図 4 に示します。

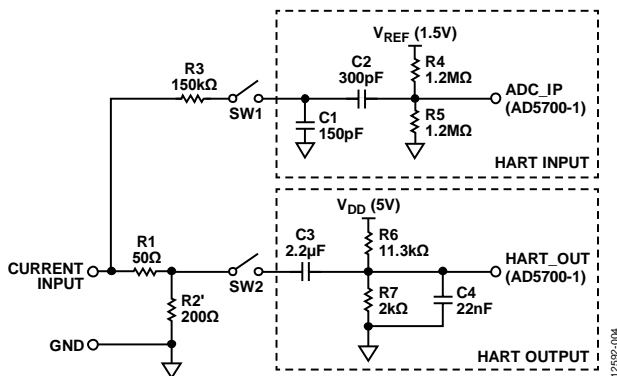


図 4. HART 入出力回路 (簡略図)

HART 機能は 4 つの電流入力チャンネル間で多重化されています。HART 入出力ネットワークは、2 個のマルチプレクサ ADG704 (図 4 の SW1 と SW2) を使って 4 チャンネル間で共有されます。

HART 入力回路は、R3、C1、C2、R4、および R5 で形成される HART バンドパス・フィルタからなります。このフィルタは AD5700-1 のデータシートに記載されています。各チャンネルでは、スイッチ (SW1) を使って HART 入力回路をアクティブな HART チャンネルに切り替えます。各チャンネルには 150kΩ 抵抗 (R3) があり、この抵抗は HART バンドパス・フィルタの一部であるだけでなく、スイッチ (SW1) のさらなる保護を行います。HART 入力を電流入力端子に直接接続することにより、AD5700-1 の ADC_IP ピンに正しい電圧レベルが入力されるようになります。

各チャンネルでは、スイッチ (SW2) を使って HART 出力回路をアクティブな HART チャンネルに切り替えます。コンデンサ C3 で HART 信号を結合します。R1、C3、R6、および R7 の組み合わせは慎重に選択し、25 Hz の 4mA~20mA 入力信号 (HART 対応デバイスの最大許容スルーレートを示す) の間、AD5700-1 の HART_OUT ピンの電圧が GND を下回らないようにしました。

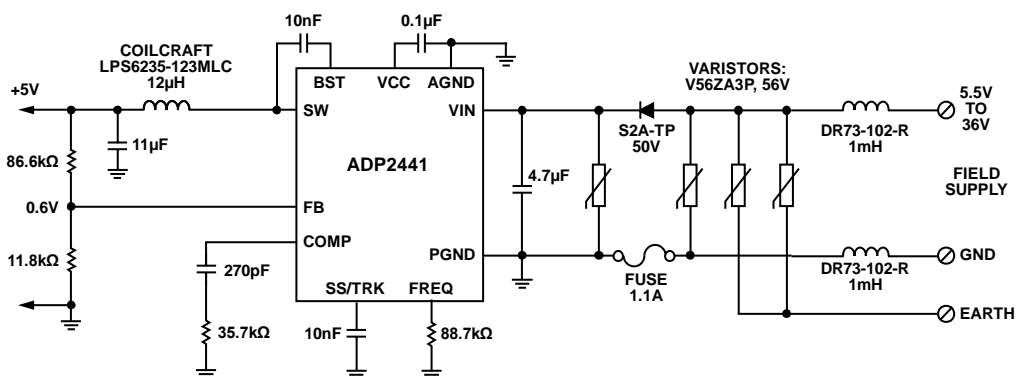


図 5. 電源回路 (簡略回路図: 全接続の一部は省略されています)

電源回路

図 5 に示すように、評価用ボードは 5.5V~36V の DC 電源から給電され、内蔵のスイッチング・レギュレータを使ってシステムに 5V 電源を供給します。テスト・セットアップでは、この 5V は EVAL-SDP-CB1Z システム・デモンストレーション・プラットフォーム (SDP) ボードにも供給されます。EVAL-SDP-CB1Z SDP ボードは VIO 電圧用の安定化された 3.3V を供給します。

ADP2441 のスイッチング周波数が高いので、小さなインダクタを使った場合でも出力電圧リップルを最小限に抑えることができます。インダクタのサイズを選択するには、効率と過渡応答の間のトレードオフを検討する必要があります。インダクタを小さくするとインダクタ電流リップルが大きくなり、優れた過渡応答が得られますが効率が低下します。ADP2441 のスイッチング周波数が高いため、コア損失が小さく電磁干渉 (EMI) が少ないという理由から、シールド型フェライト・コア・インダクタを使用することを推奨します。

図 5 の回路では、88.7kΩ の外付け抵抗によるスイッチング周波数は約 1MHz です。値が 12μH のインダクタ (Coilcraft の LPS6235-123MLC) は、ADP2441 のデータシートの表 8 から選択したものです。

回路はネジ端子を使って 5.5V~36V のフィールド電源に接続します。EARTH 端子は外部アースに接続するか、または外部アース接続を行わない場合には GND 端子に接続することができます。

パワー・インダクタ (DR73-102-R)、バリスタ (V56ZA3P、56V)、パワー・ダイオード (S2A-TP、50V)、および 1.1A のヒューズにより、高電圧トランジェントに対する入力保護を強化します。

ノイズ・テスト

各チャンネルの入力端子を短絡してシステム・ノイズを評価すると、電圧入力チャンネルではゼロ差動電圧に、電流入力チャンネルでは接地入力になります。入力を短絡してデータを収集し、サンプルの設定数からコードの広がりやノイズフリー・コード分解能を計算します。

このノイズ・テストは **CN-0364 評価用ソフトウェア** を使って行うことができます。各チャンネルのコードの広がりやノイズフリー・コード分解能が得られ、そのデータがヒストグラムに表示されます。チャンネル 1 の電圧入力から収集したサンプル・データによるヒストグラムを図 6 に示します。

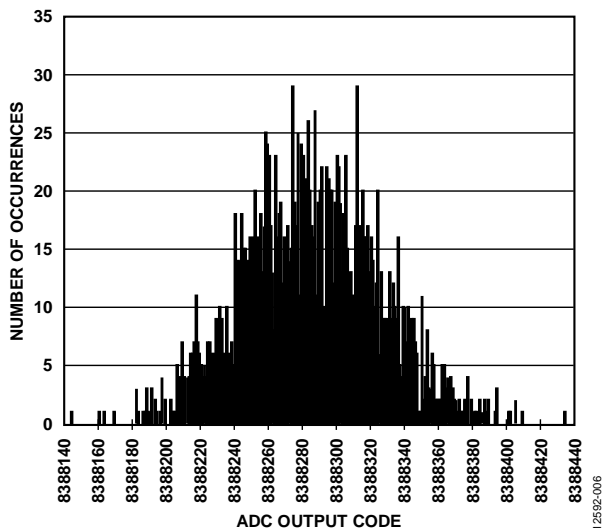


図 6. チャンネル 1 の電圧入力、入力を短絡してリファレンス電圧にバイアス、31.25kSPS、Sinc5+1 フィルタ、2000 サンプル (15.8 ビットのノイズフリー・コード分解能)

HART テスト

HART 機能は HART 物理層テスト仕様 (HCF-TEST-2) に従ってテストしました。この回路は HART 物理層の要件を満たしています。HART 仕様の詳細は HART 通信協会から直接入手することができます。

1.2kHz と 2.2kHz の HART 信号に対する ADC 入力での除去を測定しました。その結果を表 3 に示します。

表 3. 1.2kHz と 2.2kHz の HART 周波数の除去

Operating Mode	Frequency (kHz)	Rejection (dB)
Slow Input Path, 31 kSPS Sinc5+1 Filter	1.2	60.5
	2.2	66.5
Fast Input Path, 400 SPS Sinc3 Filter	1.2	≥74.4
	2.2	66.6

回路図、部品表、レイアウトを完備した **EVAL-CN0364-SDPZ** ボードの設計サポート・パッケージは www.analog.com/CN0364-DesignSupport からダウンロードすることができます。

バリエーション回路

高いチャンネル・データレートが必要な場合には、**AD7175-2** ADC を使用することができます。AD7175-2 は、最大 50kSPS のチャンネル・スイッチング・レートで最大 250kSPS のデータレートに対応し、250kSPS のデータレートで 17.2 ビットのノイズフリー分解能を実現できます。データレートが高いこと以外は、AD7175-2 の機能は **AD7173-8** の機能と同様です。

150mW より大きな絶縁電源を必要とするアプリケーションでは、**ADuM540x** や **ADuM347x** を使用することができます。ADuM540x は isoPower 技術を使って最大 500mW の絶縁電源を供給します。ADuM347x は外付けのディスクリット・トランスを駆動し、最大 70% の効率で最大 2W を供給します。

回路の評価とテスト

図 1 に示す回路は、EVAL-CN0364-SDPZ 評価ボードと EVAL-SDP-CB1Z SDP コントローラ・ボードを使用します。

EVAL-CN0364-SDPZ 評価ボードは、外部のコントローラ・ボードを組み込むための PMOD 互換ヘッダを備えています。

CN-0364 評価用ソフトウェアは SDP ボードと情報をやり取りし、EVAL-CN0364-SDPZ 評価ボードからのデータの設定と取得を行います。

必要な装置

以下の装置が必要です。

- USB ポート付き PC および Windows® Vista (32 ビット) または Windows 7 (32 ビット)
- EVAL-CN0364-SDPZ 回路評価ボード
- EVAL-SDP-CB1Z SDP コントローラ・ボード
- CN-0364 評価用ソフトウェア
- 高精度な電圧源と電流源
- 電源：5.5V～36VDC (500mA)

評価開始にあたって

ftp://ftp.analog.com/pub/cftl/CN0364/ からダウンロードして入手可能な CN-0364 評価用ソフトウェアをインストールします。画面上の指示に従い、ソフトウェアをインストールして実行します。詳細については **CN-0364 ソフトウェア・ユーザー・ガイド** を参照してください。

機能ブロック図

テスト・セットアップの機能ブロック図を図 7 に示します。

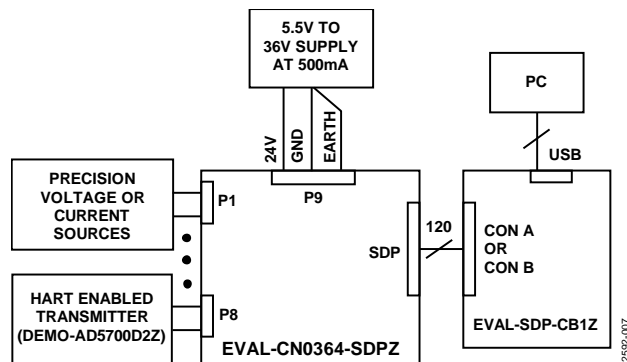


図 7. テスト・セットアップの機能ブロック図

セットアップ

EVAL-CN0364-SDPZ 評価ボードを EVAL-SDP-CB1Z SDP ボードに、両方のボード上の 120 ピン接続用コネクタを介して接続します。CN-0364 評価用ソフトウェアと SDP ボードにより、PC を使ってデータを解析することができます。

CN-0267 回路 (HART インターフェースを備えたフル機能の 4 mA~20mA ループ電源フィールド計測器) を接続して、HART 物理層機能を容易にテストすることができます。CN-0267 のハードウェアは CN-0364 評価用ソフトウェアで利用可能な HART コマンドに対応します。

外部コントローラを使用し、SPI 通信や UART 通信の PMOD ヘッドを使って評価用ボードに対して情報のやり取りや給電をすることもできます。

高精度の電圧源や電流源をアナログ・フロントエンドへの入力として使ってシステム性能を評価することができます。

EVAL-CN0364-SDPZ 評価ボードの写真を図 8 に示します。



図 8. EVAL-CN0364-SDPZ 評価ボードの写真

さらに詳しい資料

[CN-0364 Design Support Package.](#)

[SDP-B User Guide.](#)

[CN-0267 Circuit Note](#) : インターフェースを備えたフル機能の 4 mA~20 mA ループ電源フィールド計測器

[CN-0270 Circuit Note](#) : 完全な 4mA~20mA HART ソリューション

[CN-0278 Circuit Note](#) : *Complete 4 mA to 20 mA HART Solution with Additional Voltage Output Capability, Analog Devices.*

[CN-0321 Circuit Note](#) : *Fully Isolated, Single Channel Voltage and 4 mA to 20 mA Output with HART Connectivity, Analog Devices.*

[CN-0328 Circuit Note](#) : *Completely Isolated 4-Channel Multiplexed HART Analog Output Circuit, Analog Devices.*

[Application Note AN-0971](#) : isoPower デバイスでの EMI 放射制御についての推奨事項

HART® Communication Foundation

データシートと評価ボード

[AD7173-8 データシート](#)

[AD5700-1 データシート](#)

[ADuM3151 データシート](#)

[ADuM5211 データシート](#)

[ADG704 データシート](#)

[ADP2441 データシート](#)

改訂履歴

12/14—Revision 0: 初版

「Circuits from the Lab/実用回路集」はアナログ・デバイゼス社製品専用で作られており、アナログ・デバイゼス社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab/実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイゼス社の提供する情報は正確かつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイゼス社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイゼス社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2016 Analog Devices, Inc. All rights reserved. 商標および登録商標は各社の所有に属します。