

**Circuits
from the Lab™**
Reference Circuits
実用回路集

Circuits from the Lab™ 実用回路は今日のアナログ・ミックスド・シグナル、RF 回路の設計上の課題の解決に役立つ迅速で容易なシステム統合を行うために作製、テストされました。詳しい情報と支援は www.analog.com/jp/CN0301 をご覧ください。

接続/参考にしたデバイス

AD698	LVDT (差動トランス) シグナル・コンディショナ、ユニバーサル
AD8615	オペアンプ、シングル、高精度、20MHz 帯域幅、CMOS、入/出力レール to レール
AD7992	12 ビット A/D コンバータ、10 ピン MSOP パッケージ、I ² C コンパチブル・インターフェース付き、2 チャンネル

ユニバーサル LVDT シグナル・コンディショニング回路

評価および設計サポート

回路評価ボード

CN-0301 回路評価ボード (EVAL-CN0301-SDPZ)

システム・デモンストレーション・プラットフォーム (EVAL-SDP-CB1Z)

設計と統合ファイル

回路図、レイアウト・ファイル、部品表

回路の機能とその利点

図 1 に示す回路は、無調整のリニア可変差動トランス (LVDT) シグナル・コンディショニング回路です。この回路は直線的な変位 (位置) を高精度に測定することができます。

LVDT は、磁気コアが摩擦なしに動くことが可能であり、チューブ内部に接触することがないので、信頼性の高いセンサーです。このため、LVDT は、飛行制御帰還システム、サーボ機構の位置帰還、工作機械の自動計測など、長期的な信頼性が重要な多くの工業分野

や科学分野の電気機械的なアプリケーションに適しています。

この回路は、サイン波発振器とパワー・アンプを内蔵して LVDT の 1 次側を駆動する励起信号を発生する AD698 LVDT シグナル・コンディショナを採用しています。また、AD698 は 2 次側出力を DC 電圧に変換します。AD8615 レール to レール・アンプは AD698 の出力をバッファし、低消費電力の 12 ビット逐次比較 A/D コンバータ (ADC) を駆動します。このシステムは 82dB のダイナミック・レンジと 250Hz のシステム帯域幅を有しているため、高精度の工業用位置測定アプリケーションに最適です。

システムのシグナル・コンディショニング回路は消費電流が±15V 電源から 15mA、+5V 電源から 3mA とわずかです。

この回路ノートでは、ノイズ解析や部品選択に関する検討を含め、選択された帯域幅に対して図 1 の回路を最適化するのに用いる LVDT の基本動作原理およびデザイン・ステップを解説します。

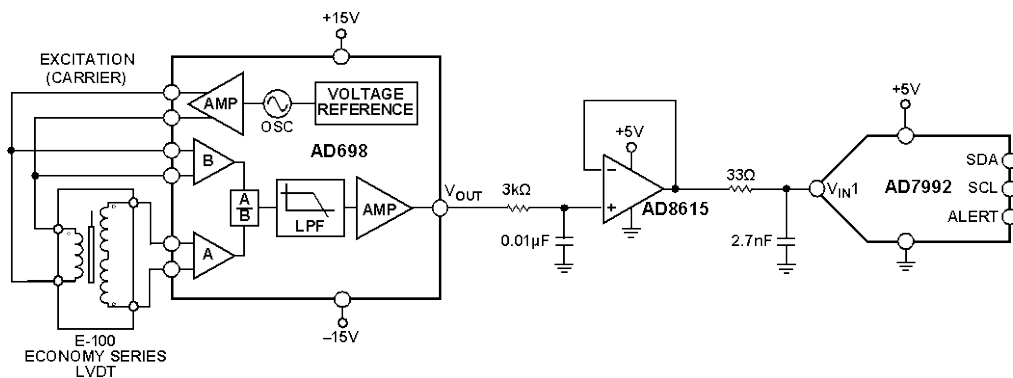


図 1. ユニバーサル LVDT シグナル・コンディショニング回路 (簡略回路図: 全ての接続およびデカップリングは示されていません。)

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本誌記載の商標および登録商標は、それぞれの所有者の財産です。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2015 Analog Devices, Inc. All rights reserved.

Rev. A

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー
電話 06 (6350) 6868

回路説明

動作原理

LVDTは絶対変位トランスジューサで、機械的な基準（つまりゼロ）からの直線的な変位（位置）を、位相情報（方向）と振幅情報（距離）を含む比例電気信号に変換します。LVDTの動作では可動部品（プローブ、つまりコア・ロッドのアセンブリ）とトランスの間に電気的接触を必要としません。その代り、電磁結合に依存します。この理由と電子回路を内蔵せずに動作するという理由で、LVDTは、軍用や航空宇宙用のアプリケーションなど、過酷な環境で長寿命と高信頼性が要求されるアプリケーションにおいて幅広く用いられています。

この回路では、Measurement Specialties™の E-100 エコノミー・シリーズ LVDT センサーを AD698 とともに使用しました。全温度範囲で直線性が $\pm 0.5\%$ の E シリーズは、適度な動作温度環境にある大部分のアプリケーションに適しています。

AD698 はフル機能の LVDT シグナル・コンディショニング・サブシステムです。このデバイスは、LVDT のトランスジューサの機械的な位置を高精度で再現性の高いユニポーラ DC 電圧に変換します。全ての回路機能がチップ上に含まれています。周波数とゲインを設定するために若干の外付け受動部品を加えることで、AD698 は生の LVDT の 2 次側出力をスケールされた DC 信号に変換します。

AD698 は、LVDT の 1 次側を駆動するための低歪みサイン波発振器を内蔵しています。サイン波の周波数は 1 個のコンデンサによって決まり、2V rms \sim 24V rms の振幅で 20Hz \sim 20kHz の範囲が可能です。

LVDT の 2 次側出力は AD698 を直接駆動する 2 つのサイン波から成ります。AD698 は、振幅変調された入力（2 次側）A と固定入力リファレンス（1 次側、2 次側の和、または固定入力）B を同期して復調することにより、LVDT をデコードします。初期のソリューションに共通の問題は、LVDT 駆動用発振器の振幅にドリフトが生じると、それに比例して出力にゲイン誤差が生じていたことです。AD698 はドリフトの影響を相殺するため、入力励起に対する LVDT 出力の比を計算することにより、これらの誤差を除去します。このデバイスは、回路の伝達関数が異なることと、LVDT の 2 次側の和（A+B）をストローク長に対して一定の値にする必要がないことが、AD598 LVDT シグナル・コンディショナと異なります。

AD698 のブロック図を図 2 に示します。入力は 2 つの独立した同期復調チャンネルから成ります。B チャンネルは LVDT の駆動励起信号をモニタします。全波整流出力は計算回路に送られる前に C2 によってフィルタされます。チャンネル A は、コンパレータのピンが外部で利用可能な以外はチャンネル B と同一です。LVDT がヌル（中心）位置のときに A チャンネルが 0V 出力に達する可能性があるため、A チャンネルの復調器は通常、1 次側電圧（B チャンネル）によってトリガされます。さらに、LVDT の 1 次側から 2 次側への位相シフトを補償するために、A チャンネルに位相リードや位相ラグを付加する位相補償回路が必要な場合があります。ハーフ・ブリッジ回路では位相シフトは重要ではなく、A チャンネルの電圧は復調器をトリガするのに十分大きな大きさです。

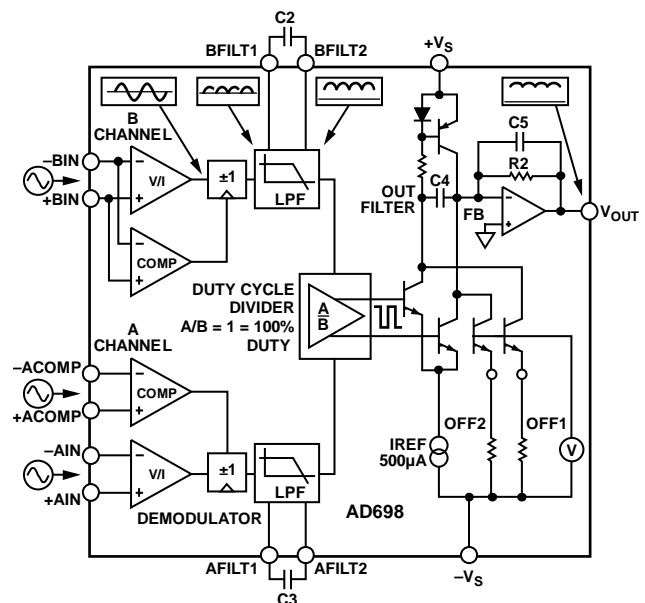


図 2. AD698 のブロック図

両方のチャンネルが復調されてフィルタされると、デューティ・サイクル乗算器で実装した分周回路を使って比率 A/B が計算されます。この分周器の出力がデューティ・サイクルになります。A/B が 1 に等しい場合、デューティ・サイクルは 100% に等しくなります。（この信号はパルス幅変調出力が必要なときにはそのまま使用できます。）このデューティ・サイクル信号は、デューティ・サイクルに比例させてリファレンス電流を変調してフィルタする回路を駆動します。出力アンプは 500 μ A のリファレンス電流をスケールして電圧に変換します。出力伝達関数は次のとおりです。

$$V_{OUT} = I_{REF} \times \frac{A}{B} \times R2$$

ここで、 $I_{REF} = 500 \mu\text{A}$ です。

部品の選択

AD698 のデータシートに記載されている両電源動作 ($\pm 15V$) の設計手順では、励起周波数を 2.5kHz に、システム帯域幅を 250Hz に、出力電圧を 0V~5V に設定しています。

通常、AD698 の内部発振器は出力に混入する少量のリップルを生じます。パッシブ・ローパス・フィルタを使って、このリップルを必要なレベルまで低減します。

システムの帯域幅を設定するためにコンデンサの値を選択する場合、トレードオフが必要になります。小さな値のコンデンサを選択するとシステムの帯域幅は大きくなりますが、出力電圧リップルは増加します。このリップルは出力電圧の設定に使用される帰還抵抗両端のシャント容量を大きくすることによって低減することができます。ただし、このことは位相ラグも大きくすることにもなります。

AD8615 オペアンプが AD698 の出力をバッファすることにより、AD7992 ADC を低インピーダンス・ソースで駆動させることができます (信号源インピーダンスが大きいと ADC の AC 性能に大きく影響します)。

AD698 の出力と AD8615 の入力間のローパス・フィルタは次の 2 つの目的を果たします。

- AD8615 への入力電流を制限すること
- 出力電圧リップルをフィルタすること

AD8615 には内部保護回路があるため、電源を超える電圧を入力に印加することが可能です。AD698 の出力電圧は $\pm 15V$ の電源で $\pm 11V$ の振幅が可能のため、このことは重要です。入力電流が 5mA 未満に制限されている限り、入力に高い電圧を印加することができます。これは主に、AD8615 の入力バイアス電流がきわめて小さく (1pA)、大きな抵抗を使用することができるからです。このような抵抗を使用すると熱ノイズが加わり、アンプの総合出力電圧ノイズに影響を与えます。

AD8615 は、入力過電圧保護機能があることと、入力と出力の両方でレール to レールの振幅が可能なことから、AD7992 12 ビット SAR ADC の入力のバッファと駆動に最適なアンプです。

ノイズの解析

選択した全てのシグナル・コンディショニング部品を使って、信号の変換に必要な分解能の大きさを決める必要があります。多くのノイズ解析のように、主要な要因のみを特定する必要があります。ノイズ源は rss (2乗和の平方根) で合算されるので、他のノイズより少なくとも 3 倍~4 倍大きな単一のノイズ源が支配的になります。

LVDI シグナル・コンディショニング回路の場合、支配的な出力ノイズ源は AD698 の出力リップルです。その他のノイズ源 (抵抗ノイズ、AD8615 の入力電圧ノイズと出力電圧ノイズ) は比較的かなり小さい値です。

AD698 の出力電圧リップルは図 3 に示すように、0.39 μF のコンデンサ値を使用し、帰還抵抗両端に 10nF のシャント・コンデンサを接続すると 0.4mV rms になります。これらの部品および関連するピン接続は図 1 の簡略回路図には示されていません。詳細については AD698 のデータシートを参照してください。

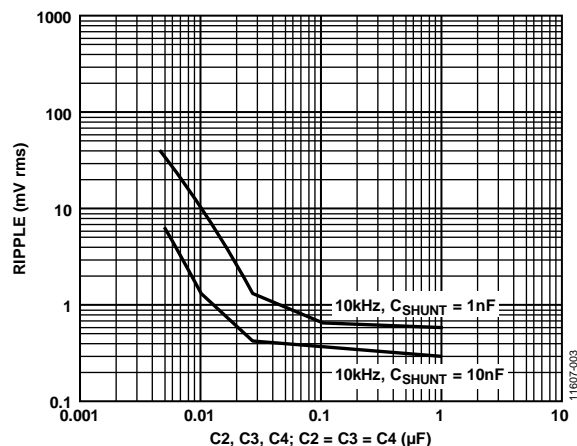


図 3. フィルタ容量 対 出力電圧リップル

フルスケール出力をシステムの総合 rms ノイズで割ることにより、分解可能な rms カウントの最大数を計算することができます。

$$\text{総合 rms カウント} = 5 \text{ V} / 0.4 \text{ mV} = 12,500$$

実効分解能は総合 rms カウントの底が 2 の対数をとることによって得られます。

$$\text{実効分解能} = \log_2(12,500) = 13.6 \text{ ビット}$$

ノイズフリー・コード分解能は、実効分解能から 2.7 ビットを差し引くことによって得られます。

$$\text{ノイズフリー・コード分解能}$$

$$= \text{実効分解能} - 2.7 \text{ ビット}$$

$$= 13.6 \text{ ビット} - 2.7 \text{ ビット}$$

$$= 10.9 \text{ ビット}$$

システムの総合出力ダイナミック・レンジは、フルスケール出力信号 (5V) を総合出力 rms ノイズ (0.4mV rms) で割り、デシベルに変換することによって計算することが可能で、その値は約 82dB になります。

$$\text{ダイナミック・レンジ} = 20 \log(5 \text{ V} / 0.4 \text{ mV}) = 82 \text{ dB}$$

AD7992 は分解能が 12 ビットで、3.4MHz のシリアル・クロックを用いたときの 1 チャネルあたりのサンプリング・レートが 188kSPS なので、このアプリケーションに適しています。

位相ラグ/リードの補償

AD698は、1次側に供給されるリファレンス発振器の信号とリターン信号を乗算することによる復調機能を用いて出力信号を生成します。少量の位相シフトで、出力にアンダーシュートとして現れる大きな直線性誤差を生じる可能性があります。

位相リード回路はE-100シリーズLVDTの1次側から2次側への -3° の位相シフトを補償します。2つの異なる位相補償回路を図4に示します。

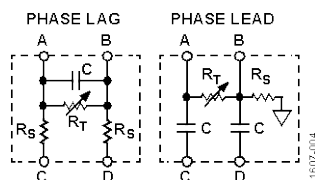


図4. 位相ラグ/リード補償回路

適切な回路網を構成するため部品の値を選択する際には、励起信号がAD698の \pm ACOMP入力に達する前に励起信号の振幅を低減する抵抗分割器を R_S と R_T で効果的に構成するように考慮することが重要です。これは R_T を R_S よりかなり大きくする必要があることを意味します。また、位相ラグ/リード補償回路は励起出力に負荷として加わるため、大きな抵抗値を推奨します。最終的な目標は、AD698のACOMP入力において振幅低下の小さい、望みの位相ラグ/リードを実現することです。

位相ラグ/リードの大きさは、次式を使って計算することができます。

$$\text{Phase Lag} = \tan^{-1}(\text{Hz} \times R \times C)$$

$$\text{Phase Lead} = \tan^{-1}\left(\frac{1}{\text{Hz} \times R \times C}\right)$$

ここで、

$$R = \frac{1}{R_S} + \frac{1}{R_S + R_T}$$

Hz = 励起周波数

テスト結果

Measurement SpecialtiesのE-100エコノミー・シリーズLVDTをJ3に接続し、EVAL-CN0301-SDPZ評価ボードのJ6に生じるAD698の出力をデジタル・オシロスコープでモニタしたところ、実際の出力リップルは図5に示すように6.6mV p-pでした。

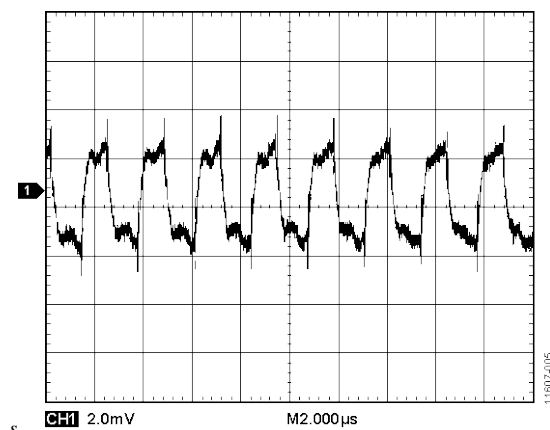


図5. ローパス・フィルタ前の出力電圧リップル

AD698の出力とAD8615の入力との間のローパス・フィルタ($3\text{k}\Omega$, $0.01\mu\text{F}$)は、 -3dB 帯域幅が 5.3kHz でリップルを 2mV p-p まで低減します。

AD698の出力段とAD8615の入力段の間にローパス・フィルタを実装したときのデータは、図6に示すように、EVAL-CN0301-SDPZ評価ボードから収集されました。

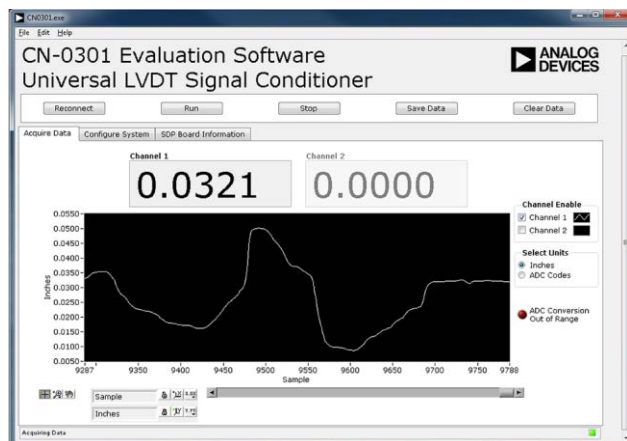


図6. CN-0301 評価用ソフトウェアの画面の写真

AD698から生じるリップルは 2mV p-p まで減衰され、システムは11ビットのノイズフリー・コード分解能を実現することができました。

この回路ノートに関する完全な設計サポート・パッケージは<http://www.analog.com/CN0301-DesignSupport>で入手できます。

飛行制御面位置帰還のアプリケーション

無人自律走行車(UAV)や無人飛行機は、米国の国家安全保障における役割が増大し続けています。これらの高度な技術、複雑な航空プラットフォームは何マイルも離れたクルーによって制御され、マルチミッションが可能です。これらには航空偵察、戦闘用武器のプラットフォーム、戦場の指令や管理の監視、無人空中給油ステーションなどの役割があります。

UAV に用いられている複雑なシステムは、高精度な制御と帰還を行うために無数の電子センサーを使用しています。UAV の高度（ピッチ（左右回転）、ロール（前後回転）、ヨー（上下回転））を制御するため、アクチュエータを使って飛行制御面に力を与えます。これらのアクチュエータの位置を高精度に測定することは、適切な飛行経路を維持するのに非常に重要です。

アクチュエータの位置の測定に使われるセンサーは、高精度、高信頼性、軽量という3つの不可欠な条件を満たす必要があります。これら3つの特性は全て Measurement Specialties によって設計された LVDT に備わっています。

複数の LVDT の同期動作

複数のゲージ測定などの多くのアプリケーションでは、多数の LVDT がごく近接して使用されています。これらの LVDT が同じようなキャリア周波数で動作すると、浮遊磁気結合によってビートが生じる可能性があります。このビートはこのような条件で行われる測定の精度に影響を与える恐れがあります。このような状況にならないようにするため、全ての LVDT を同期動作させます。

EVAL-CN0301-SDPZ 評価ボードは、ジャンパ JP1、JP2、JP4 に短絡ジャンパを実装し、JP3 を未実装のままにすることで、2 個の LVDT の間に 1 個のマスタ発振器が接続された構成にすることができます。それぞれの LVDT の 1 次側は専用のパワー・アンプで駆動されるため、熱負荷は AD698 デバイスの間で分担されます。

バリエーション回路

選択された部品は AD698 からの最大 5V のユニポーラ出力に対して最適化されたものですが、他の組み合わせに置き換えることも可能です。

その他の適した単電源アンプは [AD8565](#) と [AD8601](#) です。これらのアンプは入力過電圧保護機能を備え、入力と出力の両方でレール to レールの振幅が可能のため、AD8615 の置換えに適しています。両電源動作が必要な場合、[ADA4638-1](#) や [ADA4627-1](#) を推奨します。

AD698 が $\pm 10V$ のバイポーラ信号を出力する場合には、[AD7321](#) を推奨します。AD7321 は、最大 $\pm 10V$ の真のバイポーラ・アナログ入力信号を受け入れることが可能な、2 チャンネル、バイポーラ入力、12 ビット ADC です。

回路の評価とテスト

この回路は、EVAL-CN0301-SDPZ 回路ボードと EVAL-SDP-CB1Z SDP-B システム・デモンストレーション・プラットフォーム・コントローラ・ボードを使用します。2 枚のボードは 120 ピン・コネクタを備えているので、短時間で組み立てて回路の性能を評価することができます。EVAL-CN0301-SDPZ は評価対象の回路を備えており、EVAL-SDP-CB1Z (SDP-B) は CN-0301 評価用ソフトウェアとともに使用し、EVAL-CN0301-SDPZ からデータをキャプチャします。

必要な装置

以下の装置が必要です。

- USB ポート付き Windows® XP (32 ビット)、Windows Vista®, または Windows 7 搭載 PC
- EVAL-CN0301-SDPZ 回路ボード
- EVAL-SDP-CB1Z SDP-B コントローラ・ボード
- CN-0301 評価用ソフトウェア
- [EVAL-CFTL-6V-PWRZ](#) DC 電源または等価な 6V/1A ベンチ電源
- Measurement Specialties の E-100 エコノミー・シリーズ LVDT (EVAL-CFTL-LVDT)

評価開始にあたって

CN-0301 評価用ソフトウェアの CD を PC の CD ドライブにセットして、評価用ソフトウェアをロードします。マイコンピュータから評価用ソフトウェア CD を挿入したドライブを探します。

機能ブロック図

回路ブロック図については図 1 を、全体回路図についてはファイル [EVAL-CN0301-SDPZ-PADSSchematic.pdf](#) をご覧ください。この PDF ファイルは CN-0301 Design Support Package に含まれています。

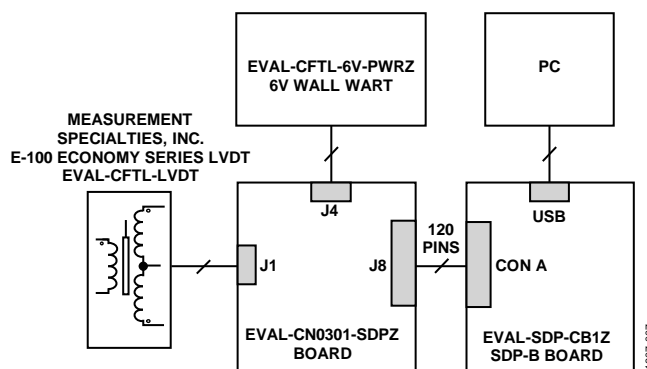


図 7. テスト・セットアップのブロック図

セットアップ

EVAL-CN0301-SDPZ の 120 ピン・コネクタを EVAL-SDP-CB1Z (SDP-B) の CON A コネクタに接続します。120 ピン・コネクタの端部にある穴を利用して、ナイロン製の固定用部品を使って 2 枚のボードをしっかりと固定します。電源をオフにして、6V 電源をボードの +6V ピンと GND ピンに接続します。6V の AC アダプタがある場合は、ボード上の AC アダプタ用ジャックに接続して、6V 電源の代わりに使用することができます。EVAL-SDP-CB1Z に付属の USB ケーブルを PC の USB ポートに接続します。このとき、USB ケーブルを EVAL-SDP-CB1Z のミニ USB コネクタに接続しないでください。

テスト

EVAL-CN0301-SDPZ に接続された 6V 電源（または AC アダプタ）をオンにします。評価用ソフトウェアを起動し、PC からの USB ケーブルを EVAL-SDP-CB1Z のミニ USB コネクタに接続します。

USB による通信が確立されると、EVAL-SDP-CB1Z は EVAL-CN0301-SDPZ との間のパラレル・データの送受信およびキャプチャを行うことができます。

EVAL-SDP-CB1Z に接続された EVAL-CN0301-SDPZ の写真を図 8 に示します。EVAL-SDP-CB1Z については、[UG-277 ユーザー・ガイド](#)を参照してください。

テスト・セットアップと校正についての詳細、およびデータ・キャプチャ用評価ソフトウェアの使用方法については、[CN-0301 ソフトウェア・ユーザー・ガイド](#)に記載されています。

プロトタイプ開発での接続

EVAL-CN0301-SDPZ は EVAL-SDP-CB1Z を使用するように設計されていますが、マイクロプロセッサを使って AD7992 の I²C 2 線シリアル・インターフェースとインターフェースすることができます。その他のコント

ローラを EVAL-CN0301-SDPZ とともに使用するためには、サードパーティによるソフトウェア開発が必要になります。

アルテラやザイリンクスのフィールド・プログラマブル・ゲート・アレイ (FPGA) とのインターフェースに使用可能な既存のインターポーザ・ボードがあります。Nios ドライバを使用することにより、アルテラの BeMicro SDK ボードを BeMicro SDK/SDP インターポーザと併用することができます。FMC コネクタを備えたザイリンクスのどの評価ボードも FMC-SDP インターポーザ・ボードと併用することができます。

EVAL-CN0301-SDPZ はディジレントの Imod インターフェース仕様とも互換性があります。

システムの写真を図 8 に示します。

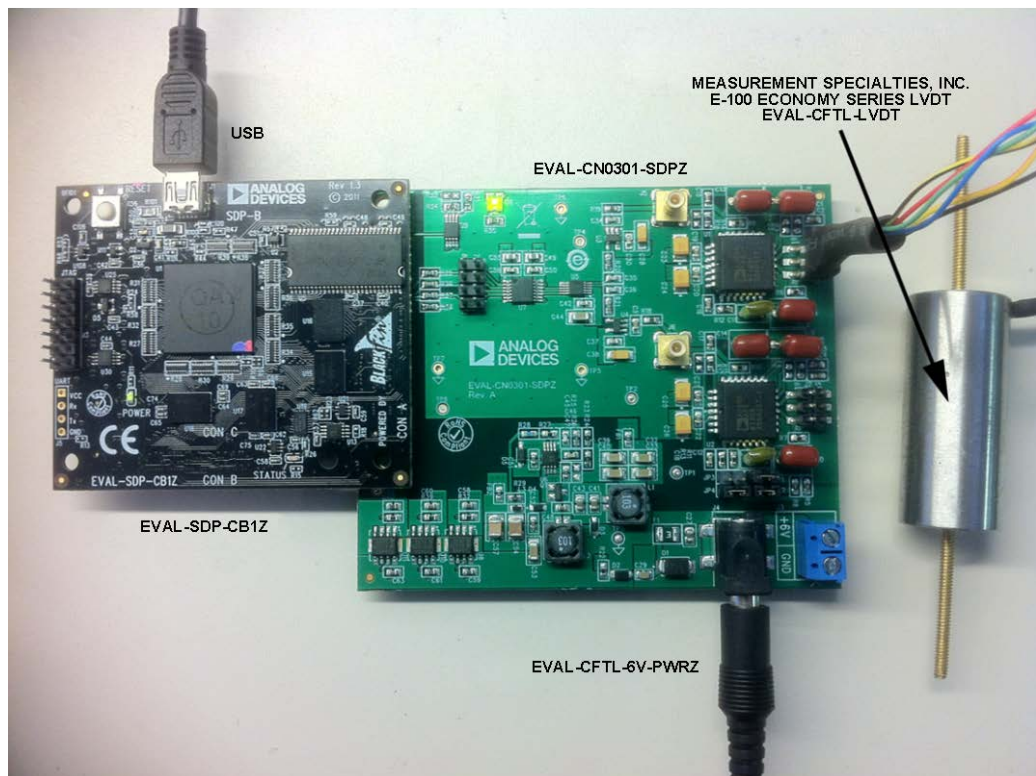


図 8. EVAL-SDP-CB1Z (SDP-B) ボードと Measurement Specialties の E-100 エコノミー・シリーズ LVDT に接続された EVAL-CN0301-SDPZ ボード

さらに詳しくは

CN-0301 Design Support Package :
<http://www.analog.com/CN0301-DesignSupport>
SDP-B User Guide

Analog Dialogue 39-09 : 高速プリント回路基板レイアウトの実務ガイド

MT-004 Tutorial : [The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise? Analog Devices.](#)

MT-031 Tutorial : [データ・コンバータのグラウンディングと、「AGND」および「DGND」に関する疑問の解消](#)

MT-035 : [Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues, Analog Devices.](#)

MT-036 Tutorial : [Op Amp Output Phase-Reversal and Input Over-Voltage Protection, Analog Devices.](#)

MT-068 Tutorial : [Difference and Current Sense Amplifiers, Analog Devices.](#)

MT-101 Tutorial : [Decoupling Techniques, Analog Devices.](#)

AN-1106 Application Note : [An Improved Topology for Creating Split Rails from a Single Input Voltage, Analog Devices.](#)

E-100 Economy Series LVDT, Measurement Specialties, Inc.
The LVDT: construction and principle of operation,
Technical Paper, Measurement Specialties, Inc., 1000
Lucas Way, Hampton, VA 23666.

Subminiature LVDTs Provide Accurate Flight Control Surface
Position Feedback on UAVs, Application Note, Measurement
Specialties, Inc., 1000 Lucas Way, Hampton, VA 23666.

データシートと評価ボード

CN-0301 回路評価ボード (EVAL-CN0301-SDPZ)
システム・デモンストレーション・プラットフォーム
(EVAL-SDP-CB1Z)

AD698 データシート

AD7992 データシート

AD8615 データシート

ADP1613 データシート

ADP7104 データシート

改訂履歴

3/14—Rev. 0 to Rev. A
Changes to Synchronous Operation of Multiple LVDTs Section 5

5/13—Revision 0: 初版

「Circuits from the Lab/実用回路集」はアナログ・デバイセズ社製品専用で作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客様は製品設計で「Circuits from the Lab/実用回路集」を使用することはできませんが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。
©2015 Analog Devices, Inc. All rights reserved. 商標および登録商標は、それぞれの所有者の財産です。

CN11607-0-3/14(A)