

使用したリファレンス・デバイス

テスト済み回路設計集
“Circuits from the Lab™”は
共通の設計課題を対象と
し、迅速で容易なシステム
統合のために製作されまし
た。さらに詳しい情報又は
支援は
<http://www.analog.com/jp/CN0292>
をご覧ください。

**Circuits
from the Lab™**
Reference Circuits
実用回路集

デバイス	機能	デバイス	機能
AD7176-2	A/D コンバータ、24 ビット、250kSPS、セトリング時間 20 μ s、シグマ・デルタ型	AD8475	減衰アンプ、完全差動、高精度、ゲイン選択可能
ADR4550	リファレンス IC、超低ノイズ、高精度、5.0V	ADuM3471	4 チャンネル・デジタル・アイソレータ (3/1 のチャンネル方向)、絶縁スイッチング・レギュレータ内蔵
ADA4096-4	オペアンプ、クワッド、マイクロパワー、30V 電源、過電圧入力保護、入/出力レール to レール	ADP7102	リニア・レギュレータ (LDO)、20V、300mA、CMOS、低ノイズ
ADG1204	マルチプレクサ (4:1)、低容量、低電荷注入、 \pm 15V/12V、iCMOS™	ADA4898-1	オペアンプ、高速、安定したユニティ・ゲイン、高電圧、低ノイズ、低歪み
ADP1720	リニア・レギュレータ、50mA、高電圧、マイクロパワー	ADP7182	リニア・レギュレータ、 $-28V/200mA$ 、低ノイズ

工業用レベル信号用の堅牢な完全絶縁型 4 チャンネル多重化 データ・アキュイジション・システム

評価および設計サポート環境

回路評価ボード

CN-0292 評価用ボード (EVAL-CN0292-SDZ)

システム・デモンストレーション・プラットフォーム (EVAL-SDP-CB1Z)

設計と統合ファイル

回路図、レイアウト・ファイル、部品表

回路の機能とその利点

図 1 の回路は、16 ビットのノイズフリー・コード分解能と最大 42kSPS の自動チャンネル・スイッチング・レートを実現する、工業用の堅牢な完全絶縁型 4 チャンネル・データ・アキュイジション・システムです。多重化シグナル・チェーンに独自の高速セトリング・デバイスを選択しているため、

42kSPS のスイッチングでのチャンネル間クロストークは 15ppm FS 未満 (-90dB 未満) です。

この回路は $\pm 5V$ 、 $\pm 10V$ 、 $0V \sim 10V$ 、 $0mA \sim 20mA$ の標準的な工業用信号レベルを収集してデジタル化します。入力バッファは過電圧保護も行うので、従来型のショットキー・ダイオード保護回路に伴う漏れ誤差が除去されます。

この回路のアプリケーションとしては、プロセス制御 (PLC/DCS モジュール)、バッテリー・テスト、マルチチャンネル科学計測、色層分析などがあります。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

バッファ ADA4898-1 の出力は、 $\pm 10V$ のバイポーラ・シングルエンド信号を $2.5V$ の同相電圧を中心とする $\pm 4V$ の差動信号に変換する高精度差動減衰アンプ AD8475 を駆動します。トリミングで値を一致させた内蔵高精度抵抗によりゲインが 0.4 倍に設定された AD8475 は、 $5V$ 単電源動作で最大 $\pm 12.5V$ の入力を受け入れることができます。同相電圧は AD7176-2 ADC の REFOUT ピン ($2.5V$) から供給します。

AD7176-2 の差動入力範囲は $5V$ リファレンス ADR4550 によって $\pm 5V$ に設定します。

AD7176-2 は ADC とマルチプレクサ・コントローラの両方の動作をします。MUX_IO ビットをイネーブルすることによって AD7176-2 の GPIO ピンが ADC チャンネルのシーケンス制御と変換に同期して切り替わります。このため、チャンネル切替えが ADC と同期することで、外部同期が不要になります。GPIO ピンにより従来マルチプレクサの制御に必要なデジタル・インタフェースの 2 本の制御ラインが不要になります。

$0\mu s \sim 1ms$ に設定可能な変換遅延は AD7176-2 で設定できます。変換遅延とは、各チャンネルの切替わり (GPIO ビットで制御) と変換開始の間の遅延時間のことです。この遅延を調整することにより、マルチプレクサと処理回路のセトリング・タイムを追加することができます。

信号経路の全ての部品は、 $42kSPS$ のチャンネル・スイッチング・レートに対応する最小合計セトリング・タイムが得られるように選択されています。この結果、フルスケール信号でのチャンネル間の低周波クロストークは $-90dB$ 未満となります。

さらなる最適化が必要な場合、チャンネル切替えと変換開始の間に設定可能な変換遅延を挿入して、ADC を駆動する回路のセトリング・タイムを最大にすることができます。

デジタル絶縁と isoPower

ADuM3471 は、パルス幅変調 (PWM) コントローラと低インピーダンスのトランス・ドライバ (X1 と X2) を内蔵する 4 チャンネル・デジタル・アイソレータです。絶縁型 DC/DC コンバータに必要な追加部品は、トランス (Coilcraft の KA4976-AL、巻数比: $1:5$ 、1 次側インダクタンス: $64\mu H$) とシンプルな全波ショットキー・ダイオード整流器 (4 個の SD103AW-7-F ダイオード) だけです。電源回路は、 $5V$ または $3.3V$ 入力から給電される場合に最大 $2W$ の安定化された絶縁型電源を実現するので、別の絶縁型 DC/DC コンバータを追加する必要がありません。

iCoupler® チップスケール・トランス技術を使ってロジック信号を絶縁し、絶縁型 2 次側制御機能を備えた内蔵トランス・ドライバにより、絶縁型 DC/DC コンバータの高い効率を提供します。内部発振周波数は $200kHz \sim 1MHz$ の範囲で調整可能であり、OC ピンに接続した抵抗の値によって決まります。抵抗が $100k\Omega$ の場合、スイッチング周波数は $500kHz$ になります。

ADuM3471 のレギュレーションは正電源で行います。レギュレーションの帰還は、出力電圧が $16.76V$ のときに帰還電圧が $1.25V$ になるように選択した分圧器ネットワークで行いま

す。帰還電圧は、ADuM3471 の $1.25V$ の内部帰還設定ポイント電圧と比較します。レギュレーションは、外部トランスを駆動する PWM 信号のデューティ・サイクルを変化させることによって行います。

LDO レギュレータ ADP7102 は $16.76V$ の出力電圧を $15V$ に安定化します。トランスからの負の安定化されていない整流電圧は約 $-21V$ です。負のレギュレータ ADP7182 を使って安定化された $-15V$ を供給します。そして、安定化された $\pm 15V$ を使って高電圧デバイス (ADA4096-4、ADG1204、ADA4898-1) に給電します。

性能測定

ノイズフリー・コード分解能

チャンネル入力を GND に短絡して、この回路で測定した 17 ビットのノイズフリー・コード分解能を図 3 に示します。

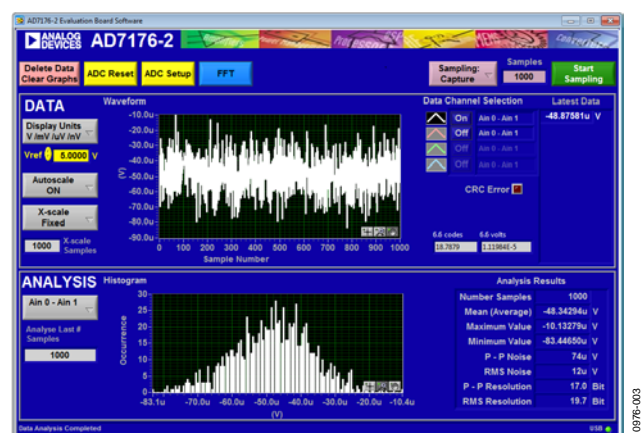


図 3. $42kSPS$ のスイッチングでのノイズと分解能

チャンネル間を多重化したときのセトリング

システムのチャンネル 1 とチャンネル 3 の入力として $9.6V$ 電源 (バッテリー・パック) を接続しました。 $-9.6V$ 電源をチャンネル 2 とチャンネル 4 に接続しました

GPIO ビットを 00 に設定することによりマルチプレクサをチャンネル 1 に手で設定し、図 4 に示す 1000 サンプルのヒストグラムが得られました。ノイズフリー・コード分解能は 16 ビットよりも良好でした。

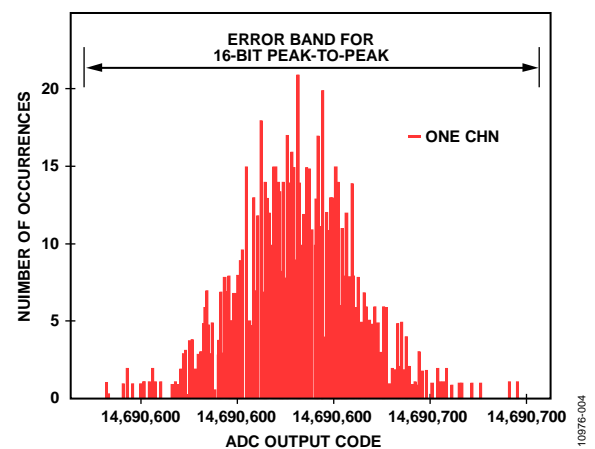


図 4. 単一チャンネルでの $9.6V$ の変換のヒストグラム

次いで、マルチプレクサをイネーブル（4 μ sの遅延で42kSPS）し、図5に示すチャンネル1に対する1000サンプルのヒストグラムが得られました。ノイズフリー・コード分解能は16ビットよりも良好でした。

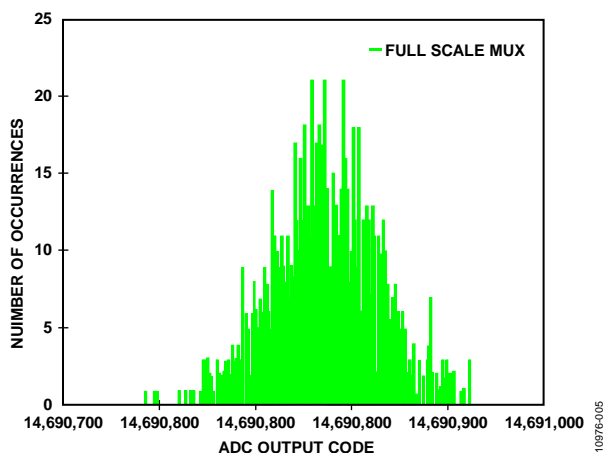


図 5. マルチプレクサが42kSPS（4 μ sの変換遅延）で+9.6Vと-9.6Vを切り替えるチャンネル1の変換のヒストグラム

それぞれの設定の結果、図6に示すように、チャンネル間を多重化したときに平均値にわずかなオフセット・シフトが生じましたが、16ビットのノイズフリー・コード分解能よりも良好でした。このシフトは42kSPSで約300 μ V（15ppm FS、つまり16ビットで1LSB）であり、変換遅延（AD7176-2のADCモード・レジスタで設定）を追加することによって低減できるため、変換前のセトリング・タイムを増やすことができます。

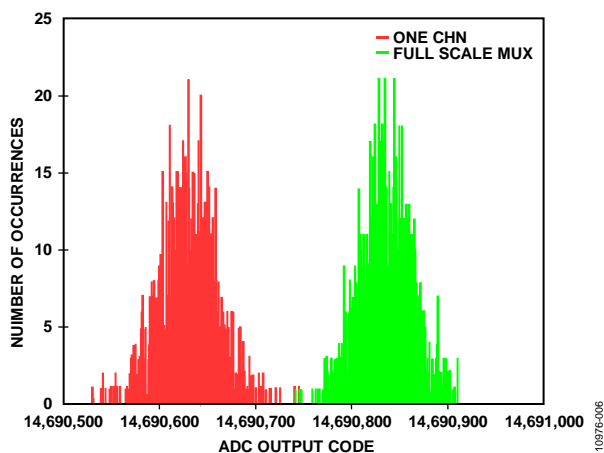


図 6. 多重化有りと無しのチャンネル1の変換のヒストグラム

積分非直線性

積分非直線性（INL）は、Fluke 5700多機能キャリブレータとAgilent 3458マルチメーターを使って、-11V～+11Vの範囲を1Vステップで測定しました。

この結果を図7に示します。ここで、エンドポイントの直線性誤差はゼロに調整されています。

AD7176-2の標準的なINL仕様は ± 3 ppm FSです。ボード上のその他のデバイスも非直線性を生じますが、これらの全てが同じ電圧にピークを持つわけではないため、図7に示すようなU字型の曲線になります。

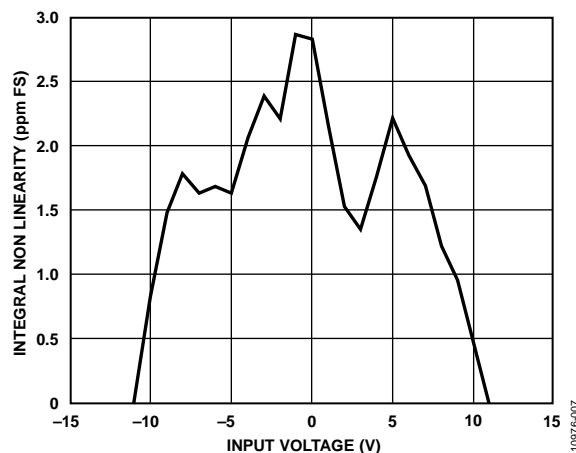


図 7. 入力電圧 対 FSR の INL（単位：ppm）

キャリブレーション・レジスタがデフォルト値の場合、-11V～+11Vの範囲のオフセットとゲイン誤差の25 $^{\circ}$ Cでの計算値は、それぞれ318 μ Vと0.04%FSでした。

各デバイスのオフセットおよびゲインの温度ドリフト成分を表1に示します。

表 1. オフセットおよびゲイン・ドリフト成分

Part No.	Offset Drift	Gain Drift
ADA4096-4	0.4 μ V/ $^{\circ}$ C	Not applicable
ADA4898-1	0.4 μ V/ $^{\circ}$ C	Not applicable
AD8475	2.5 μ V/ $^{\circ}$ C	1 ppm/ $^{\circ}$ C
AD7176-2	110 nV/ $^{\circ}$ C	0.5 ppm/ $^{\circ}$ C
ADR4550	Not applicable	2 ppm/ $^{\circ}$ C (maximum)
RSS Value	2.56 μ V/ $^{\circ}$ C	2.29 ppm/ $^{\circ}$ C
Maximum Value	3.41 μ V/ $^{\circ}$ C	3.5 ppm/ $^{\circ}$ C

CN-0292 で使われる回路図、レイアウト、アセンブリ、部品表を含む設計サポート・パッケージは、CN-0292 設計サポート・パッケージに記載されています。

バリエーション回路

4mA~20mA の入力設定

電圧入力を 499Ω 抵抗でグラウンドに接続することにより、この回路は 0mA~20mA の 4 チャンネル・シングルエンド入力として動作します。フルスケール信号は ADC 範囲のほぼ半分になるので、システムのダイナミック・レンジは 1 ビットだけ小さくなります。コネクタ J2 に適切な外部接続を行うことにより、入力を電流入力用に再設定することができます。

たとえば、チャンネル 1 の電圧モードでは、電圧を J2 の端子 1 に加え、グラウンドを端子 3 に接続します。電流モードでは、電流を端子 1 と端子 2 に加え、グラウンドを端子 3 に接続します。

表 2. 電圧入力と電流入力の選択に対する J2 への接続

Input	Voltage Mode Input Terminals	Current Mode Input Terminals
Channel 1	1, 3 (GND)	1 and 2, 3 (GND)
Channel 2	4, 6 (GND)	4 and 5, 6 (GND)
Channel 3	7, 9 (GND)	7 and 8, 9 (GND)
Channel 4	10, 12 (GND)	10 and 11, 12 (GND)

±5V の入力設定

図 1 の回路では、AD8475 の 0.4 倍のゲイン設定を選択しました。0.8 倍のゲイン・オプションを選択すると、フルスケール・レンジが ±10V から ±5V に縮小され、感度が 2 倍になります。また、0.8 倍のゲイン・オプションにより、4mA~20mA の入力と 250Ω の終端抵抗を使用した場合に ADC の入力範囲の全てを使用することができます。

より広い帯域幅の実現

入力バッファを ADA4000-4 に変更し、2 段目の入力フィルタ・コンデンサの容量を小さくすることにより、入力帯域幅を拡張することができます。AC 信号測定時の歪み性能も大幅に向上します。

8 チャンネルへの設計の拡張

バッファ、マルチプレクサ、アッテネータからなるもう 1 つのチャンネルを AD7176-2 ADC の AN2/AN3 入力に接続して、8 チャンネル動作を実現することができます。ただし、4 チャンネル以上を同時に自動シーケンス制御することはできないので、ADC を単独変換モードで動作させ、4 チャンネルの変換ごとにチャンネル配置を再設定することを推奨します。

AD7173-8 は 4 ビットの GPIO を備え、外付けマルチプレクサの 16 チャンネル間のシーケンス制御が可能です。AD7173-8 は低速 (6.21kSPS でのチャンネル切替え) ですが、AD7176-2 よりも低消費電力です。

回路の評価とテスト

必要な装置

以下の装置が必要です。

- EVAL-CN0292-SDZ 評価ボード
- EVAL-SDP-CB1Z システム・デモンストレーション・プラットフォーム
- CN-0292 評価用ソフトウェア
- 5V/1A の DC 電源、または AC アダプタ
- 高精度 DC 電源 (Fluke 5700)
- デジタル・マルチメータ (Agilent 3458)
- 低ノイズの高精度電圧源 (バッテリー・パックを推奨)
- USB ポート付き Windows® XP (SP2)、Windows Vista、または Windows 7 (32 ビットまたは 64 ビット) 搭載 PC

ソフトウェアのインストール

ソフトウェア・ユーザー・ガイドについては [CN-0292 ユーザー・ガイド](#) を参照してください。

CN-0292 評価用キットには、<ftp://ftp.analog.com/pub/cftl/CN0292/> からダウンロードできる自己インストール型ソフトウェアが必要です。このソフトウェアは、Windows XP (SP2)、Windows Vista、Windows 7 (32 ビットまたは 64 ビット) で使用できます。セットアップ・ファイルが自動的に起動しない場合には、ファイルから **setup.exe** を実行してください。

PC に接続したときに評価システムが正しく認識されるように、評価用ソフトウェアをインストールしてから評価用ボードと SDP ボードを PC の USB ポートに接続してください。

評価用ソフトウェアのインストールが完了したら、EVAL-SDP-CB1Z をコネクタ A とコネクタ B のどちらかを介して EVAL-CN0292-SDZ に接続し、次に EVAL-SDP-CB1Z を付属のケーブルを使って PC の USB ポートに接続します。

評価用システムが検出されたら、順次表示されるダイアログボックスに従って進み、インストールを完了させます。

セットアップとテスト

図 8 にテスト・セットアップの機能ブロック図を示します。

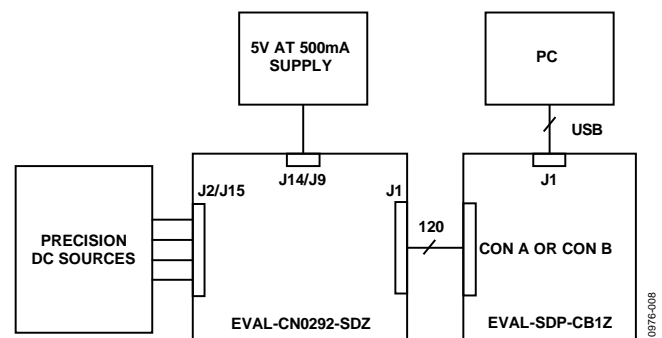


図 8. テスト・セットアップの機能図

回路をテストするためには以下のハードウェア設定が必要です。

- EVAL-CN0292-SDZ ボードの全てのリンクをデフォルト位置 A に設定します (これにより、ボードの±15V と 5V の電源に isoPower®デバイスと LDO から供給されるように設定されます)。
- J14 に接続された 5V/1A の DC 電源を使ってボードに給電します (図 10 参照)。
- ±10V のシングルエンド信号をコネクタ J2 の V1~V4 に接続します。

性能を最適化するには以下の ADC ソフトウェア設定を推奨します。

1. **GPIO Mux** をイネーブルする。
2. **Delay Conversion** を 4μs に設定する。
3. **Data + Status** をイネーブルする。
4. 測定対象のチャンネルをイネーブルする。
5. 外部リファレンスを選択する。
6. その他のレジスタをリセット値のままにする。
7. チャンネルを手動で選択するには、**GPIO Mux** をディスエーブルし、**GPIO 0 Output** と **GPIO 1 Output** をイネーブルし、**GPIO 0 Data** と **GPIO 1 Data** のチャンネル番号を設定します。

これでテスト・セットアップが設定されます (図 9 参照)。サンプル数を 1000 に設定してから、**Start Sampling** をクリックします。

サンプルが収集されると、メインの波形グラフに結果が表示されます。電圧の測定値は ADC 入力を基準にしているため、J2/J15 での 10V 入力はソフトウェアでは約 4V の測定値になることに注意してください。

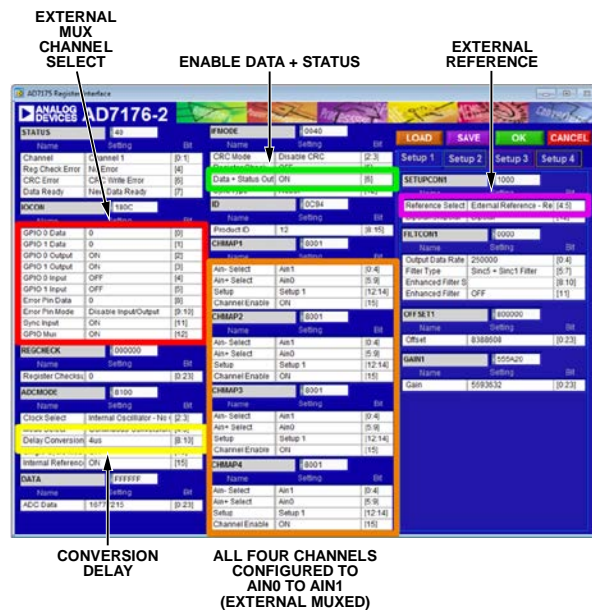


図 9. 42kSPS での 4 チャンネル多重化変換用の ADC 設定

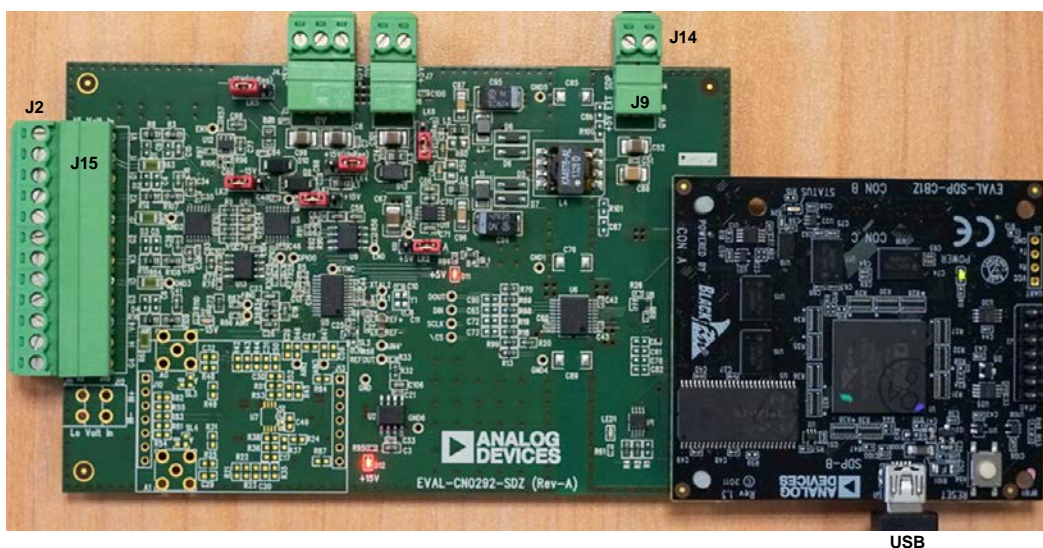


図 10. EVAL-SDP-CB1Z SDP ボードに接続された EVAL-CN0292-SDZ 評価ボードの写真

さらに詳しい資料

CN-0292 Design Support Package.

Pachchigar, Maithil. Demystifying High-Performance Multiplexed Data-Acquisition Systems. Analog Dialogue 48-07, July 2014.

Kester, Walt. "Multichannel Data Acquisition Systems" in The Data Conversion Handbook, Section 8-2. Analog Devices/ Elsevier, 2005.

Ardizzoni, John. A Practical Guide to High-Speed Printed-Circuit-Board Layout. Analog Dialogue 39-09, September 2005.

MT-004 Tutorial : The Good, the Bad, and the Ugly Aspects of ADC Input Noise—Is No Noise Good Noise? Analog Devices.

MT-022 Tutorial : ADC Architectures III: Sigma-Delta ADC Basics. Analog Devices.

MT-023 Tutorial : ADC Architectures IV: Sigma-Delta ADC Advanced Concepts and Applications. Analog Devices.

MT-031 Tutorial : データ・コンバータのグラウンディングと、「AGND」および「DGND」に関する疑問の解消

MT-074 Tutorial : 高精度 A/D コンバータ用の差動ドライバ

MT-075 Tutorial : 高速 ADC 向け差動ドライバの基礎と応用

MT-076 Tutorial : Differential Driver Analysis. Analog Devices.

MT-101 Tutorial : Decoupling Techniques. Analog Devices.

MT-088 Tutorial : Analog Switches and Multiplexers Basics. Analog Devices.

UG-478 : Evaluation Board for the AD7176-2—24-Bit, 250 kSPS Sigma-Delta ADC with 20 μ s Settling. Analog Devices.

データシートと評価ボード

AD7176-2 データシート

ADR4550 データシート

ADA4096-4 データシート

ADG1204 データシート

ADA4898-1 データシート

AD8475 データシート

ADuM3471 データシート

ADP7102 データシート

ADP1720 データシート

ADP7182 データシート

改訂履歴

11/14—Revision 0: 初版

「Circuits from the Lab/実用回路集」はアナログ・デバイセズ社製品専用で作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab/実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2015 Analog Devices, Inc. All rights reserved. 商標および登録商標は各社の所有に属します。