



テスト済み回路設計集“Circuits from the Lab™”は共通の設計課題を対象とし、迅速で容易なシステム統合のために製作されました。さらに詳しい情報又は支援は <http://www.analog.com/jp/CN0278> をご覧ください。

使用したリファレンス・デバイス

| | |
|---------------------|--------------------------|
| AD5700, AD5700-1 | 低消費電力 HART モデム |
| AD5422 | 16 ビット、電流&電圧出力 D/A コンバータ |

電圧出力機能を追加したフル機能の 4mA~20mA HART ソリューション

評価および設計サポート環境

回路評価ボード

AD5422 評価用ボード (EVAL-AD5422EBZ、LFCSP パッケージ)

AD5700-1/AD5700 評価用ボード (EVAL-AD5700-1EBZ)

設計と統合ファイル

回路図、レイアウト・ファイル、部品表

回路の機能とその利点

図 1 に示す回路は、業界最小の消費電力とフットプリントを誇る HART® 準拠の IC モデムである AD5700 と、16 ビット電流/電圧出力 DAC である AD5422 を使用した、フル機能、HART 準拠の 4mA~20mA ソリューションです。この回路は OP184 を使用して I_{OUT} ピンと V_{OUT} ピンを短絡させることができるので、プログラマブル・ロジックコントローラ (PLC) モジュール・アプリケーションに必要な接続の数が減ります。また AD5700-1 が 0.5% 精度の内部発振器を提供するので、さらに基板スペースを節約します。

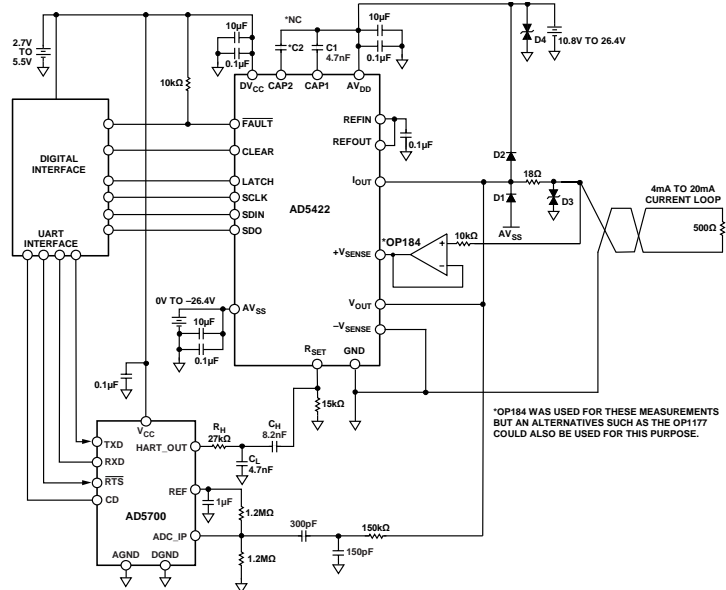


図 1. HART を実装した AD5422 回路の簡略回路図

¹ HART は HART 通信協会 (HART Communication Foundation) の登録商標です。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

AD5420 I_{OUT} DAC を HART 通信用に構成する方法を [アプリケーション・ノート AN-1065](#) に示しています。また、AD5700 HART モデムの出力を減衰させ、CAP2 ピンを介して AD5420 に AC 結合する方法を AN-1065 に概説しています。AD5422 についても同様です。一方、特に過酷な環境にさらされるアプリケーションでは、電源除去性能がより優れた別の回路構成方法を用いることができます。この代替回路には外付けの R_{SET} 抵抗を使用し、AD5420 または AD5422 の R_{SET} ピンに HART 信号を結合する必要があります。[CN-0270](#) は AD5420 を使用するソリューションについて説明しています。これは標準的なライン電源トランスミッタ・アプリケーションです。この回路ノートは AD5422 に関するもので、AD5420 と異なりこのデバイスには電圧出力ピンと電流出力ピンがあるので、PLC/分散制御システム (DCS) アプリケーションに特に便利です。AD5422 は 40 ピン LFCSP パッケージと 24 ピン TSSOP パッケージの両方で供給されており、「回路の説明」の項でこれらのパッケージと回路特性の関連について触れています。

この回路は、たとえば Noise during Silence や Analog Rate of Change の仕様など、HART 通信協会が定めた HART の物理層の仕様を満たしています。

プロセス制御の計装機器の分野では、長年にわたり 4mA ~ 20mA の通信が使用されてきました。この通信方式は信頼性が高く堅牢で、長い通信距離でも環境からの干渉に対して高い耐性を有しています。ただし、一度に 1 つのプロセス変数を 1 方向にしか送れないという制約があります。

HART (Highway Addressable Remote Transducer) 規格が開発されたことで、従来の計装機器が使用する 4mA ~ 20mA のアナログ信号通信と同時に、高い能力の双方向デジタル通信が可能になりました。これによりリモート・キャリブレーション、フォルト調査、追加のプロセス変数の送信などの機能が使用できるようになりました。簡単に言うと HART は、ピーク to ピーク 1mA の周波数シフトキー (FSK) 信号を、4mA ~ 20mA のアナログ電流信号上で変調する双方向デジタル通信です。

回路の説明

AD5422 と AD5700 HART モデムおよび UART インターフェースを組み合わせて、標準的な PLC および DCS システムに使用される HART 準拠の 4mA ~ 20mA 電流出力を構成する方法を図 1 に示します。I_{OUT} ピンと V_{OUT} ピンを短絡する必要がなければ、+V_{SENSE} ピンにバッファを接続する必要はありません。AD5700 の HART_OUT 信号は減衰され、AD5422 の R_{SET} ピンに AC 結合されます。外付けの R_{SET} 抵抗を使用していない場合は、CAP2 ピンを介して AD5422 と AD5700 を接続する別の方法がアプリケーション・ノート AN-1065 に示されています。この方法は AD5422 の 40 ピン LFCSP パッケージ・オプションにしか使用できません。ピン数の少ない 24 ピン TSSOP パッケージには CAP2 ピンがないからです。

この回路ノートに示す方法では外付けの R_{SET} 抵抗を使う必要がありますが、他のアプリケーション・ノートのソリューションに比べ、優れた電源除去性能を示します。どちらのソリューションを使用しても、AD5700 HART モデムの出力は (図 2 に示すように)、電流の DC レベルに影響を与えることなく、4mA ~ 20mA のアナログ電流に変調されます。ダイオード保護回路 (D1 ~ D4) については、「トランジェント電圧保護」の項で詳しく述べます。

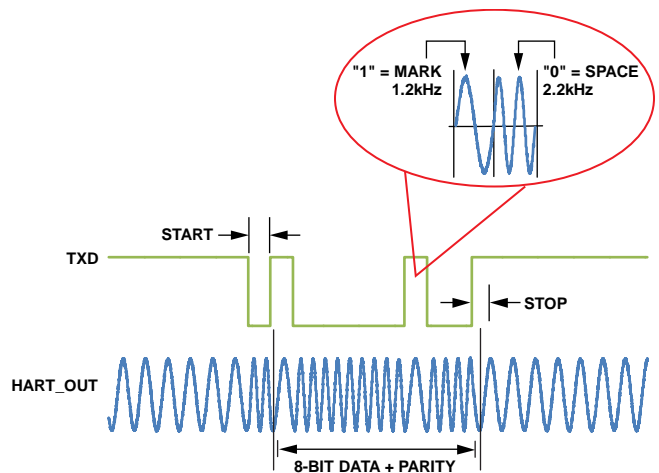


図 2. AD5700/AD5700-1 の変調波形のサンプル

10803-002

外付け部品の値の決定

デバイスのデジタル・スルーレート制御機能とコンデンサ C1 と C2 を組み合わせて使用することにより、AD5422 の I_{OUT} 信号のスルーレートを制御することができます。コンデンサの絶対値は、モデムの FSK 出力に歪みが出ないように決定します。したがってモデムの出力信号の帯域幅は、1200Hz と 2200Hz の周波数を通過させる必要があります。この要件を満たす回路を図 3 に示します。この場合、C2 (図 1 参照) はオープンのままにします。

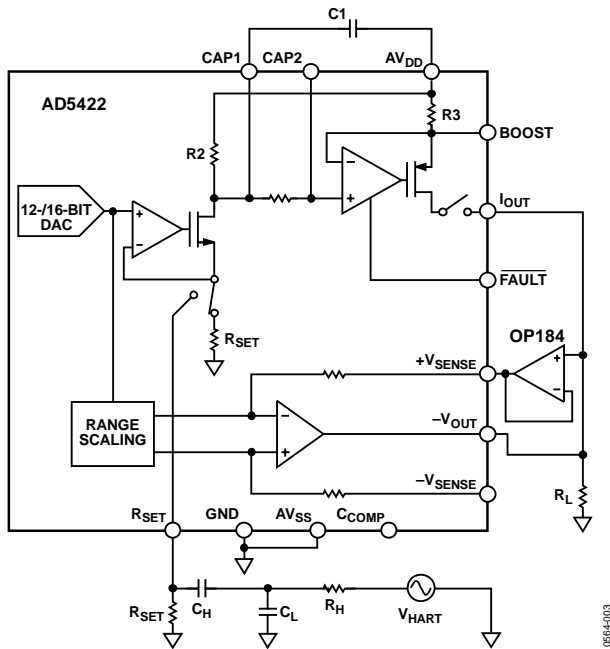


図 3. AD5422 と AD5700 HART モデムの接続

ローパスとハイパスのフィルタ回路は、R_H、C_L、C_H、C1 と、AD5422 のいくつかの内部回路の相互作用によって構成されます。これらの部品の値を計算するにあたって、ローパスとハイパスの周波数のカットオフ・ポイントの目標値は、それぞれ 10kHz 超と 500Hz 未満です。シミュレーションした周波数応答のプロットを図 4 に示します。表 1 は、他の部品の値を一定に保ちながら、各部品の値を大きくした場合の周波数応答に対する影響を示しています。

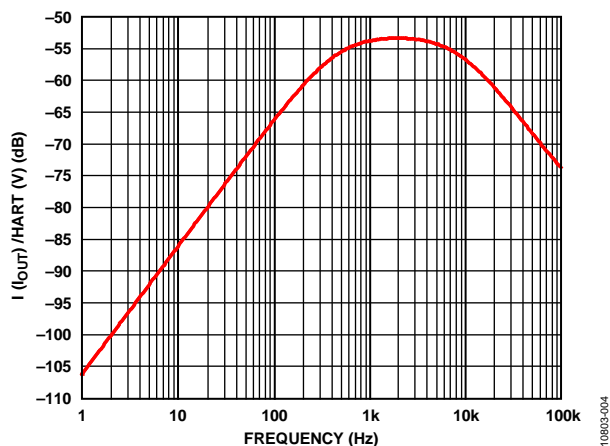


図 4. 周波数応答

表 1. 個々の部品の値を大きくした場合の周波数応答への影響

| 部品 | C1 | C _H | C _L | R _H |
|----------------------|----|----------------|----------------|----------------|
| f _L (Hz) | ↓ | ↓ | ↓ | ↓ |
| f _H (kHz) | ↓ | 変化なし | 変化なし | 変化なし |
| G (dB) | ↓ | ↑ | ↓ | ↓ |

モデムの出力は 1200Hz と 2200Hz のシフト周波数で構成される FSK 信号です。この信号を 1mA ピーク to ピークの電流信号に変換する必要があります。変換を行うには、R_{SET} ピンの信号振幅を減衰させる必要があります。これは AD5422 設計時の内部の電流ゲイン構成によります。モデムの出力振幅を 500mV ピーク to ピークとすると、その出力は 500/150 = 3.33 だけ減衰させる必要があります。この減衰は R_H と C_L によって行います。

この回路ノートの測定値は、以下の部品値を使用して得られました。

- C1 = 4.7 nF
- R_H = 27 kΩ
- C_L = 4.7 nF
- C_H = 8.2 nF

500Ω の負荷抵抗の両端で測定した 1200Hz と 2200Hz の変調波形を図 5 に示します。チャンネル 1 は AD5422 の出力 (4mA 出力に設定) に結合され変調された HART 信号を示し、チャンネル 2 は AD5700 の TXD 信号を示しています。

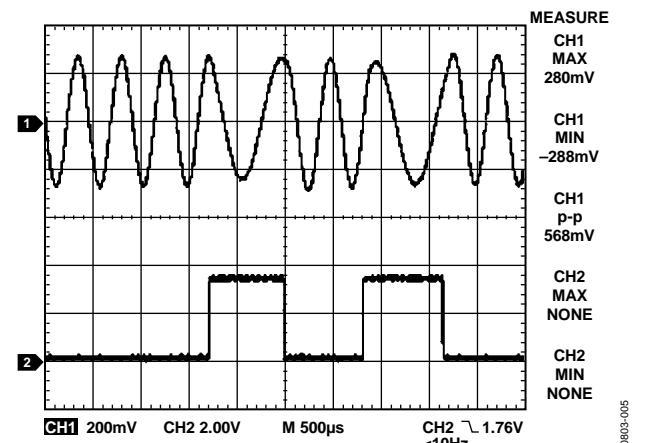


図 5. 500Ω 負荷の両端で測定した FSK 波形

HART に準拠

図 1 に示す回路が HART に準拠するには、HART の物理層の仕様を満たす必要があります。HART の仕様書には、さまざまな物理層の仕様が含まれています。この場合に最も重要な 2 つの仕様は、Output Noise during Silence と Analog Rate of Change です。

Output Noise During Silence

HART デバイスが送信を行っていない（サイレント）時は、HART の拡張周波数帯域でネットワークにノイズが結合されないようにする必要があります。過度のノイズは、デバイス自体による、またはネットワーク上の他のデバイスによる HART 信号の受信に干渉する可能性があります。

500Ω 抵抗両端で測定した電圧ノイズは、拡張周波数帯域内の広帯域ノイズと相関ノイズの合計が 2.2mV rms 以下でなければなりません。このノイズは 500Ω 負荷の両端に HCF_TOOL-31 フィルタ（HART 通信協会から入手可能）を接続し、さらにフィルタの出力を真の RMS メーターに接続して測定しました（図 6 参照）。出力波形のピーク to ピーク電圧を確認するために、オシロスコープも使用しました。

AD5422 の出力電流は 4mA、12mA、20mA に設定しました。バンドパス・フィルタを使用した場合の結果は、3つの出力電流値すべてがよく似ていましたが、電流出力値の増加につれて帯域幅ノイズがわずかに増加しました。出力電流が 4mA の場合に HCF_TOOL-31 バンドパス・フィルタ付きで測定した RMS 値は 143μV rms、フィルタなしで測定した RMS 値は 1.4mV rms でした。これらの値はいずれも十分に 2.2mV rms（HART フィルタあり）と 138mV rms（HART フィルタなしでの広帯域ノイズ）の要求される仕様範囲内でした。出力電流 12mA の場合も HCF_TOOL-31 バンドパス・フィルタ付きで測定した RMS 値は 158μV rms、フィルタなしで測定した RMS 値は 2.1mV rms で、やはり HART プロトコル仕様の範囲内でした。

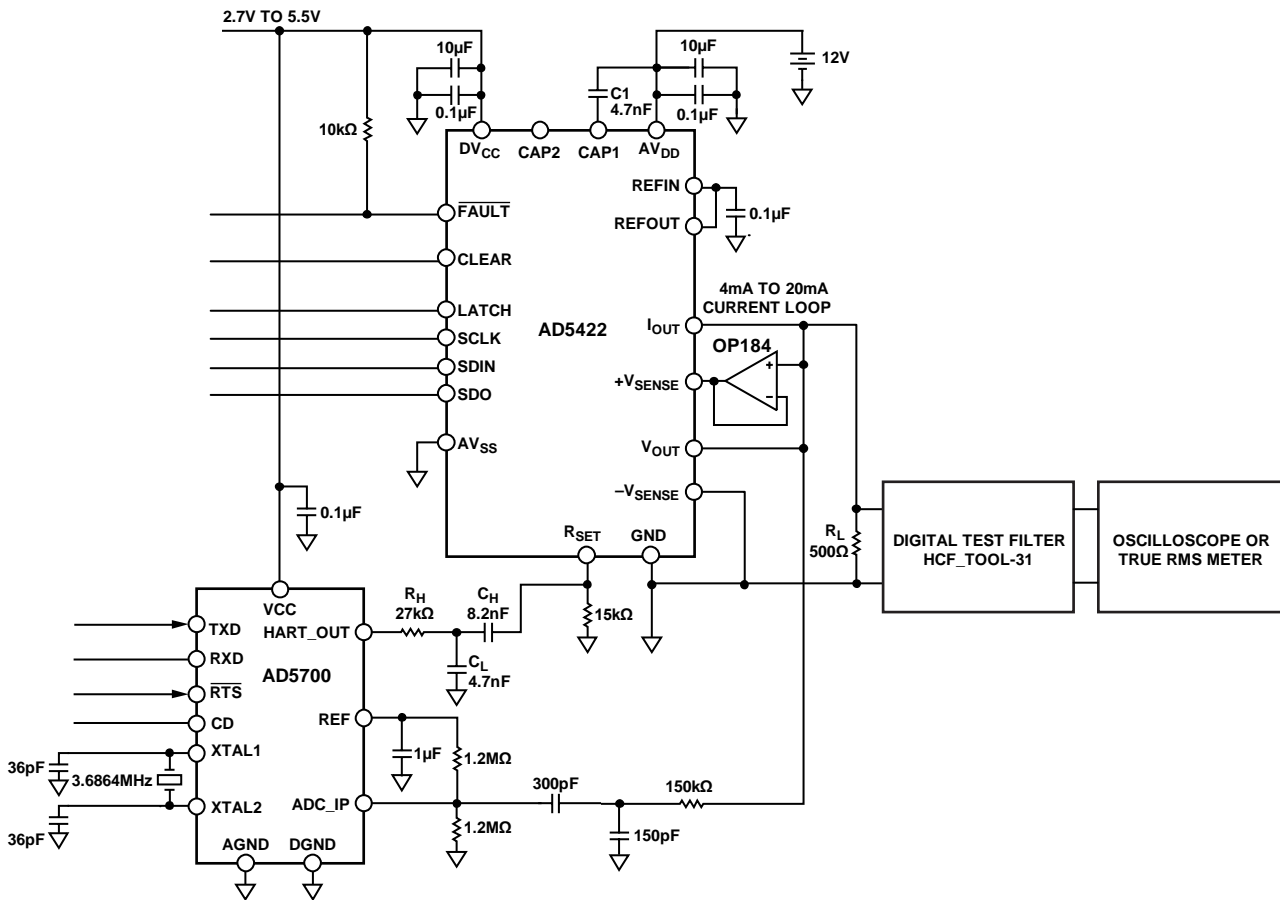


図 6. HART 仕様テスト回路

10803-008

図7と図8は、それぞれ4mAと12mAの出力電流を示すオシロスコープのプロットです。フィルタの通過帯域利得は10であることを注意してください。各プロットのチャンネル1とチャンネル2は、それぞれフィルタの入力と出力を示しています。

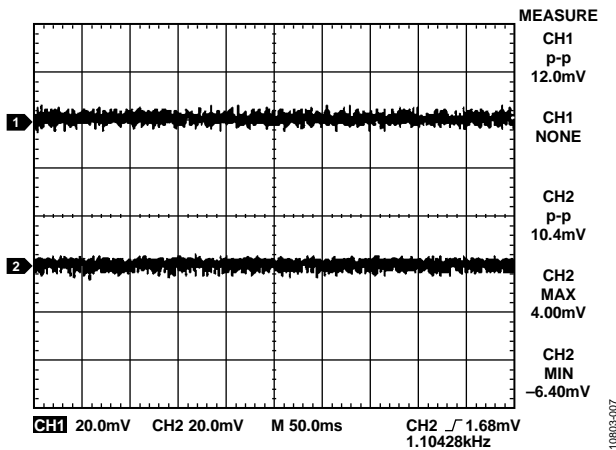


図7. 4mA出力電流時のHARTフィルタの入力(CH1)と出力(CH2)におけるノイズ

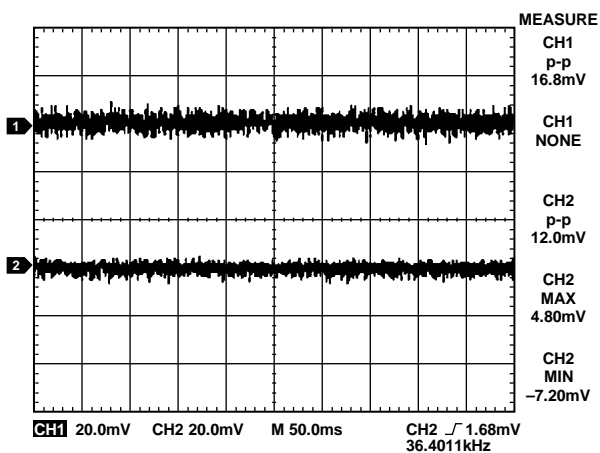


図8. 12mA出力電流時のHARTフィルタの入力(CH1)と出力(CH2)におけるノイズ

Analog Rate of Change

この仕様は、デバイスが電流を調節する際、アナログ電流の最大変化レートがHART通信に干渉しないことを保証します。電流のステップ変化はHART信号に大きく影響します。図6にテスト回路を示します。このテストでは、変化レートが最大となるように4mAから20mAへ遅延なしに切り替え、20mAから4mAへも遅延なしで切り替えて周期的な波形を出力するようにAD5422をプログラムしました。HARTの仕様を満たすには、フィルタの出力波形に150mVを超えるピーク電圧が生じてはいけません。この要件を満たせば、アナログ信号の最大帯域幅がDC~25Hzの規定周波数帯域内であることが保証されます。

AD5422の出力が4mAから20mAまで変化する時間は、通常約10 μ sです。これは明らかに速すぎて、HARTネットワークに多大な影響を生じることになるでしょう。この変化レートを下げるために、AD5422は2つの機能を採用しています。CAP1ピンとCAP2ピンへのコンデンサの接続と、内部の線形デジタル・スルーレート制御機能のです(詳細はAD5422のデータシートを参照)。スルーレートが速い場合は、AD5422と連携するコントローラ/FPGAで非線形デジタル・ランプを発生することができます。

帯域幅を25Hzより低くするには、CAP1とCAP2のコンデンサの値を非常に大きくする必要があります。最良のソリューションは、外付けのコンデンサとAD5422のデジタル・スルーレート制御機能を組み合わせて使用することです。2個のコンデンサC1とC2にはアナログ信号の変化レートを小さくする効果がありますが、仕様を満たすには不十分です。スルーレート制御機能を有効にすることで、変化レートを柔軟に設定できます。

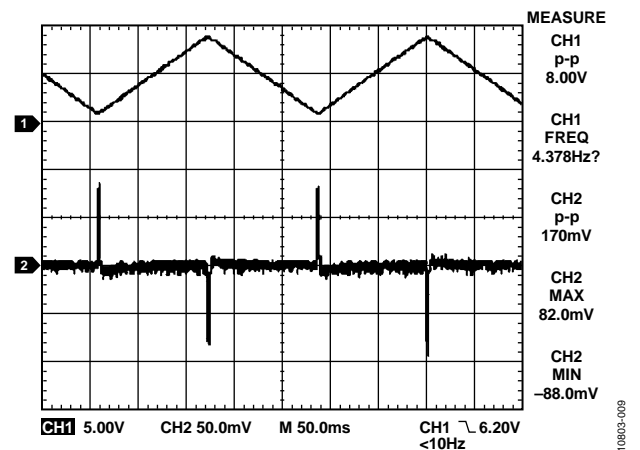


図9. AD5422出力(CH1)とHARTフィルタ出力(CH2) : SRクロック=3、SRステップ=2、C1=4.7nF、C2=NC

AD5422の出力とHARTフィルタの出力を図9に示します。フィルタ出力のピーク電圧は、82mVの仕様内です。スルーレートの設定はSRクロック=3、SRステップ=2で、4mAから20mAへの遷移時間を約120msに設定しています。C1は4.7nF、C2は未接続です。この変化レートが遅すぎる場合は、スルー時間を短くすることができます。C1=4.7nF、C2未接続の構成で、スルー時間を最大80msに設定すると(SRクロック=1、SRステップ=2)、Analog Rate of ChangeはHART仕様内に収まります。しかし、スルー時間をさらに60msまで短くすると(SRクロック=0、SRステップ=2)、150mVの仕様から外れてしまいます。CAP1とAV_{DD}の間にコンデンサを接続すれば、スルー時間の短縮によるフィルタ出力のピーク電圧増加を抑えることができます。しかしコンデンサの値によっては、「外付け部品の値の決定」に述べるローパス・フィルタの周波数カットオフに影響するので、この値の選択にあたっては注意が必要です。

C1 コンデンサの値を 4.7nF のままにして、スルーレート制御の設定を SR クロック = 5、SR ステップ = 2 に変更した結果を図 10 に示します。これにより遷移時間は約 240ms となります。C1 の値を大きくするかスルーレートを遅くすることにより、あるいはその両方を組み合わせることにより、フィルタ出力のピーク振幅をさらに縮めることができます。

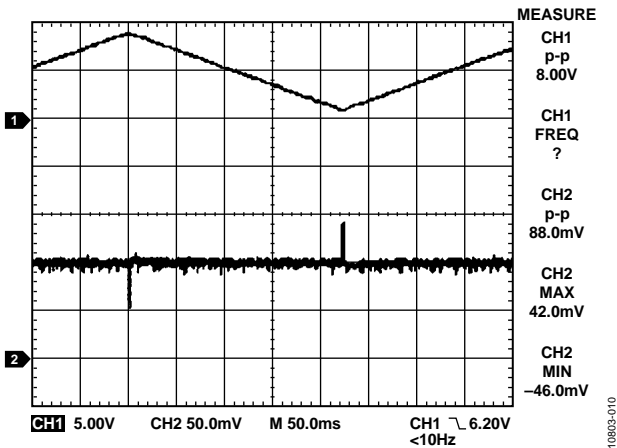


図 10. AD5422 出力 (CH1) と HART フィルタ出力 (CH2) : SR クロック = 5、SR ステップ = 2、C1 = 4.7nF、C2 = NC

過渡電圧保護

AD5422 には、通常の取り扱いによる損傷を防ぐために ESD 保護ダイオードが内蔵されています。しかし産業分野の制御環境では、I/O 回路がはるかに高い過渡電圧にさらされることがあります。AD5422 を高い過渡電圧から保護するには、図 1 に示すように外付けのパワー・ダイオードとサージ電流制限抵抗が必要となる場合があります。図 1 に 18Ω として示される抵抗は、通常動作時に I_{OUT} の出力レベルが $AV_{DD} - 2.5V$ の電圧コンプライアンス・リミット内に収まるような値にする必要があります。また、2つの保護ダイオードと抵抗は、適切な電力定格値のものでなければなりません。18Ω の場合、4mA ~ 20mA 出力では、端子のコンプライアンス・リミットは $V = I_{MAX} \times R = 0.36V$ だけ減少します。OP184 バッファの正入力には 10kΩ の抵抗も示されています。この抵抗はトランジェント状態の電流を制限してアンプを保護します。過渡電圧サプレッサ (TVS) やトランゾーブを使用すれば、さらに保護を強化できます。これらのサプレッサには単方向のものと双方向のものがあり、広範囲のスタンドオフ電圧定格およびブレークダウン電圧定格で提供されています。TVS は、ブレークダウン電圧ができるだけ低く、かつ電流出力の動作範囲で導通しないサイズのものにしてください。遠く離れて接続されているすべてのノードも含め保護することを推奨します。

多くのプロセス制御アプリケーションでは、制御する装置と制御される装置の間に絶縁バリアを設けて、危険な同相電圧から制御回路を保護し絶縁する必要があります。

アナログ・デバイゼズの iCoupler ファミリー製品は、2.5kV を超える強化された絶縁を提供します。iCoupler の製品詳細については www.analog.com/icouplers をご覧ください。必要な絶縁を減らすためには、CLEAR などの重要でない信号は GND に接続します。また、/FAULT と SDO を未接続のままにすることで、絶縁が必要な信号を 3 個に減らすことができます。ただし、AD5422 の故障検出機能を使用するには、/FAULT か SDO のどちらかが必要となるので注意してください。

バリエーション回路

図 1 に示す回路の一般的なバリエーションとしては、AD5420 を使用します。このデバイスは AD5422 と似ていますが、電流出力だけ備えています。したがって、出力に OP184 バッファを使用する構成にはなっていません。AD5420 と AD5700 HART モデムを使用したこの回路については、CN-0270 に詳しく説明しています。また回路ノート CN-0065 には、追加情報として AD5422 と ADuM1401 デジタル・アイソレータを使用した完全絶縁の出力モジュール用の IEC 61000 準拠ソリューションが示されています。さらに回路ノート CN-0233 には、ADuM3471 PWM コントローラと、4 チャンネル・アイソレータを備えたトランス・ドライバを使用した電力およびデータの絶縁に関する情報が記載されています。

複数チャンネルが必要な場合は、AD5755-1 クラウド電圧および電流出力 DAC を使用することができます。この製品は、電流モードでパッケージの消費電力を最小限に抑える、先進のダイナミック電力制御機能を内蔵しています。チャンネルごとに対応する CHART ピンを備えているので、HART 信号を AD5755-1 の電流出力に結合することができます。

ループから給電される 4mA ~ 20mA の HART ソリューションが要求される場合は、AD5421 と AD5700 HART モデムを組み合わせることができます。このような HART 準拠のスマート・トランスミッタのリファレンス・デモ回路はアナログ・デバイゼズが開発したもので、AD5421、ADuCM360、AD5700 モデムを使用しています。この回路は HART 通信協会によりコンプライアンス試験され、検証され、認定済み HART ソリューションとして登録されています。

回路の評価とテスト

この回路を作成するには、AD5422 評価用ボード (EVAL-AD5422EBZ、LFCSP バージョン) と、AD5700-1 評価用ボード (EVAL-AD5700-1EBZ) を使用する必要があります (図 11 参照)。この回路には、この 2 枚の評価用ボードに加えて、3 個の外付けコンデンサ (C1、C_H、C_L)、抵抗 (R_H)、負荷抵抗 (R_L)、バッファ・アンプ、UART インターフェースが必要です。

必要な装置

以下の装置類が必要になります。

- AD5422 評価用ボード (EVAL-AD5422EBZ、LFCSP パッケージ)
- AD5700 評価用ボード (EVAL-AD5700-1EBZ)
- Windows® XP 搭載の USB ポート付き PC
- ホスト・コントローラと UART インターフェース (標準のマイクロコントローラ、たとえば [ADuC7060](#))
- 電源 : 10.8 V ~ 60 V
- デジタル・テスト・フィルタ : HCF_TOOL-31 (HART 通信協会から入手可能)
- 負荷抵抗 : 500Ω
- OP184 アンプ : 接続ワイヤ付属の別体のブレッドボードに搭載されたもの
- 外付けコンデンサ C_1 (4.7nF) 、 C_H (8.2nF) 、 C_L (4.7nF) 、 および抵抗 R_H (27kΩ)
- オシロスコープ : Tektronix DS1012B または相当品

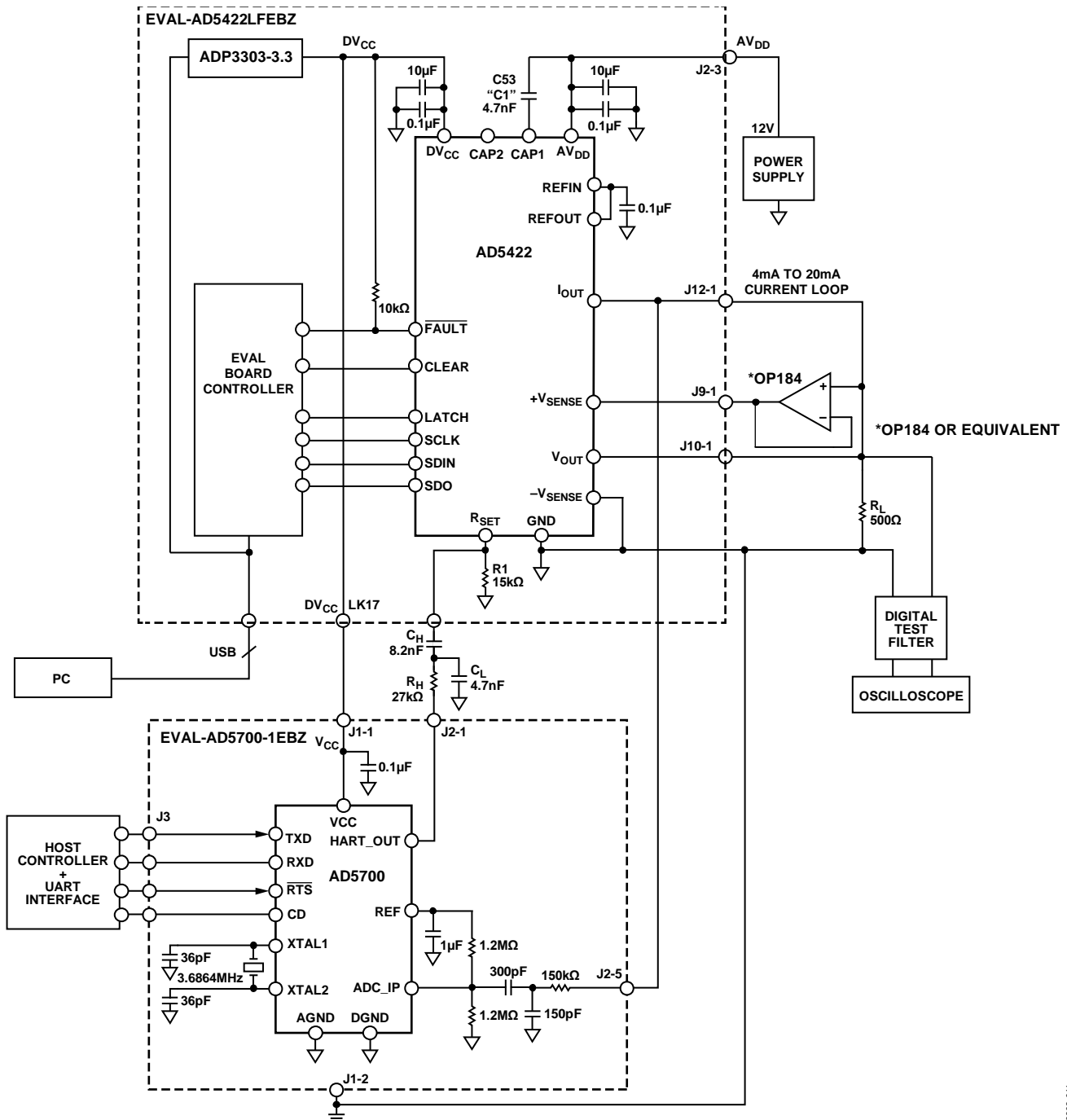


図 11. テスト・セットアップのブロック図

10803-011

Output Noise during Silence – AD5422 LFCSP

すでに述べたように、Output Noise during Silence テスト時、AD5700 モデムは送信を行っていません（サイレント）。AD5422 は必要な電流を出力するように設定され、HART 通信協会のバンドパス・フィルタを通しました。次に、Tektronix TDS1012B オシロスコープを使用して出力ノイズを測定し、HART 通信協会のプロトコル仕様内であることを確認しました。

Analog Rate of Change の測定 – AD5422 LFCSP

Analog Rate of Change 仕様により、AD5422 が電流を調整する際に、アナログ電流の最大変化レートが HART 通信に干渉しないことを保証します。電流がステップ状に変化すると、HART 信号に影響を及ぼします。このテストで AD5422 は、変化レートが最大となるように、4mA から 20mA へどちらの値へも遅延なしに切り替わる周期波形を出力するようにプログラムしました。使用したスルーレート設定は SR クロック = 3、SR ステップ = 2 で、C1 = 4.7nF、C2 = オープンです。

SR クロック設定を 3 から 5 に変えて、他のすべての設定と部品値はそのまま、スルーレートをさらに下げた条件でも測定を行いました。この結果は図 9 と図 10 を比較することで確認できます。

Noise during Silence の測定 — AD5422 TSSOP

この設定で TSSOP パッケージ収容時の AD5422 動作をシミュレーションするために、さらに測定を行いました。ただし、CAP1 ピン (C1) にコンデンサを接続していません (TSSOP バージョンでは CAP1 ピンがないため)。

C1 がいない状態で行ったこの Output Noise during Silence テストの結果は、LFCSP パッケージを使用して C1 を取り付けた場合よりも大きい値を示しましたが、それでも HART 通信協会のプロトコル仕様内に収まっています。図 12 および図 13 のチャンネル 2 は、HCF_TOOL-31 フィルタを使用時の広帯域ノイズの測定結果を示しており、4mA I_{OUT} で 530 μV rms、12mA I_{OUT} で 690 μV rms です。これらの結果を図 7 および図 8 で比較すると、C1 の効果を確認できます。

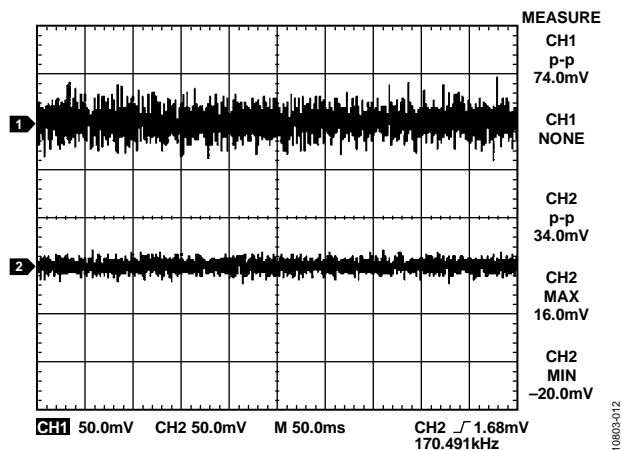


図 12. 4mA 出力電流時の HART フィルタの入力 (CH1) と出力 (CH2) におけるノイズ (C1 不使用)

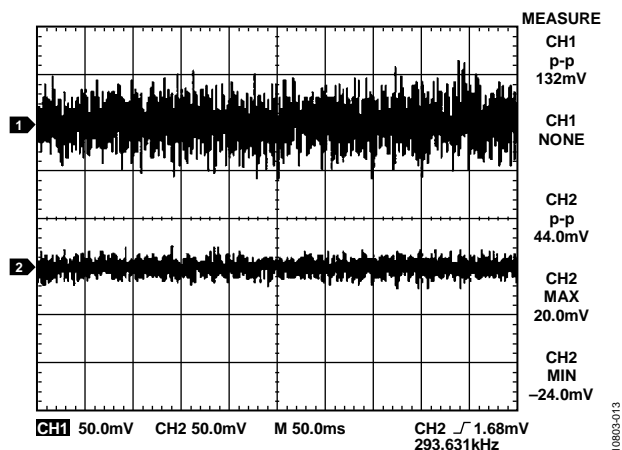


図 13. 12mA 出力電流時の HART フィルタの入力 (CH1) と出力 (CH2) におけるノイズ (C1 不使用)

Analog Rate of Change の測定 — AD5422 TSSOP

Analog Rate of Change テストに関しては、C1 がある場合とない場合の最大ピークは似たレベルのものでした。両者の結果に見られる主な違いは、C1 がないと、ピーク to ピークのノイズフロアがかなり大きくなるということです。図 14 と図 15 は、それぞれスルーレートが 120ms (SR クロック = 3、SR ステップ = 2) の場合と 240ms (SR クロック = 5、SR ステップ = 2) の場合の Analog Rate of Change です。

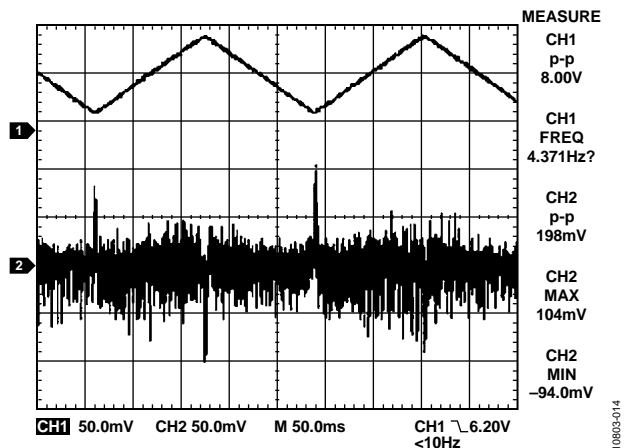


図 14. AD5422 出力 (CH1) と HART フィルタ出力 (CH2) : SR クロック = 3、SR ステップ = 2、C1 = NC、C2 = NC

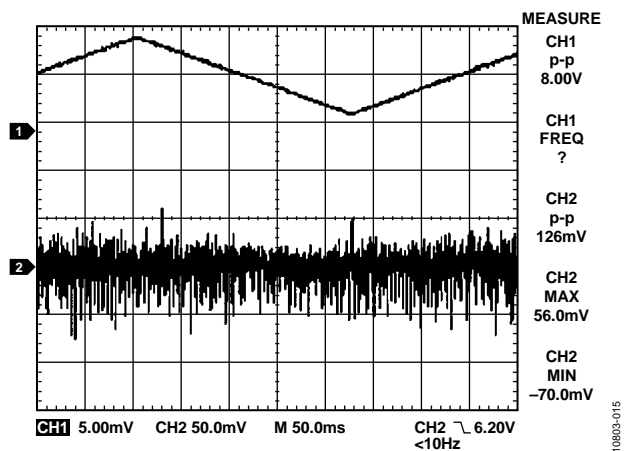


図 15. AD5422 出力 (CH1) と HART フィルタ出力 (CH2) : SR クロック = 5、SR ステップ = 2、C1 = NC、C2 = NC

この場合も、図 9 と図 10 で比較すれば、C1 の効果を確認できます。この回路構成で使われている HART 結合方法では、外付けの R_{SET} 抵抗を使用する必要がありますが、この回路の HART 部分が実装されていなくても、バッファを追加すると、内部抵抗 R_{SET} 使用時に I_{OUT} の精度が多少低下します。したがって、このバッファ構成で電圧出力ピンと電流出力ピンをいっしょに接続する場合は、外付けの R_{SET} 抵抗を使用することを推奨します。

さらに詳しい資料

CN0278 Design Support Package :

<http://www.analog.com/CN0278-DesignSupport>

CN-0270 : 完全な 4mA~20mA HART ソリューション

Application Note AN-1065 : Configuring the AD5420 for HART
Communication Compliance, Analog Devices

HART® Communication Foundation

データシートと評価ボード

AD5422 データシート/評価ボード (TSSOP、LFCSP パージ
ョンあり)

AD5700 データシート/評価ボード

AD5700-1 データシート/評価ボード

改訂履歴

5/14—Rev. 0 to Rev. A

Changes to Figure 6.....4

Changes to Figure 11..... 11

6/12—Revision 0: 初版

「Circuits from the Lab/実用回路集」はアナログ・デバイセズ社製品専用で作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab/実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2015 Analog Devices, Inc. All rights reserved. 商標および登録商標は各社の所有に属します。