



Circuits from the Lab™ 実用回路は今日のアナログ・ミックスド・シグナル、RF回路の設計上の課題の解決に役立つ迅速で容易なシステム統合を行うために作製、テストされました。詳しい情報と支援は www.analog.com/jp/CN0276 をご覧ください。

使用したリファレンス・デバイス	
AD2S1210	分解能可変、10~16ビット R/D コンバータ、リファレンス発振器内蔵
AD8397	レール to レール出力、高出力電流、オペアンプ
ADG1611/ ADG1612	オン抵抗 1Ω、±5V/+12V/+5V/+3.3V、クワッド SPST スイッチ
ADM6328	超低消費、3ピン SOT-23 パッケージ、マイクロプロセッサ・リセット回路
ADP7104	20V、500mA、低ノイズ CMOS LDO
AD8692/ AD8694	低価格、低ノイズ、デュアル/クワッド、レール to レール出力 CMOS オペアンプ

10ビット~16ビット分解能の高性能レゾルバ/デジタル・コンバータ

評価および設計サポート環境

回路評価ボード

CN-0276 回路評価ボード (EVAL-CN0276-SDPZ)

システム・デモンストレーション・プラットフォーム (EVAL-SDP-CB1Z)

設計と統合ファイル

回路図、レイアウト・ファイル、部品表

回路の機能とその利点

図1に示す回路は、全機能内蔵型の高性能レゾルバ/デジタル変換 (RDC) 回路であり、広い温度範囲において高い信頼性が要求される車載機器、航空電子機器、要求の厳しい工業用アプリケーションなどで角度の位置と速度を高精度に測定します。

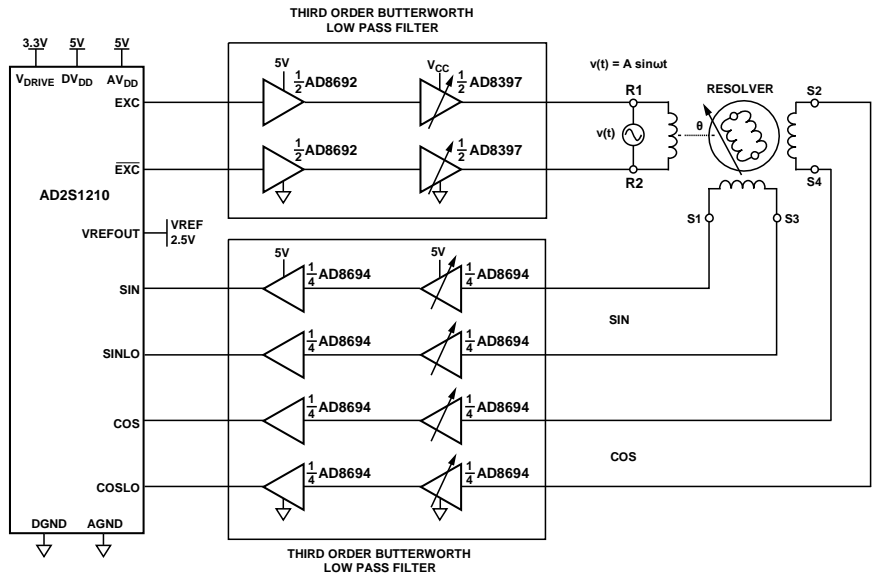


図1 高性能レゾルバ/デジタル変換 (RDC) 回路。簡略回路図：全部品、接続の一部およびデカップリングは省略されています

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本誌記載の商標および登録商標は、それぞれの所有者の財産です。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2013 Analog Devices, Inc. All rights reserved.

Rev. 0

この回路は、高性能と低消費電力の2つの動作モードを備えた先進のレゾルバ・ローター・ドライバ回路を搭載しています。高性能モードでは、システムは12V単電源で動作し、レゾルバに6.4Vrms (18Vp-p) を供給することができます。低消費電力モードでは、システムは6V単電源で動作し、レゾルバに100mA未満の消費電流で3.2Vrms (9.2Vp-p) を供給することができます。ドライバとレシーバの両方にアクティブ・フィルタを備えており、量子化ノイズの影響を最小限に抑えます。

RDCの最大トラックング・レートは、10ビット・モード(分解能 = 21分角)で3125rps、16ビット・モード(分解能 = 19.8秒角)で156.25rpsです。

回路説明

シグナル・チェーンは、振幅と周波数だけでなく位相シフトと安定性を考慮して設計する必要があります。さらに、レゾルバ・ローターの巻線インピーダンスには抵抗性と誘導性の両方の成分があります。

AD2S1210 RDCの励起信号範囲は2kHz~20kHzで、250Hz刻みで設定することができます。大部分のレゾルバは、一般に約10kHzの固定励起周波数で仕様が規定されています。シグナル・チェーンの設計では、レゾルバが異なると位相シフトも異なることを考慮する必要があります。

励起信号がレゾルバ・ローターの巻線に供給されますが、この巻線は非理想的なインダクタであり、50Ω~200Ωの標準抵抗成分と0Ω~200Ωのリアクタンス成分を有します。たとえば、図1の回路で使用されている多摩川精機のレゾルバ TS2620N21E11の10kHzでのインピーダンスは70Ω + j100Ωです。

標準励起電圧が最大20Vp-p (7.1Vrms)になる可能性があるため、レゾルバ・ドライバの最大電流と最大消費電力の両方を考慮する必要があります。広い電源電圧範囲(24V)、大出力電流(±12V電源で32Ωに最大310mA)、レール to レール出力電圧、熱抵抗が小さいパッケージ(8ピン SOIC EPパッケージで $\theta_{JA} = 47.2^{\circ}\text{C/W}$)であることから、この回路にAD8397を選択しました。

AD2S1210からの励起出力信号は、ある程度の量子化ノイズと歪みを生じる内部DACで生成されます。このた

め、駆動信号のノイズを減らすための3次アクティブ・バターワース・フィルタとしてデュアル・オペアンプAD8692を設置しています。同様に、SINとCOSのレシーバ回路は、アクティブ・ノイズ・フィルタとして2個のクワッド・オペアンプAD8694を使用しています。

シグナル・チェーンの設計

シグナル・チェーンの設計では以下の要素を検討する必要があります。

- AD2S1210の励起信号出力範囲：3.2V (min)、3.6V (typ)、4.0V (max)
- AD8692の出力電圧範囲：0.29V~4.6V、+5V電源時
- AD8397の出力電圧範囲：0.18V~5.87V、+6V電源時
- AD8397の出力電圧範囲：0.35V~11.7V、+12V電源時
- レゾルバ (TS2620N21E11) の変換比：0.5
- レゾルバ (TS2620N21E11) の位相シフト： 0°
- AD8694の出力電圧範囲：0.37V~4.6V、+5V電源時
- AD2S1210のピーク to ピーク差動入力信号範囲 (SIN、COS)：2.3V (min)、3.15V (typ)、4.0V (max)
- レゾルバ出力 SIN と COS の負荷を等しくする
- レゾルバ出力の負荷はレゾルバの出力インピーダンスの20倍以上にする
- 全シグナル・チェーンの位相シフト範囲： $n \times 180^{\circ} - 44^{\circ} \leq \phi \leq n \times 180^{\circ} + 44^{\circ}$ (nは整数)

レゾルバの励起フィルタとドライバの回路

AD2S1210の励起信号のフィルタとパワー・アンプの回路を図2に示します。AD2S1210からの4.0Vp-pの最大励起信号(EXE)に対してAD8397の出力ドライバが飽和しないように、シグナル・チェーン内の各ポイントでのゲインと信号レベルに細心の注意を払う必要があります。レゾルバは差動で駆動されるため、図2に示されているように、それぞれ+側と-側のEXE出力に相当する2つの同じチャンネルがあることに注意してください。

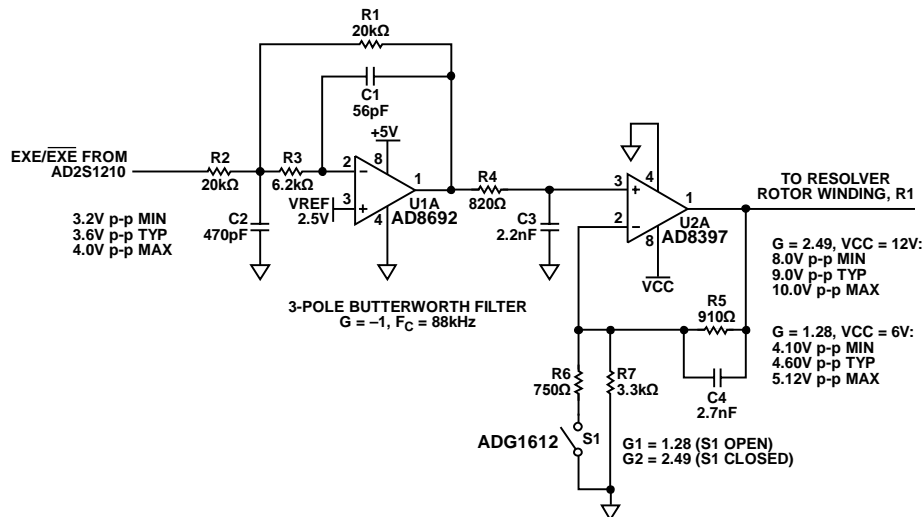


図 2. 励起ドライバとフィルタの回路（全接続の一部およびデカップリングは省略されています）

AD8692 のフィルタ回路の DC ゲインは -1 です。高性能モード（S1 が閉）では、12V 電源を使用した場合に 4.0Vp-p の EXE 入力から 10Vp-p の出力が生成されるように、AD8397 のドライバ段のゲインが 2.5（実際に入手可能な抵抗値を使用する場合は 2.49）に設定されます。この場合、AD8397 の出力には両方の電源レールから 1V のヘッドルームが与えられます。低消費電力モード（S1 が開）では、6V 電源を使用した場合に 4.0Vp-p の EXE 入力から 5.12Vp-p の出力が生成されるように、ゲインが 1.28 に設定されます。

標準オン抵抗が 1Ω 未満の ADG1612 はゲイン・スイッチに最適です。ただし、スイッチのオフ容量が標準で 72pF なので、オペアンプの入力には直接接続できません。この回路ではグラウンドとの間に R6 が接続されるため、オフしたときにこの容量が性能に与える影響はごくわずかです。

AD8692 は多重帰還（MFB）3 次バターワース・ローパス・フィルタとして構成します。このデバイスは $180^\circ \pm 15^\circ$ の範囲の位相シフトをする必要があります。この設計手順は「[Linear Circuit Design Handbook](#)」の 8 章に記載されています。このフィルタには適切なオペアンプを選択することが重要です。一般に、オペアンプのゲイン帯域幅積はアクティブ・フィルタの -3dB カットオフ周波数の 20 倍以上にする必要があります。この場合、カットオフ周波数が 88kHz、AD8692 のゲイン帯域幅積が 10MHz なので、カットオフ周波数の 113 倍になります。AD8692 は CMOS オペアンプであり、入力バイアス電流が小さいので、フィルタの DC 特性にあまり影響を与えません。入力容量は 7.5pF であり、フィルタの設計時に選択されたコンデンサ値でのカットオフ周波数への影響を最小限に抑えます。

このフィルタの -3dB カットオフ周波数は 88kHz、10kHz での位相シフトと DC ゲインは、それぞれ -13° と 1 になります。

パワー・アンプ AD8397 は、ゲインが 1.28（低ゲイン・モード）と 2.49（高ゲイン・モード）になるように構成することができます。10kHz での低ゲイン・モードの位

相シフトと高ゲイン・モードの位相シフトは、それぞれ -1.9° と -5.2° になります。

3 次ローパス・フィルタ AD8692 の伝達関数を図 3 に示します。

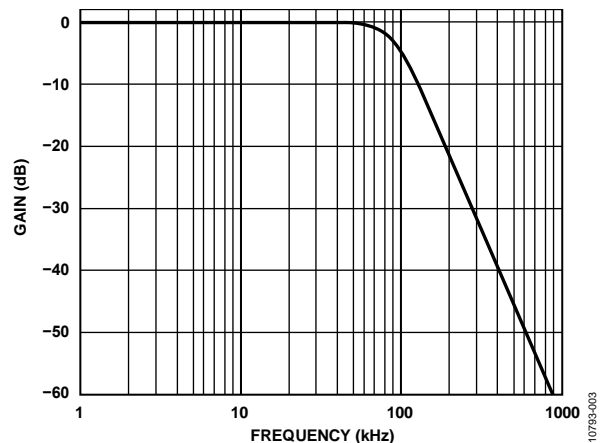


図 3. 3 次ローパス・フィルタ AD8692 の応答

このフィルタは、レゾルバを駆動する励起信号のノイズを低減するのに非常に有効です。AD2S1210 の出力で直接測定した 10kHz の EXE 信号を図 4 に示します。C3（AD8397 の入力）で測定した信号とフィルタのノイズ除去効果を図 5 に示します。

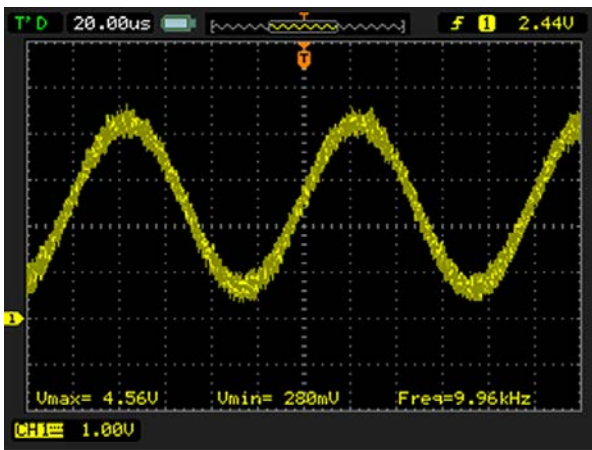


図 4. AD2S1210 の EXC ピンで測定した信号

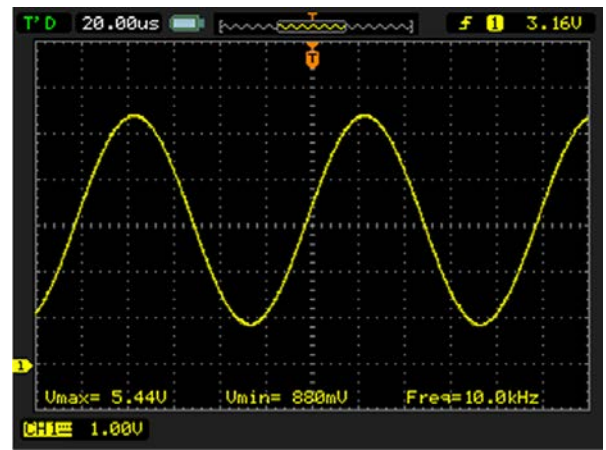


図 6. 低消費電力モードを使用した場合のレゾルバ入力信号

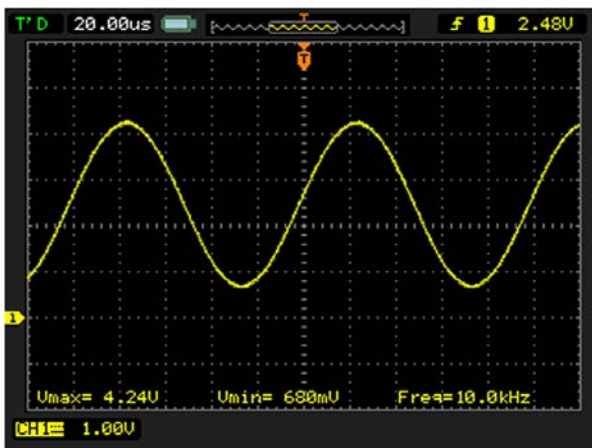


図 5. C3 (ドライバ AD8397 の入力) で測定した信号

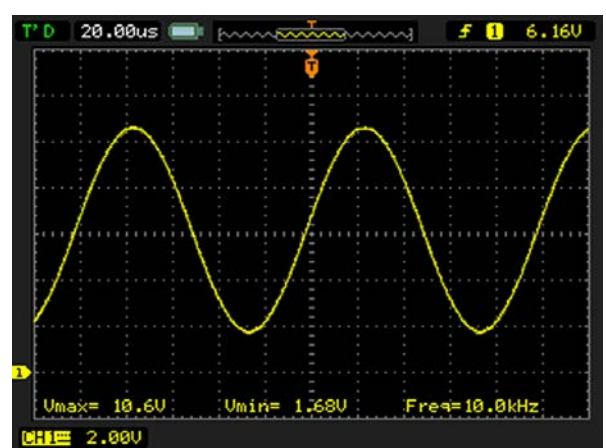


図 7. 高性能モードを使用した場合のレゾルバ入力信号

低消費電力モードと高性能モードでのレゾルバの 1 つの入力で測定した AD8397 の出力を、それぞれ図 6 と図 7 に示します。これらの信号はレゾルバ入力の片側で測定されており、レゾルバに供給される実際の差動信号は振幅が 2 倍になることに注意してください。

レゾルバの SIN/COS レシーバ回路とフィルタ

3 次バターワース・フィルタとゲインの設定が可能な段を備えたレシーバ回路を図 8 に示します。ドライバ回路が高性能モード (VCC = 12V) の場合、S1 が開状態になり、総合ゲインが 0.35 になります。レゾルバの入力駆動信号は 18Vp-p (差動) であり、レゾルバの変換比が 0.5 であることから SIN/COS 出力は 9Vp-p の差動信号になります。9Vp-p の差動信号は 4.5Vp-p のシングルエンド信号に相当し、0.35 のゲイン係数を掛けると 1.58Vp-p (差動では 3.16Vp-p) になります。この値は AD2S1210 の SIN/COS 入力に対して最適な入力電圧です。同様に、低消費電力モードでは S1 が閉状態になり、総合ゲインが 0.7 になります。この場合も AD2S1210 の SIN/COS 入力に対して最適な入力信号レベルを提供します。

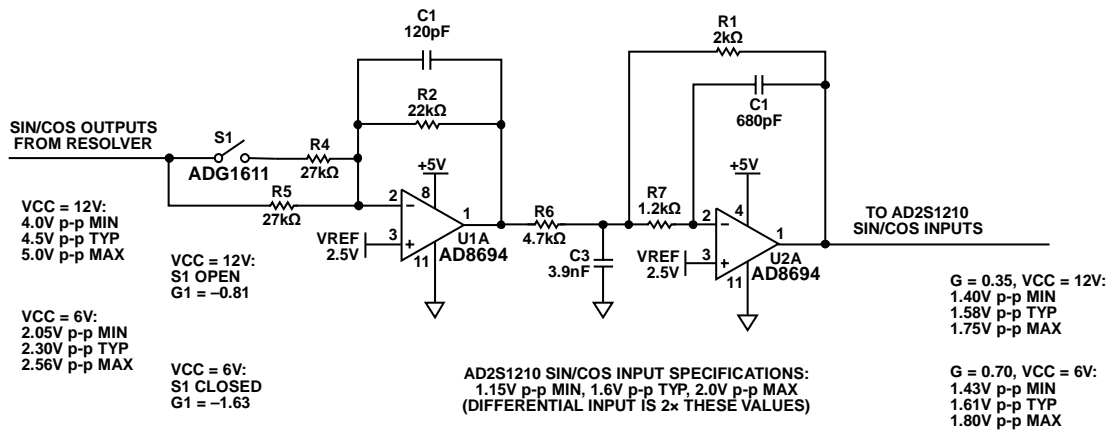


図 8. レゾルバのレシーバ回路（簡略回路図：全接続の一部およびデカップリングは省略されています。）

レシーバ回路はゲイン調整を行うほか、カットオフ周波数が 63kHz、10kHz での位相シフトが-18.6°の 3 次バターワース・フィルタとしても機能します。

低ゲイン・モードと高ゲイン・モードでのフィルタの周波数応答を、それぞれ図 9 と図 10 に示します。

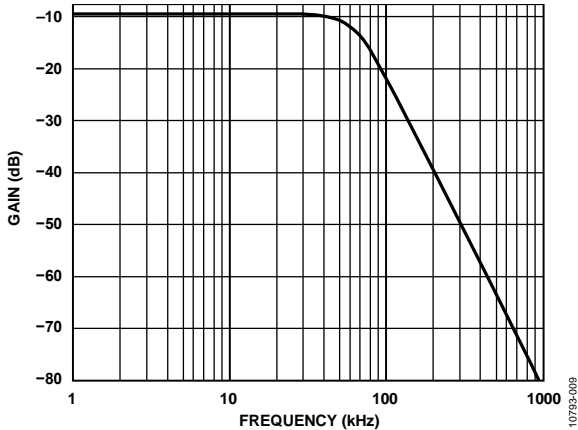


図 9. レゾルバのレシーバ回路、低ゲインの伝達関数

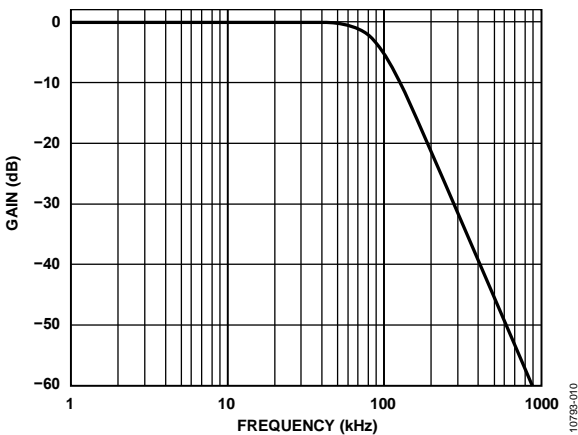


図 10. レゾルバのレシーバ回路、高ゲインの伝達関数

図 11 に示す AD2S1210 の SIN/COS 入力の電圧は 1.64Vp-p (差動で 3.28Vp-p) です。

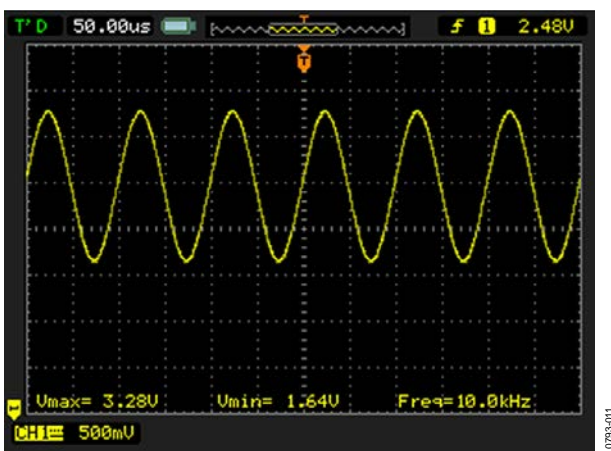


図 11. AD2S1210 のサイン入力とコサイン入力の信号

図 12 は AD2S1210 の EXC ピン (CH1 黄色) と SIN 入力ピン (CH2 青色) の間の全位相シフトが約 40°であることを示しています。この値は 44°の最大設計値を下回ります。

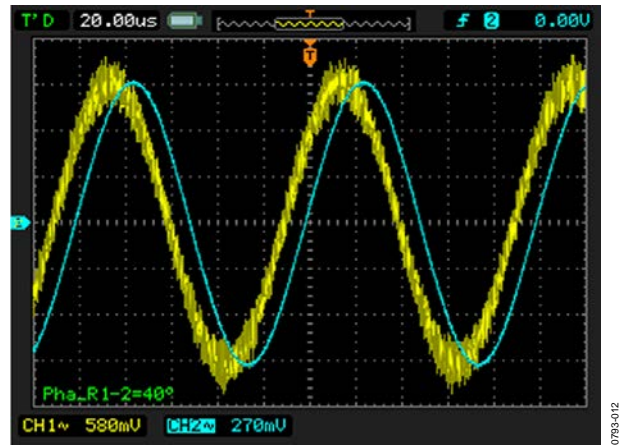


図 12. AD2S1210 の EXC ピンと SIN ピンの間の位相シフト

自動モード検出回路

図 13 に示すリセット回路は、マイクロプロセッサ ADM6328 によるリセット回路を使用し、VCC 電圧の値に基づいてドライバとレシーバのゲインを決定します。閾値電圧は、VCC が 11.5V を上回ると回路が高性能モードに切り替わるように設定されます。VCC が 11.5V を下回ると、回路は低消費電力モードに切り替わります。

ADM6328 はわずか 1μA しか消費しないため、大きな電圧降下を生じることなく、高インピーダンスの R1/R3 抵抗分割器の出力を電源として使用することができます。

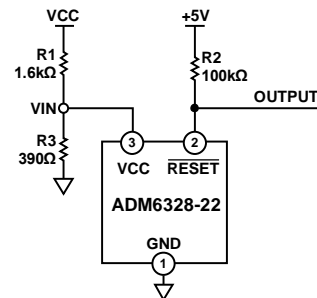


図 13. VCC 検出回路

ADM6328 はオープン・ドレイン出力を備えており、抵抗 R2 がプルアップとして機能します。これにより、出力振幅が VCC 入力に影響されなくなります。ADM6328 の電源電圧は次式で求められます。

$$VIN = VCC \times \frac{R3}{R1 + R3}$$

この回路は閾値電圧が標準で 2.2V、最大で 2.25V の ADM6328-22 を使用しています。最大 VCC 閾値電圧が 11.5V なので次のようになります。

$$\frac{R1}{R3} = \frac{11.5V}{2.25V} - 1 = 4.1$$

抵抗 R1 と R3 はそれぞれ 1.6kΩ と 390Ω が選択され、4.102 の比が得られています。

レゾルバ・ドライバのパワー・アンプの消費電力

レゾルバが比較的低インピーダンスであり VCC 電圧が高いことから、ドライバ・アンプ AD8397 の消費電力を知り、最大消費電力の規定値を超えないようにすることが

重要です。AD8397が安全に消費できる最大電力は、ジャンクション温度上昇により制限されます。

プラスチック密封型デバイスの安全な最大ジャンクション温度はプラスチックのガラス遷移温度により決定され、約150°Cです。この制限値を一時的に超えると、パッケージからダイに加わるストレスの変化によりパラメータ性能がシフトすることがあります。

ジャンクション温度の上昇分は、周囲温度 (T_A)、パッケージの熱抵抗 (θ_{JA})、アンプの消費電力 (P_{AMP}) から次のように計算できます。

$$T_J = T_A + P_{AMP} \times \theta_{JA}$$

この回路は、エクスポーズド・パッド (EP) 付きの8ピンSOICパッケージに収容され、 θ_{JA} が47.2°C/WのAD8397ARDZを採用しています。

アンプで消費される電力 P_{AMP} は、電源から供給される電力 P_{SUPPLY} から負荷で消費される電力 P_{LOAD} を差し引くことによって次のように計算します。

$$P_{AMP} = P_{SUPPLY} - P_{LOAD}$$

レゾルバのローターの巻線の等価負荷インピーダンスは次式に等しくなります。

$$Z = R + jX_L, \text{ where } X_L = \omega L$$

このインピーダンスの大きさは、

$$|Z| = \sqrt{R^2 + X_L^2}$$

ローターの巻線に供給される信号は、

$$v(t) = A \sin \omega t$$

Zに印加される rms 電圧は、

$$V = A/\sqrt{2}$$

Zに流れる rms 電流は以下の式で求められます。

$$I = \frac{V}{|Z|}$$

$$I = \frac{(A/\sqrt{2})}{|Z|}$$

$$P_{LOAD} = V \times I \cos \theta = \frac{A^2 \times \frac{R}{|Z|}}{2|Z|}$$

ここで、 $\cos \theta = \text{力率} = \frac{R}{|Z|}$

電源から供給される電力は、まず電源からの平均電流を計算することから行います。これらの計算ではオペアンプの静止電源電流を無視し、励起電流による電流のみを考慮することに注意してください。これらの計算に使用する等価回路を図14に示します。

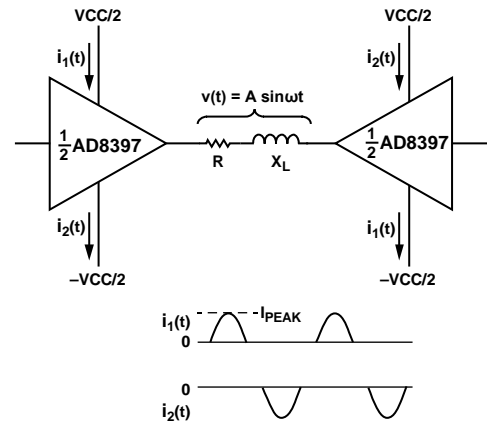


図 14. 電源電流の計算に使用する等価回路

電源からのピーク電流は次のとおりです。

$$I_{PEAK} = \frac{A}{|Z|}$$

負荷に供給される信号はサイン波なので、各電源は半波整流されたサイン波を負荷に供給する必要があります。平均電流は I_{PEAK}/π に等しくなります。

$$I_{AVG} = \frac{I_{PEAK}}{\pi} = \frac{A}{\pi |Z|}$$

この電流は各電源レールから供給する必要があるため、

$$P_{SUPPLY} = 2 \times VCC \times I_{AVG} = \frac{2 \times VCC \times A}{\pi |Z|}$$

P_{AMP} を以下のように計算することができます。

$$P_{AMP} = P_{SUPPLY} - P_{LOAD} = \frac{2 \times VCC \times A}{\pi |Z|} - \frac{A^2 \times \frac{R}{|Z|}}{2|Z|}$$

$$P_{AMP} = \frac{4 \times VCC \times A - \pi A^2 \times \frac{R}{|Z|}}{2 \pi |Z|}$$

多摩川精機のレゾルバ TS2620N21E11 を使用する場合、10kHzでのインピーダンスは $70\Omega + j100\Omega$ になります。高性能モード ($VCC = 12V$, $A = 10V$) では、ここで導いた式を使ったAD8397の消費電力は390mWになります。

AD8397 (EPパッケージ) のジャンクション-周囲間の熱抵抗 θ_{JA} は47.2°C/Wなので、ジャンクション温度は周囲温度を $47.2^\circ\text{C/W} \times 0.39\text{W} = 18.4^\circ$ 上回ります。

電源

動作モードに応じて、回路全体が+6Vまたは+12Vのどちらかの外部VCCで動作します。回路の5V電源は、5V/500mA低ドロップアウト・レギュレータ(LDO)ADP7104-5を使って生成します。3.3V電源は、3.3VのADP7104-3.3を使って生成します。電源回路の詳細については、CN0276設計サポート・パッケージに含まれる回路図を参照してください(www.analog.com/CN0276-DesignSupport)。

PCBの設計とレイアウトに関する検討事項

RDC回路に関しては、低い周波数でもレイアウトに不備があると、性能が低下する可能性があります。たとえば、レゾルバは10kHzの励起信号で動作しますが、AD2S1210は8.192MHzのクロックで動作するため、レイアウト、グラウンディング、デカップリングに関して高速デバイスとして扱う必要があります。チュートリアルMT-031とMT-101にこれらのテーマが詳細に記載されています。

回路図、PADSやGerberのレイアウト・ファイル、部品表を含むCN-0276の設計サポート・パッケージが入手可能です(<http://www.analog.com/CN0276-DesignSupport>)。

システム性能の測定結果

回路の総合システム・ノイズを測定する最適な方法は、レゾルバの位置を固定し、出力コードのヒストグラムを作成することです。このテストはヒステリシス機能を無効にして行う必要があります。以下の図は、10ビット、12ビット、14ビット、16ビットの角度精度モードでのAD2S1210の出力コードのヒストグラムを示しています。それぞれの場合、ヒストグラムの生成にRDCの16ビット全てが使用され、回路はVCC=+12Vの高性能モードに設定されています。

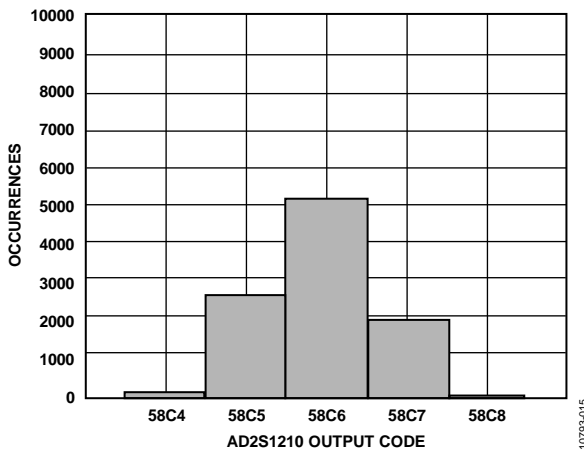


図 15. 出力コードのヒストグラム、10,000 サンプル、ヒステリシス無効、10ビットの角度精度モード、16ビットのADC分解能

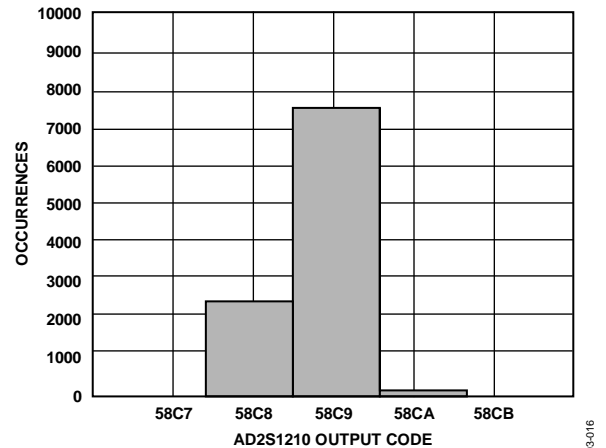


図 16. 出力コードのヒストグラム、10,000 サンプル、ヒステリシス無効、12ビットの角度精度モード、16ビットのADC分解能

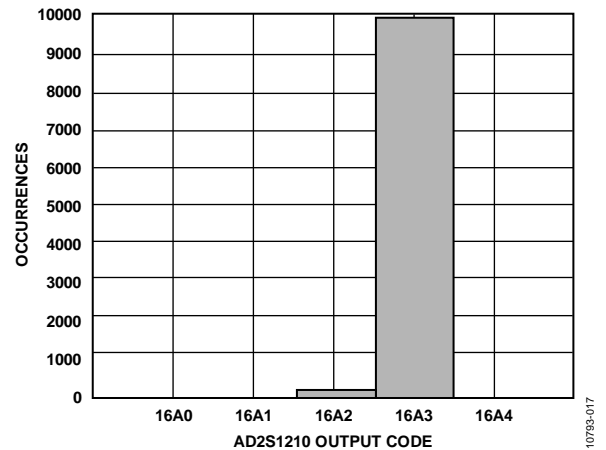


図 17. 出力コードのヒストグラム、10,000 サンプル、ヒステリシス無効、14ビットの角度精度モード、16ビットのADC分解能

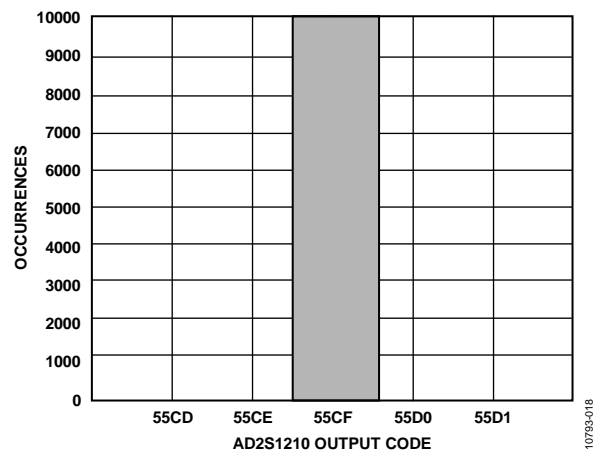


図 18. 出力コードのヒストグラム、10,000 サンプル、ヒステリシス無効、16ビットの角度精度モード、16ビットのADC分解能

これらのヒストグラムは、AD2S1210と、ドライバとレシーバの回路のローパス・フィルタを組み合わせることにより、全てのモードで高い角度分解能を実現できることを示しています。

バリエーション回路

CN-0276 の回路はさまざまなタイプのレゾルバに使用することができます。最高の性能を得るには、受動部品を適切に調整する必要があります。この回路を異なるレゾルバに適応するには基本的に以下のようにします。

1. 各アンプの出力が許容電圧範囲内に保たれるようにすること。
2. 過電圧の影響を受ける部品がないようにすること。たとえば、レゾルバの出力電圧がスイッチ ADG1611 に対して高すぎる場合、図 8 に示されているように回路の入力と直列に抵抗を追加することができます。
3. シグナル・チェーン全体の位相シフトが $n \times 180^\circ - 44^\circ \leq \phi \leq n \times 180^\circ + 44^\circ$ の範囲内を維持するようにすること。ここで、 n は整数。

アプリケーションによっては、レゾルバの 1 次巻線と並列にコンデンサを追加し、その値を動作周波数でレゾルバのインダクタンスと共振するように選択します。これにより、見かけ上の負荷が抵抗性になります。たとえば、回路で使用されるレゾルバの 10kHz での 100Ω のリアクタンスは 1.6mH のインダクタ値に相当します。1 次巻線と並列に 160nF のコンデンサを接続すると、負荷はインピーダンスの実数部である約 70Ω になります。

ただし、オペアンプの帯域幅内であっても周波数が高いと、負荷が容量性であることからオペアンプが発振する可能性があります。このアプリケーションでは帯域幅全体で安定性を維持するように、オペアンプを注意深く補償する必要があります。

回路の評価とテスト

この回路は EVAL-CN0276-SDPZ 回路ボードと EVAL-SDP-CB1Z SDP-B システム・デモンストレーション・プラットフォーム・コントローラ・ボードを使用します。これら 2 枚のボードは 120 ピン接続用コネクタを備えているので、手早く組み立てて回路の性能を評価することができます。EVAL-CN0276-SDPZ は評価対象の回路を備えており、EVAL-SDP-CB1Z (SDP-B) を CN-0276 評価用ソフトウェアとともに使用し、EVAL-CN0276-SDPZ とのデータ交換を行います。

必要な装置

以下の装置が必要です。

- USB ポート付きで Windows® 7 以降を搭載の PC
- EVAL-CN0276-SDPZ 回路ボード
- EVAL-SDP-CB1Z SDP-B コントローラ・ボード
- CN-0276 評価用ソフトウェア
- 6V/1A のベンチ電源
- 12V/1A のベンチ電源
- 多摩川精機のレゾルバ TS2620N21E11

評価開始にあたって

CN-0276 評価用ソフトウェアの CD を PC の CD ドライブにセットして、評価用ソフトウェアをロードします。マイコンピュータから評価用ソフトウェア CD を挿入したドライブを探します。ソフトウェア操作の詳細については CN0276 ソフトウェア・ユーザー・ガイドを参照してください。

機能ブロック図

図 19 にテスト・セットアップの機能ブロック図を示します。

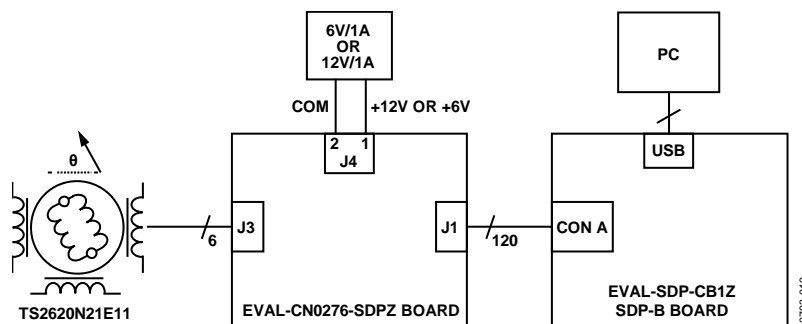


図 19. テスト・セットアップの機能図

セットアップ

EVAL-CN0276-SDPZ 回路ボードの 120 ピン・コネクタを EVAL-SDP-CB1Z コントローラ・ボード (SDP-B) の CON A コネクタに接続します。120 ピン・コネクタの端部にある穴を利用し、ナイロン製の固定用部品を使って 2 枚のボードをしっかりと固定します。電源をオフにして、6V または 12V の電源をボードの VCC ピンと GND ピンに接続します。SDP-B ボードに付属している USB ケーブルを PC の USB ポートに接続します。このとき、USB ケーブルを SDP-B ボードのミニ USB コネクタに接続しないでください。レゾルバ TS2620N21E11 を EVAL-CN0276-SDPZ 回路ボードの J3 に接続します。

テスト

EVAL-CN0276-SDPZ に接続された 6V または 12V の電源をオンにします。評価用ソフトウェアを起動し、PC からの USB ケーブルを EVAL-SDP-CB1Z のミニ USB コネクタに接続します。

USB による通信が確立されると、EVAL-SDP-CB1Z は EVAL-CN0276-SDPZ との間のパラレル・データの送受信およびキャプチャを行うことができます。

位置と速度を測定する回路を使用したときのソフトウェア出力を表示したスクリーンショットを図 20 に示します。

EVAL-CN0276-SDPZ 評価ボードの写真を図 21 に示します。

テスト・セットアップと校正についての詳細、およびデータ・キャプチャ用評価ソフトウェアの使用方法については、CN-0276 ソフトウェア・ユーザー・ガイドを参照してください。

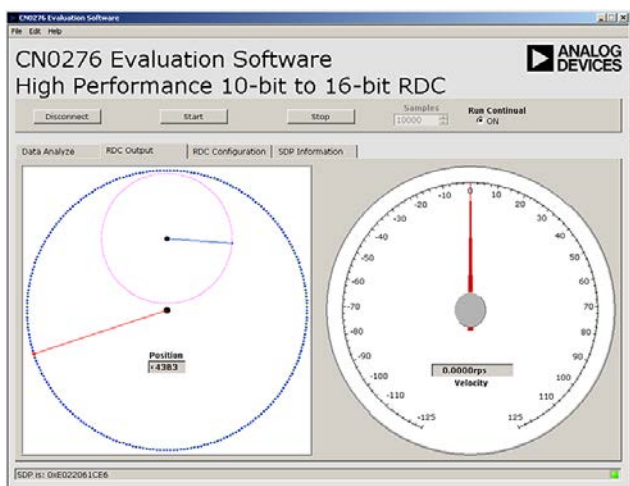


図 20. ソフトウェア出力ウィンドウのスクリーンショット

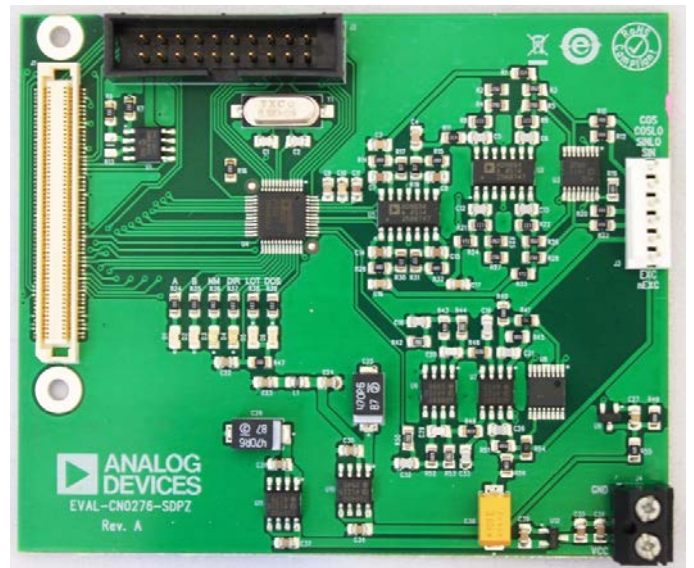


図 21. EVAL-CN0276-SDPZ の PCB の写真

プロトタイプ開発での接続

EVAL-CN0276-SDPZ 評価ボードは EVAL-SDP-CB1Z SDP-B ボードを使用するように設計されていますが、マイクロプロセッサを使用することにより、AD2S1210 の SPI ポートとインターフェースすることができます (この場合 SOE ピンをローに設定して SPI インターフェースをアクティブにする必要があります)。その他のコントローラを EVAL-CN0276-SDPZ 評価ボードと併用するためには、サードパーティによるソフトウェア開発が必要になります。

アルテラやザイリンクスのフィールド・プログラマブル・ゲート・アレイ (FPGA) とのインターフェースに使用可能な既存のインターポーザ・ボードがあります。Nios ドライバを使用することにより、アルテラの BeMicro SDK ボードを BeMicro SDK/SDP インターポーザと併用することができます。FMC コネクタを備えたザイリンクスのどの評価ボードも FMC-SDP インターポーザ・ボードと併用することができます。

さらに詳しい資料

CN-0276 Design Support Package :

<http://www.analog.com/CN0276-DesignSupport>

Application Note AN-264 : [Dynamic Characteristics of Tracking Converters, Analog Devices.](#)

Application Note AN-263 : [Resolver-to-Digital Conversion, Analog Devices.](#)

Application Note AN-234 : [Digital Resolver Integration, Analog Devices.](#)

Application Note AN-230 : [Circuit Applications of the AD2S90 Resolver-to-Digital Converter, Analog Devices.](#)

MT-030 Tutorial : [Resolver-to-Digital Converters, Analog Devices.](#)

MT-031 Tutorial : [Grounding Techniques, Analog Devices.](#)

MT-101 Tutorial : [Decoupling Techniques, Analog Devices.](#)

データシートと評価ボード

CN-0276 回路評価ボード (EVAL-CN0276-SDPZ)

システム・デモンストレーション・プラットフォーム (EVAL-SDP-CB1Z)

AD2S1210 データシート

AD8397 データシート

ADG1611/ADG1612 データシート

ADM6328 データシート

ADP7104 データシート

AD8692/AD8694 データシート

改訂履歴

11/13—Revision 0: 初版

「Circuits from the Lab/実用回路集」はアナログ・デバイセズ社製品専用で作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客様は製品設計で「Circuits from the Lab/実用回路集」を使用することはできませんが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2013 Analog Devices, Inc. All rights reserved.

商標および登録商標は、それぞれの所有者の財産です。
CN10793-0-11/13(0)