



Circuits from the Lab™ 実用回路は今日のアナログ・ミックスド・シグナル、RF 回路の設計上の課題の解決に役立つ迅速で容易なシステム統合を行うために作製、テストされました。詳しい情報と支援については www.analog.com/jp/CN0268 をご覧ください。

接続/参考にしたデバイス

ADL5565	6 GHz 超高ダイナミック・レンジ差動アンプ
AD9467	16 ビット、200 MSPS/250 MSPS ADC

共振方式を使用した狭帯域、高域 IF、16 ビット、250 MSPS レシーバ・フロント・エンド用バンドパス・フィルタの設計

評価と設計支援

設計と統合ファイル

[回路図](#)、[レイアウト・ファイル](#)、[部品表](#)

回路の機能とその利点

図 1 に示す回路は差動アンプ ADL5565 と ADC AD9467 の間に最適のインターフェースを施した 16 ビット、250 MSPS、狭帯域、高域 IF、レシーバ・フロント・エンドです。

AD9467 は SNR 性能が約 75.5 dBFS、SFDR 性能が 95 dBFS ~ 98 dBFS のバッファ入力 16 ビット、200 MSPS (又は 250 MSPS) ADC です。差動アンプ ADL5565 は広入力帯域幅、低歪、高出力直線性なので、IF サンプリング ADC の駆動に最適です。

この回路ノートでは高性能を維持し信号損失を最小にするインターフェース回路とアンチエイリアシング・フィルタを設計する系統的な手順について説明します。中心周波数 200 MHz のもっとも平坦なバターワース 4 次バンドパス・フィルタを設計するために共振方式を使用しています。

回路の説明

高速 ADC を駆動するアンプとして差動アンプを使用する利点には信号ゲイン、絶縁、ADC に対する信号源インピーダンス・マッチングがあります。ADL5565 は、ピンの接続構成により 6dB、12dB、15.5dB の 3 つのゲイン調整が可能です。あるいは、入力に 2 つの外付け抵抗を接続する事により、0dB ~ 15.5dB の範囲内でより細かくゲインの設定ができます。さらに、ADL5565 は高出力直線性、低歪み、低ノイズ、広入力帯域幅です。3dB 帯域幅は 6 GHz で、0.1 dB 平坦度は 1 GHz です。ADL5565 は 50dB 以上の出力 3 次インターセプト (OIP3) を達成可能です。

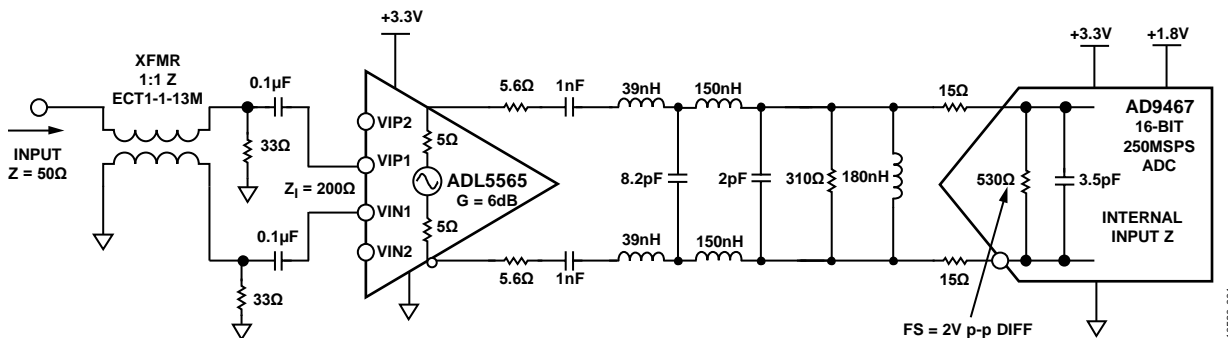


図 1 差動アンプ ADL5565 と ADC AD9467 を使用した狭帯域 高域 IF アプリケーションのための共振フィルタ回路

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。

※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2012 Analog Devices, Inc. All rights reserved.

Rev. 0

ADL5565 と AD9467 が提供しなければならない最適レベルの性能を実現するには、それぞれのデータシートに規定されている設計ガイドラインに適切に従う事が重要です。いくつかの重要な設計基準には、最小信号損失、最適な直線性性能のための ADL5565 の適切な入力/出力インピーダンス・マッチング、ダイナミック・レンジ向上のためのアンチエイリアシング・フィルタの系統的な設計、ADC 入力に対するソース・インピーダンス・マッチングがあります。

ADL5565 の入力インピーダンス・マッチング

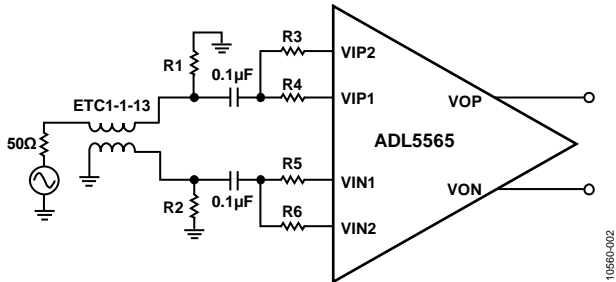


図 2 ADL5565 の入力インピーダンス・マッチング

図 2 は ADL5565 の推奨入力マッチング回路です。ADL5565 の入力インピーダンスはゲインによって変わり、その差動入力インピーダンスは、ゲイン 6 dB では 200 Ω、ゲイン 12 dB では 100 Ω、ゲイン 15.5 dB では 67 Ω です。信号発生器の信号源インピーダンス 50 Ω を ADL5565 の入力インピーダンスにマッチングさせるためには、R1 と R2 の値をそれらの合計と ADL5565 の入力インピーダンスとの並列抵抗 “Zi” が 50 Ω になるように選ぶ必要があります。差動回路のバランスをとるために、R1 の値は R2 と等しくなければなりません。必要なマッチング抵抗を計算するために次式を使用する事ができます。

$$R1 = R2$$

$$2R1 \parallel Zi = 50 \Omega$$

$$T1 = T2 = \frac{25}{1 - (50 / |Zi|)}$$

表 1 は ADL5565 の異なるゲイン設定に対して計算した終端抵抗とピン接続です。

図 2 に示す回路に対する代替回路は 1:1 バラン、ETC1-1-13 をインピーダンス変換 RF トランスと置き換える事です。この場合 R1 と R2 は必要ありません。ゲイン 6 dB 回路の場合は 1:4 トランス、あるいはゲイン 12 dB 回路の場合は 1:2 トランスを使用する事ができます。この代替回路の利点は部品点数がより少なくなる事と信号損失が最小である事です。しかしトランスの帯域幅に注意する必要があります。インピーダンス変換トランスは 1:1 バランに比べ帯域幅がより狭く挿入損失がより高くなります。

表 1. ADL5565 のゲイン、入力インピーダンスと R1、R2、R3、R4、R5、R6 の値

Gain (dB)	ADL5565 Input Impedance, Zi (Ω)	R1 (Ω)	R2 (Ω)	R3 (Ω)	R4 (Ω)	R5 (Ω)	R6 (Ω)
6	200	33	33	Open	0	0	Open
12	100	50	50	0	Open	Open	0
15.5	67	Open	Open	0	0	0	0

図 2 はバラン又はトランスを使用してシングル・エンドから差動へ変換し ADL5565 を駆動する回路です。この回路構成は一部のアプリケーションでは実行可能あるいは望ましいものではないかもしれません。ADL5565 のドライバ・インターフェースは柔軟性があり、図に示すようにシングル・エンドでも駆動できるし、たとえば差動ミキサーのように差動で駆動する事もできます。差動入力インターフェースの詳細については ADL5565 のデータシートを参照してください。

ADL5565 の出力負荷のマッチング

ADL5565 の直線性性能は出力負荷 200 Ω に対して最適化されています。200 Ω は ADC に対するインターフェースとフィルタ設計のための一般的な出力インピーダンスです。200 Ω の最適化出力負荷の場合、200 MHz での ADL5565 の出力 IP3 は 46 dBm です。

200 Ω 出力負荷がアプリケーションに適合しない場合は、ADL5565 の出力負荷とその直線性性能の間でのトレードオフになります。図 3 は一般的に使用される出力負荷に対する 3 次相互変調積 (IMD3) 対 周波数のグラフです。

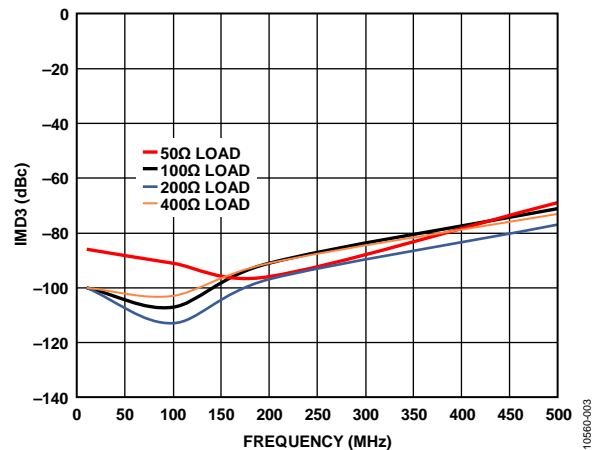


図 3. 出力負荷 50 Ω、100 Ω、200 Ω、400 Ω に対する ADL5565 の周波数 対 IMD3、電源 3.3 V、ゲイン=6dB

AD9467 のソース・インピーダンス

AD9467は広帯域幅に渡って高性能になるように最適化されたIF サンプリング ADC で、しかも使い易いのでこの回路の ADC として理想的です。AD9467 はドライバ・アンプに対し固定の入力インピーダンスを示すバッファを内蔵しています。この入力構成はサンプリング・スイッチへ直接結合されるバッファ無しフロント・エンドの ADC に対し利点があります。バッファが無い ADC はドライバ・アンプに対し、時間によって変化するサンプル&ホールドの入力インピーダンスを表します。ADC に入力バッファを内蔵すると消費電力がわずかに高くなりますが、駆動条件が緩和されます。AD9467 のバッファ付きのソース・インピーダンスは 3.5 pF コンデンサと抵抗 530 Ω の並列接続の固定インピーダンスとしてモデル化されます。

ADC にインターフェースする時には、実際の入力インピーダンスを 530 Ω から 200 Ω~400 Ω の範囲のより低い値に下げる事をお勧めします。ADC の入力インピーダンスを低くすることにより、サンプル&ホールド回路によるキックバックはより早く安定し、直線性性能が向上します。トレードオフは入力電力が増す事です。なぜなら ADC のフルスケールを駆動するのにより大きな電力が必要となるからです。この回路例では、ADL5565 の出力インピーダンスにマッチングさせ、ADC の直線性 対 ADC の入力電力のバランスをとるために AD9467 の入力インピーダンスを 200 Ω に下げました。AD9467 の入力インピーダンスを下げるために、ADC の差動入力と並行に抵抗 310 Ω を接続しました。

アンチエイリアシング・フィルタの設計

ADC の前段のアンチエイリアシング・フィルタは、信号帯域内にエイリアスしてダイナミック特性を損なう恐れのある不要なナイキスト・ゾーンの信号成分やノイズを減少させるのに役立ちます。アンチエイリアシング・フィルタはしばしば LC 回路を使用して設計しますが、希望のストップバンド/パスバンド特性を達成するには、ソース・インピーダンスと負荷インピーダンスが明確になっていなければなりません。フィルタ設計はたとえば Nuhertz Technologies 社から供給されているソフトウェアや Agilent Technologies 社の Advanced Design System (ADS) などを使って達成されます。

図 1 の回路で、4 次最大平坦型 (バターワース) ローパス・フィルタを設計するために ADS のプログラムを使用しました。図 4 は信号源/負荷インピーダンスが 200 Ω で、3dB カットオフ周波数が 300 MHz のローパス・フィルタ回路です。200 Ω のインピーダンスを選択した理由はそれがドライバ・アンプと ADC の一般的な信号源インピーダンス/負荷インピーダンスだからです。始めの素子はドライバ条件を軽減する直列インダクタです。

最終的に最適化された回路の図 1 では、フィルタの信号源インピーダンスは約 21.6 Ω になります；しかし、フィルタ全体は最終的に共振バンドパス・フィルタになるのでフィルタのローパス部分の設計には 200 Ω を選択しました。そしてより重要な事は最適の直線性性能を得るためにアンプや ADC から見た負荷インピーダンスや信号源インピーダンスが正しい事です。200 Ω にする事による影響はインピーダンス・ミスマッチによる振幅損失です。

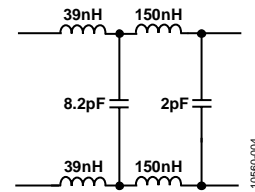


図 4 ローパス・フィルタの設計

ローパス・フィルタ回路は信号帯域でピーキングを生じる共振を起こさせる事によってさらに調整しました。これは、高域 IF での狭帯域バンドパス・フィルタになります。ADC の差動入力にインダクタを接続する事により ADC の入力容量をゼロにし、ピーキングを作ります。図 5 は共振インダクタ値を決定するために使用する計算を示します。AD9467 のソース・インピーダンス 3.5 pF の場合、容量性サセプタンスをゼロにするためには並列のインダクタ 181 nH が必要です；RC 並列等価回路の高インピーダンス抵抗分のみ残ります。計算するために選択した共振周波数は 200 MHz です。

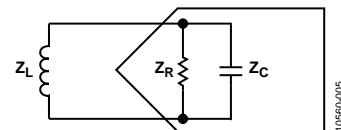


図 5 共振マッチング

$$Z_C = \frac{1}{j\omega C}$$

$$Z_L = j\omega L$$

$$Y_C = \frac{1}{Z_C}$$

$$Y_L = \frac{1}{Z_L}$$

$$Y_C + Y_L = 0$$

$$L = \frac{1}{\omega^2 C}$$

測定性能

図 1 は最終的な回路構成です。ドライバ・アンプを安定性化するために、ADL5565 の各出力に 5.6 Ω を接続しました。推奨の直列抵抗は一般的に数 Ω~数十 Ω です。抵抗値をより大きくすると安定性が向上します；しかし、トレードオフは電力損失です、なぜなら直列抵抗は ADC 入力でのインピーダンスと分圧器を形成し信号減衰を生じるからです。

ADL5565 出力に接続する直列抵抗の後には 1 nF DC 阻止コンデンサです。その後にはアンチエイリアシング・フィルタが続き、さらにその後には ADC の入力インピーダンスを小さくする並列の抵抗 310 Ω が続きます。最後に接続する ADC 入力と直列の 15 Ω 抵抗は内部スイッチング・トランジエントをフィルタとアンプからアイソレーションします。

図6と図7はアンチエイリアシング・フィルタ応答の測定結果ですが、1 dB 帯域幅が 41 MHz、3 dB 帯域幅が 89 MHz で IF の中心周波数が 203 MHz になっています。図8は図1の最終的なレーバ回路の FFT スペクトラムですが、SNR が 72.5 dBFS で、SFDR 性能は 90 dBc に近い値になっています。

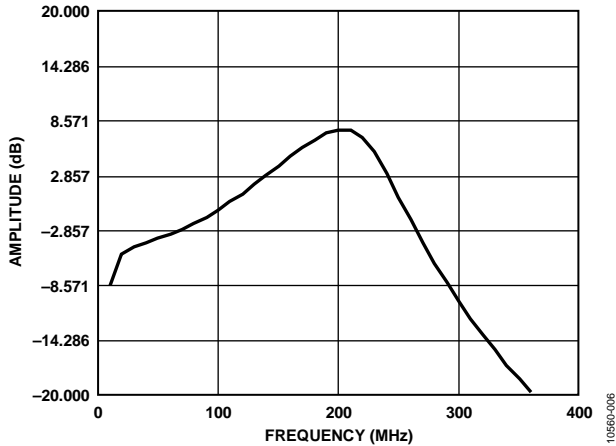


図6 アンチエイリアシング・フィルタ応答、 $f_c = 203$ MHz

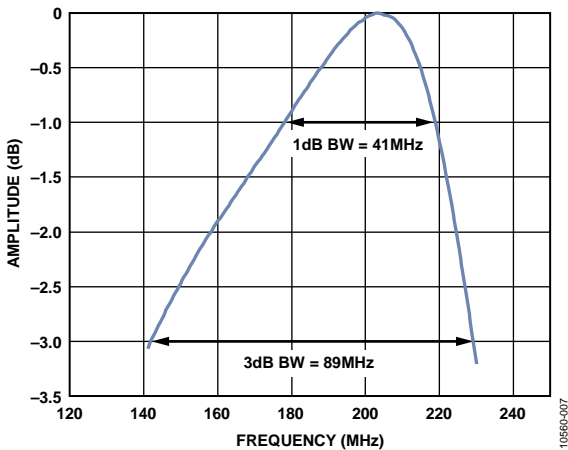


図7 アンチエイリアシング・フィルタ応答、 $f_c = 203$ MHz、1 dB 帯域幅と 3 dB 帯域幅

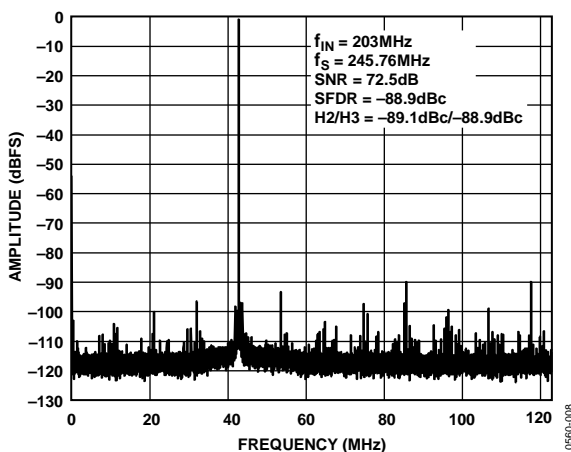


図8 シングル・トーン FFT プロット、Input = 203 MHz、サンプリング・レート = 245.76 MSPS

共振ピークを希望の IF ヘシフトするために、シミュレーション・ツールとして ADS を使い、フィルタの部品をさらに変更する事ができます。たとえば、アンチエイリアシング・フィルタの並列コンデンサ 8.2 pF を 10 pF へ変更する事により共振ピークがより低い周波数 183 MHz ヘシフトします。図9～図11はこの条件でのフィルタ・プロファイルとシングル・トーン FFT 性能を示します。

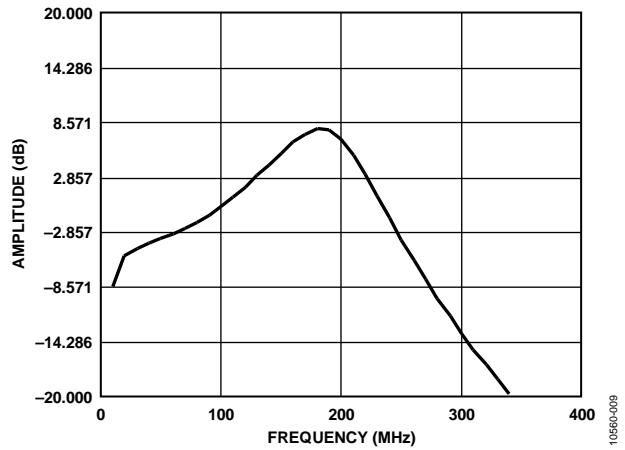


図9 アンチエイリアシング・フィルタ応答、 $f_c = 183$ MHz

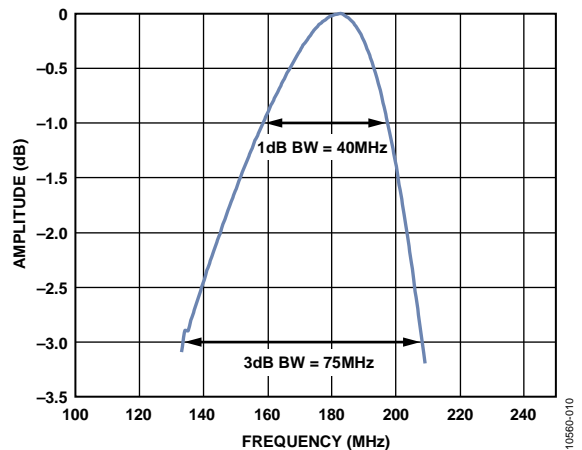


図10 アンチエイリアシング・フィルタ応答、 $f_c = 183$ MHz、1 dB 帯域幅と 3 dB 帯域幅

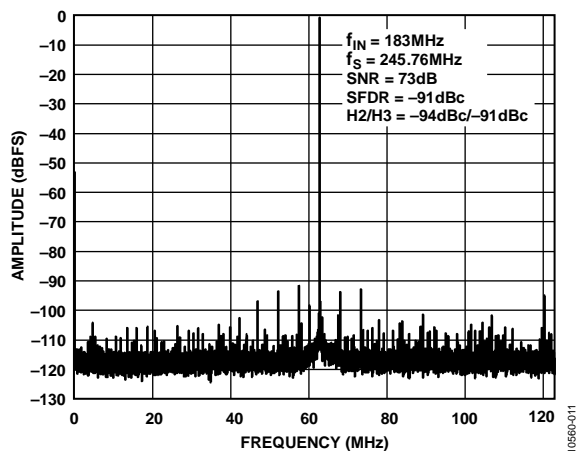


図11 シングル・トーン FFT プロット、入力 = 183 MHz、サンプリング・レート = 245.76 MSPS

バリエーション回路

供給可能なドライバと高速 ADC の組み合わせは極めてわずかです；しかし、最適な性能を得るには ADC の入／出力インピーダンスと ADC の入力リアクタンスに注意を払う事が重要です。各デバイスはそれぞれ固有のインピーダンス特性があります。回路図 1 に対するバリエーション回路は回路ノート [CN-0227](#) に記述されているように、広帯域レシーバ・アプリケーション向けで [ADL5562](#) (3.3 GHz 帯域幅) がローパス、アンチエイリアシング・フィルタ回路を通して [AD9467](#) を駆動する回路です。

同様に、回路ノート [CN-0110](#) は、「高域 IF AC 結合アプリケーション向けに差動ドライバ・アンプ [ADL5562](#) を使用して“[AD9445](#) のような”広帯域 ADC を駆動する方法」を述べています。その他の代替回路で可変ゲインが要求される場合は [ADL5565](#) を可変ゲイン・アンプ (VGA) の [AD8375](#) に置き換える事ができます。[AD8375](#) はデジタル制御の可変ゲイン、広帯域幅のアンプで、24dB ゲインの広い範囲にわたって、1dB 刻みで高精度なゲイン制御を提供します。[AD8376](#) は [AD8375](#) のデュアル・バージョンです。回路ノート [CN-0002](#) に、高域 IF、AC 結合のアプリケーション向けに [VGA](#) の [AD8376](#) を使用して広帯域幅 ADC を駆動する方法を述べています。

回路評価とテスト

図 1 に示す回路の評価とテストは [AD9467](#) 評価用ボード ([AD9467-250EBZ](#)) を使用して実施されます。[AD9467](#) 評価用ボードの裏側には [ADL5562](#) と 4 次フィルタのプロトタイプ領域があります。[ADL5562](#) は [ADL5565](#) とピンコンパチブルなので [ADL5562](#) を [ADL5565](#) に置き換えました。[AD9467-250EBZ](#) ボードの完全な回路図、BOM、レイアウトはユーザー・ガイド [UG-200](#) を参照してください。表 2 は図 1 に示す回路を再現するために必要となる [AD9467](#) 評価用ボードの変更を示します。この回路ノートの完全な資料は下記ウェブサイトの [CN-0268](#) 設計支援パッケージに載っております。
<http://www.analog.com/CN0268-DesignSupport>

この回路のテストを行うためには修正した [AD9467-250EBZ](#) 回路ボードと FPGA ベースのデータ・キャプチャ・ボード [HSC-ADC-EVALCZ](#) を使用します。2 つのボードには、簡単に回路性能の設定と評価を可能にする接続用高速コネクタがあります。修正 [AD9467-250EBZ](#) ボードにはこの回路ノートで説明したように評価した回路が含まれています。そして適切に ADC を制御しデータを取り込むために、ビジュアル・アナログ評価ソフトウェアと SPI コントロール・ソフトウェアと共にデータ・キャプチャ・ボード [HSC-ADC-EVALCZ](#) を使用します。

この回路ノートに記載されているテストを行うためのハードウェアとソフトウェアのセットアップ方法についての詳細はアプリケーション・ノート [AN-835](#) (和文 Rev.0/最新版は英文をご覧ください) に述べられています。

表 2. [ADL5565](#) ドライバ・オプションに必要な [AD9467](#) 評価用ボードの修正

Reference Designator	Description	Manufacturer	Part Number
R121, R122, C109, C110, C117, R103, C116, R130, C118	DNI		
R125, R110, R107, R113, R114, R119, R120	0 Ω		
T103	Balun, 1:1 impedance ratio	M/A-Com	MABA-007159-000000
R105, R106	33 Ω		
C101, C105, C106, C107	0.1 μF		
U100	ADL5565	Analog Devices	
R117, R118	5.6 Ω		
C113, C114	1 nF		
L101, L102	39 nH	Coilcraft	0805CS
C119	8.2 pF	Murata	GRM15
L103, L104	150 nH	Coilcraft	0805CS
C120	2 pF	Murata	GRM15
L100	180 nH	Coilcraft	0805CS
R111, R112	155 Ω		
R127, R128	15 Ω		

さらに詳しくは

CN-0268 Design Support Package:

<http://www.analog.com/CN0268-DesignSupport>

UG-200 User Guide : [Evaluating the AD9467 16-Bit, 200 MSPS/250 MSPS ADC](#)

CN-0002 回路ノート : [AD8376、VGA を用いて、IF の AC カップリング・アプリケーションとして、広帯域幅の A/D コンバータを駆動する回路](#)

CN-0110 Circuit Note : [Using the ADL5562 Differential Amplifier to Drive Wide Bandwidth ADCs for High IF AC-Coupled Applications](#)

CN-0227 Circuit Note : [High Performance, 16-Bit, 250 MSPS Wideband Receiver with Antialiasing Filter](#)

AN-835 アプリケーション・ノート :

[高速 A/D コンバータ \(ADC\) のテストと評価について](#)
(和文 Rev.0/最新版は[英文](#)をご覧ください)

Analog Dialogue 39 :

[高速プリント回路基板](#) [レイアウトの実務ガイド](#)

AN-827 アプリケーション・ノート : [共振方式によるアンプとスイッチド・キャパシタ ADC のインターフェース](#)

AN-742 アプリケーション・ノート : [スイッチド・キャパシタ ADC の周波数領域応答](#)

MT-031 Tutorial : [Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”](#)

MT-073 Tutorial : [High Speed Variable Gain Amplifiers \(VGAs\)](#)

MT-075 Tutorial : [Differential Drivers for High Speed ADCs Overview](#)

MT-101 Tutorial : [Decoupling Techniques](#)

データシートと評価用ボード

AD9467 [データシート](#)

ADL5565 [データシート](#)

回路評価用ボード ([AD9467-250EBZ](#))

標準データ・キャプチャ・プラットフォーム
([HSC-ADC-EVALCZ](#))

改訂履歴

4/10—Revision 0:初版

「Circuits from the Lab/実用回路集」はアナログ・デバイセズ社製品専用で作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab/実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2012 Analog Devices, Inc. All rights reserved. 商標および登録商標は、それぞれの所有者の財産です。

CN10560-0-4/12(0)