

**Circuits
from the Lab™**
Reference Circuits
実用回路集

テスト済み回路設計集“Circuits from the Lab™”は共通の設計課題を対象とし、迅速で容易なシステム統合のために製作されました。さらに詳しい情報又は支援は <http://www.analog.com/jp/CN0256> をご覧ください。

使用したリファレンス・デバイス

ADN4663	2チャンネルLVDS ドライバ
ADN4664	2チャンネルLVDS レシーバ
ADuM3442	4チャンネルデジタル・アイソレータ
ADuM5000	絶縁型 DC/DC コンバータ

絶縁型 LVDS インターフェース回路

評価および設計サポート環境

回路評価ボード

CN-0256 評価ボード (EVAL-CN0256-EBZ)

設計と統合ファイル

回路図、レイアウト・ファイル、部品表

回路の機能とその利点

低電圧差動信号 (LVDS) は、低電圧の高速ポイント to ポイント通信用に制定された規格です (TIA/EIA-644)。この方式は、バックプレーンまたは短いケーブル接続を通じて大量のデータを送ったり、アプリケーション回路の異なる部分に高速クロックを分配するために、計測および制御アプリケーションで使われます。

図 1 に示す回路は、LVDS インターフェースの絶縁例です。LVDS インターフェースの利点には、故障に対する保護機能 (安全絶縁) とロバスト性の向上 (機能的絶縁) が含まれます。

ADuM3442 は、ADN4663 LVDS ドライバへのロジック入力と、ADN4664 LVDS レシーバからのロジック出力のデジタル・アイソレーション機能を備えています。ADuM5000 を使

用した絶縁電源と組み合わせることで、産業用アプリケーションや計測アプリケーションの LVDS リンクの絶縁に関して、以下のような多くの課題を解決することができます。

- LVDS ドライバ/レシーバ間のロジック信号を絶縁して、回路のバス側における標準 LVDS 通信を保証。
- 2つのワイドボディ SOIC デバイス ADuM3442 と ADuM5000 を追加した高集積絶縁により、標準 LVDS デバイスの ADN4663 と ADN4664 を絶縁。
- 従来の絶縁 (オプトカプラ) に比べて消費電力が低い。低消費電力動作は LVDS アプリケーションの特徴です。
- 複数チャンネルの絶縁。LVDS アプリケーションでは、最大限のスループットを得るために並列チャンネルが使われます。この回路はクワッド・チャンネルの絶縁例です (この場合は 2つの送信チャンネルと 2つの受信チャンネル)。
- 高速動作。絶縁は最大 150Mbps で動作するので、基本的な LVDS の速度要件を満たす助けとなります。

図 1 に示す回路は、デュアル・チャンネル LVDS ライン・ドライバとデュアル・チャンネル LVDS レシーバを絶縁しています。これにより、1枚のボード上の 2つの完全な送信パスと受信パスの実装例を示すことができます。

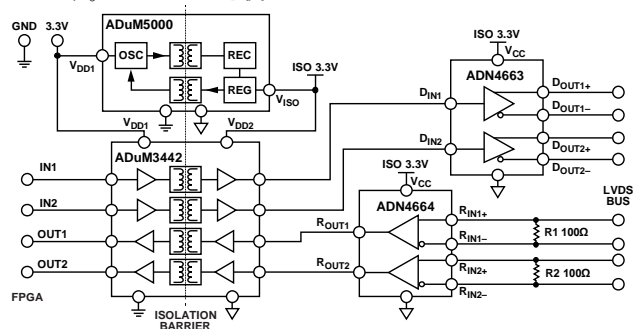


図 1. 絶縁型 LVDS インターフェース回路 (簡略回路図)

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本誌記載の商標および登録商標は、各社の所有に属します。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

回路説明

絶縁型 LVDS は、ボード間、バックプレーン、およびプリント基板 (PCB) の通信リンクを安全に、あるいは機能的に絶縁します。安全な絶縁の一例として、1 枚以上のプラグイン・カードに高電圧トランジェントが加わる危険のある LVDS バックプレーンを備えたシステムがあります。LVDS インターフェースを絶縁すれば、このような故障状態がシステムの他の回路に影響するのを防ぐことができます。また、機能的絶縁の利点が活きるアプリケーションの例としては、計測機器が挙げられます。たとえば、ADC と FPGA 間の LVDS リンクを絶縁すると、フロート状態のグラウンド・プレーンを形成して測定データの完全性を高め、アプリケーションの他の部分からの干渉を最小限に抑えることができます。

2 つの送信チャンネル (CMOS/TTL から LVDS) と 2 つの受信チャンネル (LVDS から CMOS/TTL) を絶縁する絶縁型 LVDS インターフェース回路の写真を図 2 に示します。信号の絶縁は、ADuM3442 の最大パルス幅歪みの仕様を維持しながら、最大 150Mbps のデータレートまで可能です。

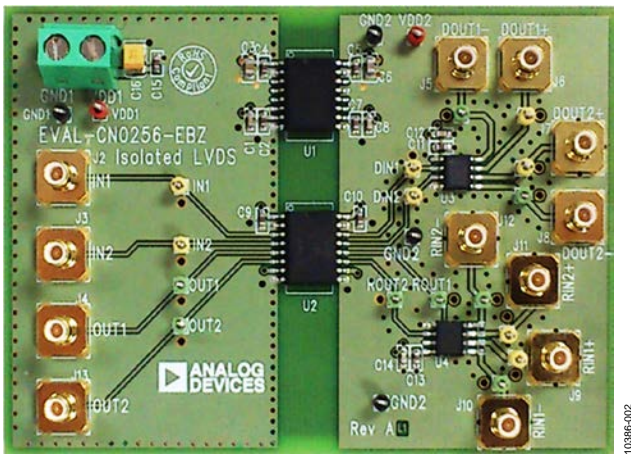


図 2. 絶縁型 LVDS インターフェース回路

ロジック信号は IN1 と IN2 に与えることができ、これらは ADuM3442 によって絶縁されます。対応する ADuM3442 の出力 (DIN1 および DIN2 テスト・ポイント) は ADN4663 LVDS ドライバに接続され、DOUT1+ と DOUT1-、DOUT2+ と DOUT2- に LVDS 信号を生成します。

ADN4664 LVDS レシーバは、RIN1+ と RIN1-、RIN2+ と RIN2- で LVDS 信号を受信できます。レシーバ出力 (ROUT1、ROUT2 テスト・ポイント) は、信号を絶縁するために ADuM3442 に接続します。これに対応する ADuM3442 からのロジック出力は OUT1 と OUT2 です。

回路の電源は、VDD1 に接続することによってロジック側に供給されます。この電源は 3.3V または 5V とすることができ、ADuM3442 (回路の信号絶縁) のロジック側に電源を供給します。さらに ADuM5000 にも電源を供給し、そこから回路のバス側に絶縁電源が供給されます。

ADuM5000 の VISO 出力は、LVDS ドライバ (ADN4663) と LVDS レシーバ (ADN4664)、および ADuM3442 のバス側に必要な 3.3V 電源を供給します。

この回路のレイアウトは、アプリケーション・ノート AN-0971 「isoPower デバイスでの EMI 放射制御についての推奨事項」に基づいています。また、このレイアウトは高速差動信号伝送に合わせて最適化されています。LVDS の入力/出力トレース長は同じにしてあり、グラウンドへのインピーダンスは 50Ω です (差動ペア間で 100Ω)。各ペアのテスト・ポイントとドライバ/レシーバからの距離も同じにしてあります。高速信号の完全性を高めるために、グラウンドへのピアがトレースに沿って複数配置されています。

LVDS の入力 RIN1+ と RIN1- および RIN2+ と RIN2- には 100Ω の終端抵抗 (R1、R2) が接続されています。DOUT1+ と DOUT1-、DOUT2+ と DOUT2- に接続されたバスの受信端は終端してください。

電源とグラウンドは、スクリーワイヤ・コネクタ (VDD1 と GND1) を経由して接続します。ロジック入力 (IN1、IN2) / 出力 (OUT1、OUT2) は、4 個の SMB コネクタを介して接続します。バス信号は 8 個の SMB コネクタ経由で同様に接続します。これらは、グラウンドへのインピーダンスが 50Ω のトレースで LVDS ドライバ (ADN4663) とレシーバ (ADN4664) に接続します。

回路の評価とテスト

絶縁型 LVDS インターフェース回路基板に電源を供給するには、3.3V または 5V 電源を VDD1 に接続します。回路に正しく電源が供給されているかテストするには、VDD2 テスト・ピンの電位を測定します。このテスト・ポイントは ADuM5000 からの絶縁電源で、公称 3.3V または 5V にします。

すべての送信バスと受信バスは、チャンネルの LVDS 出力をそのチャンネルの LVDS 入力に接続することによってテストできます。一例としてチャンネル 1 をテストするには、SMB 用リードを使用して、DOUT1+ を RIN1+ に、DOUT1- を RIN1- に接続します。

シグナル・ジェネレータまたはパターン・ジェネレータは IN1 に接続できますが、OUT1 テスト・ポイントの出力と入力をマッチングさせる必要があります。テスト・セットアップを図 3 に示します。

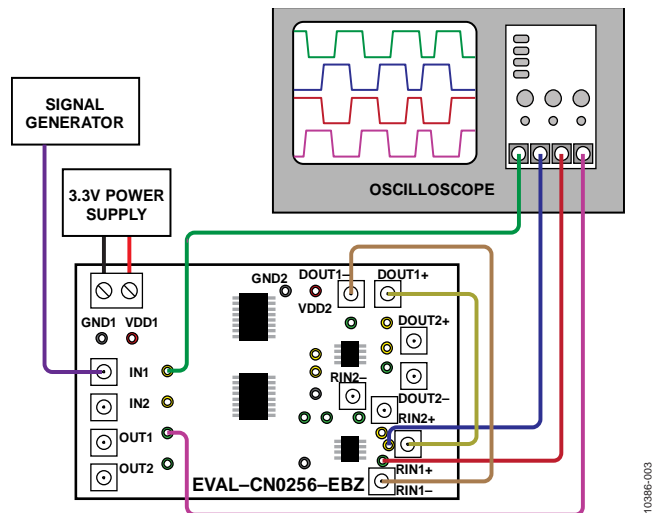


図 3. 送信および受信チャンネル 1 のテスト・セットアップ

IN1 に 50Mbps のクロック信号を与え、DIN1+ と RIN1+、および DIN1- と RIN1- の間に 90cm のシールド線を使用してこのテストを行った場合の IN1、RIN1+、RIN1-、OUT1 の波形を図 4 に示します。

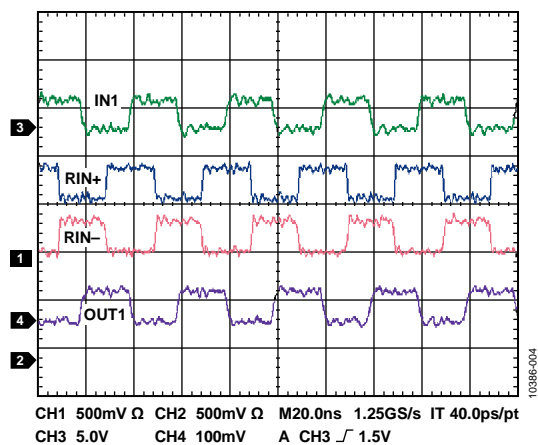


図 4. 50Mbps 信号使用時の IN1、RIN1+、RIN1-、OUT1 のオシロスコープ・プロット

これらの測定は、低容量プローブを使用して LVDS バス上で行いました (<1pF)。データレートを上げる場合は、LVDS の入力と出力の間のワイヤを短くしてください。

さらに詳しい資料

CN0256 Design Support Package: <http://www.analog.com/CN0256-DesignSupport>.

Application Note AN-0971 : isoPower デバイスでの EMI 放射制御についての推奨事項

Chen, Baoxing. iCoupler® Products with isoPower™ Technology: Signal and Power Transfer Across Isolation Barrier Using Microtransformers. Analog Devices, 2006.

データシートと評価ボード

ADN4663 データシート

ADN4664 データシート

ADuM3442 データシート

ADuM5000 データシート

改訂履歴

7/12—Revision 0: 初版

「Circuits from the Lab/実用回路集」はアナログ・デバイセズ社製品専用で作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab/実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2015 Analog Devices, Inc. All rights reserved. 商標および登録商標は各社の所有に属します。