



Circuits from the Lab™ 実用回路は今日のアナログ・ミックスド・シグナル、RF 回路の設計上の課題の解決に役立つ迅速で容易なシステム統合を行うために作製、テストされました。さらに詳しい情報と支援については www.analog.com/jp/CN0248 をご覧ください。

接続/参考にしたデバイス

ADRF6510	30 MHz、デュアル、プログラマブル・フィルタ/可変ゲイン・アンプ
ADL5387	50 MHz ~ 2 GHz 直交復調器
ADL5336	ゲイン制御範囲 48 dB のプログラマブル RMS 検出器付き LF ~ 1 GHz VGA

**IF & BB VGA とプログラマブル BB フィルタを応用した
IQ 復調器ベースの受信 IF 回路**

評価と設計支援

回路評価用ボード

- ADRF6510 評価用ボード (**ADRF6510-EVALZ**)
- ADL5387 評価用ボード (**ADL5387-EVALZ**)
- ADL5336 評価用ボード (**ADL5336-EVALZ**)
- AD8130 評価用ボード (**AD8130-EBZ**) : 2 個必要

設計と統合ファイル

[回路](#)、[レイアウト・ファイル](#)、[部品表](#)

回路の機能とその利点

この回路は、フレキシビリティの高い、周波数変更が可能な受信 IF 回路です。信号レベルを調整するために、可変ゲイン・アンプ (VGA) を中間周波数 (IF) およびベースバンド (BB) の両方で使用しています。BB 用 ADC を駆動する ADRF6510 には、周波数特性をプログラムできるローパス・

フィルタ (LPF) が内蔵されており、帯域外妨害波やノイズを除去できます。BB 信号の帯域に応じて、フィルタの帯域幅をダイナミックに調整することができます。これにより回路が駆動する ADC の入力ダイナミックレンジをフルに活用できます。

回路の中心は IQ 復調器です。2xLO の周波数で動作する位相スプリット方式の ADL5387 は、広い周波数範囲で利用可能です。高い直交精度と低い出力 DC オフセットにより、EVM (Error Vector Magnitude) の劣化を最小限にすることができます。

この回路内のすべてのコンポーネント間は完全差動でインターフェースされています。各段間で DC 結合が必要な部分では、隣接する段間はそれぞれ直結できるバイアス・レベルになっています。

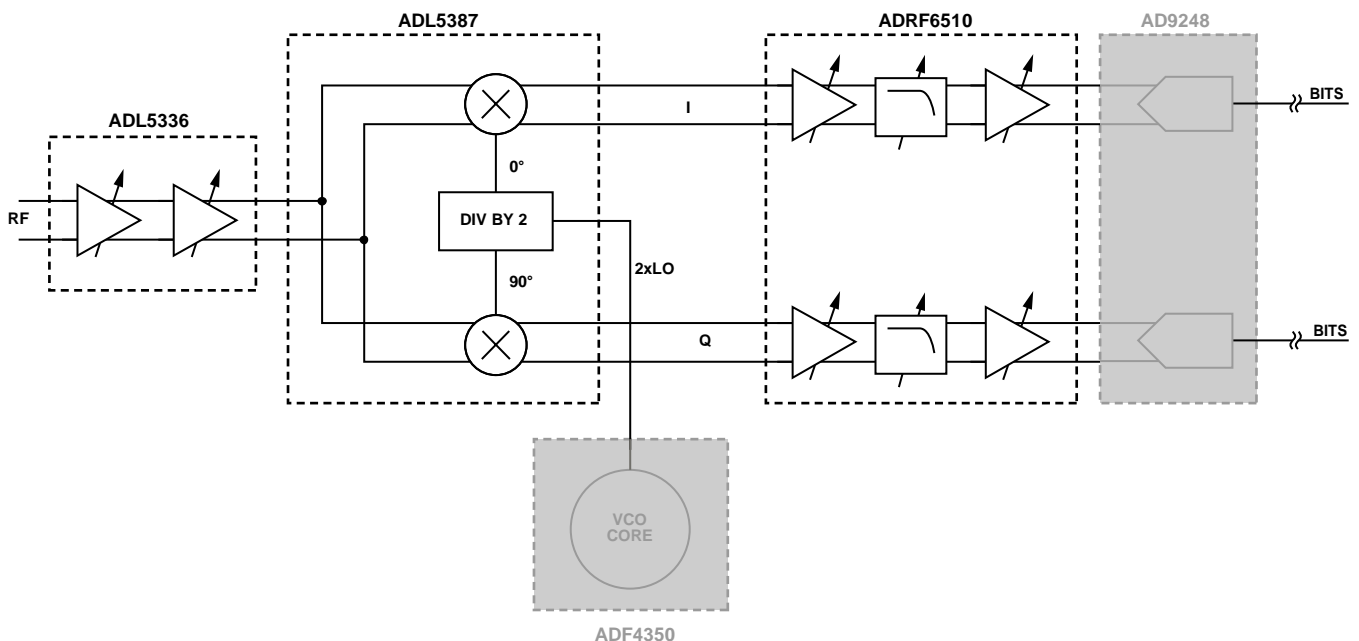


図 1. 簡略化したダイレクト・コンバージョン・レシーバの回路図 (接続とデカップリングのすべては示されていません)

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。
※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2012 Analog Devices, Inc. All rights reserved.

Rev. 0

回路の説明

レシーバの構成

この回路ノートでは、ダイレクト・コンバージョン（ホモダインまたはゼロ IF とも言います）構成のレシーバを紹介します。ダイレクト・コンバージョン・レシーバは、複数の周波数変換を行う必要性のあるスーパーヘテロダイン・レシーバと比べ、周波数変換は1回のみになっています。

周波数変換が1回のみであることは、以下の利点があります。

- レシーバの複雑度、必要段数を削減可能。性能を向上でき、消費電力を小さくできる
- イメージ除去の問題とスプリアス受信を防ぐ事ができ、BB 信号での LPF が必要なだけ
- 高い信号選択性（隣接チャネル除去比[ACRR]）をもつ

図1はシステムの概略図です。自動ゲイン制御（AGC）ループをもつ、カスケード接続された IF VGA、直交復調器、VGA 付き BB プログラマブル LPF から構成されています。図1に灰色で示した ADF4350 と AD9248 は参考のために記載していますが（これらのデバイスの詳細はバリエーション回路の項を参照）、システム・レベルでの測定では使用しませんでした。

本来であれば初段の入力レベルと最終段の出力レベルが、システムのダイナミック・レンジ（信号対雑音比）を決定します。しかし現実はそのとおりではありません。直交復調器の前段に VGA を接続する事は、システムのゲインを得られるだけではありません。VGA のノイズ・フィギア（NF）が直交復調器よりも小さく、VGA がプラスのゲインで動作（減衰状態でない）している場合には、システム全体のノイズ性能を向上させることができます。システムの後段の NF は、初段 VGA のゲインで割った値に低下します。単なる固定ゲイン・アンプではなく、VGA を使用する別のメリットは、AGC ループにより直交復調器の入力レベルを一定にできるということです。直交復調器とその後段の信号レベルを制限するには、この機能が重要です。

IF VGA と AGC ループ

IF VGA と AGC ループ動作は ADL5336 で行います。ADL5336 はカスケード接続可能な2つの VGA（VGA1、VGA2）を内蔵しています。各 VGA は 24 dB のアナログ・ダイナミック・レンジがあり、デジタル SPI ポートでそれぞれの VGA のゲインレンジを変更する事ができます。

信号を一定レベルにする AGC 機能を実現するために、ADL5336 の各 VGA の出力には、プログラマブル・アッテネータを介して2乗検出型ディテクタが接続されています。このディテクタは 63 mV_{rms} の内蔵リファレンスとアッテネータ出力を比較し、この間に差があると誤差電流を生成します。この誤差電流は C_{AGC} コンデンサで積分されます。

GAIN1/GAIN2 ピンと DTO1/DTO2 ピンを接続することで AGC ループが実現されます。AGC ループを正しく機能させるために、MODE ピンを「ロー」にして、VGA のゲイン傾斜を負に設定してください。

ADL5336 の各 VGA は、AGC 回路をもちいて設定レベル（AGC 動作点）にレベルを制御可能な、入力電力の許容範囲があります。その範囲外では、VGA 出力は入力に対してデシベルに比例して増加あるいは減少します（VGA が飽和状態でないか、信号がノイズフロア以下でない限り）。

IQ 復調器

信号は ADL5336 から ADL5387 に送られ、ADL5387 で復調されてゼロ IF に変換されます。シンセサイザ ADF4350 から、ADL5387 で必要な 2xLO 信号を供給します（バリエーション回路の項を参照）。しかし実際の試験では ADF4350 の代わりに信号発生器を使用しました。

ADL5387 は、I/Q チャネルそれぞれにダブル・バランスド・ミキサーを使用しています。ミキサーに供給される LO 信号は、2分周直交位相スプリッタで生成されます。これにより I チャネルと Q チャネルに、0°信号と 90°信号を供給します。ADL5387 の RF 入力から BB I/Q 出力までの変換ゲインは約 4.5dB です。

LPF、BB VGA、および ADC ドライバ

LPF 処理、BB 信号の増幅、ADC ドライバの機能は、すべて ADRF6510 で実現されています。I/Q に分離した信号は ADRF6510 に入力されますが、ここで最初にプリアンプで増幅されます。次に不要な帯域外信号やノイズを除去するため、LPF でフィルタリングされ、最後に VGA で増幅されます。

ADRF6510 の各部分は3段に分けることができます：

- プリアンプ
- プログラマブル LPF
- VGA と出力ドライバ

プリアンプのゲインは、GNSW ピンで 6 dB か 12 dB に選択できます。また SPI ポートから、LPF コーナー周波数を 1MHz ~ 30MHz に 1 MHz 刻みで設定できます。VGA のゲイン傾斜は 30 mV/dB で、ゲイン制御範囲は 50 dB です。VGA のゲインは GAIN 端子で制御しますが、ゲイン制御範囲は GNSW ピンを「ロー」にした時に -5dB ~ +45dB、「ハイ」にした時に +1dB ~ +51dB になります。出力ドライバは2次、3次高調波を -60 dBc 以下に抑えながら、1 kΩ 負荷に対して差動信号 1.5 V p-p で駆動できます。

ADRF6510 の高調波レベルを許容範囲内に維持しつつ、LPF に供給できる CW 信号の最大値は 2 V p-p です。ADL5387、ADRF6510 いずれかを過入力にする可能性のある、大入力の帯域外干渉波があるアプリケーションでは、帯域外干渉波（および帯域内の希望波も）VGA ADL5336 で減衰させることができます。帯域外干渉が ADRF6510 の LPF で除去されれば、ADRF6510 のフィルタ後段の X-AMP による VGA で希望波のみを増幅できます。AD9248 のような適切な A/D コンバータ（ADC）に ADRF6510 から I/Q 信号を与えます。

測定結果

QPSK、5 MSPP で変調された信号を、ADL5336 の入力に加えました。試験のセットアップの詳細は「回路評価と試験」の項を参照してください。

EVM はデジタル方式のトランスミッタおよびレシーバの性能 / 品質を表す尺度で、振幅・位相両方の誤差でコンスタレーションに生じる理想的な位置からのずれです。これを図 2 に示します。

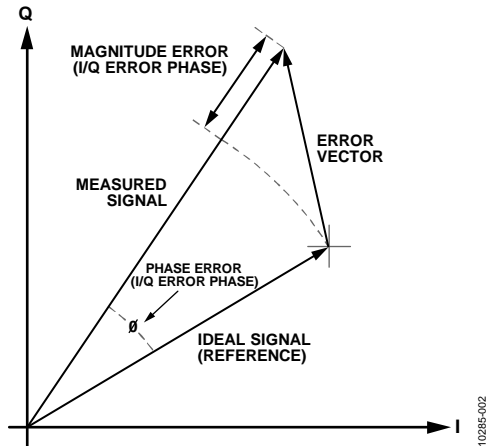


図 2. EVM の説明図

図 3 は、ADL5336 内蔵の 2 個の VGA (VGA1、VGA2) それぞれのゲインを最大 (VGA1=15.2dB、VGA2=19.5dB) とした時の、システム全体での ADL5336 入力電力対 EVM の測定結果です。ここでは複数の AGC 動作点の組み合わせで試験しました。図 4 も ADL5336 入力電力対 EVM の測定結果です。内蔵の 2 個の VGA はそれぞれ 9.7dB、13.4dB に設定しました。AGC 動作点は、同じ組み合わせで試験しました。

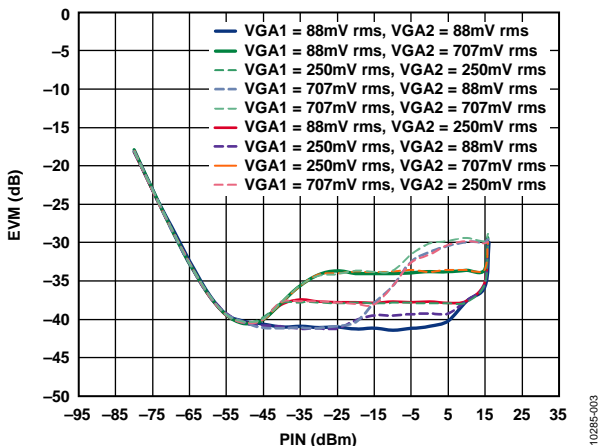


図 3. システムの EVM、デジタル VGA ゲイン = 11

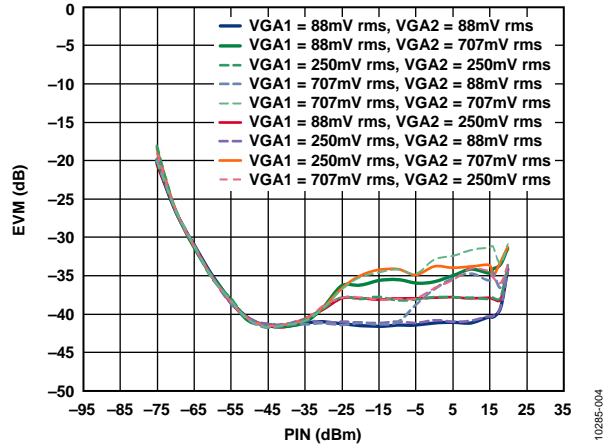


図 4. システムの EVM、デジタル VGA ゲイン = 00

この図 3 と 図 4 は、入力段やフィルタが飽和しないように ADRF6510 への注入レベルを十分に低く保つ重要性を示しています。AGC 動作点を最高 (500 mVrms と 707 mVrms) としたときに IQ 復調器 ADL5387 の入力が圧縮し始め、EVM も劣化してきます。AGC 動作点が最低 (88 mVrms) だと、最適な EVM が得られません。AGC 動作点が 250 mVrms で EVM は劣化しはじめます。

図 5 では ADL5336 内蔵の VGA1 と VGA2 のデジタルゲイン設定を最小と最大 (VGA のゲインコードを両方とも「00」か「11」のいずれかに設定) にした時の EVM を比較しています。AGC 動作点も VGA1 を 250 mVrms、VGA2 を 88 mVrms にしています。

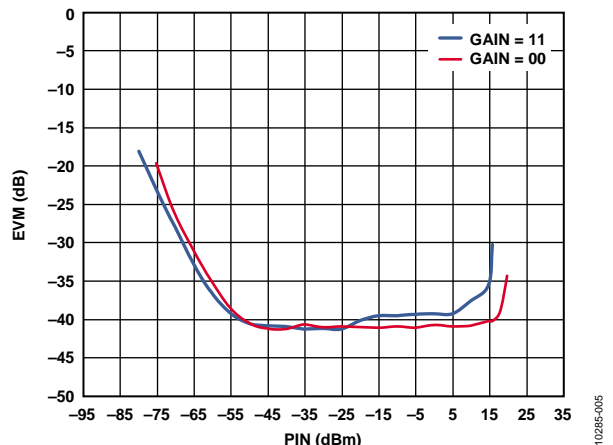


図 5. VGA1 AGC 動作点 = 250 mV rms、VGA2 AGC 動作点 = 88 mV rms 時のシステムの EVM

指定した AGC 動作点に対して、ゲインコードを最大の「11」に設定した場合、VGA2 がその制御範囲から外れると、VGA2 から VGA1 へ制御動作が切り替えられます。そのため ADRF6510 への注入レベルは、VGA1 の AGC 動作点に到達するまで増加していきます。EVM も悪化していきます。いったん VGA1 がそれ自身の AGC 動作点に到達すると、EVM は再びフラットになります。つまり ADRF6510 への注入レベルは、VGA1 がゲイン制御範囲を外れる入力電力である約 5dBm まで変化しないようになります。

ゲインコードを「00」に設定した場合、2 個の VGA はさらに減衰量をとる事ができます、このことにより、VGA2 の AGC 動

作点を、ゲインコード「11」に設定した時と同じような低い入力レベルにすることなく、VGA2のダイナミックレンジを適切な範囲にシフトする事ができます。これによりVGA2のAGC動作点をより高い入力電力レベルに保つ事ができ、VGA2がそのAGC制御範囲から外れる前に、VGA2からVGA1への制御動作の切り替えが可能になります。この事により、入力電力範囲の最大レベルまで、ADRF6510への注入レベルを一定に保つことができます。

図6は、ADL5336のVGAのデジタルゲイン設定を最大（両方のVGAをゲインコード「11」）と最小（「00」）にした時のEVMを比較したものです。ADL5336のVGA1とVGA2のAGC動作点は、各々707mVrms、88mVrmsに設定しました。

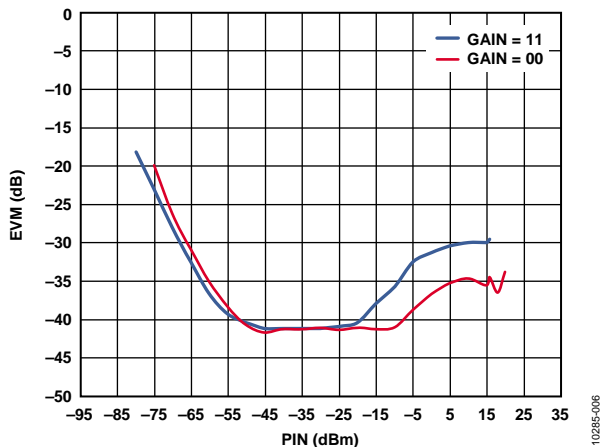


図6. VGA1 AGC 動作点 = 707 mV rms、
VGA2 AGC 動作点 = 88 mV rms 時のシステムの EVM

図5の現象と同じものが図6でも起きていますが、さらに大きくなっています。ゲインコードが「00」の時、入力電力が約-40 dBmでVGA2はACG動作点に達します。VGA2は-10 dBm程度までそのACG動作点を維持しますが、VGA1は自身のACG動作点である707 mVrmsには達していません。VGA1は0 dBm程度までACG動作点に到達せず、到達後EVMはいくぶん平坦になります。ゲインコードを「11」に設定しても同様な現象が起こります。しかしこの場合はよりゲインが大きいため、-20 dBm程度でVGA2はACG動作点から外れてしまいます。

バリエーション回路

システムとシンセサイザ

ADL5387に2×LOを供給する信号発生器は、ADF4350のようなVCO内蔵の広帯域シンセサイザに置き換えることができます。ADF4350は位相ノイズを調整することができ、出力電力も可変な、広い周波数範囲（135 MHz～4350 MHz）で動作するシンセサイザ・ファミリーのうちのひとつで、アプリケーションの要求仕様に合ったデバイスを容易に選択できます。

システムと ADC

ADRF6510のI/Q信号をADCでサンプリングする事で、自然なかたちでアナログ信号チェーンを完成させることができます。デュアルADCのAD9248は14ビット分解能で、20MSPS、40MSPS、65MSPSのサンプリング・レートのものが用意されています。ADRF6510とAD9248の間にアンチエイリアシング・フィルタを接続すると良いでしょう。アンチエイリアシング・フィルタの設計例については、ADRF6510のデータシートを参照してください。

ADRF6510 出力コモンモード電圧の考察

ADRF6510出力コモンモード電圧は、駆動特性を犠牲にすることなく、1.5V～3.0Vの範囲で調整できます。近年の多くのADCの入力コモンモード電圧は1.5V以下です。ADRF6510の出力コモンモード電圧が1.5V以下になるようにVOCMピンを駆動すると、ADRF6510の歪み性能が劣化し始めます。とはいえ、その出力コモンモード電圧レベルであってもADRF6510自体は動作します。歪み性能を高く維持するためには、DCレベルシフト回路を追加するか、より低いコモンモード電圧で動作する、フィルタとVGAが統合されたADRF6516などのデバイスを使用すると良いでしょう。

回路評価および試験

使用する／必要な機器

信号発生器

- ベクトル信号発生器 アジレント E4438C
- 信号発生器 アジレント E4438C

BB信号を表示させる装置

- オシロスコープ アジレント DSO90604A

EVM計算用

- VSAソフトウェア アジレント 89600
- PC: OSはWindows XP、USBケーブルでオシロスコープに接続

電源

- ±5V電源。±5Vが必要なAD8130評価用ボード以外のすべての評価用ボードは+5Vが必要です。

評価用ボード

- ADL5336-EVALZ (1台必要)
- ADL5387-EVALZ (1台必要)
- ADRF6510-EVALZ (1台必要)
- AD8130-EBZ (2台必要)

始めてみよう

ADL5336 と ADRF6510 を評価するために、各デバイスを柔軟に制御できる評価ソフトウェアが必要となります。このソフトウェアは各製品の Web ページに「設計支援ツール、モデル、ドライバ & ソフトウェア」のリンクとして載っています。

ソフトウェアをダウンロードし、インストールしたら、コンピュータと評価用ボードを USB ケーブルで接続し、制御するデバイスのソフトウェアを実行してください。

機能ブロック図

受信系の試験のためのセットアップのブロック図を図 7 に示します。ADL5336 評価用ボードは、シングルエンド入出力になっています。ADL5387 評価用ボードの RF 入力も同様です。ベクトル信号発生器の RF 出力はシングルエンドです。従って信号発生器と ADL5336 自体の入力との間には、バランが必須です。図 7 に示すように、信号経路のそれ以降の部分は、差動アンプ AD8130 まで差動信号構成です。VSA ソフトウェアで制御されるオシロスコープは、シングルエンド信号しか受け付けないので、差動/シングルエンド変換が必要です。

セットアップと試験

レシーバの試験をするための最初のステップは、すべての試験装置の電源を入れることです。試験装置をウォームアップしている間、このシグナル・チェーンで評価用ボードが適切に動作するように評価用ボードを正しく設定する必要があります。

ADL5336 評価用ボード上で VGA1 出力を VGA2 入力に接続する 0Ω ジャンパー抵抗が確実に実装されている事を確認してください。

ADL5387 評価用ボードで ADL5387 と ADRF6510 間を完全差動動作、DC 結合にするために、出力バランをバイパスしてください。

ADRF6510 評価用ボードでは、次の事を行ってください。

- 入力と出力のバランをバイパス
- 出力信号に 1 kΩ の 差動出力負荷を接続 (それぞれの出力経路に 500 Ω 抵抗をグラウンドに対し接続すればよい)
- C_{OFF} コンデンサを 1 μF に置き換え

図 7 のように、評価用ボード間の全ての信号経路を接続してください。すべての評価用ボードに +5 V 電源を接続し、2 枚の AD8130 評価用ボードには -5 V 電源も接続してください。電源電流が適切かどうかも確認してください。

図 7 に示すように、以下の接続を行ってください。

- ベクトル信号発生器の 50Ω シングルエンド出力を ADL5336 評価用ボードの入力 1 に接続する
- AD8130 の I 信号出力をオシロスコープの入力 1 に、Q 信号出力をオシロスコープの入力 3 に接続する
- PC とオシロスコープを USB ケーブルで接続する
- 信号発生器の RF 出力を ADL5387 評価用ボードの LO 入力に接続する

信号発生器 (アジレント E4438C) で、次の操作を行ってください。

- 周波数を 400 MHz に設定する
- 振幅を 0 dBm に設定する
- RF 出力をオンする

ベクトル信号発生器 (アジレント E4438C) で次の操作を行ってください。

- RF キャリア周波数を 200 MHz に設定する
- 振幅を -30 dBm に設定する
- RF 出力をオンする
- ベクトル信号発生器のカスタム ARB 機能をオンする
- 信号を QPSK、シンボル・レートを 5 MSPS、パルス・シェーピング・フィルタ $\alpha = 0.35$ に設定する

アジレント 89600 VSA ソフトウェアを PC で起動してください。VSA ソフトウェアでは、次の事を行ってください。

- デジタル復調器をオンする
- 入力を I+jQ オプションに設定する
- 周波数を 0 Hz に、シンボル・レートを 5 MSPS に、 α を 0.35 に設定する

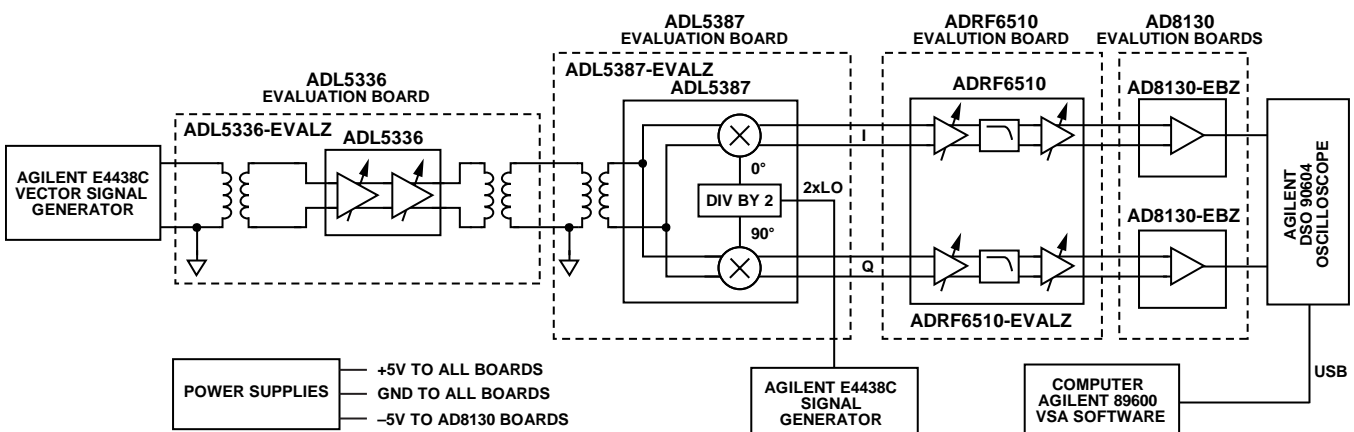


図 7. ダイレクト・コンバージョン・レシーバを試験するための機能ブロック図

ベクトル信号発生器の変調パラメータと VSA ソフトウェアのパラメータとは一致させる必要があります。ソフトウェアが起動すると、「IQ コンスタレーション」のペイン（データ表示部分の枠）と「スペクトラム」のペインが表示されます。次の手順に従って、VSA ソフトウェアの情報ウィンドウを追加してください。

1. 「Display」をクリック
2. 「Layout」をクリック
3. 「Grid 2x2」を選択

デフォルトでは「エラー・ベクトル v.s. 時間」と情報ウィンドウである「Syms/Errs」の2つのペインが現れます。

もしそうならないときは、次の事を実行してください。

1. どれかのペインのタイトルをダブルクリックする
2. 表示されたウィンドウの中で Syms/Errs を選択する

「Syms/Errs」ペインは、EMV も含めた多くの測定結果を表示しています。ソフトウェアは信号にロックし EVM の数値を表示するようになります。AGC 動作点、最大ゲイン、フィルタ帯域幅は、各々のデバイスの制御ソフトウェアで全て設定できます。ADL5336 の入力電力レベル制御はベクトル・シグナル・アナライザで電力レベル掃引することで実現できます。レシーバを試験するために、このセットアップで -80 dBm ~ 約 +16 dBm でレベル掃引しました。ADRF6510 のゲインは差動出力レベルが常に 1.5 V p-p になるように設定しました。この場合、ADRF6510 が十分なゲインがあると仮定しています。いくつかのケースにおいては、信号レベルが非常に小さかったため、ADRF6510 で 1.5 V p-p 差動出力レベルを得られるだけのゲインが不足していました。

さらに詳しくは

CN-0248 Design Support Package:

<http://www.analog.com/CN0248-DesignSupport>

Analog Dialogue 39 :

高速プリント回路基板 レイアウトの実務ガイド

MT-031 Tutorial : [Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”](#)

MT-073 Tutorial : [High Speed Variable Gain Amplifiers \(VGAs\)](#)

MT-101 Tutorial : [Decoupling Techniques](#)

[ADIsimPLL Design Tool](#)

[ADIsimRF Design Tool](#)

AN-0996 Application Note : [The Advantages of Using a Quadrature Digital Upconverter \(QDUC\) in Point-to-Point Microwave Transmit Systems](#)

AN-1039 Application Note : [Correcting Imperfections in IQ Modulators to Improve RF Signal Fidelity](#)

CN-0134 回路ノート : [ブロードバンド、低誤差のベクトル・マグニチュード \(EVM\) ダイレクト・コンバージョン・トランスミッタ](#)

データシートと評価用ボード

ADRF6510 [データシート](#) / [評価用ボード](#)

ADL5387 [データシート](#) / [評価用ボード](#)

ADL5336 [データシート](#) / [評価用ボード](#)

ADF4350 [データシート](#) / [評価用ボード](#)

AD9248 [データシート](#) / [評価用ボード](#)

ADRF6516 [データシート](#) / [評価用ボード](#)

AD8130 [データシート](#) / [評価用ボード](#)

改訂履歴

4/12—Revision 0: 初版

「Circuits from the Lab/実用回路集」はアナログ・デバイセズ社製品専用で作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab/実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確かつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2012 Analog Devices, Inc. All rights reserved. 商標および登録商標は、それぞれの所有者の財産です。

CN10285-0-4/12(0)