

Circuits from the Lab™
Reference Circuits
実用回路集

Circuits from the Lab™ 実用回路は今日のアナログ・ミックスド・シグナル、RF回路の設計上の課題の解決に役立つ迅速で容易なシステム統合を行うために作製、テストされました。詳しい情報と支援は www.analog.com/jp/CN0224 をご覧ください。

使用したリファレンス・デバイス

ADV7612	デュアル・ポート、Xpressview、225MHz HDMI レシーバ
ADV7511	ARC 付き 225 MHz 高性能 HDMI トランスミッタ

ADV7612 レシーバを使用した拡張温度範囲のクワッドHDMI 入力、 高速スイッチング・マルチプレクサ

評価および設計サポート環境

評価および設計サポート

[回路図](#)、[レイアウト・ファイル](#)、[部品表](#)

回路の機能とその利点

ADV7612はXpressview™を搭載したデュアル・ポートの225 MHz HDMI®レシーバで、両入力間的高速スイッチングが可能です。図1に示す回路は、クワッド入力的高速スイッチング HDMI レシーバで、2個のADV7612を使用しています。

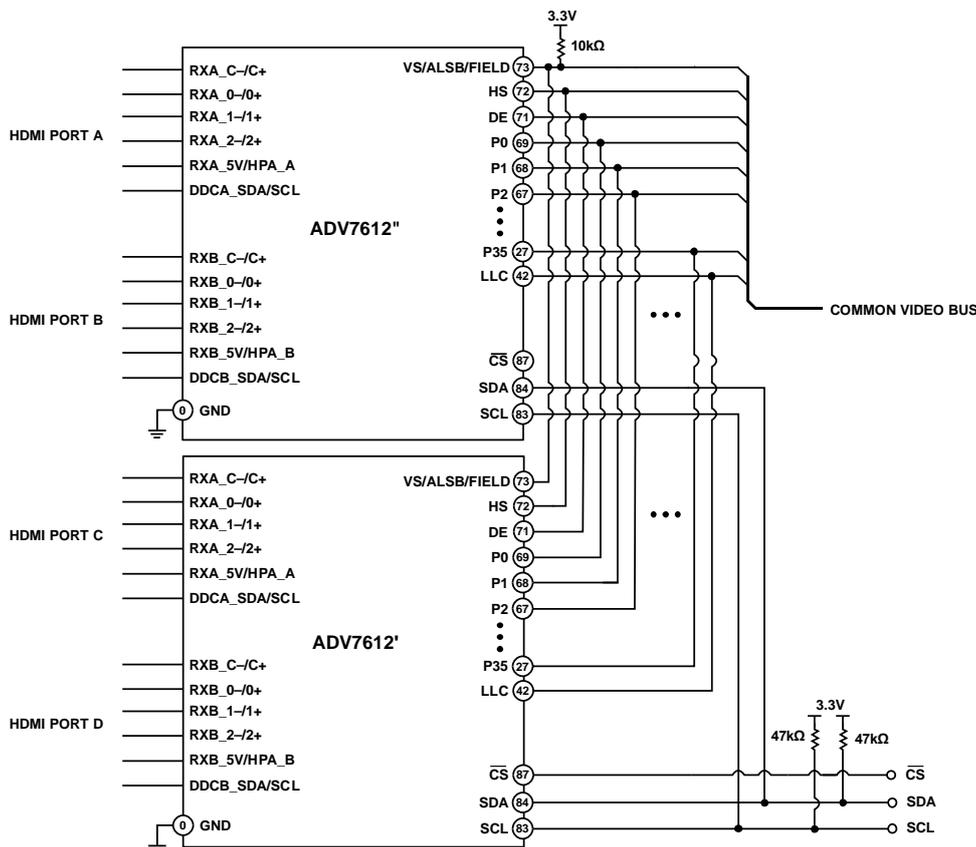


図1.デュアル ADV7612 回路 (簡略回路図: デカップリング、終端、リセット、および回路接続の一部は省略されています)

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本誌記載の商標および登録商標は、それぞれの所有者の財産です。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2016 Analog Devices, Inc. All rights reserved.

Rev. 0

アナログ・デバイス株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー
電話 06 (6350) 6868

この回路は、225 MHz TMD5 (1080p60、チャンネルあたり 12 ビット；148.5 MHz LLC ピクセル・クロック) または UXGA (1600 × 1200、チャンネルあたり 10 ビット；162 MHz LLC ピクセル・クロック) までの多重化された 4 つの HDMI 入力が必要とするアプリケーションでの ADV7612 の拡張性を実現しています。回路はこのアプリケーションに対する費用対効果の高い解決策を提供し、 -40°C ～ $+85^{\circ}\text{C}$ の拡張工業用温度範囲で動作します。

回路説明

ADV7612 は 2 つの HDMI 入力に対する受信部分のソリューションを提供します。ビデオとオーディオの共通バスに 2 つの ADV7612 を並列接続して、4 つの HDMI 入力を多重化する方法を図 1 に示します。信号バスに衝突/競合が起きないように I²C 通信を制御し、信号ソースを切り替える方法を解説します。HDMI リピータ・アプリケーションの通信と認証の処理方法を示すソフトウェア・パッケージが提供されています (<http://ez.analog.com/community/video> を参照)。

複数の ADV7612 デバイスが同じバスを共有するためには、デバイスの出力の状態、トライステートのバスの能力、およびバス上の負荷の電気的パラメータを考慮する必要があります。さらに、バス上で衝突/競合が起らないように I²C により制御する必要があります。この回路のボードのレイアウトは重要で、反射やクロスカップリングの危険を減らすため、制御されたインピーダンスを使い、直線的レイアウトします。完全な PCB レイアウトが、www.analog.com/CN0224-DesignSupport からダウンロードできる設計支援パッケージに含まれています。バックエンド・デバイスとして ADV7511 HDMI トランスミッタを使用しました。

バスの出力状態

リセット後、ADV7612 はピン P0～P35、HS、VS/FIELD/ALSB、DE、LLC、AP0…AP5、SCLK/INT2、および MCLK/INT2 をトライステートにします。これらのピンは、<http://ez.analog.com/docs/DOC-1751> に提供されている UG-216 Hardware User Guide で述べているように、内部の TRI_PIX、TRI_SYNC、TRI_AUDIO レジスタを使用してアクティブ状態に設定することができます。

ビデオおよびオーディオ・バスの負荷設定

一度に AV バスにアクセスすることができるのは、どちらか一方の ADV7612 だけです。他方はトライステートに留まる必要があります。出力ドライバ (P0…P35) の抵抗値を $10\ \Omega$ ～ $20\ \Omega$ (最高の駆動強度) と仮定し、トレースの特性インピーダンスを $75\ \Omega$ と仮定すると、トレースの特性インピーダンスに整合させるには、 $55\ \Omega$ ～ $65\ \Omega$ の直列抵抗が必要です。

ADV7612 のトライステート出力のバス・ドライバの最大容量は $20\ \text{pF}$ です (ADV7612 データシートの電気的仕様を参照)。

レイアウトおよび終端の検討事項

この設計では、伝送ラインが適切に終端され、制御されたインピーダンスであることが重要です。

そうでないと、(長いラインで生じることがある) 反射が伝送されたデータに悪影響を与える危険性があります。

ピクセル・ライン (P0…P35)、ビデオの同期信号 (VS/FIELD/ALSB、HS、DE)、および (LLC 以外の) オーディオ・ライン (AP0、API/I2S_TDM、AP2…AP5、MCLK/INT2、SCLK/INT2) の場合、ADV7612 ドライバ側に $51\ \Omega$ の直列終端抵抗と特性インピーダンスが $75\ \Omega$ のトラックを使用することを推奨します。

LLC (line locked clock) ラインの特性インピーダンスは同じ $75\ \Omega$ ですが、直列抵抗は不要です。図 2 に示すように、遠端

でテブナン終端 ($+3.3\ \text{V}$ へ $150\ \Omega$ および GND へ $150\ \Omega$ で合成 $75\ \Omega$) を使って終端します。

理論上は $50\ \Omega$ ～ $60\ \Omega$ の終端値がベストですが、テストでは、 $75\ \Omega$ ($2 \times 150\ \Omega$) のテブナン終端は振幅を増加させ、信号を電源の中心 ($1.65\ \text{V}$) 付近にセンタリングすることが観察されました。これは望ましいことです。ボードには ADV7511 HDMI トランスミッタが含まれており、2 つの ADV7612 の多重化された出力を伝送するのに使用されます。

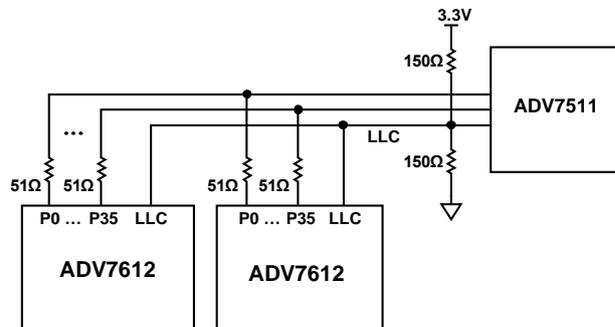


図 2. P0…P35 データ・ラインと LLC トレースの終端

図 3～図 6 はいろいろな終端の波形を示しています。それぞれの場合、図 2 に示されているように、LLC のテブナン終端は遠端 (ADV7511 の近く) に配置され、直列終端抵抗 ($51\ \Omega$) は ADV7612 デバイスにできるだけ近づけて配置されています。

測定は、Tektronix P6243 FET プローブ ($1\ \text{M}\Omega$ 抵抗、 $1\ \text{GHz}$ 帯域幅、 $1\ \text{pF}$ 未満の容量) と Tektronix TDS5104B オシロスコープを使って ADV7511 のピンに対して行いました。

波形から、LLC ラインに $2 \times 150\ \Omega$ 終端を使うと、 $3.3\ \text{V}$ の最大振幅が保証されることが分かります。

データ・ラインに $75\ \Omega$ 直列抵抗を使うと、エッジが遅くなりすぎます。代わりにデータ・ラインに $33\ \Omega$ と $15\ \Omega$ を使うと、立ち下りエッジにアンダーシュートが生じ (図 5 と図 6)、立ち上がりエッジにオーバーシュートが生じました (図示されていません)。したがって、LLC には $2 \times 150\ \Omega$ を選択し、データ・ラインの直列抵抗には $51\ \Omega$ を使いました。これ様子は図 9 と図 10 のアイ・ダイアグラムに示されています。

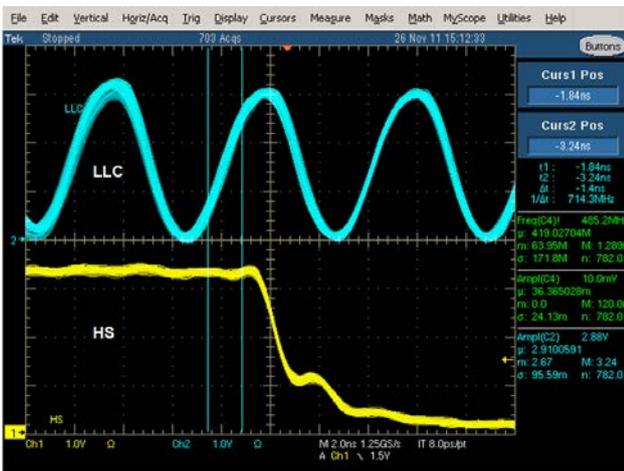


図3. 終端：LLCラインにテブナン終端 $2 \times 150 \Omega$ 、データ・ライン (HS) に 75Ω 。垂直目盛り：1V/div、水平目盛り：2 ns/div



図4. 終端：LLCラインにテブナン終端 $2 \times 100 \Omega$ 、データ・ライン (HS) に 75Ω 。垂直目盛り：1V/div、水平目盛り：2 ns/div

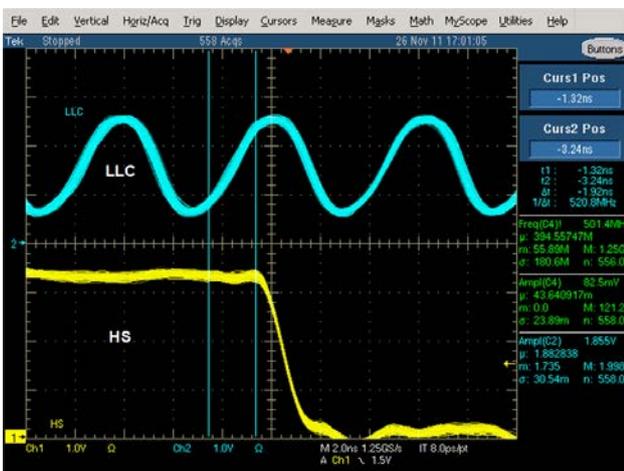


図5. 終端：LLCラインにテブナン終端 $2 \times 68 \Omega$ 、データ・ライン (HS) に 33Ω 直列終端。0.5Vのアンダーシュートに注意。垂直目盛り：1V/div、水平目盛り：2 ns/div

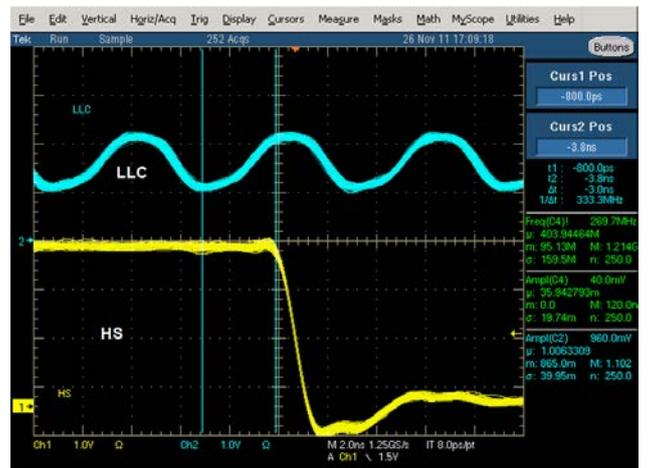


図6. 終端：LLCラインにテブナン終端 $2 \times 33 \Omega$ 、データ・ライン (HS) に 15Ω 直列終端。1Vのアンダーシュートに注意。

垂直目盛り：1V/div、水平目盛り：2 ns/div

I²Cポートへのアクセス

起動後、両方のADV7612デバイスはメイン・マップ上でI²Cアドレスが同じになるので、バスの衝突/競合が生じることがあります。

両方のデバイスに \overline{CS} ピンがあるので、これで2個のデバイスのうち片方を選択することができます。 \overline{CS} ラインを”L”にすると、I²C通信がイネーブルされます。

\overline{CS} ラインを”H”にすると、I²C通信がディスエーブルされます。

図7に示すように、簡単なインバータにより、マイクロコントローラ側の必要なリソースを減らすことができます。

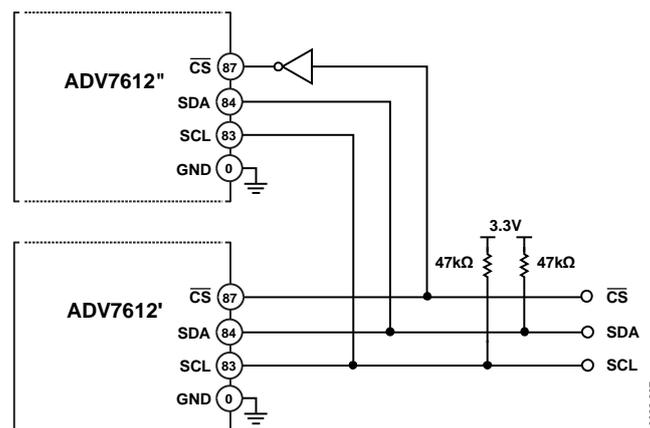


図7. I²Cへのアクセス

CEC

ボード上に CEC を実装することは必須ではなく、実装するかどうかはユーザー・オプションです。CEC が不要であれば、

(UG-216 の Appendix B: Recommended Unused Pin Configuration に説明されているように) CEC ピンをフロートさせたままにします。このユーザーガイドは <http://ez.analog.com/docs/DOC-1751> に含まれています。

他の場合、CEC コマンドを処理するのに別のエンジンを使用します。

XTAL_N、XTAL_P

ADV7612 クロックを駆動するのに 2 つの方法があります。両方のデバイスのクロック入力、XTAL_N ピンと XTAL_P ピンには、別個の発振器を接続するか、あるいは同じクロック信号を共有することができます。この回路では、発振器からの 1.8 V クロック信号が両方のデバイスの XTAL_P ピンに供給さ

れています。この構成では、XTAL_N ピンをフローティング（オープン）のままにする必要があります。適切なレイアウト配線とグラウンド配置をして影響を受けやすいライン間のカップリングを除去することが不可欠です。バスの各トレースの長さを同じ長さに保ちます。

割り込み

両方のデバイスからの割り込みについて考慮する必要があります。ADV7612 には 2 つの割り込み INT1 (INT1 ピン) と INT2 (SCLK/INT2、MCLK/INT2 または HPA_A/INT2 を介して利用可能) が発生する可能性があります。

INT2 を使用する際、MCLK/INT2 ピンまたは SCLK/INT2 ピンを介さないことを推奨します。それは、TRI_AUDIO レジスタを使ってオーディオ・バスをトライステートにするとこれらのピンもトライステートになるためです。

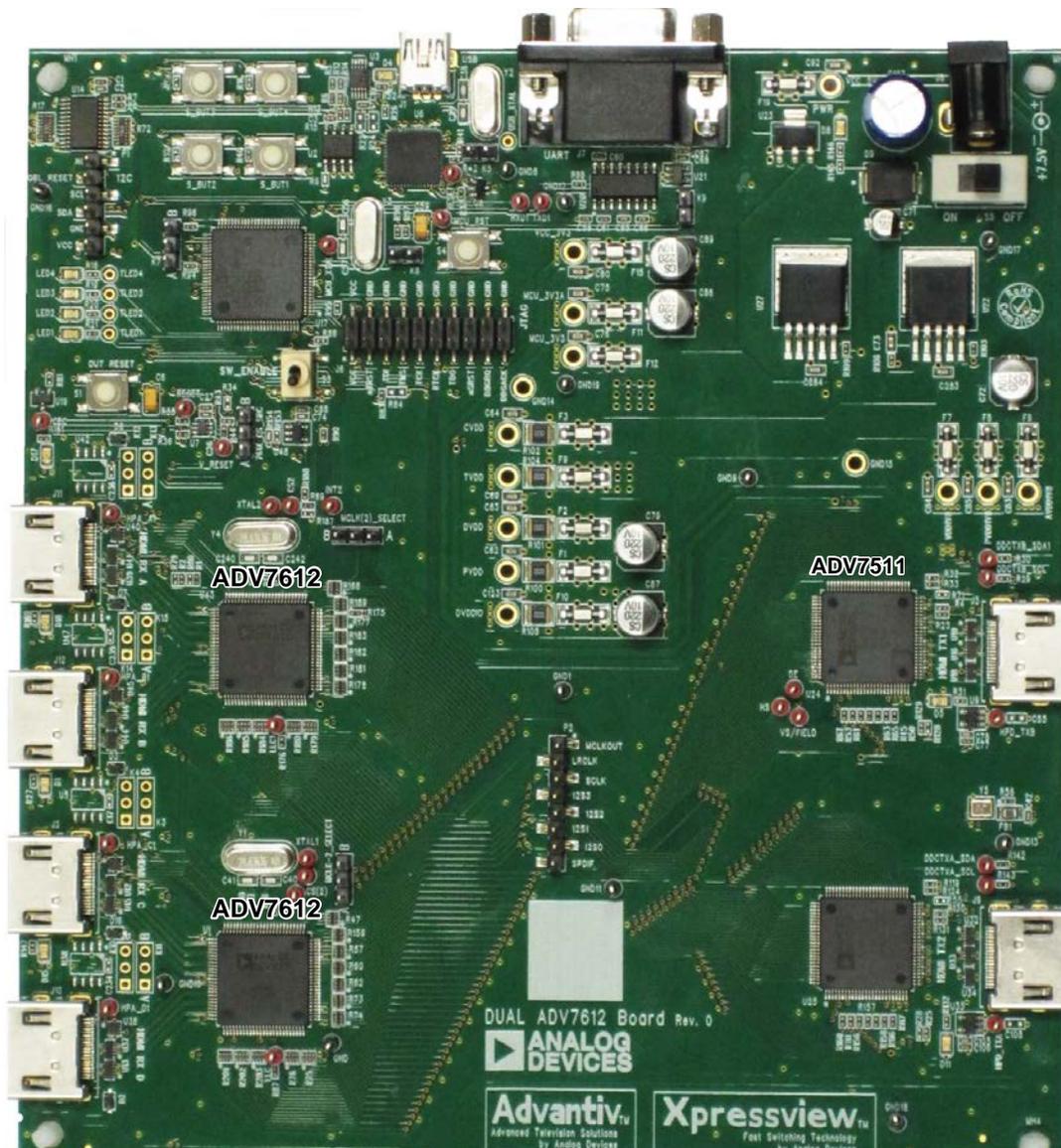


図8. ADV7511 を使ったデュアルADV7612 ボード・ソリューション

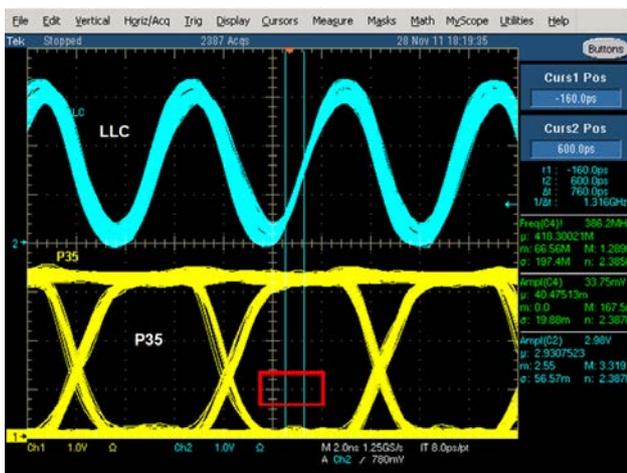


図9. オシロスコープの画面。ADV7612-U43 から駆動される信号。ADV7511 の入力で測定した LLC ライン (162 MHz) およびピクセル・ライン P35。赤の四角は ADV7511 のアイ・マスクを示す。LLC に $2 \times 150 \Omega$ テブナン終端およびデータ・ラインに 51Ω 直列抵抗。垂直目盛り: 1 V/div、水平目盛り: 2 ns/div

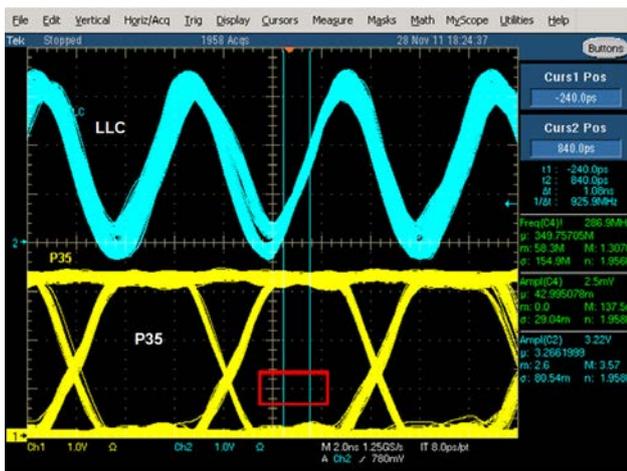


図10. オシロスコープの画面。ADV7612-U1 から駆動される信号。ADV7511 の入力で測定した LLC ライン (162 MHz) およびピクセル・ライン P35。赤の四角は ADV7511 のアイ・マスクを示す。LLC に $2 \times 150 \Omega$ テブナン終端およびデータ・ラインに 51Ω 直列抵抗。垂直目盛り: 1 V/div、水平目盛り: 2 ns/div

レイアウト設計時の考慮事項

レイアウトはできるだけ短いトレースで構成します。理想的には、2 個の ADV7612 の間の同じ機能の 2 つのピンを接続するトレースはできるだけ短くし、両方のデバイスへできるだけ近づけて配置した共通の直列終端抵抗を共有させてからバスに接続します。実際には、これはレイアウトの制約により不可能なため、各デバイスにはそれぞれの直列終端抵抗が必要です (図 2 を参照)。ビデオ信号のトレースは遅延を一致させるため、できるだけ同じ長さに保ちます。

評価とテスト

回路の評価には、UXGA 1600×1200 ピクセル、30 ビットと、1080p60、36 ビット (Samsung2 と MoirèX のパターン) を発生させるため、2 台のビデオ・ジェネレータ (Quantum Data 882) を使用しました。HDMI シンクとして (ADV7511 からの出力)、Astro VA-1831 ビデオ・アナライザを使用しました。さらに、ADV7612 からのビデオ信号 (LLC と P35) を、Tektronix TDS5104B オシロスコープへ取り付けられた P6243 プローブ (1 pF、1 M Ω 、1 GHz) を使って ADV7511 のピンで観察しました。その結果得られた波形を ADV7511 のアイマスクを使ってアイダイアグラムとして表し、Samsung2 パターンを使った UXGA (162 MHz、30 ビット) の場合を図 9 と図 10 に示します。テストの間使われた MoirèX パターンも同様の安全マージンを示しました。

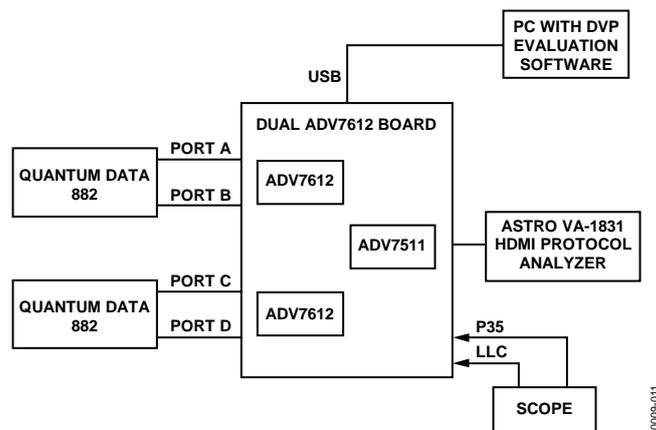


図 11. テスト・セットアップ

Astro VA-1831 によって測定したビデオ・タイミングに異常は見られませんでした。MoirèX の偶数と奇数の垂直ラインを分析した結果 (1080p60 36 ビットと UXGA 30 ビット)、ライン間のリークはなく、全てのビットが同時にトグルしました

(MoirèX パターン)。Astro VA-183 は安定した HDMI 同期信号、および正しい CRC チェックサムを含むパケットも示しています。これはバックエンド ADV7511 によってクロックと同期情報が適切に受信されたことを示しています。

テスト手順

1. 図 11 に示すテスト構成を用意します。
2. ボードと測定装置の電源を入れ、DVP 評価用ソフトウェアをスタートします。
3. DVP 評価用ソフトウェアで、ADV7612 ボード用をロードします。
4. DVP 評価用ソフトウェアの INIT_PARTS_AND_SET_PORT_A_ver4.py スクリプトを実行します (design resources を参照)。
5. Init ボタンを押下します。ボードが初期化されたら、Port A、Port B、Port C、または Port D の各ボタンの 1 つをクリックして必要な入力を選択します (図 12 を参照)。

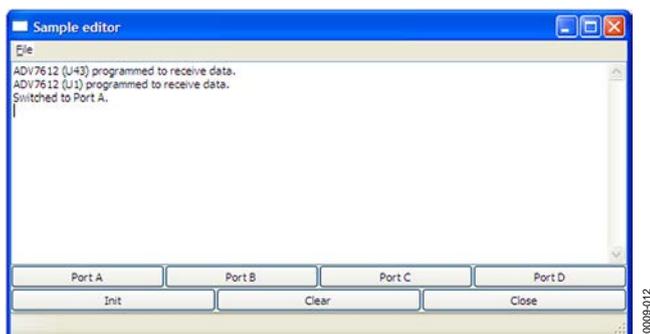


図 12. HDMI 入力の選択に使われるソフトウェア

さらに詳しい資料

CN-0224 Design Support Package :

www.analog.com/CN0224-DesignSupport

ADV7612 Design Support Files on Engineer Zone :

<http://ez.analog.com/docs/DOC-1751>

Analog Dialogue 39-09 : 高速プリント回路基板 レイアウトの実務ガイド

MT-031 Tutorial : Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”, Analog Devices.

MT-101 Tutorial : Decoupling Techniques, Analog Devices.

Howard Johnson, Martin Graham, High-Speed Digital Design, Prentice Hall, ISBN-10: 0133957241, ISBN-13: 978-0133957242.

Howard Johnson, Martin Graham, High Speed Signal Propagation, Prentice Hall, ISBN-10: 013084408X, ISBN-13: 978-0130844088.

データシートと評価ボード

ADV7612 データシート

ADV7511 データシート

UG-216, ADV7612 Hardware User Guide:

<http://ez.analog.com/docs/DOC-1751>

改訂履歴

12/11—Revision 0: 初版

「Circuits from the Lab/実用回路集」はアナログ・デバイセズ社製品専用に作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客様は製品設計で「Circuits from the Lab/実用回路集」を使用することはできませんが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2016 Analog Devices, Inc. All rights reserved. 商標および登録商標は、それぞれの所有者の財産です。